

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5111745号
(P5111745)

(45) 発行日 平成25年1月9日(2013.1.9)

(24) 登録日 平成24年10月19日(2012.10.19)

(51) Int. Cl. F I
 HO 1 L 21/822 (2006.01) HO 1 L 27/04 C
 HO 1 L 27/04 (2006.01)

請求項の数 9 (全 12 頁)

(21) 出願番号	特願2005-243180 (P2005-243180)	(73) 特許権者	000000158 イビデン株式会社
(22) 出願日	平成17年8月24日 (2005. 8. 24)		岐阜県大垣市神田町2丁目1番地
(65) 公開番号	特開2007-59624 (P2007-59624A)	(74) 代理人	100095407 弁理士 木村 満
(43) 公開日	平成19年3月8日 (2007. 3. 8)	(72) 発明者	山西 良樹 東京都港区赤坂五丁目3番6号 TBS放送センター 東京エレクトロン株式会社内
審査請求日	平成20年8月18日 (2008. 8. 18)	(72) 発明者	原田 宗生 東京都港区赤坂五丁目3番6号 TBS放送センター 東京エレクトロン株式会社内
		(72) 発明者	北野 高広 東京都港区赤坂五丁目3番6号 TBS放送センター 東京エレクトロン株式会社内

最終頁に続く

(54) 【発明の名称】 コンデンサ及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

基板と、

前記基板の一方の主面に形成された下部電極と、

前記基板の一方の主面に、前記下部電極から絶縁されて形成された引き出し電極層と、
 少なくとも前記下部電極を覆うように形成され、前記下部電極を覆う領域とは異なる領域であって前記引き出し電極層の上に形成された開口部を備える誘電体層と、

少なくとも一部が前記誘電体層を介して前記下部電極と対向するように前記誘電体層上に形成された上部電極と、

前記基板の前記引き出し電極層に対応する位置に形成され、前記基板の一方の主面から他方の主面まで接続するコンタクトホールと、を備え、

前記上部電極は、前記誘電体層上に形成され、前記誘電体層の前記開口部と平面視して重なるように形成された開口部を備える第1の層と、該第1の層上及び前記誘電体層の前記開口部の内壁及び該第1の層の該開口部の内壁及び前記誘電体層の前記開口部を介して露出する前記引き出し電極層とを覆うように形成された第2の層と、を備え、

前記第1の層と前記第2の層とは異なる材料から形成され、

前記上部電極の前記第2の層の上に絶縁層が形成されることを特徴とするコンデンサ。

【請求項2】

前記上部電極の前記第2の層は、前記誘電体層の前記開口部の内壁全面を覆うように形成されることを特徴とする請求項1に記載のコンデンサ。

10

20

【請求項 3】

前記基板の他方の主面に前記上部電極に接続される電極パッドが形成され、
前記誘電体層の前記開口部は、該電極パッドが形成された領域に平面視して重なるように形成されることを特徴とする請求項 1 又は 2 に記載のコンデンサ。

【請求項 4】

前記電極パッドが形成される領域に平面視して重なるように、前記上部電極の第 2 の層上に前記上部電極の接続電極が形成されることを特徴とする請求項 3 に記載のコンデンサ。

【請求項 5】

基板の一方の主面上に下部電極を形成する下部電極形成工程と、
前記基板の一方の主面上に引き出し電極層を形成する引き出し電極層形成工程と、
少なくとも前記下部電極を覆うように誘電体層を形成する誘電体層形成工程と、
少なくとも一部が前記誘電体層を介して前記下部電極と対向するように前記誘電体層上に上部電極の第 1 の層を形成する第 1 の層形成工程と、
前記第 1 の層のうち前記誘電体層を介して前記下部電極と対向しない領域であって前記引き出し電極層に対向する領域に開口部を形成する開口部形成工程と、
前記第 1 の層をマスクとして用いて、前記第 1 の層の開口部を介して前記引き出し電極層の上の前記誘電体層に開口部を形成する誘電体層開口部形成工程と、
前記上部電極の第 1 の層上、前記第 1 の層の開口部の内壁及び前記誘電体層の前記開口部の内壁及び前記誘電体層の前記開口部の底面を覆うように、前記上部電極の第 2 の層を形成する第 2 の層形成工程と、
前記上部電極の前記第 2 の層の上に絶縁層を形成する絶縁層形成工程と、
前記基板の前記引き出し電極層に対応する位置に、前記基板の一方の主面から他方の主面まで接続するコンタクトホールを形成するコンタクトホール形成工程と、
を備えることを特徴とするコンデンサの製造方法。

10

20

【請求項 6】

前記第 2 の層形成工程では、前記誘電体層の前記開口部の内壁全面を覆うように前記第 2 の層を形成することを特徴とする請求項 5 に記載のコンデンサの製造方法。

【請求項 7】

前記開口部形成工程では、前記上部電極の前記第 1 の層上にレジストパターンを形成し、該レジストパターンをエッチングマスクとして用いて前記第 1 の層をエッチングし、前記第 1 の層の前記開口部を形成し、
前記上部電極の前記第 1 の層は、前記誘電体層内に該レジストパターンに含まれる不純物が拡散することを防ぐバリアとして機能することを特徴とする請求項 5 又は 6 に記載のコンデンサの製造方法。

30

【請求項 8】

前記誘電体層開口部形成工程で、前記誘電体層上に形成された前記上部電極の前記第 1 の層をマスクとして、第 1 の層により前記誘電体層を保護しつつ前記誘電体層の前記開口部をエッチング液を用いて形成する、ことを特徴とする請求項 5 乃至 7 のいずれか 1 項に記載のコンデンサの製造方法。

40

【請求項 9】

前記絶縁層形成工程では、前記第 2 の層により前記誘電体層を有機溶剤又は現像液から保護することを特徴とする請求項 5 乃至 8 のいずれか 1 項に記載のコンデンサの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、コンデンサとその製造方法に関する。

【背景技術】

【0002】

50

従来、ノイズ等を抑制し、半導体集積回路装置等を安定して動作させる目的で、コンデンサを半導体集積回路素子の電極端子と接地端子との間に接続することが行われている。また、このようなコンデンサを半導体チップと配線基板の間又は半導体チップの層間の接続配線を形成する中継用基板として利用されるインターポーザ内に形成する技術も開発されている（例えば、特許文献1）。

【特許文献1】特開2005-123250号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

特許文献1に開示された技術では、誘電体層をパターニングした後に、誘電体層の上面に上部電極を形成し、コンデンサ（キャパシタ）を形成する。従って、誘電体層をパターニングする際、誘電体層上にフォトリジストパターンを形成するため、フォトリジストに含まれる不純物が誘電体層中に拡散してしまい、誘電体層の品質が劣化する問題がある。また、フォトリジストを除去する際に、誘電体層全体がエッチング液に曝され、誘電体層の表面が荒れる等の問題がある。

10

このような原因により、特許文献1に開示された技術では、誘電体層の品質が劣化し、漏れ電流の発生、誘電損失の増加、静電容量の低下、経年劣化が早くなる等、製造されるコンデンサの品質が低下する問題がある。

【0004】

本発明は上記実情に鑑みてなされたものであって、高品質なコンデンサとその製造方法を提供することを目的とする。

20

【課題を解決するための手段】

【0005】

上記目的を達成するため、本発明の第1の観点に係るコンデンサは、
基板と、
前記基板の一方の主面に形成された下部電極と、
前記基板の一方の主面に、前記下部電極から絶縁されて形成された引き出し電極層と、
少なくとも前記下部電極を覆うように形成され、前記下部電極を覆う領域とは異なる領域であって前記引き出し電極層の上に形成された開口部を備える誘電体層と、
少なくとも一部が前記誘電体層を介して前記下部電極と対向するように前記誘電体層上に形成された上部電極と、
前記基板の前記引き出し電極層に対応する位置に形成され、前記基板の一方の主面から他方の主面まで接続するコンタクトホールと、を備え、

30

前記上部電極は、前記誘電体層上に形成され、前記誘電体層の前記開口部と平面視して重なるように形成された開口部を備える第1の層と、該第1の層上及び前記誘電体層の前記開口部の内壁及び該第1の層の該開口部の内壁及び前記誘電体層の前記開口部を介して露出する前記引き出し電極層とを覆うように形成された第2の層と、を備え、

前記第1の層と前記第2の層とは異なる材料から形成され、

前記上部電極の前記第2の層の上に絶縁層が形成されることを特徴とする。

【0006】

40

前記上部電極の前記第2の層は、前記誘電体層の前記開口部の内壁全面を覆うように形成されてもよい。

【0007】

前記基板の他方の主面に前記上部電極に接続される電極パッドが形成され、
前記誘電体層の前記開口部は、該電極パッドが形成された領域に平面視して重なるように形成されてもよい。

【0008】

前記電極パッドが形成される領域に平面視して重なるように、前記上部電極の第2の層上に前記上部電極の接続電極が形成されてもよい。

【0011】

50

上記目的を達成するため、本発明の第2の観点にかかるコンデンサの製造方法は、
基板の一方の主面上に下部電極を形成する下部電極形成工程と、
前記基板の一方の主面上に引き出し電極層を形成する引き出し電極層形成工程と、
 少なくとも前記下部電極を覆うように誘電体層を形成する誘電体層形成工程と、
 少なくとも一部が前記誘電体層を介して前記下部電極と対向するように前記誘電体層上
 に上部電極の第1の層を形成する第1の層形成工程と、
 前記第1の層のうち前記誘電体層を介して前記下部電極と対向しない領域であって前記
引き出し電極層に対向する領域に開口部を形成する開口部形成工程と、
 前記第1の層をマスクとして用いて、前記第1の層の開口部を介して前記引き出し電極
 層の上の前記誘電体層に開口部を形成する誘電体層開口部形成工程と、
 前記上部電極の第1の層上、前記第1の層の開口部の内壁及び前記誘電体層の前記開口
 部の内壁及び前記誘電体層の前記開口部の底面を覆うように、前記上部電極の第2の層を
 形成する第2の層形成工程と、
 前記上部電極の前記第2の層の上に絶縁層を形成する絶縁層形成工程と、
前記基板の前記引き出し電極層に対応する位置に、前記基板の一方の主面から他方の主
面まで接続するコンタクトホールを形成するコンタクトホール形成工程と、
 を備えることを特徴とする。

【0012】

前記第2の層形成工程では、前記誘電体層の前記開口部の内壁全面を覆うように前記第
 2の層を形成してもよい。

【0013】

前記開口部形成工程では、前記上部電極の前記第1の層上にレジストパターンを形成し
 、該レジストパターンをエッチングマスクとして用いて前記第1の層をエッチングし、前
 記第1の層の前記開口部を形成し、

前記上部電極の前記第1の層を、前記誘電体層内に該レジストパターンに含まれる不純
 物が拡散することを防ぐバリアとして機能させてもよい。

【0014】

前記誘電体層開口部形成工程で、前記誘電体層上に形成された前記上部電極の前記第1
 の層をマスクとして、第1の層により前記誘電体層を保護しつつ前記誘電体層の前記開口
 部をエッチング液を用いて形成してもよい。

前記絶縁層形成工程では、前記第2の層により前記誘電体層を有機溶剤又は現像液から
 保護してもよい。

【発明の効果】

【0015】

本発明によれば、上部電極を2層構造とすることによって、高品質なコンデンサ及びそ
 の製造方法を提供することができる。

【発明を実施するための最良の形態】

【0016】

本発明の実施の形態に係るコンデンサ及びその製造方法について図面を参照して説明す
 る。本実施の形態では、特にコンデンサがインターポーザ内に形成される場合を例に挙げ
 て説明する。

【0017】

本発明の実施の形態に係るコンデンサ10は、例えば図1に示すようにインターポーザ
 30内に形成される。インターポーザ30は、図2に模式的に示すように、半導体パッケ
 ージ(チップ)50と回路基板70との間に配置され、半導体パッケージ50の電源端子
 Tv、接地端子Tg、複数の信号端子Tsを、それぞれ、接続導体Iv、Ig、Isによ
 り、回路基板70の電源ラインLv、接地ラインLg、複数の信号ラインLsに接続する
 と共に半導体パッケージ50の電源端子Tvと接地端子Tgの間に電源ノイズ低減用のコ
 ンデンサC(コンデンサ10)を接続する装置である。

【0018】

10

20

30

40

50

図3に平面図で模式的に示すように、半導体パッケージ50の各接続端子、インターポーザ30の上下の各接続端子、及び回路基板70の各配線の接続パッドは、相対的に同一の位置に配置されており、水平方向の位置合わせを行って重ねて載置することにより、半導体パッケージ50の各接続端子と回路基板70の対応する接続パッドとがインターポーザ30を介して接続される。なお、回路基板70とインターポーザ30の間の空隙、及びインターポーザ30と半導体パッケージ50の間の空隙には、適宜、樹脂などの充填材が充填される。

【0019】

次に、コンデンサ10及びこれを備えるインターポーザ30の構造を説明する。

図1は、インターポーザ30の断面構成を示すもので、図3に示す平面図のI-I線の断面に相当する。図示するように、インターポーザ30は、コンデンサ10と、引出用電極層13bと、配線16v、16gと、絶縁膜17と、電極パッド18g、18vと、金属層19g、19vと、パンプ20g、20vと、絶縁層21と、金属層22g、22vと、電極パッド23g、23vと、を備える。コンデンサ10は、基板11と、酸化膜12と、下部(下層)電極13aと、誘電体層14と、上部電極15a~15dと、から構成される。

【0020】

基板11は、例えばシリコン単結晶から構成される。基板11は、例えば50μm程度の厚みを備え、このインターポーザ10全体を支持する。

【0021】

酸化膜12は、基板11の上主面全面に形成され、基板11と下部電極13a、引出用電極層13bとの間を絶縁する。絶縁膜12は、例えば、基板11の上主面全体に形成された厚さ100nm~300nm程度のシリコン酸化膜(SiO₂)から構成される。なお、酸化膜12はシリコン酸化膜に限らず、絶縁体であればいずれを用いることも可能である。

【0022】

下部電極13aは、金属等の導電体から形成され、具体的に例えば白金(Pt)等から形成される。また、下部電極13aは、酸化膜12上のコンデンサCの形成領域及び接地接続用導体I_g形成領域に形成され、該コンデンサCの下部電極として機能し、接地用の電極パッド23gに電氣的に接続される。

【0023】

引出用電極層13bは、金属等の導電体から形成され、具体的に例えば白金(Pt)等から形成される。また、引出用電極層13bは、酸化膜12上の電源接続用導体I_v形成領域に、下部電極13aから絶縁して形成される。引出用電極層13bは、上部電極15aの開口部61v及び誘電体層14の開口部62vを介して、上部電極15bに接続され、コンデンサCの上部電極を電源電圧用の電極パッド23vに接続する機能を有する。

【0024】

誘電体層14は、常温で高い比誘電率を備える誘電体、例えば、チタン酸バリウム(BaTiO₃)から構成され、コンデンサの容量を大きくするための誘電体層として機能する。誘電体層14は、形成するコンデンサに所望の容量を確保し、且つ、必要な耐圧を確保できる厚み、例えば250nmの厚みに形成される。また、誘電体層14は、接続用導体I_v、I_gに対応する領域に開口部61gと61vとをそれぞれ備える。

【0025】

上部電極15a~15dは、誘電体層14との密着性が良好な導電体等から形成され、例えばニッケル(Ni)、タングステン(W)、アルミニウム(Al)等から形成される。また上部電極15a~15dは、それぞれ例えば100nmの厚みに形成される。

【0026】

上部電極15aは、誘電体層14上のコンデンサの形成領域に下部電極13aと対向して形成され、貫通電極形成領域に開口部62vを備える。上部電極15bは、上部電極15a上を覆い、上部電極15aの開口部62v及び誘電体層14の開口部61vの内壁全

10

20

30

40

50

体を覆うように形成される。また、上部電極 15 b は、引出用電極層 13 b に接続されるように形成される。上部電極 15 a 及び 15 b は、電源電極に電氣的に接続されており、接地電極に接続された下部電極 13 a と、下部電極 13 a との間に形成された誘電体層 14 と、コンデンサを構成する。

【0027】

上部電極 15 c は、誘電体層 14 上の電源用の接続導体 I g 形成領域に形成されており、誘電体層 14 の貫通孔 61 v に連通する開口部 62 g を備える。上部電極 15 d は、上部電極 15 c を覆い、上部電極 15 c の開口部 62 g 及び誘電体層 14 の開口部 61 g の内壁全体を覆うように形成される。また、上部電極 15 d は、下部電極 13 b に接続されるように形成される。

10

【0028】

後述するように、上部電極 15 a 及び 15 c は誘電体層 14 を形成する際のバリア及びマスクとして機能するため、高品質な誘電体層 14 を形成することができる。また、上部電極 15 b 及び 15 d は、それぞれ開口部 61 v、62 v、61 g、62 g の内壁全体を覆うように形成されており、詳細に後述するように絶縁層 17 を形成する際、誘電体層 14 が有機溶剤、フォトレジスト工程によって荒れることを防ぐことができる。

【0029】

金属膜 16 v、16 g は、導電体、例えばニッケル (Ni) から形成される。

金属膜 16 v は、誘電体層 14 の開口部 61 v 及び上部電極 15 a の開口部 62 v を覆うように形成された上部電極 15 b と、絶縁膜 17 の開口部 63 v と、開口部 63 v 近傍の絶縁膜 17 上面と、を覆うように形成される。金属膜 16 g も同様に上部電極 15 d と、開口部 63 g と、開口部 63 g 近傍の絶縁膜 17 上面と、を覆うように形成される。

20

【0030】

絶縁膜 17 は、感光型絶縁膜から構成され、上部電極 15 b、15 d 上に形成される。また、絶縁膜 17 は、開口部 61 v、61 g 及び開口部 62 v、62 g に対応する領域にそれぞれ開口部 63 v、63 g を備え、開口部の内壁にそれぞれ金属膜 16 v、16 g が形成される。

【0031】

電極パッド 18 v は、導電体から形成され、例えばニッケルから形成される。電極パッド 18 v は、金属膜 16 v を介して開口部 61 v、62 v、63 v とを充填し、且つ絶縁膜 17 の上面に形成された金属膜 16 v を覆うように形成される。また、電極パッド 18 v は、電源電極側の電極パッドとして機能する。電極パッド 18 v 上には、例えば金 (Au) からなる金属層 19 v が形成される。金属層 19 v は、電極パッド 18 v を腐食から保護するため形成される。なお、金属層 19 v 上には、半田層からなるパンプ 20 v が形成される。

30

【0032】

電極パッド 18 g も電極パッド 18 v と同様に、導電体から形成され、例えばニッケルから形成される。電極パッド 18 g は、金属膜 16 g を介して開口部 61 g、62 g、63 g とを充填し、且つ絶縁膜 17 の上面に形成された金属膜 16 g を覆うように形成される。電極パッド 18 g は、接地電極側の電極パッドとして機能する。また、電極パッド 18 g 上には、例えば金 (Au) からなる金属層 19 g が形成される。なお、金属層 19 g 上には、半田層からなるパンプ 20 g が形成される。

40

【0033】

前述の基板 11 の接続用導体形成領域には、コンタクトホールとして機能する開口 67 v、67 g がそれぞれ形成されている。

【0034】

絶縁層 21 は、金属層 22 v、22 g と、基板 11 とを絶縁するためのものであり、基板 11 の下主面及び開口部 67 v、67 g の内壁に形成される。絶縁層 21 は、絶縁体、例えばポリイミドから構成される。

【0035】

50

金属層 2 2 v、2 2 g は、導電体、例えばニッケル (N i) から形成される。金属層 2 2 v は、基板 1 1 の開口部 6 7 v 上に形成された絶縁層 2 1 を覆うように形成され、金属層 2 2 g は、開口部 6 7 g 上に形成された絶縁層 2 1 を覆うように形成される。

【 0 0 3 6 】

電極パッド 2 3 v、2 3 g は、抵抗値の低い金属、例えば銅等から構成され、それぞれ、開口部 6 7 v、6 7 g を充填するように形成される。電極パッド 2 3 v 及び 2 3 g は、それぞれ半導体パッケージ 5 0 に形成された電源端子 T v、接地端子 T g に接続される。

【 0 0 3 7 】

このように、本実施の形態のコンデンサ 1 0 は、詳細に後述するように 2 層から構成される上部電極 1 5 a ~ 1 5 d を備えることによって、誘電体層 1 4 内にレジストパターンに含まれる不純物が拡散する、フォトリソグラフィ工程の現像液、有機溶剤等により誘電体層 1 4 表面が荒れる等を防ぐことができ、高品質の誘電体層 1 4 を備える。従って、高品質なコンデンサ 1 0 を提供することができる。

【 0 0 3 8 】

次に、上記構成を有するコンデンサ 1 0 の製造方法について図面を参照して説明する。なお、以下に記載する製造方法は一例であって、同様の結果物が得られるのであればこれに限られない。

【 0 0 3 9 】

まず、基板 1 1 を用意する。基板 1 1 は、例えば 5 0 μ m の厚みを備えるシリコン単結晶の基板を用いる。次に、基板 1 1 の表面に付着した埃等の汚れを洗浄して除去した後、熱酸化法により基板 1 1 の表面を酸化させ、図 4 (a) に示す、例えば 1 0 0 n m ~ 3 0 0 n m の厚みを有する酸化膜 1 2 を形成する。

【 0 0 4 0 】

次に、フォトリソグラフィ等により、図 4 (b) に示すように酸化膜 1 2 上の下部電極 1 3 a 及び引出用電極層 1 3 b を形成しない領域に、レジストパターン 8 1 を形成する。次に、レジストパターン 8 1 及び酸化膜 1 2 の上面に、スパッタによって白金 (P t) を比較的薄く、例えば 3 0 n m 程度に堆積させ、白金層 7 1 を形成する。

【 0 0 4 1 】

次に、レジストパターン 8 1 をエッチング液で除去する。これによって、図 4 (c) に示すように、レジストパターン 8 1 上の白金層 7 1 も除去される。即ち、リフトオフ法により、下部電極 1 3 a 及び引出用電極層 1 3 b を酸化膜 1 2 上に形成する。

【 0 0 4 2 】

次に、酸化膜 1 2、下部電極 1 3 a 及び引出用電極層 1 3 b 上に、チタン酸バリウム層をスピコート法等によって塗布し、続いて例えば 2 5 0 で仮焼成する。更に、例えば 7 5 0 で 6 0 分焼成し、厚さ 2 5 0 μ m 程度のチタン酸バリウム層 7 2 を形成する。

【 0 0 4 3 】

次に、誘電体層 1 4 上にスパッタによって、例えばニッケルを厚さ 1 0 0 n m 程度に堆積し、第 1 ニッケル層 7 4 を形成する。続いて、図 4 (d) に示すように、電源用接続導体 I v と接地用接続導体 I g 形成領域に開口を有するレジストパターン 8 2 をフォトリソグラフィ等により第 1 ニッケル層 7 4 上に形成する。

【 0 0 4 4 】

次に、図 5 (e) に示すようにレジストパターン 8 2 をマスクとして、第 1 ニッケル層 7 4 の電極パッド 1 8 v 及び 1 8 g に対応する領域をエッチング液によりエッチングして除去する。このエッチング液は、第 1 ニッケル層 7 4 のみをエッチングし、チタン酸バリウム層 7 2 はエッチングしないものが好ましく、例えば塩化第二鉄 (F e C l ₃) 液を用いる。これにより、開口部 6 2 v 及び 6 2 g が形成される。

【 0 0 4 5 】

次に、レジストパターン 8 2 を除去する。続いて、第 1 ニッケル層 7 4 をマスクとして、開口部を介して露出するチタン酸バリウム層 7 2 を、例えば希フッ酸 (H F) を用いてエッチングして除去する。これにより、図 5 (f) に示すように誘電体層 1 4 の開口部 6

10

20

30

40

50

1 v 及び 6 1 g が、開口部 6 2 v、6 2 g に対して自己整合的に形成される。なお、第 1 ニッケル層 7 4 をマスクとして利用することによって、チタン酸バリウム層 7 2 上に更にレジストパターンを形成する必要がなく工程を増加させることがなく、且つチタン酸バリウム層 7 2 にレジストパターンに含まれる不純物が拡散する、現像液等で表面が荒れる等、誘電体層 1 4 に生じる不良を防ぐことができる。なお、この工程においてレジストパターン 8 2 を除去するのは、チタン酸バリウム層 7 2 をエッチングした後も構わない。

【0046】

続いて、スパッタによって第 1 ニッケル層 7 4 上及びコンタクトホール（開口部 6 1 v、6 1 g、6 2 v、6 2 g）の内壁全体を覆うように、例えば厚さ 100 nm 程度にニッケルを堆積させ、図 5（g）に示すように第 2 ニッケル層 7 5 を形成する。

10

【0047】

次に、フォトリソグラフィ等によって第 2 ニッケル層 7 5 上にレジストパターンを形成した後、レジストパターンをマスクとして塩化第二鉄液等を用いて図 6（h）に示すようにエッチングを行い、開口部 6 9 及び開口部 7 0 を形成する。これにより、上部配線 1 5 a と 1 5 b、上部配線 1 5 c と 1 5 d が形成される。

【0048】

次に、レジストパターンをアッシング等で除去し、続いて、上部配線 1 5 b、1 5 d 上及び、開口部 6 9、開口部 7 0 を充填するように感光型の絶縁膜 1 7 を形成する。この際、誘電体層 1 4 の側面（開口部 6 1 v、6 1 g）は上部電極 1 5 b 及び 1 5 d にそれぞれ覆われているため、絶縁膜 1 7 を形成する際の有機溶剤、フォトリソグラフィ工程の現像液等によって誘電体層 1 4 の側面が荒れることを防ぐことができる。

20

【0049】

次に、絶縁膜 1 7 の開口部 6 3 v、開口部 6 3 v を介して露出する上部電極 1 5 b、絶縁膜 1 7 の開口部 6 3 g、開口部 6 3 g を介して露出する上部電極 1 5 d、絶縁膜 1 7 上にニッケルをスパッタによって堆積させ、パターニングすることによって図 6（h）に示すように金属膜 1 6 v、1 6 g を形成する。

【0050】

続いて、メッキによって電極パッド 1 8 v 及び 1 8 g を形成する。なお、電極パッド 1 8 v は、開口部 6 3 v を充填するように形成され、電極パッド 1 8 g は、開口部 6 3 g を充填するように形成される。続いて、メッキ等により電極パッド 1 8 v 及び 1 8 g 上に、それぞれ金（Au）からなる金属層 1 9 v 及び 1 9 g を形成する。次に、金属層 1 9 v 及び 1 9 g 上に、それぞれ半田層を形成し、バンプ 2 0 v 及び 2 0 g を形成する。

30

【0051】

続いて、基板 1 1 の下面の電極パッド 2 3 v 及び 2 3 g が形成される領域に対応してレジストパターンを形成する。このレジストパターンをマスクとして、等方性エッチングにより例えば略円錐状に開口部 6 7 v、6 7 g を形成する。

【0052】

次に、それぞれの開口部 6 7 v、6 7 g の表面と、基板 1 1 の下面を覆うように、ポリイミドからなる絶縁層 2 1 を形成する。次に、開口部 6 7 v 及び 6 7 g 上に形成された絶縁層 2 1 上に、スパッタ等によりニッケルからなる金属層 2 2 v 及び 2 2 g を形成する。続いて、メッキ等により、金属層 2 2 v 及び 2 2 g 上に銅からなる電極パッド 2 3 v 及び 2 3 g を形成する。

40

以上の工程から図 6（i）に示すようにコンデンサ 1 0 を備えるインターポーザ 3 0 が製造される。

【0053】

本実施の形態のコンデンサ 1 0 の製造方法では、チタン酸バリウム層 7 2 上に第 1 ニッケル層 7 4 を形成し、第 1 ニッケル層 7 4 上にレジストパターン 8 2 を形成する。続いて第 1 ニッケル層 7 4 に開口部 6 1 v、6 1 g を形成した上で、レジストパターン 8 2 を除去し、第 1 ニッケル層 7 4 をマスクとして、チタン酸バリウム層 7 2 をエッチングし、誘電体層 1 4 を形成する。従って、第 1 ニッケル層 7 4（上部電極 1 5 a、1 5 c）によ

50

て、レジストパターン 8 2 に含まれる不純物が誘電体層 1 4 内に拡散することを防ぐことができる。また、第 1 ニッケル層 7 4 をマスクとしてエッチングすることができるため、誘電体層 1 4 を形成するために、チタン酸バリウム層 7 2 上にレジストパターンを形成する必要がないため、製造工程数が増加せず、更に誘電体層 1 4 がフォトリソグラフィ工程の現像液等によって荒れることを防ぐことができる。

【 0 0 5 4 】

更に、マスクとして用いた第 1 ニッケル層 7 4 を上部電極 1 5 a、1 5 c として利用することによって、マスクを剥離する工程が不要となり工程数の減少を図ることができる。また、マスクの剥離等の工程が不要なため、上部電極 1 5 a 及び 1 5 c と、誘電体層 1 4 との界面を良好に保つことができ、コンデンサ 1 0 の品質が更に向上する。

10

【 0 0 5 5 】

更に、本実施の形態のコンデンサ 1 0 の製造方法では、誘電体層 1 4 の開口部内に第 2 ニッケル層（上部電極 1 5 b、1 5 d）を形成することによって、絶縁層 1 7 を形成する際の有機溶剤、フォトリソグラフィ工程の現像液等から誘電体層 1 4 の側面（開口部 6 1 v、6 1 g）を保護することができる。

このように本実施の形態によれば、高品質なコンデンサ 1 0 が製造される。

【 0 0 5 6 】

本発明は上述した実施の形態に限られず、様々な修正及び応用が可能である。

本実施の形態では、コンデンサ 1 0 がインターポーザ 3 0 内に形成される場合を例に挙げて説明したが、これに限られない。

20

【 0 0 5 7 】

また、上述した実施の形態では上部電極 1 5 a ~ 1 5 d を、2 層から構成する場合を例に挙げて説明したが、これに限られず 3 層以上から構成することも可能である。また、上部電極はそれぞれ同一の材料によって形成される必要はなく、異種材料を組み合わせても良い。

【 図面の簡単な説明 】

【 0 0 5 8 】

【 図 1 】本発明の実施の形態に係るコンデンサを備えるインターポーザの構成例を示す断面図である。

【 図 2 】図 1 に示すインターポーザの機能を説明するための図である。

30

【 図 3 】図 1 に示すインターポーザと回路基板と半導体パッケージの各電極の位置関係を示す図である。

【 図 4 】本発明の実施の形態に係るコンデンサの製造方法を示す図である。

【 図 5 】本発明の実施の形態に係るコンデンサの製造方法を示す図である。

【 図 6 】本発明の実施の形態に係るコンデンサの製造方法を示す図である。

【 符号の説明 】

【 0 0 5 9 】

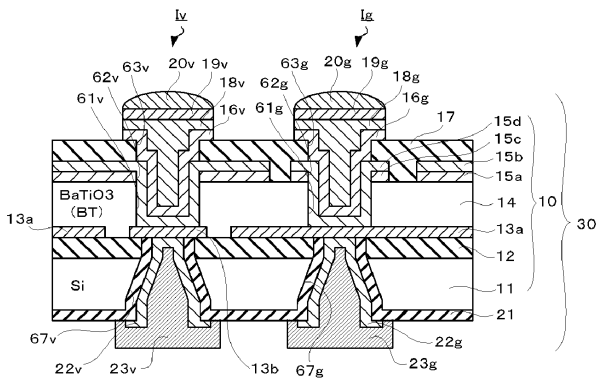
- 1 0 コンデンサ
- 1 1 半導体基板
- 1 2 酸化膜
- 1 3 a 下部電極
- 1 3 b 引出用電極層
- 1 4 誘電体層
- 1 5 a ~ 1 5 d 上部電極
- 1 6 v、1 6 g 金属膜
- 1 7 絶縁膜
- 1 8 g、1 8 v、2 3 g、2 3 v 電極パッド
- 1 9 g、1 9 v 金属層
- 2 0 g、2 0 v バンプ
- 2 1 絶縁層

40

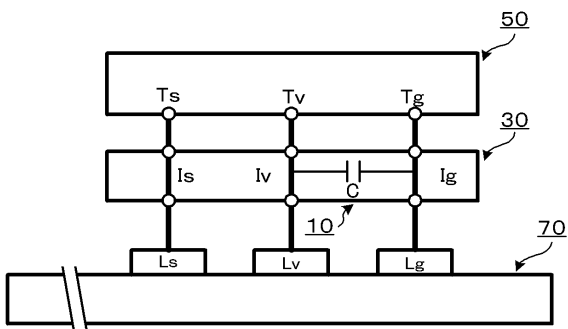
50

- 2 2 g、2 2 v 金属層
- 3 0 インターポーザ
- 5 0 半導体パッケージ
- 7 0 回路基板

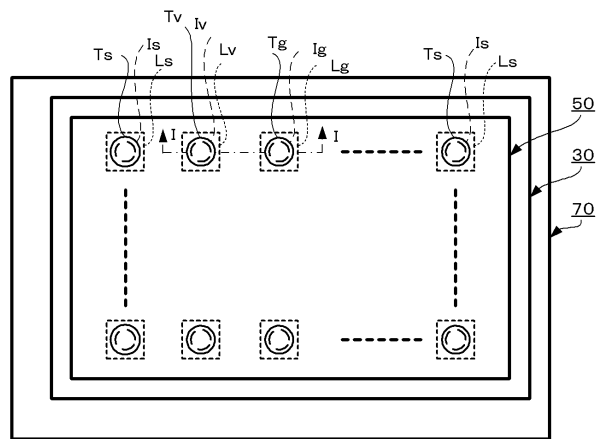
【図1】



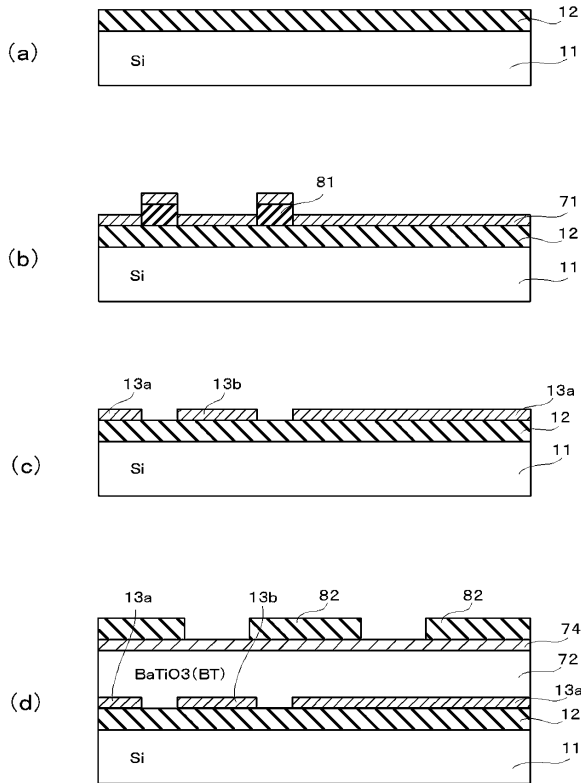
【図2】



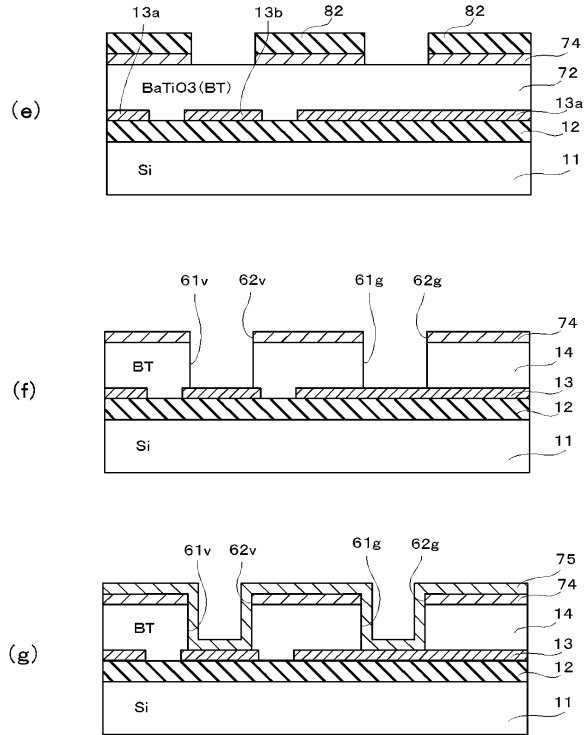
【図3】



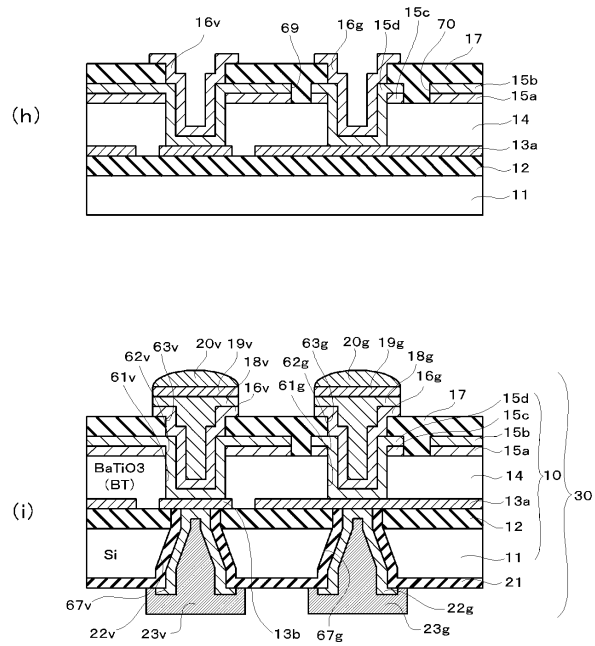
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

- (72)発明者 川口 達三
東京都港区赤坂五丁目3番6号 TBS放送センター 東京エレクトロン株式会社内
- (72)発明者 廣田 良浩
東京都港区赤坂五丁目3番6号 TBS放送センター 東京エレクトロン株式会社内
- (72)発明者 山田 欣司
東京都中央区築地五丁目6番10号 JSR株式会社内
- (72)発明者 篠田 智隆
東京都中央区築地五丁目6番10号 JSR株式会社内
- (72)発明者 奥村 勝弥
東京都新宿区若葉一丁目22番地1 株式会社オクテック内
- (72)発明者 河野 秀一
岐阜県揖斐郡揖斐川町北方1-1 イビデン株式会社内

審査官 棚田 一也

- (56)参考文献 特開平11-274408(JP,A)
特開2005-123250(JP,A)
特開2002-124636(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|--------|
| H01L | 21/822 |
| H01L | 27/04 |