



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I671663 B

(45)公告日：中華民國 108 (2019) 年 09 月 11 日

(21)申請案號：104124889

(22)申請日：中華民國 104 (2015) 年 07 月 31 日

(51)Int. Cl.：

G06F3/041 (2006.01)**G06F3/044 (2006.01)****B32B15/08 (2006.01)****B32B15/20 (2006.01)****B32B7/02 (2019.01)****H01B13/00 (2006.01)****H01B5/14 (2006.01)**

(30)優先權：2014/07/31 日本

JP2014-157061

(71)申請人：日商住友金屬礦山股份有限公司 (日本) SUMITOMO METAL MINING CO., LTD.

(JP)

日本

(72)發明人：永田純一 NAGATA, JUNICHI (JP)

(74)代理人：閻啟泰；林景郁

(56)參考文獻：

TW 201224903A

TW 201423771A

CN 103731974A

WO 2014/035197A1

審查人員：楊翠瑩

申請專利範圍項數：8 項 圖式數：5 共 59 頁

(54)名稱

觸控面板用導電性基板、觸控面板用導電性基板之製造方法

(57)摘要

提供一種觸控面板用導電性基板，具備：絕緣體基材；底層金屬層，其配置在該絕緣體基材的至少一面上，並含有鎳；銅薄膜層，其配置在該底層金屬層上；及鍍銅被膜，其配置在該銅薄膜層上，具有與該銅薄膜層相對的一面和位於該一面的相反側的另一面。在從該鍍銅被膜的另一面的表面至 0.3 μ m 為止的深度範圍內，硫磺濃度為 10 質量 ppm 以上且 150 質量 ppm 以下，該鍍銅被膜的另一面的表面粗糙度(Ra)為 0.01 μ m 以上且 0.15 μ m 以下。

指定代表圖：

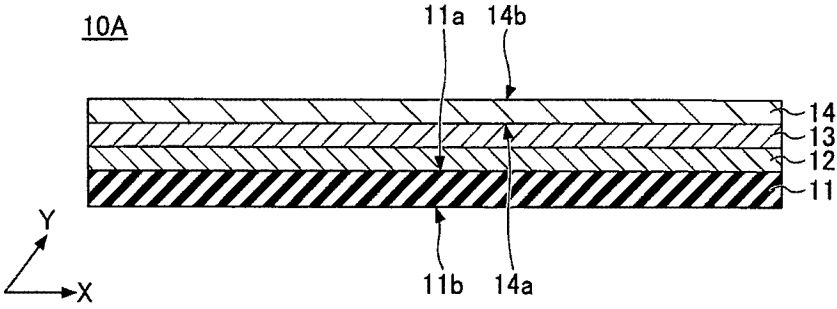


圖1A

符號簡單說明：

- 10A . . . 觸控面板
用導電性基板
- 11 . . . 絕緣體基材
- 11a . . . 第 1 主平面
- 11b . . . 第 2 主平面
- 12 . . . 底層金屬層
- 13 . . . 銅薄膜層
- 14 . . . 鍍銅被膜
- 14a . . . 一面
- 14b . . . 另一面

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

觸控面板用導電性基板、觸控面板用導電性基板之製造方法

【技術領域】

【0001】 本發明關於一種觸控面板用導電性基板、觸控面板用導電性基板之製造方法。

【先前技術】

【0002】 靜電電容式觸控面板藉由對接近面板表面的物體所引起的靜電容量的變化進行檢出，以將面板表面上的接近物體的位置資訊轉換為電氣訊號。靜電電容式觸控面板中所用的觸控面板用導電性基板由於設置在顯示器的表面，故，觸控面板用導電性基板中所用的導電層材料被要求具有較低的反射率，並難以被視認。

【0003】 為此，作為觸控面板用導電性基板中所用的導電層材料，可使用反射率較低、難以被視認的材料，並形成在透明基板或透明膜上。例如，專利文獻 1 中公開了一種在分子膜上形成了 ITO（氧化銦錫）膜而作為透明導電膜的觸控面板用透明導電性膜。

【0004】 近年，具備觸控面板的顯示器正在趨於大畫面化，與此相對應地，觸控面板用導電性基板也需要進行大面積化。然而，ITO 由於其電阻值較高，產生訊號的劣化，故，存在著不適合用於大型面板的問題。

【0005】 故，為了抑制導電性基板的電阻，正研究了可使用金屬箔作為導電層（例如，專利文獻 2、3）。

【0006】

〔專利文獻 1〕 日本特開 2003-151358 號公報

〔專利文獻 2〕 日本特開 2011-018194 號公報

〔專利文獻 3〕 日本特開 2013-069261 號公報

【發明內容】

【0007】 然而，在作為觸控面板用導電性基板所含的導電層使用了銅等金屬箔的情況下，由於金屬箔具有金屬光澤，故，存在著金屬箔的表面反射會導致顯示器的視認性降低的問題。

【0008】 鑑於上述先前技術的問題，於本發明的一方面，以提供一種含有使用了金屬的導電層，並抑制由導電層所引起的光反射的觸控面板用導電性基板為目的。

【0009】 為了解決上述課題，根據本發明的一態樣，提供一種觸控面板用導電性基板，其具備：

絕緣體基材；

底層金屬層，其配置在該絕緣體基材之至少一面上，並含有鎳；

銅薄膜層，其配置在該底層金屬層上；及

鍍銅被膜，其配置在該銅薄膜層上，具有與該銅薄膜層相對的一面、和位於該一面的相反側的另一面；

在從該鍍銅被膜的另一面的表面至 $0.3\mu\text{m}$ 的深度範圍內，硫磺濃度為 10 質量 ppm 以上且 150 質量 ppm 以下，

該鍍銅被膜的另一面的表面粗糙度（Ra）為 $0.01\mu\text{m}$ 以上且 $0.15\mu\text{m}$ 以下。

〔發明的效果〕

【0010】 根據本發明的一方面，可提供一種含有使用了金屬的導電層，並抑制由導電層所引起的光反射的觸控面板用導電性基板。

【圖式簡單說明】

【0011】

〔第 1A 圖〕本發明的一實施方式的觸控面板用導電性基板的剖面圖。

〔第 1B 圖〕本發明的一實施方式的觸控面板用導電性基板的剖面圖。

〔第 2A 圖〕本發明的一實施方式的經圖案化的觸控面板用導電性基板的結構說明圖。

〔第 2B 圖〕第 2A 圖的 A-A' 面的剖面圖。

〔第 3A 圖〕本發明的一實施方式的具備網格狀配線的觸控面板用積層導電性基板的結構說明圖。

〔第 3B 圖〕第 3A 圖的 B-B' 面的剖面圖。

〔第 4 圖〕本發明的一實施方式的具備網格狀配線的觸控面板用導電性基板的剖面圖。

〔第 5 圖〕本發明的一實施方式的卷繞式濺鍍（roll-to-roll sputter）裝置的說明圖。

【實施方式】

【0012】 以下對本發明的觸控面板用導電性基板、觸控面板用導電性基板的製造方法的一實施方式進行說明。

（觸控面板用導電性基板、觸控面板用積層導電性基板）

本實施方式的觸控面板用導電性基板可具有絕緣體基材、底層金屬層、銅薄膜層、及鍍銅被膜。

【0013】 底層金屬層配置在絕緣體基材的至少一面上，並可含有鎳。銅薄膜層可配置在底層金屬層上。又，鍍銅被膜可配置在銅薄膜層上，並可具有與銅薄膜層相對的一面和位於該一面的相反側的另一面。

【0014】 又，可將在從鍍銅被膜的另一面的表面至 $0.3\ \mu\text{m}$ 的深度範圍內之硫磺濃度設為 10 質量 ppm 以上且 150 質量 ppm 以下，將鍍銅被膜的另一面的表面粗糙度 (Ra) 設為 $0.01\ \mu\text{m}$ 以上且 $0.15\ \mu\text{m}$ 以下。

【0015】 此外，本實施方式的觸控面板用導電性基板也可為如下基板：對底層金屬層、銅薄膜層、及鍍銅被膜進行圖案化之前，在絕緣體基材的表面具有底層金屬層、銅薄膜層、及鍍銅被膜的基板。又，本實施方式的觸控面板用導電性基板還可為：對底層金屬層、銅薄膜層、及鍍銅被膜進行了圖案化的基板，即配線基板。再者，對底層金屬層、銅薄膜層、及鍍銅被膜進行了圖案化後的觸控面板用導電性基板，其包括絕緣體基材的沒有被底層金屬層等覆蓋的區域，即露出了絕緣體基材的區域。

【0016】 以下對本實施方式的觸控面板用導電性基板中所含的各部件進行說明。

【0017】 作為絕緣體基材，對其並無特別限定，例如可使用玻璃基板或各種樹脂基板等任意的材料。特別從使用性等的觀點來看，絕緣體基材優選為樹脂基板。因此，作為絕緣體基材，例如可較佳地使用從聚醯胺 (polyamide) 系膜、聚酯 (polyester) 系膜 (聚對苯二甲酸乙二酯 (polyethylene terephthalate) 系膜)、聚萘二甲酸乙二酯 (polyethylene naphthalate) 系膜、環烯 (cycloolefin) 系膜、聚醯亞胺 (polyimide) 系膜、聚碳酸酯 (polycarbonate) 系膜中所選擇的任一種樹脂基板，樹脂基板優選為樹脂膜。

【0018】 又，在顯示器上進行配置時，較佳為顯示器的視認性高，故，絕緣體基材優選為透光較高。為此，絕緣體基材的總透光率較好為 30%以上，更好為 60%以上，再更好為 90%以上。再者，這裡言及的絕緣體基材的總透光率係指絕緣體基材單體上的總透光率。絕緣體基材的總透光率例如可根據 JISK 7361-1（2011）來進行評價。

【0019】 對絕緣體基材的形狀並無特別限定，然，例如優選為具有板狀形狀。在此情況下，絕緣體基材可具有一主平面和與該一主平面相對的另一主平面。再者，主平面是指絕緣體基材的最寬闊的平面部。

【0020】 對絕緣體基材的厚度並無特別限定，可依照製成觸控面板用導電性基板時所需要的強度、靜電容量、或透光率等進行任意選擇。絕緣體基材優選為膜狀即絕緣體膜。因此，作為絕緣體基材的厚度，例如可設為 $10\mu\text{m}$ 以上且 $200\mu\text{m}$ 以下。特別地，絕緣體基材的厚度較好為 $20\mu\text{m}$ 以上且 $120\mu\text{m}$ 以下，更好為 $20\mu\text{m}$ 以上且 $100\mu\text{m}$ 以下。在用於觸控面板之用途的情況下，例如特別是在需要使顯示器的整體厚度較薄的用途下，透明基材的厚度優選為 $20\mu\text{m}$ 以上且 $50\mu\text{m}$ 以下。

【0021】 接下來對底層金屬層進行說明。

【0022】 藉由在絕緣體基材和包括銅薄膜層及鍍銅被膜的銅層之間形成底層金屬層，可提高絕緣體基材和銅層的密合性，在製造過程中或使用時，可更確實對銅層從絕緣體基材的剝離進行抑制。

【0023】 又，銅層可採用銅為主成分，由於具有金屬光澤，故，在絕緣體基材上直接配置了銅層的導電性基板中，存在著自絕緣體基材側入射的光在銅層表面被反射的情況。因此，當將在絕緣體基材上直接配置了

銅層的導電性基板配置在顯示器上的情況下，顯示器的視認性可能會降低。相對於此，在絕緣體基材和銅層之間配置了底層金屬層的情況下，藉由底層金屬層，可對銅層所引起的光反射進行抑制，在配置於顯示器上時，可抑制顯示器的視認性降低。

【0024】 底層金屬層可形成在絕緣體基材的至少一主平面上。又，如後所述，也可形成在絕緣體基材的一主平面及另一主平面的兩個主平面上。

【0025】 對構成底層金屬層的材料並無特別限定，可根據絕緣體基材和銅層的密合力或抑制銅層表面的光反射的程度、或是相對於觸控面板用導電性基板的使用環境（例如濕度或溫度）的穩定性程度等進行任意選擇。

【0026】 作為構成底層金屬層的材料，從提高絕緣體基材和銅層的密合性，並對銅層表面的光反射進行抑制的觀點來看，可優選使用含 Ni 的材料。作為含 Ni 的材料，例如優選為含有 Ni 和從 Zn、Mo、Ta、Ti、V、Cr、Fe、Co、W、Cu、Sn、Mn 中選擇的至少 1 種以上的金屬。又，底層金屬層還可含有從碳、氧、氫、氮中選擇的 1 種以上的元素。

【0027】 再者，底層金屬層也可含有金屬合金，該金屬合金含有 Ni 和從 Zn、Mo、Ta、Ti、V、Cr、Fe、Co、W、Cu、Sn、Mn 中選擇的至少 1 種以上的金屬。此時，底層金屬層也還可含有從碳、氧、氫、氮中選擇的 1 種以上的元素。此時，就作為含有 Ni 和從 Zn、Mo、Ta、Ti、V、Cr、Fe、Co、W、Cu、Sn、Mn 中選擇的至少 1 種以上的金屬的金屬合金即 Ni 合金而言，例如可優選使用 Ni-Cu 合金、Ni-Zn 合金、Ni-Ti 合金、

Ni-W 合金、Ni-Cr 合金、Cu-Ni-Fe 合金、或 Ni-Cu-Cr 合金。

【0028】 如上所述，底層金屬層可形成在絕緣體基材的至少一主平面上，但為了不降低觸控面板用導電性基板的透光率，絕緣體基材和底層金屬層之間優選為不配置接著劑。即，底層金屬層優選為以不介隔接著劑的方式直接形成在絕緣體基材的上面。

【0029】 底層金屬層的成膜方法並無特別限定，優選為採用乾式鍍敷法進行成膜。作為乾式鍍敷法，可優選使用例如濺鍍法、蒸鍍法、或離子鍍法等。

【0030】 再者，當底層金屬層含有從碳、氧、氫、氮中選擇的 1 種以上的元素的情況下，可藉由事先在進行底層金屬層的成膜時的環境氣體中添加含有從碳、氧、氫、氮中選擇的 1 種以上的元素的氣體，而添加至底層金屬層中。例如，在底層金屬層中添加碳的情況，可事先在進行乾式鍍敷時的環境氣體中添加一氧化碳氣體、和／或二氧化碳氣體；在添加氧的情況，可事先在進行乾式鍍敷時的環境氣體中添加氧氣；在添加氫的情況下，可事先在進行乾式鍍敷時的環境氣體中添加氫氣、和／或水；在添加氮的情況，可事先在進行乾式鍍敷時的環境氣體中添加氮氣。

【0031】 含有從碳、氧、氫、氮中選擇的 1 種以上的元素的氣體優選為添加至非活性氣體，以作為進行乾式鍍敷時的環境氣體氣體。作為非活性氣體，對其並無特別限定，例如可優選使用氬氣。

【0032】 藉由對底層金屬層採用乾式鍍敷法進行成膜，特別可提高絕緣體基材和底層金屬層的密合性。又，底層金屬層由於例如可含有金屬作為其主成分，故與銅層的密合性也較高。因此，藉由在絕緣體基材和銅

層之間配置採用乾式鍍敷法進行了成膜的底層金屬層，特別可對銅層從絕緣體基材的剝離進行抑制。

【0033】 對底層金屬層的厚度並無特別限定，例如較好為 3nm 以上且 50nm 以下，更好為 3nm 以上且 35nm 以下，再好為 3nm 以上且 33nm 以下。

【0034】 底層金屬層具有對銅層的光反射進行抑制的功能，但當底層金屬層的厚度較薄時，存在著不能充分地對銅層的光反射進行抑制的情況。這裡，為了可更確實地對銅層的反射進行抑制，如上所述，底層金屬層的厚度優選為 3nm 以上。

【0035】 對底層金屬層的厚度的上限值並無特別限定，但如果過厚，則成膜時間、或形成配線時的蝕刻時間會變長，而導致成本上昇。因此，底層金屬層的厚度如上所述較好為 50nm 以下，更好為 35nm 以下，最好為 33nm 以下。

【0036】 接下來對銅薄膜層進行說明。

【0037】 銅薄膜層可形成在底層金屬層上，但為了不降低觸控面板用導電性基板的透光率，底層金屬層和銅薄膜層之間優選為不配置接著劑。即，銅薄膜層優選為以不介由接著劑的方式直接形成在底層金屬層的上面。

【0038】 對銅薄膜層的形成方法並無特別限定，然，例如優選為採用乾式鍍敷法進行成膜。作為乾式鍍敷法，例如可優選使用濺鍍法、蒸鍍法、或離子鍍法等。在採用乾式鍍敷法形成銅薄膜層的情況下，可上以不介由接著劑的方式直接形成在底層金屬層。

【0039】 對銅薄膜層的厚度並無特別限定，然，為了發揮作為鍍銅被膜成膜時的供電層的功能，較好為 10nm 以上，更好為 50nm 以上。對銅薄膜層厚度的上限值並無特別限定，然，如上所述，銅薄膜層由於例如採用乾式鍍敷法進行成膜，故，從生產性的觀點來看，較好為 300nm 以下，更好為 200nm 以下。

【0040】 接下來對鍍銅被膜進行說明。

【0041】 鍍銅被膜可形成在銅薄膜層上。鍍銅被膜優選為以不介由接著劑的方式直接形成在銅薄膜層的上面。

【0042】 對鍍銅被膜的形成方法並無特別限定，然，例如優選為採用濕式鍍敷法進行成膜。作為濕式鍍敷法，優選為使用電鍍法。再者，如上所述，鍍銅被膜可具有與銅薄膜層相對的一面和位於該一面的相反側的另一面。

【0043】 並且，在從鍍銅被膜的另一面的表面至 $0.3\ \mu\text{m}$ 的深度範圍內，可將硫磺濃度設為 10 質量 ppm 以上且 150 質量 ppm 以下。又，可將鍍銅被膜的另一面的表面粗糙度（Ra）設為 $0.01\ \mu\text{m}$ 以上且 $0.15\ \mu\text{m}$ 以下。

【0044】 鍍銅被膜的另一面如後所述的圖 1A 所示，例如可位於本實施方式的觸控面板用導電性基板的外側。又，由於鍍銅被膜的主成分為銅，故，在作為觸控面板用導電性基板使用的情況下，鍍銅被膜的另一面會對光進行鏡面反射（正反射），這樣會對視認性產生影響。故，在本實施方式的觸控面板用導電性基板中，藉由使鍍銅被膜的另一面的表面粗糙度為 $0.01\ \mu\text{m}$ 以上，可對鍍銅被膜的另一面的光進行漫反射（亂反射），

而消除鍍銅被膜的另一面的光澤，進而可抑制對視認性所產生的影響。特別是從充分地提高鍍銅被膜的另一面的漫反射的比例的觀點來看，鍍銅被膜的另一面的表面粗糙度優選為 $0.05\ \mu\text{m}$ 以上。

【0045】 對鍍銅被膜的另一面的表面粗糙度的上限值並無特別限定，但如果過大，則例如在對鍍銅被膜等進行蝕刻等時，遮罩（mask）和鍍銅被膜的密合性會降低，難以將其圖案化為預期的形狀。為此，鍍銅被膜的另一面的表面粗糙度較好為 $0.15\ \mu\text{m}$ 以下，更好為 $0.1\ \mu\text{m}$ 以下。

【0046】 再者，這裡的表面粗糙度（Ra）依據 JIS B 0601，作為測定方法，例如可採用觸針法或光學方法等進行評價。

【0047】 作為將鍍銅被膜的另一面的表面粗糙度限定在上述範圍的方法，可列舉出對鍍銅被膜的另一面進行蝕刻的方法。又，在進行蝕刻處理前，在從鍍銅被膜的另一面至 $0.3\ \mu\text{m}$ 的深度範圍內的硫磺濃度為 10 質量 ppm 以上時，藉由對鍍銅被膜的另一面進行蝕刻，可將鍍銅被膜的另一面的表面粗糙度（Ra）設在上記範圍。其中，如果從鍍銅被膜的另一面至 $0.3\ \mu\text{m}$ 為止的深度範圍的硫磺濃度超過 150 質量 ppm，則存在鍍銅被膜變脆的情況，這樣，鍍銅被膜可能會崩潰，或可能從觸控面板用導電性基板發生剝離，並非較佳者。因此，如上所述，從鍍銅被膜的另一面至 $0.3\ \mu\text{m}$ 的深度範圍內的硫磺濃度優選為 10 質量 ppm 以上且 150 質量 ppm 以下。特別地，從鍍銅被膜的另一面至 $0.3\ \mu\text{m}$ 的深度範圍內的硫磺濃度更好為 50 質量 ppm 以上且 100 質量 ppm 以下。

【0048】 再者，藉由對鍍銅被膜的另一面進行蝕刻，鍍銅被膜的另一面的一部分藉由蝕刻可被去除而形成凹部，於鍍銅被膜的另一面會形成

微細凹凸。因此，從鍍銅被膜的另一面的表面中最高的部分，即蝕刻處理後仍作為凸部而殘留的部分至 $0.3\ \mu\text{m}$ 的深度範圍內的硫磺濃度優選為滿足上述範圍。

【0049】 又，距鍍銅被膜的另一面超過 $0.3\ \mu\text{m}$ 的部分的硫磺濃度並無特別限定，例如鍍銅被膜整體的硫磺濃度均可為上述範圍。

【0050】 對形成鍍銅被膜時的電鍍處理的條件並無特別限定，可採用常用方法中的各種條件。含有硫磺的鍍銅被膜例如可使用含有硫磺的鍍銅液來形成，作為含有硫磺的鍍銅液，例如可使用添加了含硫磺原子的有機化合物的鍍銅液。

【0051】 又，藉由例如對作為鍍液的鍍銅液中的含硫磺原子的有機化合物的含有量（添加量）、電流密度、或搬送速度進行控制，可在從另一面至 $0.3\ \mu\text{m}$ 的深度範圍內都形成具有上述硫磺濃度的鍍銅被膜。這裡的搬送速度是指將在絕緣體基材的表面上形成了底層金屬層和銅薄膜層的被鍍物（基材）供給、搬送至鍍槽的速度。

【0052】 對鍍銅被膜成膜時所用的鍍銅液中的含硫磺原子的有機化合物的含有量並無特別限定，然，例如，較好為 2 質量 ppm 以上且 25 質量 ppm 以下，更好為 5 質量 ppm 以上且 15 質量 ppm 以下。其原因為，藉由將鍍銅液中的含硫磺原子的有機化合物的含有量設定為 2 質量 ppm 以上且 25 質量 ppm 以下，可更容易地使從鍍銅被膜的另一面至 $0.3\ \mu\text{m}$ 的深度範圍內的硫磺濃度限定在上述範圍。

【0053】 對可作為包括硫磺原子的有機化合物而使用的物質並無特別限定，然，例如可使用 3-（苯并噻唑基-2-硫代）丙基磺酸

(3-(benzothiazolyl-2-thio)propyl sulfonic acid) 及其鈉鹽、3-巰基丙烷-1-磺酸及其鈉鹽、伸乙基二硫二丙基磺酸及其鈉鹽、雙(對磺苯基)二硫化物及其 2 鈉鹽、雙(4-磺丁基)二硫化物及其 2 鈉鹽、雙(3-磺基-2-羥丙基)二硫化物及其 2 鈉鹽、雙(3-磺丙基)二硫化物及其 2 鈉鹽、雙(2-磺丙基)二硫化物及其 2 鈉鹽、甲基-(w-磺丙基)硫化物及其 2 鈉鹽、甲基-(w-磺丙基)三硫化物及其 2 鈉鹽，硫乙醇酸、硫代磷酸-o-乙基-雙(w-磺丙基)-酯(thiophosphoric acid-ortho-ethyl-bis(w-sulfopropyl)-ester) 及其 2 鈉鹽、硫代磷酸-三(w-磺丙基)-酯及其 2 鈉鹽、硫代磷酸-三(w-磺丙基)-酯及其 3 鈉鹽等。

【0054】 如上所述，鍍銅被膜成膜後，藉由對鍍銅被膜的另一面進行蝕刻，可將鍍銅被膜的另一面的表面粗糙度設為上述範圍。對鍍銅被膜的另一面的蝕刻方法並無特別限定，然，例如可藉由使用蝕刻液來進行。作為所用的蝕刻液，對其並無特別限定，可優選使用銅用軟蝕刻液。

【0055】 對底層金屬層上形成的由銅薄膜層和鍍銅被膜所組成的銅層的膜厚並無特別限定，可根據觸控面板用導電性基板所要求的電阻值或圖案化後的配線寬度等進行任意選擇。其中，由銅薄膜層和鍍銅被膜所組成的銅層之膜厚較佳為 $0.5\ \mu\text{m}$ 以上且 $4.1\ \mu\text{m}$ 以下。又，銅層的膜厚更好為 $0.5\ \mu\text{m}$ 以上且 $3\ \mu\text{m}$ 以下。

【0056】 其原因為，藉由將銅層的膜厚設定為 $0.5\ \mu\text{m}$ 以上，可充分地降低觸控面板用導電性基板的電阻值，又，還可抑制對銅層圖案化時配線圖案比預期的配線寬度窄的情況、或斷線的情況。並且，藉由將銅層的膜厚設定為 $4.1\ \mu\text{m}$ 以下，可抑制銅層側面部分的面積變小、或抑制由

銅層側面部分所產生的光反射。進而，可抑制「在為了形成配線圖案而對銅層進行蝕刻時產生側蝕」。

【0057】 又，在本實施方式的觸控面板用導電性基板中還可設置任意的層。例如，在鍍銅被膜之上還可具備黑化層。

【0058】 藉由將鍍銅被膜的另一面的表面粗糙度設定在上述範圍，可對鍍銅被膜表面的鏡面反射進行抑制，並可使鍍銅被膜的另一面的光澤消失而抑制對視認性的影響，又，藉由設置黑化層，可進一步抑制鍍銅被膜對視認性的影響。

【0059】 從對鍍銅被膜表面的光反射進行抑制的觀點來看，黑化層優選為含有鎳。即，作為構成黑化層的材料，優選為使用含 Ni（鎳）的材料。作為含有 Ni 的材料，例如優選為含有 Ni 和從 Zn、Mo、Ta、Ti、V、Cr、Fe、Co、W、Cu、Sn、Mn 中選擇的至少 1 種以上的金屬。又，黑化層亦可含有從碳、氧、氫、氮中選擇的 1 種以上的元素。

【0060】 再者，作為構成黑化層的材料，亦可含有金屬合金，該金屬合金含有 Ni 和從 Zn、Mo、Ta、Ti、V、Cr、Fe、Co、W、Cu、Sn、Mn 中選擇的至少 1 種以上的金屬。在此情況下，黑化層還可含有從碳、氧、氫、氮中選擇的 1 種以上的元素。此時，作為含有 Ni 和從 Zn、Mo、Ta、Ti、V、Cr、Fe、Co、W、Cu、Sn、Mn 中選擇的至少 1 種以上的金屬的金屬合金即 Ni 合金，例如可較佳地使用 Ni-Cu 合金、Ni-Zn 合金、Ni-Ti 合金、Ni-W 合金、Ni-Cr 合金、Cu-Ni-Fe 合金或 Ni-Cu-Cr 合金。

【0061】 底層金屬層和黑化層可為相同材料，也可為不同材料。然而，如後所述，為了可對底層金屬層、銅層、黑化層藉由蝕刻進行圖案化，

底層金屬層、銅層、黑化層的相對於蝕刻液的反應性較佳為大致相同，更佳為相同。為此，底層金屬層和黑化層尤佳為由相同材料構成。

【0062】 黑化層的成膜方法並無特別限定，可與底層金屬層同樣地採用乾式鍍敷法進行成膜，又，也可採用濕式鍍敷法進行成膜。

【0063】 對黑化層的厚度並無特別限定，可依照觸控面板用導電性基板所要求的反射率（正反射率）等進行任意選擇。

【0064】 接下來對本實施方式的觸控面板用導電性基板的結構例進行說明。

【0065】 如上所述，本實施方式的導電性基板具備：絕緣體基材、底層金屬層、銅薄膜層及鍍銅被膜，可設為如下結構：在絕緣體基材上依序積層底層金屬層、銅薄膜層、鍍銅被膜。

【0066】 以下使用圖 1A、圖 1B 對具體的結構例進行說明。圖 1A、圖 1B 表示本實施方式的導電性基板中與絕緣體基材、底層金屬層、銅薄膜層、鍍銅被膜的積層方向平行的面之剖面圖的例。

【0067】 例如，如圖 1A 所示的觸控面板用導電性基板 10A 那樣，可形成如下結構：在絕緣體基材 11 的第 1 主平面 11a 側，一層一層且依序地積層底層金屬層 12、銅薄膜層 13 及鍍銅被膜 14。圖 1A 中，鍍銅被膜 14 具有與銅薄膜層 13 相對的一面 14a 和位於該一面 14a 的相反側的另一面 14b。

【0068】 又，如圖 1B 所示的觸控面板用導電性基板 10B 那樣，也可形成如下結構：在絕緣體基材 11 的第 1 主平面 11a 側和第 2 主平面 11b 側，一層一層且依序地積層底層金屬層 121、122、銅薄膜層 131、132、鍍

銅被膜 141、142。圖 1 (B) 中，鍍銅被膜 141 (142) 具有與銅薄膜層 131 (132) 相對的一面 141a (142a) 和位於該一面 141a (142a) 的相反側的另一面 141b (142b)。

【0069】 再者，在圖 1A、圖 1B 所示的觸控面板用導電性基板中，如上所述，還可設置圖中未顯示的黑化層。在設置黑化層的情況下，在圖 1A 的觸控面板用導電性基板中，例如可在鍍銅被膜 14 的另一面 14b 上進行配置。又，在圖 1B 的觸控面板用導電性基板中，例如可在鍍銅被膜 141 的另一面 141b 上和／或鍍銅被膜 142 的另一面 142b 上，進行黑化層的配置。

【0070】 在本實施方式的觸控面板用導電性基板中，藉由在絕緣體基材 11 和銅薄膜層 13 (131、132) 之間配置底層金屬層 12 (121、122)，可對從絕緣體基材 11 側向銅薄膜層 13 (131、132) 入射的光的反射進行抑制。在此情況下，對底層金屬層 12 (121、122) 的介隔絕緣體基材 11 的正反射率並無特別限定，但是，例如波長 400nm 以上且 700nm 以下的範圍內的平均正反射率較佳為 30% 以下，更佳為 25% 以下。

【0071】 在底層金屬層 12 (121、122) 的介隔絕緣體基材 11 的波長 400nm 以上且 700nm 以下的光的平均正反射率為 30% 以下時，例如用作觸控面板用導電性基板時，可充分地抑制來自外部的光或來自顯示器的光之反射。因此，由於幾乎上不會引起顯示器的視認性降低，故為優選者。

【0072】 上述反射率的測定可以從絕緣體基材 11 側向底層金屬層 12 (121、122) 照射光的方式來進行。

【0073】 具體而言，例如，如圖 1A 所示，在絕緣體基材 11 的第 1

主平面 11a 側依序進行了底層金屬層 12、銅薄膜層 13、鍍銅被膜 14 的積層時，能以對底層金屬層 12 進行光照射的方式，從絕緣體基材 11 的第 2 主平面 11b 側進行光照射，並進行測定。

【0074】 測定時，使波長 400nm 以上且 700nm 以下的光例如間隔波長 1nm 地進行變化，並介隔絕緣體基材 11 對底層金屬層 12 (121、122) 進行照射，並將測得之值的平均值設為該底層金屬層 12 (121、122) 的介隔絕緣體基材 11 的波長 400nm 以上且 700nm 以下的範圍內之光的平均正反射率。

【0075】 又，在本實施方式的觸控面板用導電性基板中，對鍍銅被膜 14 (141、142) 的另一面 14b (141b、142b) 的表面的正反射率並無特別限定，可依觸控面板用導電性基板所要求的性能等進行任意選擇。其中，鍍銅被膜 14 (141、142) 的另一面 14b (141b、142b) 表面的波長 400nm 以上且 700nm 以下的範圍內的平均正反射率，例如較好為 30% 以下，更好為 20% 以下。

【0076】 其原因為，在鍍銅被膜 14 (141、142) 的另一面 14b (141b、142b) 表面的波長 400nm 以上且 700nm 以下的光之平均正反射率為 30% 以下時，例如用作觸控面板用導電性基板時，可充分地抑制來自外部的光或來自顯示器的光之反射。因此，由於幾乎不會引起顯示器的視認性降低，故為優選者。

【0077】 上述反射率的測定可以對鍍銅被膜 14 (141、142) 的另一面 14b (141b、142b) 進行光照射的方式來進行。

【0078】 具體而言，例如，在圖 1A 那樣的在絕緣體基材 11 的第 1

主平面 11a 側依序進行了底層金屬層 12、銅薄膜層 13、鍍銅被膜 14 的積層時，可對鍍銅被膜 14 的另一面 14b 進行光照射，並進行測定。

【0079】 測定可以如下方式實施：在波長 400nm 以上且 700nm 以下的範圍，使光例如間隔波長 1nm 地進行變化，並對鍍銅被膜 14（141、142）的另一面 14b（141b、142b）進行照射。然後，將此時測得之值的平均值設為該鍍銅被膜 14（141、142）的另一面 14b（141b、142b）表面的波長 400nm 以上且 700nm 以下之光的平均正反射率。

【0080】 又，如上所述，在本實施方式的觸控面板用導電性基板中，可在鍍銅被膜 14（141、142）的另一面 14b（141b、142b）上形成黑化層。並且，對黑化層表面的正反射率並無特別限定，例如波長 400nm 以上且 700nm 以下的範圍內的平均正反射率，較好為 30%以下，更好為 20%以下。

【0081】 當黑化層的波長 400nm 以上且 700nm 以下之光的正反射率為 30%以下時，例如用作觸控面板用導電性基板時，可充分地抑制來自外部的光或來自顯示器的光之反射。因此，由於幾乎不會引起顯示器的視認性降低，故為優選者。

【0082】 黑化層的正反射率的測定可以對黑化層進行光照射的方式來進行。

【0083】 具體而言，例如在圖 1A 所示的觸控面板用導電性基板 10A 中鍍銅被膜 14 的另一面 14b 上形成了黑化層時，可對黑化層的與鍍銅被膜 14 相對的面相反側的面進行光照射，並進行測定。

【0084】 測定時，可使波長 400nm 以上且 700nm 以下的光例如間隔

波長 1nm 地進行變化，並對黑化層進行照射，並將測得之值的平均值設為該黑化層表面的波長 400nm 以上且 700nm 以下的範圍內的光之平均正反射率。

【0085】 在本實施方式的觸控面板用導電性基板中，在底層金屬層表面或黑化層表面上所測定的光的正反射率優選在上述範圍，特別是，更佳為底層金屬層表面和黑化層表面的光之正反射率都滿足上述範圍。

【0086】 再者，本實施方式的觸控面板用導電性基板例如可使用於觸控面板。在使用於觸控面板的情況下，本實施方式的觸控面板用導電性基板中所含的底層金屬層、銅薄膜層、及鍍銅被膜優選為被進行了圖案化。底層金屬層、銅薄膜層、及鍍銅被膜例如可按預期的配線圖案進行圖案化，底層金屬層、銅薄膜層、及鍍銅被膜優選為被圖案化成相同形狀。再者，在設置黑化層的情況下，黑化層優選為也被圖案化成與底層金屬層等相同的形狀。

【0087】 至此，對本實施方式的觸控面板用導電性基板進行了說明，但是，上述觸控面板用導電性基板亦可積層多片，而製為觸控面板用積層導電性基板。在積層觸控面板用導電性基板時，觸控面板用導電性基板中所含的底層金屬層、銅薄膜層、鍍銅被膜優選為如上所述般經過圖案化。再者，在設置了黑化層的情況下，黑化層優選為也經過圖案化。

【0088】 特別是在使用於觸控面板的情況下，觸控面板用導電性基板或觸控面板用積層導電性基板優選為具備網格狀配線。

【0089】 這裡，以對 2 片觸控面板用導電性基板進行積層以形成具備網格狀配線的積層導電性基板的情況為例，使用圖 2A、圖 2B 對積層前

的觸控面板用導電性基板所形成的底層金屬層、銅薄膜層、及鍍銅被膜的圖案形狀的結構例進行說明。

【0090】 圖 2A 是針對構成具備網格狀配線的觸控面板用積層導電性基板的 2 片觸控面板用導電性基板中的一個觸控面板用導電性基板，從上面側即與絕緣體基材 11 的主平面垂直的方向對觸控面板用導電性基板 20 進行觀察的圖。又，圖 2B 表示圖 2A 的 A-A' 線的剖面圖。

【0091】 如圖 2A、圖 2B 所示的觸控面板用導電性基板 20 那樣，絕緣體基材 11 上的經圖案化的底層金屬層 22、銅薄膜層 23、及鍍銅被膜 24 可為相同形狀。例如經圖案化的鍍銅被膜 24 具有圖 2A 中所示的直線形狀的複數個圖案（鍍銅被膜圖案 24A～24G），該複數個直線形狀的圖案可與圖中的 Y 軸平行，並於圖中的 X 軸方向相互間隔地配置。此時，在圖 2（A）所示那樣絕緣體基材 11 具有四角形狀的情況下，鍍銅被膜的圖案（鍍銅被膜圖案 24A～24G）例如可以與絕緣體基材 11 的一邊平行的方式配置。

【0092】 再者，如上所述，當經圖案化的底層金屬層 22 及經圖案化的銅薄膜層 23，與經圖案化的鍍銅被膜 24 圖案化為同樣形狀時，圖案間露出了絕緣體基材 11 的第 1 主平面 11a。

【0093】 又，在鍍銅被膜 24 上配置了黑化層的情況下，也可將黑化層與底層金屬層 22 等相同形狀地進行圖案化，在此情況下，圖案間露出了絕緣體基材 11 的第 1 主平面 11a。

【0094】 對圖 2A、圖 2B 所示的經圖案化之底層金屬層 22、銅薄膜層 23、及鍍銅被膜 24 的圖案形成方法並無特別限定。例如，形成鍍銅被

膜 24 之後，可藉由配置具有與鍍銅被膜 24 上形成的圖案相對應的形狀的遮罩，並進行蝕刻來形成圖案。所用的蝕刻液並無特別限定，可依構成底層金屬層、銅薄膜層、及鍍銅被膜的材料進行任意選擇。例如，可按各層來改變蝕刻液，又，還可利用相同的蝕刻液同時對底層金屬層、銅薄膜層、及鍍銅被膜進行蝕刻。再者，在設置了黑化層的情況下也同樣。

【0095】 接著，藉由將上述底層金屬層等經圖案化的 2 片觸控面板用導電性基板進行積層，可形成觸控面板用積層導電性基板。使用圖 3A、圖 3B 對觸控面板用積層導電性基板進行說明。圖 3A 表示從上面側，即沿 2 片觸控面板用導電性基板的積層方向的上面側對觸控面板用積層導電性基板 30 進行觀察的圖，圖 3B 表示圖 3A 的 B-B' 線的剖面圖。

【0096】 觸控面板用積層導電性基板 30 如圖 3B 所示般，可將觸控面板用導電性基板 201 和觸控面板用導電性基板 202 進行積層而獲得。再者，觸控面板用導電性基板 201、202 均可設為如下結構：在絕緣體基材 111 (112) 的第 1 主平面 111a (112a) 上，將經圖案化之底層金屬層 221 (222)、銅薄膜層 231 (232)、及鍍銅被膜 241 (242) 積層而成的結構。觸控面板用導電性基板 201，202 的經圖案化的底層金屬層 221 (222)、銅薄膜層 231 (232)、及鍍銅被膜 241 (242) 均能以「與上述觸控面板用導電性基板 20 的情況同樣地具有直線形狀的複數個圖案」的方式進行圖案化。

【0097】 接著，圖 3B 所示的觸控面板用積層導電性基板是以如下方式積層：一片觸控面板用導電性基板 201 的絕緣體基材 111 的第 1 主平面 111a、與另一片觸控面板用導電性基板 202 的絕緣體基材 112 的第 2 主

平面 112b 對向。

【0098】 再者，也可以如下方式進行積層：使一片觸控面板用導電性基板 201 上下倒轉，並使一片觸控面板用導電性基板 201 的絕緣體基材 111 的第 2 主平面 111b 與另一片觸控面板用導電性基板 202 的絕緣體基材 112 的第 2 主平面 112b 相向。此情況為與後述圖 4 同樣的配置。

【0099】 在積層 2 片觸控面板用導電性基板時，如圖 3A、圖 3B 所示，可以如下方式積層：一片觸控面板用導電性基板 201 的經圖案化之鍍銅被膜 241 與另一片觸控面板用導電性基板 202 的經圖案化之鍍銅被膜 242 交差。具體而言，例如，在圖 3A 中，一片觸控面板用導電性基板 201 的經圖案化之鍍銅被膜 241 可以「其圖案的長度方向與圖中的 X 軸方向平行」的方式配置。接著，另一片觸控面板用導電性基板 202 的經圖案化之鍍銅被膜 242 可以「其圖案的長度方向與圖中的 Y 軸方向平行」的方式配置。

【0100】 再者，由於圖 3A 是如上所述沿觸控面板用積層導電性基板 30 的積層方向觀察的圖，故，僅示出了各觸控面板用導電性基板 201、202 的最上部所配置的經圖案化之鍍銅被膜 241、242。在圖 3A、圖 3B 所示的觸控面板用積層導電性基板中，經圖案化之底層金屬層 221、222 和銅薄膜層 231、232，也為與經圖案化之鍍銅被膜 241、242 相同的圖案。為此，經圖案化之底層金屬層 221、222 和銅薄膜層 231、232 也與經圖案化之鍍銅被膜 241、242 同樣地為網格狀。

【0101】 積層了的 2 片觸控面板用導電性基板的接著方法並無特別限定，例如可使用接著劑等進行接著、固定。

【0102】 如以上所說明那樣，藉由將一片觸控面板用導電性基板 201 和另一個觸控面板用導電性基板 202 進行積層，可製作如圖 3A 所示般具備網格狀配線的觸控面板用積層導電性基板 30。

【0103】 再者，圖 3A、圖 3B 顯示了組合直線形狀的配線以形成了網格狀配線（配線圖案）的例子，但並不限定於該形態，構成配線圖案的配線可為任意形狀。例如，構成網格狀配線圖案的配線形狀還可分別被設計為彎曲成鋸齒狀的線（之字狀直線）等的各種形狀，以使與顯示器的畫像之間不會產生波紋（干涉紋）。

【0104】 這裡，使用「藉由積層 2 片觸控面板用導電性基板而製作具備網格狀配線的積層導電性基板」之例子進行了說明，但製成具備網格狀配線的（積層）導電性基板的方法並不限定於該形態。例如，藉由使用圖 1B 所示的在絕緣體基材 11 的第 1 主平面 11a 和第 2 主平面 11b 進行了底層金屬層 121、122、銅薄膜層 131、132、及鍍銅被膜 141、142 的積層的觸控面板用導電性基板 10B，也可形成具備網格狀配線的導電性基板。

【0105】 此情況下，例如，將絕緣體基材 11 的第 1 主平面 11a 側所積層的底層金屬層 121、銅薄膜層 131、及鍍銅被膜 141 圖案化為「與圖 1B 中的 Y 軸方向即與紙面垂直的方向平行的複數條直線形狀」的圖案。又，將絕緣體基材 11 的第 2 主平面 11b 側所積層的底層金屬層 122、銅薄膜層 132、及鍍銅被膜 142 圖案化為「與圖 1B 中的 X 軸方向平行的複數條直線形狀」的圖案。圖案化如上所述例如可藉由蝕刻進行。

【0106】 據此，如圖 4 所示的觸控面板用導電性基板 40 那樣，藉由絕緣體基材 11 的第 1 主平面 11a 側所形成的經圖案化之銅薄膜層 431

和鍍銅被膜 441、及第 2 主平面 11b 側所形成的經圖案化之銅薄膜層 432 和鍍銅被膜 442，可形成具備網格狀配線的導電性基板。再者，如圖 4 所示，底層金屬層 421、422 與銅薄膜層 431、432 及鍍銅被膜 441、442 也同樣地為網格狀。

【0107】 再者，圖 3、圖 4 中顯示出沒有設置黑化層的例子，但如上所述，鍍銅被膜的上表面還可設置黑化層，黑化層也可圖案化為與底層金屬層等同樣的形狀。

【0108】 根據以上說明的本實施方式的觸控面板用（積層）導電性基板，鍍銅被膜的另一面的表面粗糙度如上所述可設在特定範圍。故，可抑制鍍銅被膜表面的光之正反射。又，由於銅薄膜層和絕緣體基材之間配置了底層金屬層，故，也可抑制介隔絕緣體基材入射的光的於銅薄膜層表面的正反射。

【0109】 進而，本實施方式的觸控面板用（積層）導電性基板具有由銅薄膜層和鍍銅被膜所組成的銅層，該銅層可發揮作為導電層的功能。這樣，本實施方式的觸控面板用導電性基板藉由含有使用了金屬的導電層，可降低電阻值。

（觸控面板用導電性基板的製造方法、觸控面板用積層導電性基板的製造方法）

接下來對本實施方式的觸控面板用導電性基板的製造方法及觸控面板用積層導電性基板的結構例進行說明。

【0110】 本實施方式的觸控面板用導電性基板的製造方法可具有以下步驟。

在絕緣體基材的至少一面上形成含有鎳的底層金屬層的底層金屬層形成步驟。

在底層金屬層上形成銅薄膜層的銅薄膜層形成步驟。

在銅薄膜層上形成鍍銅被膜的鍍銅被膜形成步驟，該鍍銅被膜具有與銅薄膜層相對的一面和位於該一面的相反側的另一面。

接著，在從鍍銅被膜的另一面的表面至 $0.3\mu\text{m}$ 為止的深度範圍，可將硫磺濃度設為 10 質量 ppm 以上且 150 質量 ppm 以下。

【0111】 又，可將鍍銅被膜的另一面的表面粗糙度 (Ra) 設為 $0.01\mu\text{m}$ 以上且 $0.15\mu\text{m}$ 以下。

【0112】 以下對本實施方式的觸控面板用導電性基板的製造方法及觸控面板用積層導電性基板的製造方法進行說明，但關於下述所說明之外的事項，由於可設為與上述觸控面板用導電性基板、觸控面板用積層導電性基板之情況相同的結構，故，省略說明。

【0113】 供至底層金屬層形成步驟的絕緣體基材可預先進行準備。所用的絕緣體基材的種類並無特別限定，如上所述，可使用玻璃基板或各種樹脂基板等任意材料。關於特別適於使用的材料，由於已敘述，故省略說明。絕緣體基材也可視需要預先進行切斷為任意尺寸等。

【0114】 接著，底層金屬層形成步驟為在絕緣體基材上形成含有鎳的底層金屬層的步驟。

【0115】 底層金屬層如圖 1A 所示，可形成在絕緣體基材 11 的至少一主平面、例如、第 1 主平面 11a 上。又，如圖 1B 所示，在絕緣體基材 11 的第 1 主平面 11a 及第 2 主平面 11b 的兩者都可形成底層金屬層 121、

122。在絕緣體基材 11 的第 1 主平面 11a 及第 2 主平面 11b 的兩者形成底層金屬層的情況下，亦可在兩主平面同時形成底層金屬層。又，也可在任一主平面形成底層金屬層之後，在另一主平面形成底層金屬層。

【0116】 對構成底層金屬層的材料並無特別限定，可依照絕緣體基材和銅層（銅薄膜層和鍍銅被膜）的密合力、銅層表面的光反射抑制程度、或相對於觸控面板用導電性基板的使用環境（例如濕度或溫度）的穩定性程度等進行任意選擇。關於可較佳地用作「構成底層金屬層的材料」之材料，由於已敘述，故，這裡省略說明。

【0117】 底層金屬層的成膜方法並無特別限定，例如如上所述，可採用乾式鍍敷法進行成膜。作為乾式鍍敷法，例如可優選使用濺鍍法、蒸鍍法、或離子鍍法等。

【0118】 再者，在底層金屬層含有從碳、氧、氫、氮中選擇的 1 種以上的元素的情況下，可藉由事先向底層金屬層成膜時的環境氣體中添加含有從碳、氧、氫、氮中選擇的 1 種以上的元素的氣體，而向底層金屬層中進行添加。例如，在向底層金屬層添加碳的情況下，可事先向進行乾式鍍敷時的環境氣體中添加一氧化碳氣體、和／或二氧化碳氣體；在添加氧的情況下，可事先向進行乾式鍍敷時的環境氣體中添加氧氣；在添加氫的情況下，可事先向進行乾式鍍敷時的環境氣體中添加氫氣、和／或水；在添加氮的情況下，可事先向進行乾式鍍敷時的環境氣體中添加氮氣。

【0119】 含有從碳、氧、氫、氮中選擇的 1 種以上的元素的氣體優選為添加至非活性氣體，以作為進行乾式鍍敷時的環境氣體。作為非活性氣體，對其並無特別限定，例如可優選使用氬氣。

【0120】 在採用濺鍍法對底層金屬層進行成膜的情況下，作為靶材，可使用含構成底層金屬層的金屬種類的靶材。在底層金屬層包括合金的情況下，可按底層金屬層中所含的各金屬種類使用靶材，並在絕緣體基材等被成膜體的表面形成合金，也可使用預先將底層金屬層中所含的金屬進行了合金化的靶材。

【0121】 底層金屬層例如可優選使用圖 5 所示的卷繞式真空鍍膜裝置 50 進行成膜。

【0122】 以使用卷繞式真空鍍膜裝置 50 的情況為例，對底層金屬層形成步驟進行說明。

【0123】 圖 5 表示卷繞式真空鍍膜裝置 50 的一結構例。

【0124】 卷繞式真空鍍膜裝置 50 具備收納有大部分其構成部件的殼體 51。

【0125】 圖 5 中殼體 51 的形狀顯示為長方體形狀，但是殼體 51 的形狀並無特別限定，可根據其內部所收藏的裝置設置場所、或耐壓性能等設計成任意形狀。例如殼體 51 的形狀也可為圓筒形狀。

【0126】 其中，為了在成膜開始時去除與成膜無關的殘留氣體，殼體 51 內部較好為可減壓至 10^3Pa 以下，更好為可減壓至 10^4Pa 以下。再者，殼體 51 內部並不需要全部減壓至上述壓力，也可以「僅將進行濺鍍的配置了後述圓柱輥 53 的圖中下側的區域減壓至上述壓力」的方式構成。

【0127】 殼體 51 內可配置：供給“對底層金屬層進行成膜”之基材的卷出輥 52、圓柱輥 53、濺鍍陰極 54a~54d、前饋輥 55 a、後饋輥 55 b、張力輥 56 a、56 b、卷取輥 57。又，在進行底層金屬層成膜的基材

【0237】〔表 1〕

	絕緣體 基材	鍍銅被膜				配線形 狀評價
		膜厚 [μm]	硫磺濃度 [質量 ppm]	表面粗糙度 [μm]	反射率 [%]	
實施例 1	PET	1.0	60	0.08	11	○
實施例 2	PET	1.0	60	0.09	11	○
實施例 3	COP	1.0	60	0.07	11	○
實施例 4	PET	4.0	10	0.01	20	○
實施例 5	PET	0.4	150	0.15	8	○
實施例 6	PET	0.3	150	0.15	10	△
實施例 7	PET	4.1	10	0.01	30	△
比較例 1	PET	1.0	5	0.009	31	×
比較例 1	PET	1.0	160	0.16	9	×

從表 1 的結果可知，實施例 1~7 可確認到，鍍銅被膜的另一面的表面粗糙度 Ra 為 0.01 μm 以上、0.15 μm 以下，鍍銅被膜的另一面的反射率也充分地降低，為 30% 以下。又，實施例 1~5 可確認到，配線形狀評價也為○，藉由蝕刻步驟獲得了預期的配線圖案。

【0238】 關於實施例 6，由於鍍銅被膜的膜厚為 0.3 μm ，銅層的膜厚則較薄，為 0.4 μm ，故，所獲得的配線圖案中存在比預期的配線寬度還窄的部分。因此，配線形狀評價為△。

【0239】 又，就實施例 7 而言，由於鍍銅被膜的膜厚為 4.1 μm ，銅層的膜厚則較厚，為 4.2 μm ，故，在圖案化步驟內的蝕刻步驟時，配線圖

案的一部分產生側蝕，含有與預期的配線寬度不同的部分。因此，配線形狀評價為△。

【0240】 另一方面，比較例 1 中可確認到，鍍銅被膜的另一面的表面粗糙度 Ra 較小，為 $0.009\ \mu\text{m}$ ；鍍銅被膜的另一面的反射率較高，為 31%。又，在圖案化步驟內的蝕刻步驟中，由於對於鍍銅被膜的蝕刻液的反應性較低，產生溶解殘餘，故，配線形狀的評價為×。

【0241】 又，比較例 2 中可確認到，由於鍍銅被膜的另一面的表面粗糙度較大，為 $0.16\ \mu\text{m}$ ，故，鍍銅被膜表面的反射率可充分地抑制在 9%。其中，可確認到由於在蝕刻步驟中遮罩剝離，與鍍銅被膜的另一面之間出現間隙，配線形狀的評價結果為：所形成的配線圖案的直線性惡化。

【0242】 又，關於實施例 1~7 所製作的觸控面板用積層導電性基板，如圖 3A 和圖 3B 所示，以目視可確認到包括網格狀的配線圖案。另一方面，在比較例 1 中如上所述，由於配線圖案產生溶解殘餘，故，不能作為含有網格狀配線圖案的觸控面板用積層導電性基板。又，在比較例 2 中，由於配線圖案的直線性較差，故而不能作為具有預期的網格狀配線圖案的觸控面板用積層導電性基板。

【0243】 以上藉由實施方式和實施例等對觸控面板用導電性基板和觸控面板用導電性基板的製造方法進行說明，但是本發明並不限定於上述實施方式和實施例等。在申請專利範圍記載的本發明的要旨的範圍內，可進行各種的變形和變更。

【0244】 本申請主張基於 2014 年 7 月 31 日向日本國專利廳申請的“特願 2014-157061 號”的優先權，並將“特願 2014-157061 號”的所有內

容援用於本國際申請。

【符號說明】

【0245】

10A、10B、20、201、202、40：觸控面板用導電性基板

11、111、112：絕緣體基材

11a、111a、112a：第1主平面

11b、111b、112b：第2主平面

12、121、122、22、221、222、421、422：底層金屬層

13、131、132、23、231、232、431、432：銅薄膜層

14、141、142、24、241、242、441、442：鍍銅被膜

30：觸控面板用積層導電性基板

50：卷繞式真空鍍膜裝置

51：殼體

52：卷出輥

53：圓柱輥

54a～54d：濺鍍陰極

55a：前饋輥

55b：後饋輥

56a、56b：張力輥

57：卷取輥

58a～58h：導輥

59：氣體供給手段

60a、60b：真空泵

61：加熱器

62a、62b：真空計

I671663

公告本

發明摘要

※ 申請案號：104124889

※ 申請日：104年7月31日

※IPC 分類：

G06F 3/041 (2006.01)

G06F 3/044 (2006.01)

B32B 15/08 (2006.01)

B32B 15/20 (2006.01)

B32B 7/02 (2019.01)

H01B 13/00 (2006.01)

H01B 5/14 (2006.01)

【發明名稱】(中文/英文)

觸控面板用導電性基板、觸控面板用導電性基板之製造方法

【中文】

提供一種觸控面板用導電性基板，具備：絕緣體基材；底層金屬層，其配置在該絕緣體基材的至少一面上，並含有鎳；銅薄膜層，其配置在該底層金屬層上；及鍍銅被膜，其配置在該銅薄膜層上，具有與該銅薄膜層相對的一面和位於該一面的相反側的另一面。在從該鍍銅被膜的另一面的表面至 $0.3\mu\text{m}$ 為止的深度範圍內，硫磺濃度為 10 質量 ppm 以上且 150 質量 ppm 以下，該鍍銅被膜的另一面的表面粗糙度 (Ra) 為 $0.01\mu\text{m}$ 以上且 $0.15\mu\text{m}$ 以下。

【英文】

無

【代表圖】

【本案指定代表圖】：第（ 1A ）圖。

【本代表圖之符號簡單說明】：

10A：觸控面板用導電性基板

11：絕緣體基材

11a：第 1 主平面

11b：第 2 主平面

12：底層金屬層

13：銅薄膜層

14：鍍銅被膜

14a：一面

14b：另一面

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

申請專利範圍

- 1、一種觸控面板用導電性基板，具備：

絕緣體基材；

底層金屬層：配置在該絕緣體基材的至少一面上，並含有鎳；

銅薄膜層：配置在該底層金屬層上；及

鍍銅被膜：配置在該銅薄膜層上，具有與該銅薄膜層對向的一面、和位於該一面的相反側的另一面；

從該鍍銅被膜的另一面的表面至 $0.3\ \mu\text{m}$ 為止的深度範圍內，硫磺濃度為 10 質量 ppm 以上且 150 質量 ppm 以下，

該鍍銅被膜的另一面的表面粗糙度（Ra）為 $0.01\ \mu\text{m}$ 以上且 $0.15\ \mu\text{m}$ 以下。

- 2、如申請專利範圍第 1 項之觸控面板用導電性基板，其中，該絕緣體基材係從聚醯胺系膜、聚酯系膜、聚萘二甲酸乙二酯系膜、環烯系膜、聚醯亞胺系膜、及聚碳酸酯系膜中選擇的任一種樹脂基板。
- 3、如申請專利範圍第 1 或 2 項之觸控面板用導電性基板，其中，該絕緣體基材的總透光率為 90% 以上。
- 4、如申請專利範圍第 1 至 3 項中的任一項之觸控面板用導電性基板，其中，該底層金屬層的介隔該絕緣體基材的波長 400nm 以上且 700nm 以下的範圍內之平均正反射率為 30% 以下。
- 5、如申請專利範圍第 1 至 4 項中的任一項之觸控面板用導電性基板，其中，由該銅薄膜層和該鍍銅被膜所組成的銅層的膜厚為 $0.5\ \mu\text{m}$ 以上且 $4.1\ \mu\text{m}$ 以下。

- 6、如申請專利範圍第 1 至 5 項中的任一項之觸控面板用導電性基板，其中，

在該鍍銅被膜之上進而具備黑化層，

該黑化層含有鎳。

- 7、如申請專利範圍第 6 項之觸控面板用導電性基板，其中，該黑化層的波長 400nm 以上且 700nm 以下的範圍內之平均正反射率為 30% 以下。

- 8、一種觸控面板用導電性基板的製造方法，具有如下步驟：

底層金屬層形成步驟：在絕緣體基材的至少一面上形成含有鎳的底層金屬層；

銅薄膜層形成步驟：在該底層金屬層上形成銅薄膜層；及

鍍銅被膜形成步驟：在該銅薄膜層上形成鍍銅被膜，該鍍銅被膜具有與該銅薄膜層對向的一面、和位於該一面的相反側的另一面；

從該鍍銅被膜的另一面的表面至 $0.3\ \mu\text{m}$ 為止的深度範圍內，硫磺濃度為 10 質量 ppm 以上且 150 質量 ppm 以下，

以使該鍍銅被膜的另一面的表面粗糙度 (Ra) 為 $0.01\ \mu\text{m}$ 以上且 $0.15\ \mu\text{m}$ 以下的方式將該鍍銅被膜進行成膜。

圖式

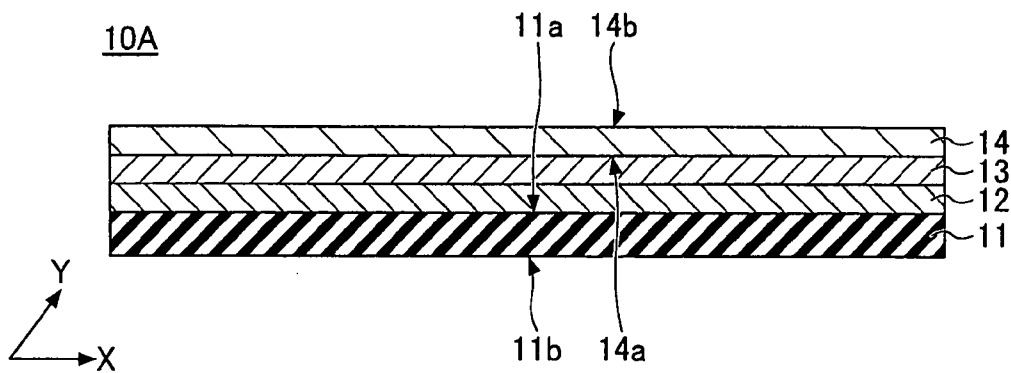


圖1A

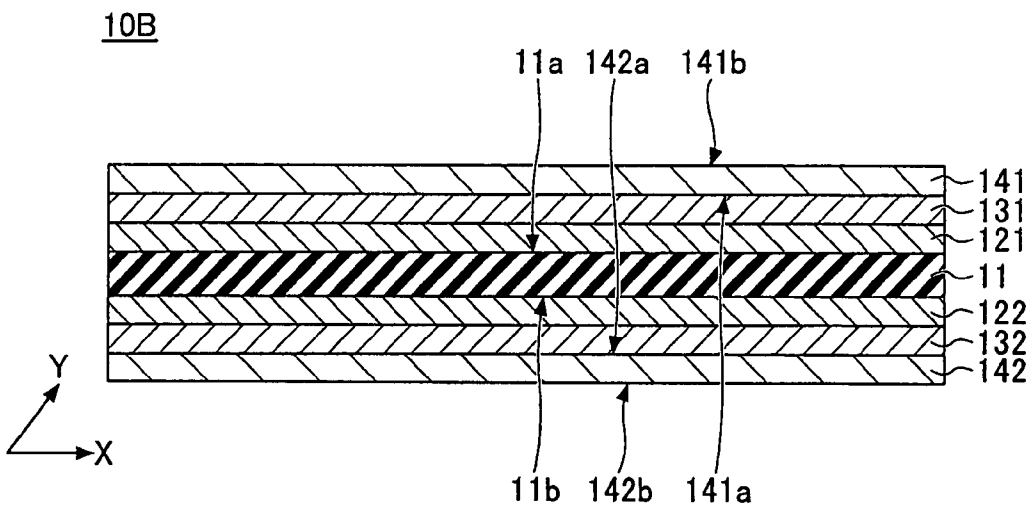


圖1B

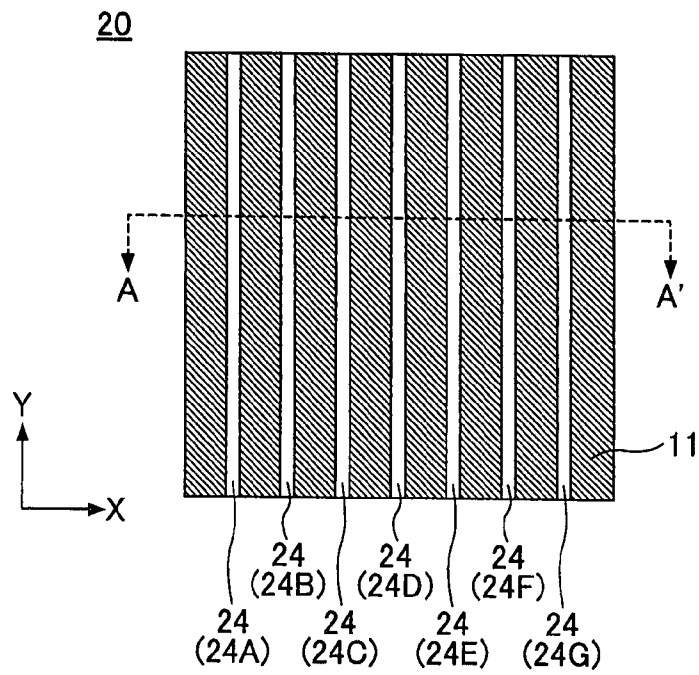


圖2A

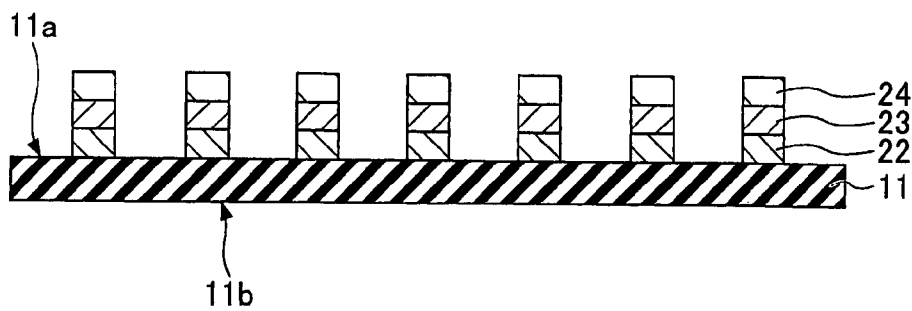


圖2B

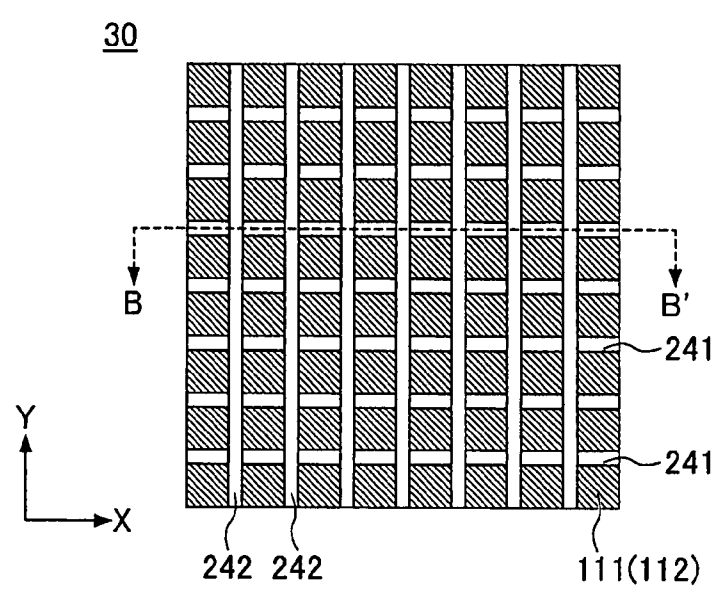


圖3A

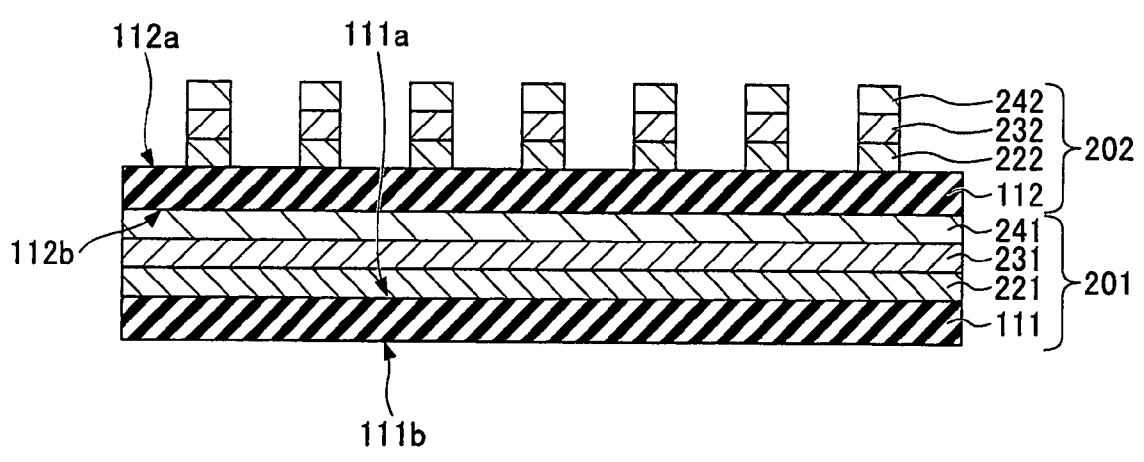


圖3B

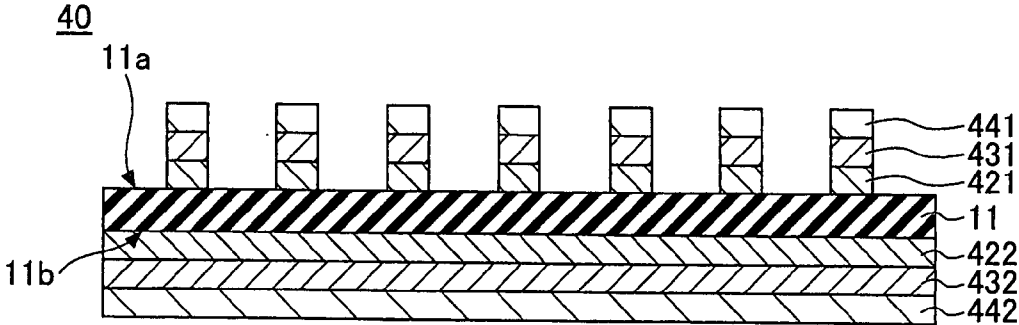


圖4

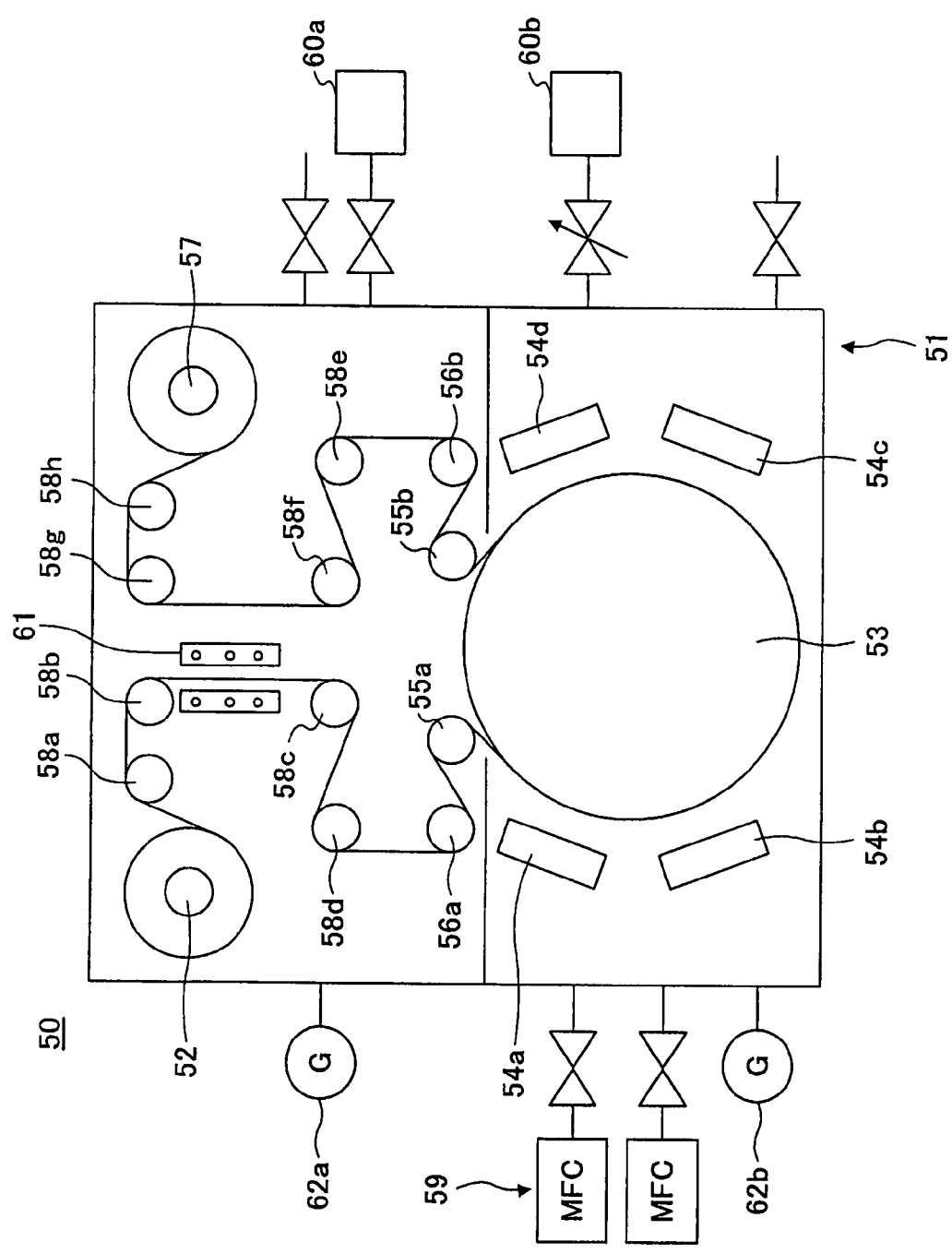


圖5

的搬送路徑上，除了上述各輥以外，還可任意地設置導輥 58 a ~ 58 h 或加熱器 61 等。

【0128】 卷出輥 52、圓柱輥 53、前饋輥 55 a、卷取輥 57 可具備藉由伺服電動機所產生的動力。卷出輥 52 和卷取輥 57 藉由粉末離合器（powder clutch）等的扭矩控制，可保持進行底層金屬層成膜的基材的張力平衡。

【0129】 圓柱輥 53 的構成也無特別限定，例如以如下方式構成為佳：其表面被鍍了硬質鉻，從殼體 51 外部所提供的冷媒或溫媒在其內部可進行循環，並可被調整至大致一定的溫度。

【0130】 張力輥 56 a、56 b 較佳為：例如其表面被鍍了硬質鉻，並具備張力傳感器。

【0131】 又，前饋輥 55 a、後饋輥 55 b、或導輥 58 a ~ 58 h 的表面也優選為被鍍了硬質鉻。

【0132】 濺鍍陰極 54a~54d 優選為磁控管陰極式，並與圓柱輥 53 對向配置。濺鍍陰極 54a~54d 的尺寸並無特別限定，但濺鍍陰極 54a~54d 的沿進行底層金屬層成膜的基材的寬度方向的尺寸優選為，大於進行底層金屬層成膜的基材的寬度。

【0133】 進行底層金屬層成膜的基材被搬送至作為卷繞式真空成膜裝置的卷繞式真空鍍膜裝置 50 內，並利用與圓柱輥 53 對向的濺鍍陰極 54a~54d，進行底層金屬層的成膜。

【0134】 在使用卷繞式真空鍍膜裝置 50 對底層金屬層進行成膜的情況下，將特定靶材裝至濺鍍陰極 54a~54d，並藉由真空泵 60a、60b，對

裝置內進行真空排氣，該裝置為於卷出輥 52 設置了進行底層金屬層成膜的基材者。然後，藉由氣體供給手段 59，將氬氣等濺鍍氣體導入殼體 51 內。此時，優選為對濺鍍氣體的流量、及真空泵 60b 和殼體 51 之間所設置的壓力調整閥的開度進行調整，以使裝置內保持例如 0.13Pa 以上且 13Pa 以下，並進行成膜。

【0135】 再者，氣體供給手段 59 可具有圖中未示的例如按照要進行供給的濺鍍氣體的各氣體種類進行供氣的液化氣瓶。並且，液化氣瓶和殼體 51 之間還可例如按照各氣體種類如圖示那樣構成：設置質量流量控制器（Mass Flow Controller，MFC）、或閥等，以可對要進行供給的濺鍍氣體的流量進行調整。

【0136】 又，殼體 51 還可例如以如下方式構成：設置真空計 62a、62b，在對殼體 51 內進行抽真空時、或向殼體 51 內提供濺鍍氣體時，對殼體 51 內的真空度進行調整。

【0137】 此狀態下，從卷出輥 52 例如以每分鐘 0.5m 以上且 10m 以下的速度搬送基材，同時，藉由與濺射陰極 54a～54d 連接的濺鍍用直流電源進行電力供給，以進行濺鍍放電。據此，可在基材上進行預期的底層金屬層的連續成膜。

【0138】 藉由對底層金屬層如上所述採用乾式鍍敷法進行成膜，尤其可提高絕緣體基材和底層金屬層的密合性。並且，由於底層金屬層例如可含有金屬作為主成分，故，與銅層的密合性也較高。因此，藉由在絕緣體基材和銅層之間配置底層金屬層，特別可抑制銅層的剝離。

【0139】 對底層金屬層的厚度並無特別限定，例如較好為 3nm 以上

且 50nm 以下，更好為 3nm 以上且 35nm 以下，進而較好為 3nm 以上且 33nm 以下。

【0140】 接下來對銅薄膜層形成步驟進行說明。

【0141】 銅薄膜層如上所述可形成在底層金屬層上，優選為在底層金屬層的上部以不介隔接著劑的方式直接形成。

【0142】 在銅薄膜層形成步驟中，對銅薄膜層的形成方法並無特別限定，例如優選為採用乾式鍍敷法進行成膜。在採用乾式鍍敷法形成銅薄膜層的情況下，可在底層金屬層上以不介隔接著劑的方式直接形成。

【0143】 作為乾式鍍敷法，例如可優選使用濺鍍法、蒸鍍法、或離子鍍法等。特別是，由於容易控制膜厚，故，優選使用濺鍍法。

【0144】 在採用濺鍍法對銅薄膜層進行成膜的情況下，例如可優選使用上述卷繞式真空鍍膜裝置 50 進行成膜。關於卷繞式真空鍍膜裝置的結構，由於已敘述，故，這裡省略說明。

【0145】 在使用卷繞式真空鍍膜裝置 50 將銅薄膜層進行成膜的情況下，將銅靶材裝至濺鍍陰極 54a~54d，並將預先形成了底層金屬層的絕緣體基材設置在卷出輥 52 上。然後，藉由真空泵 60 a，60 b 對裝置內進行真空排氣。之後，藉由氣體供給手段 59，將濺鍍氣體導入殼體 51 內。此時，優選為調整濺鍍氣體的流量、及真空泵 60 b 和殼體 51 之間所設置的壓力調整閥的開度，以將裝置內保持為例如 0.13Pa 以上且 13Pa 以下，並進行成膜。

【0146】 在此狀態下，從卷出輥 52 例如以每分鐘 1m 以上且 20m 以下的速度，搬送形成銅薄膜層的基材，同時，藉由與濺射陰極 54a~54d

連接的濺鍍用直流電源進行電力供給，以進行濺鍍放電。據此，可在基材上進行預期的銅薄膜層的連續成膜。

【0147】 銅薄膜層的厚度並無特別限定，但為了發揮進行鍍銅被膜成膜時的供電層的功能，較好為 10nm 以上，更好為 50nm 以上。銅薄膜層的厚度的上限值並無特別限定，但由於銅薄膜層如上所述例如可採用乾式鍍敷法進行成膜，故，從生產性的觀點來看，較好為 300nm 以下，更好為 200nm 以下。

【0148】 接下來對鍍銅被膜形成步驟進行說明。

【0149】 鍍銅被膜可形成在銅薄膜層上。鍍銅被膜也優選為在銅薄膜層的上部以不介隔接著劑的方式直接形成。

【0150】 對鍍銅被膜的形成方法並無特別限定，然，例如優選採用濕式鍍敷法進行成膜。

【0151】 採用濕式鍍敷法形成鍍銅被膜的步驟中的條件即電鍍處理的條件並無特別限定，可採用常用方法中的各種條件。例如，可將形成了銅薄膜層的基材供給至具有鍍銅液的鍍槽內，並藉由控制電流密度、或基材的搬送速度，而形成鍍銅被膜。

【0152】 在本實施方式的觸控面板用導電性基板中，鍍銅被膜可具有與銅薄膜層對向的一面和位於該一面的相反側的另一面。又，在從鍍銅被膜的另一表面至 0.3 μm 為止深度範圍，硫磺濃度優選為 10 質量 ppm 以上且 150 質量 ppm 以下。其原因如上所述，在鍍銅被膜內的硫磺濃度滿足上述規定的情況下，成膜後，藉由對另一面進行蝕刻，可容易地將鍍銅被膜的另一面的表面粗糙度限定在預期的範圍。

【0153】 使鍍銅被膜內的硫磺濃度滿足上述規定的方式將鍍銅被膜進行成膜的方法並無特別限定，例如可列舉如下方法：在採用濕式鍍敷法將鍍銅被膜進行成膜時，向所用的鍍液中添加含硫磺原子的有機化合物。再者，作為濕式鍍敷法，例如可優選採用電鍍法。

【0154】 在例如採用電鍍法將鍍銅被膜進行成膜的情況下，電鍍的條件並無特別限定，可採用常用方法中的各種條件。例如，藉由對作為鍍液的鍍銅液中之含硫磺原子的有機化合物的含有量、電流密度、或搬送速度進行控制，可形成從另一面至深度 $0.3\ \mu\text{m}$ 為止的範圍內具有上述硫磺濃度的鍍銅被膜。

【0155】 將鍍銅被膜成膜時所用的鍍銅液中之含硫磺原子的有機化合物其含有量並無特別限定，例如較好為 2 質量 ppm 以上且 25 質量 ppm 以下，更好為 5 質量 ppm 以上且 15 質量 ppm 以下。其原因為，藉由將鍍銅液中之含硫磺原子的有機化合物的含有量設定為 2 質量 ppm 以上且 25 質量 ppm 以下，可更容易地將從鍍銅被膜的另一面至 $0.3\ \mu\text{m}$ 深度為止的範圍的硫磺濃度限定在上述範圍。

【0156】 關於可較佳地用作鍍液中添加的含硫磺原子的有機化合物的材料，由於已敘述，故，這裡省略說明。

【0157】 再者，對從鍍銅被膜的另一面超過 $0.3\ \mu\text{m}$ 的部分的硫磺濃度並無特別限定，例如，在鍍銅被膜整體的硫磺濃度亦可為上述範圍。鍍銅被膜較好為例如含有銅作為主成分，進而含有上述濃度的硫磺；鍍銅被膜更好為特別是由銅和上述濃度的硫磺構成。其中，在鍍銅被膜由銅和硫磺所構成的情況下，鍍銅被膜內也可含有來自鍍液的不可避免的成分、

或雜質等。再者，含有銅作為主成分是指，銅的含有量為 90wt% 以上。

【0158】 接著，在鍍銅被膜形成步驟中，鍍銅被膜成膜後（鍍銅被膜成膜步驟後），優選為實施「對鍍銅被膜的另一面進行蝕刻」的蝕刻步驟。在蝕刻步驟中，鍍銅被膜另一面的表面粗糙度優選為 $0.01\ \mu\text{m}$ 以上且 $0.15\ \mu\text{m}$ 以下。其原因為，藉由將鍍銅被膜另一面的表面粗糙度設為 $0.01\ \mu\text{m}$ 以上且 $0.15\ \mu\text{m}$ 以下，可抑制鍍銅被膜表面的鏡面反射（正反射），又，還可保持與鍍銅被膜等進行圖案化時所用的遮罩之間的密合性。

【0159】 對鍍銅被膜另一面的蝕刻方法並無特別限定，例如可藉由使用蝕刻液來實施。作為所用的蝕刻液，對其並無特別限定，可優選使用銅用軟蝕刻液。

【0160】 底層金屬層上所形成的由銅薄膜層和鍍銅被膜所組成的銅層的膜厚並無特別限定，可根據觸控面板用導電性基板所要求的電阻值、或圖案化後的配線寬度等進行任意選擇。其中，由銅薄膜層和鍍銅被膜所組成的銅層的膜厚較好為 $0.5\ \mu\text{m}$ 以上且 $4.1\ \mu\text{m}$ 以下，更好為 $0.5\ \mu\text{m}$ 以上且 $3\ \mu\text{m}$ 以下。

【0161】 其原因為，藉由將銅層的膜厚設為 $0.5\ \mu\text{m}$ 以上，可充分降低觸控面板用導電性基板的電阻值，又，在對銅層進行圖案化時，可抑制配線圖案小於預期的配線寬度，並可抑制斷線。又，通過將銅層的膜厚設為 $4.1\ \mu\text{m}$ 以下，可抑制銅層側面部分的面積變小，並可抑制銅層側面部分的光反射。進而，可抑制「在為了形成配線圖案而對銅層進行蝕刻時發生側蝕」。

【0162】 由銅薄膜層和鍍銅被膜所組成的銅層，在本實施方式的觸

控面板用導電性基板中可發揮作為導電層的功能。這樣，本實施方式的觸控面板用導電性基板藉由含有使用了金屬的導電層，可降低電阻值。

【0163】 又，在本實施方式的觸控面板用導電性基板的製造方法中，除了上述步驟之外，還可附加任意的步驟。

【0164】 例如，如上所述，在本實施方式的觸控面板用導電性基板中，鍍銅被膜上可配置黑化層。為此，還可具有形成該黑化層的黑化層形成步驟。

【0165】 作為構成黑化層的材料，並無特別限定，然，黑化層優選為含有 Ni（鎳）。為此，黑化層形成步驟可為例如在鍍銅被膜上形成含鎳的黑化層的步驟。

【0166】 關於可較佳地用作黑化層的材料，由於已敘述，故省略說明。

【0167】 在黑化層形成步驟中，對黑化層的成膜方法並無特別限定，可與底層金屬層同樣地採用乾式鍍敷法進行成膜，又，也可採用濕式鍍敷法進行成膜。

【0168】 黑化層形成步驟中所形成的黑化層的厚度，並無特別限定，可視觸控面板用導電性基板所要求的反射率（正反射率）之程度等進行任意選擇。

【0169】 在採用本實施方式的觸控面板用導電性基板的製造方法而獲得的觸控面板用導電性基板用於觸控面板等各種用途時，觸控面板用導電性基板中所含的底層金屬層、銅薄膜層、及鍍銅被膜優選為被圖案化。底層金屬層、銅薄膜層、及鍍銅被膜例如可按預期的配線圖案進行圖

案化，底層金屬層、銅薄膜層、及鍍銅被膜優選為被圖案化為相同的形狀。

【0170】 為此，本實施方式的導電性基板的製造方法可具有對底層金屬層、銅薄膜層、及鍍銅被膜進行圖案化的圖案化步驟。圖案化步驟的具體製程並無特別限定，可採用任意的製程來實施。例如，如圖 1A 所示，為在絕緣體基材 11 上進行了積層底層金屬層 12、銅薄膜層 13、及鍍銅被膜 14 而成的觸控面板用導電性基板 10A 的情況下，首先實施遮罩配置步驟，即，在鍍銅被膜 14 的另一面 14b 上配置具有預期的圖案的遮罩。其次，實施蝕刻步驟，其係向鍍銅被膜 14 的另一面 14b 即配置了遮罩的一面側提供蝕刻液。

【0171】 對蝕刻步驟中所用的蝕刻液並無特別限定，可視構成底層金屬層、銅薄膜層、及鍍銅被膜的材料進行任意選擇。例如，可按各層來改變蝕刻液，又，還可使用相同蝕刻液同時對底層金屬層、銅薄膜層、及鍍銅被膜進行蝕刻。

【0172】 蝕刻步驟中所形成的圖案並無特別限定。例如可將底層金屬層、銅薄膜層、及鍍銅被膜，以變成直線形狀的複數個圖案的方式進行圖案化。在圖案化為直線形狀的複數個圖案的情況下，如圖 2A、圖 2B 所示，被圖案化了的底層金屬層 22、銅薄膜層 23、及鍍銅被膜 24 可為互相平行並且隔開的圖案。

【0173】 又，也可實施圖案化步驟，該步驟係對「如圖 1B 所示那樣的絕緣體基材 11 的第 1 主平面 11a 和第 2 主平面 11b 上積層底層金屬層 121、122、銅薄膜層 131、132、鍍銅被膜 141、142 而成」的觸控面板用導電性基板 10B 進行圖案化。在此情況下，例如，可實施遮罩配置步驟，即，

在鍍銅被膜 141、142 的另一面 141b、142b 上配置具有預期的圖案的遮罩。接下來，可實施蝕刻步驟，其係向鍍銅被膜 141、142 的另一面 141b、142b 即配置了遮罩的一面側提供蝕刻液。

【0174】 在蝕刻步驟中，例如，可將絕緣體基材 11 的第 1 主平面 11a 側所積層的底層金屬層 121、銅薄膜層 131、及鍍銅被膜 141 圖案化為與圖 1B 中的 Y 軸方向即與紙面垂直的方向平行的複數條直線形狀的圖案。又，可將絕緣體基材 11 的第 2 主平面 11b 側所積層的底層金屬層 122、銅薄膜層 132、及鍍銅被膜 142 圖案化為與圖 1B 中的 X 軸方向平行的複數條直線形狀的圖案。據此，如圖 4 所示，藉由挾著絕緣體基材 11 且形成於絕緣體基材的第 1 主平面 11a 側的經圖案化之銅薄膜層 431 和鍍銅被膜 441、及形成於第 2 主平面 11b 側的經圖案化之銅薄膜層 432 和鍍銅被膜 442，可形成具備網格狀配線的觸控面板用導電性基板。

【0175】 再者，至今以沒有設置黑化層的情況為例進行說明，但是當鍍銅被膜的上面設置了黑化層時，藉由同樣地在黑化層的上面配置遮罩，並向配置了遮罩的一面供給蝕刻液，也可將黑化層圖案化為預期的形狀。

【0176】 又，還可製造「將至今所說明的觸控面板用導電性基板積層複數片而成」的積層導電性基板。觸控面板用積層導電性基板的製造方法可具有積層步驟，即，將藉由上述導電性基板製造方法所獲得的導電性基板積層複數片。

【0177】 在積層步驟中，例如，可將圖 2A、圖 2B 所示的經圖案化之觸控面板用導電性基板積層複數片。具體而言，如圖 3A、圖 3B 所示，

可藉由使一片觸控面板用導電性基板 201 的絕緣體基材 111 的第 1 主平面 111a 與另一片觸控面板用導電性基板 202 的絕緣體基材 112 的第 2 主平面 112b 對向的方式進行積層而實施。

【0178】 積層後，2 片觸控面板用導電性基板 201、202 例如可藉由接著劑等進行固定。

【0179】 再者，也可藉由使一片觸控面板用導電性基板 201 上下逆轉，並使一片觸控面板用導電性基板 201 的絕緣體基材 111 的第 2 主平面 111b 與另一片觸控面板用導電性基板 202 的絕緣體基材 112 的第 2 主平面 112b 對向的方式進行積層。

【0180】 在作為具備網格狀配線的觸控面板用積層導電性基板時，在積層步驟中，如圖 3A、圖 3B 所示，可藉由使一個觸控面板用導電性基板 201 上預先形成的經圖案化之銅薄膜層 231 和鍍銅被膜 241 與另一個觸控面板用導電性基板 202 上預先形成的經圖案化之銅薄膜層 232 和鍍銅被膜 242 交差的方式進行積層。

【0181】 在圖 3A、圖 3B 中，顯示出組合圖案化為直線形狀的銅層而形成網格狀配線（配線圖案）的例子，但並不限定於該形態。也可將構成配線圖案的配線，即經圖案化之銅層的形狀設計成任意形狀。例如，構成網格狀配線圖案的配線形狀還可分別設計為彎曲成鋸齒狀的線（之字狀直線）等的各種形狀，以使與顯示器的畫像之間不會產生波紋（干涉紋）。

【0182】 根據採用本實施方式的觸控面板用導電性基板的製造方法及觸控面板用積層導電性基板的製造方法所獲得的觸控面板用導電性基板及觸控面板用積層導電性基板，鍍銅被膜的另一面的表面粗糙度如上

所述可限定在特定範圍內。故，可抑制鍍銅被膜的另一面的光的正反射。進而，由於銅薄膜層和絕緣體基材之間配置了底層金屬層，故，也可抑制介隔絕緣體基材而入射的光之在銅薄膜層表面的正反射。又，由於具有由銅薄膜層和鍍銅被膜所構成的可發揮作為導電層的功能的銅層，故，還可降低電阻值。

【0183】〔實施例〕

以下列舉具體的實施例、比較例進行說明，但本發明並不限定於該些實施例。

（評價方法）

首先，對所獲得的導電性基板的評價方法進行說明。

【0184】（硫磺濃度）

使用二次離子質量分析裝置（Dynamics-Secondary Ion Mass Spectroscopy：D-SIMS）對鍍銅被膜中的硫磺濃度進行測定。

【0185】再者，二次離子質量分析裝置使用了 ims5f 二次離子質量分析裝置（CAMECA 製）。

【0186】一次離子條件：Cs⁺、14.5KeV、30nA；照射區域：150 μm ×150 μm；分析區域：φ60 μm；二次離子極性：負。

【0187】一般而言，在對電性為陽性的元素（Li、B、Mg、Ti、Cr、Mn、Fe、Ni、Mo、In、Ta 等）進行分析的情況下，照射氧離子而對正的二次離子進行檢測。相對於此，在對電性為陰性的元素（H、C、O、F、Si、S、Cl、As、Te、Au 等）進行分析的情況下，照射銨離子而對負的二次離子進行檢測，這樣，可靈敏度佳地進行測定，據此，設為上述條件。

【0188】 又，試料室真空度： 8.0×10^{-8} Pa；濺鍍速度：約 $22 \text{ \AA} / \text{sec}$ ，以上述條件進行測定。事先使用具有與鍍銅被膜同樣的銅層的濺鍍速度測定用試料，在與實際分析時相同的濺射條件進行了濺鍍，並求出了上述平均濺鍍速度。又，在對各試料進行分析時，使用該濺鍍速度並根據濺鍍時間而算出深度。

【0189】 硫磺濃度的測定是在鍍銅被膜的成膜後，並在對鍍銅被膜的另一面進行了蝕刻後實施的。再者，切下所製作的試料的一部分，以供硫磺濃度的測定。

【0190】 （表面粗糙度）

採用 Optical Profiler - (Zygo 社製，NewView 6200) 對鍍銅被膜的另一面測定表面粗糙度 (Ra)。表面粗糙度 (Ra) 根據 JIS B 0651 (2001) 中規定的方法進行測定。

【0191】 （反射率）

反射率 (正反射率) 的測定是在紫外可見光分光光度計 (株式會社 島津製作所製 型式：U V -2550) 中設置反射率測定單元來實施的。

【0192】 對以下實施例、比較例中所製作的觸控面板用導電性基板的鍍銅被膜表面，以波長為 1 nm 的間隔、設為入射角為 5° 、及受光角為 5° 照射波長為 400 nm 以上且 700 nm 以下的光，而測定反射率，並將其平均值作為反射率 (正反射率)。

【0193】 又，在同樣的條件下介隔絕緣體基材地對底層金屬層照射波長 400 nm 以上且 700 nm 以下的光，而測定底層金屬層表面的反射率 (正反射率)。

（配線形狀評價）

針對所製作的觸控面板用導電性基板，在對底層金屬層、銅薄膜層、及鍍銅被膜進行圖案化後，藉由雷射顯微鏡對其配線形狀進行了觀察。在以預期的配線寬度固定地形成了配線的情況下，評價為○。在所形成的配線圖案的一部分中含有與預期的配線寬度不同的部分的情況下，評價為△。另外，在蝕刻步驟進行中遮罩剝離而無法圖案化為預期形狀的情況下、或鍍銅被膜幾乎沒有溶解而無法圖案化為預期形狀的情況下，則評價為x。

（試料的製作條件）

作為實施例、比較例，在以下說明的條件下製作了導電性基板，並藉由上述評價方法進行評價。

〔實施例 1〕

（底層金屬層形成步驟）

將寬度為 500mm、厚度為 100 μ m 的聚對苯二甲酸乙二酯樹脂(PET)製樹脂膜即絕緣體基材，裝設在圖 5 所示的卷繞式真空鍍膜裝置 50。

【0194】 再者，基於 JISK 7361-1 (2011)，對所用的聚對苯二甲酸乙二酯樹脂製絕緣體基材進行總透光率的評價，結果可確認為 98%。

【0195】 接著，使用卷繞式真空鍍膜裝置 50 在絕緣體基材的一主平面進行底層金屬層的成膜。作為底層金屬層，形成含有氧的 Ni-Cr 合金層。

【0196】 對底層金屬層的成膜條件進行說明。

【0197】 在圖 5 所示的卷繞式真空鍍膜裝置 50 的濺鍍陰極 54a~54d

連接 Ni-17 重量% Cr 合金的靶材。

【0198】 將卷繞式真空鍍膜裝置 50 的加熱器 61 加熱至 60°C，對絕緣體基材進行加熱，去除絕緣體基材中所含的水分。

【0199】 接下來，將殼體 51 內排氣至 1×10^{-3} Pa 後，導入氬氣和氧氣，並將殼體 51 內的壓力調整為 1.3 Pa。此時，對氬氣和氧氣的供給量進行調整，使殼體 51 內的環境以體積比計為 30% 的氧氣、剩餘為氬氣。

【0200】 並且，在從卷出輥 52 搬送絕緣體基材的同時，藉由與濺射陰極 54a~54d 連接的濺鍍用直流電源進行電力供給，進行濺鍍放電，在基材上進行了預期的底層金屬層的連續成膜。藉由該操作，在絕緣體基材的一主平面上以使底層金屬層成為厚度 20 nm 的方式進行成膜。

（銅薄膜層形成步驟）

銅薄膜層在底層金屬層上使用卷繞式真空鍍膜裝置 50 進行成膜。

【0201】 在銅薄膜層形成步驟中，圖 5 所示的卷繞式真空鍍膜裝置 50 的濺鍍陰極 54a~54d 上連接了銅靶材並進行成膜，作為基材，使用在底層金屬層形成步驟中於絕緣體基材上形成有底層金屬層者。

【0202】 作為金屬薄膜層成膜時的條件，除了以下 2 點及如上所述那樣對靶材進行了變更以外，均與底層金屬層形成步驟相同。

【0203】 將殼體 51 內排氣至 1×10^{-3} Pa 後，導入氬氣，並將殼體 51 內的壓力調整為 1.3 Pa 之點。

【0204】 將銅薄膜層以膜厚成為 100 nm 之方式成膜之點。

（鍍銅被膜形成步驟）

在鍍銅被膜形成步驟中，採用電鍍法，將鍍銅被膜以厚度成為 $1.0 \mu\text{m}$

之方式成膜。

【0205】 形成鍍銅被膜時所用的鍍銅液為溫度：27℃、pH：1 以下的硫酸銅溶液，作為含硫磺原子的有機化合物，使其含有 8 質量 ppm 的 SPS (BiS (3-sulfopropyl) disulfide)。

【0206】 對成膜的鍍銅被膜，藉由上述方法測定「從該鍍銅被膜的另一面的表面至深度 0.3 μm 為止」的鍍銅被膜中的硫磺濃度，結果為 60 質量 ppm。

【0207】 又，向鍍銅被膜的另一面的整面供給作為銅用蝕刻液的 CleanEtch CPE-750 (三菱氣體化學株式會社製)，並在保持了鍍銅被膜的另一面的整面與蝕刻液接觸了 10 秒鐘的狀態下進行蝕刻。

【0208】 對蝕刻後的鍍銅被膜的另一面，藉由上述方法測定硫磺濃度 (從另一面的表面至 0.3 μm 的深度的鍍銅被膜中的硫磺濃度)、表面粗糙度 (Ra)、及正反射率進行測定。結果示於表 1。

【0209】 又，介隔絕緣體基材地測定底層金屬層表面的正反射率，結果可確認為 28%。

(圖案化步驟)

對所獲得的觸控面板用導電性基板實施了包括遮罩配置步驟及蝕刻步驟的圖案化步驟；該遮罩配置步驟係在鍍銅被膜的上部配置遮罩；該蝕刻步驟係對配置了遮罩的鍍銅被膜的上部進行蝕刻液的供給以進行蝕刻。據此，如圖 2A 和圖 2B 所示，製作了具有直線狀配線圖案的觸控面板用導電性基板。再者，在進行蝕刻時，作為蝕刻液使用二氯化銅水溶液。

【0210】 針對所製作的觸控面板用導電性基板的配線圖案，實施了

上述的配線形狀評價。

【0211】 又，採用與至此說明的方法同樣的製程和條件，在絕緣體基材上進行底層金屬層、銅薄膜層、及鍍銅被膜的積層，製作了另一片形狀被圖案化成與上述情況相同的觸控面板用導電性基板。

【0212】 又，對所製作的 2 片觸控面板用導電性基板如圖 3A 和圖 3B 所示那樣進行積層，並藉由接著劑將這兩導電性基板進行固定，據此製成觸控面板用積層導電性基板。

〔實施例 2〕

除了在鍍銅被膜形成步驟中使鍍銅被膜的另一面的整面與蝕刻液接觸 15 秒以進行蝕刻之外，與實施例 1 同樣地製作觸控面板用導電性基板，並進行評價。評價結果示於表 1。

【0213】 再者，進行了鍍銅被膜的成膜後，在對鍍銅被膜的另一面進行蝕刻前，藉由上述方法對從鍍銅被膜的另一面的表面至深度 $0.3\ \mu\text{m}$ 為止的鍍銅被膜中的硫磺濃度進行測定，結果可確認到與表 1 所示的蝕刻後的測定值相同。

【0214】 介隔絕緣體基材地對底層金屬層表面的正反射率進行測定，結果可確認為 28%。

【0215】 又，與實施例 1 同樣地，將在相同條件下製作的 2 片觸控面板用導電性基板進行積層，而亦製作了觸控面板用積層導電性基板。

〔實施例 3〕

除了作為絕緣體基材使用了寬度為 500mm、厚度為 $100\ \mu\text{m}$ 的環烯聚合物樹脂製樹脂膜即絕緣體基材之外，與實施例 1 同樣地製作觸控面板用

導電性基板，並進行評價。評價結果示於表 1。

【0216】 再者，基於 JISK7361-1（2011）對所用的環烯聚合物樹脂製絕緣體基材進行了總透光率的評價，結果可確認為 92%。又，進行鍍銅被膜的成膜後，在對鍍銅被膜的另一面進行蝕刻前，採用上述方法對從鍍銅被膜的另一面的表面至深度 $0.3\ \mu\text{m}$ 為止的鍍銅被膜中的硫磺濃度進行測定，結果可確認到與表 1 所示的蝕刻後的測定值相同。

【0217】 介隔絕緣體基材地對底層金屬層表面的正反射率進行測定，結果可確認為 25%。

【0218】 接著，與實施例 1 同樣地，將在相同條件下所製作的 2 片觸控面板用導電性基板進行積層，而亦製作了觸控面板用積層導電性基板。

〔實施例 4〕

除了在鍍銅被膜形成步驟中使向鍍銅液添加之 SPS 為 10 質量 ppm、和將鍍銅被膜的膜厚設為 $4\ \mu\text{m}$ 之外，與實施例 1 同樣地製作觸控面板用導電性基板，並進行評價。評價結果示於表 1。

【0219】 再者，鍍銅被膜的成膜後，在對鍍銅被膜的另一面進行蝕刻前，採用上述方法對從鍍銅被膜的另一面的表面至深度 $0.3\ \mu\text{m}$ 為止的鍍銅被膜中的硫磺濃度進行測定，結果可確認到與表 1 所示的蝕刻後的測定值相同。

【0220】 介隔絕緣體基材地對底層金屬層表面的正反射率進行測定，結果可確認為 28%。

【0221】 又，與實施例 1 同樣地，將在相同條件下製作的 2 片觸控

面板用導電性基板進行積層，而亦製作了觸控面板用積層導電性基板。

〔實施例 5〕

除了在鍍銅被膜形成步驟中使向鍍銅液添加了之 SPS 為 5 質量 ppm、和將鍍銅被膜的膜厚設為 $0.4\ \mu\text{m}$ 之外，與實施例 1 同樣地製作觸控面板用導電性基板，並進行評價。評價結果示於表 1。

【0222】 再者，鍍銅被膜的成膜後，在對鍍銅被膜的另一面進行蝕刻前，採用上述方法對從鍍銅被膜的另一面的表面至深度 $0.3\ \mu\text{m}$ 為止的鍍銅被膜中的硫磺濃度進行測定，結果可知與表 1 所示的蝕刻後的測定值相同。

【0223】 介隔絕緣體基材地對底層金屬層表面的正反射率進行測定，結果可確認為 28%。

【0224】 又，與實施例 1 同樣地，將相同條件下製作的 2 片觸控面板用導電性基板進行積層，而亦製作了觸控面板用積層導電性基板。

〔實施例 6〕

除了在鍍銅被膜形成步驟中使向鍍銅液添加之 SPS 為 5 質量 ppm、和將成膜了的鍍銅被膜的膜厚設為 $0.3\ \mu\text{m}$ 之外，與實施例 1 同樣地製作觸控面板用導電性基板，並進行評價。評價結果示於表 1。

【0225】 再者，鍍銅被膜的成膜後，在對鍍銅被膜的另一面進行蝕刻前，採用上述方法對從鍍銅被膜的另一面的表面至深度 $0.3\ \mu\text{m}$ 為止的鍍銅被膜中的硫磺濃度進行測定，結果可確認到與表 1 所示蝕刻後的測定值相同。

【0226】 介隔絕緣體基材地對底層金屬層表面的正反射率進行測

定，結果可確認為 28%。

【0227】 又，與實施例 1 同樣地，將相同條件下製作的 2 片觸控面板用導電性基板進行積層，而亦製作了觸控面板用積層導電性基板。

〔實施例 7〕

除了在鍍銅被膜形成步驟中使向鍍銅液添加之 SPS 為 10 質量 ppm、和將成膜了的鍍銅被膜的膜厚設為 $4.1\ \mu\text{m}$ 之外，與實施例 1 同樣地製作觸控面板用導電性基板，並進行評價。評價結果示於表 1。

【0228】 再者，鍍銅被膜的成膜後，在對鍍銅被膜的另一面進行蝕刻前，採用上述方法對從鍍銅被膜的另一面的表面至深度 $0.3\ \mu\text{m}$ 為止的鍍銅被膜中的硫磺濃度進行了測定，結果可確認到與表 1 所示蝕刻後的測定值相同。

【0229】 介隔絕緣體基材地對底層金屬層表面的正反射率進行測定，結果可確認為 28%。

【0230】 又，與實施例 1 同樣地，將相同條件製作的 2 片觸控面板用導電性基板進行積層，而亦製作了觸控面板用積層導電性基板。

〔比較例 1〕

除了在鍍銅被膜形成步驟中使向鍍銅液添加之 SPS 為 1 質量 ppm 之外，與實施例 1 同樣地製作觸控面板用導電性基板，並進行評價。評價結果示於表 1。

【0231】 再者，鍍銅被膜的成膜後，在對鍍銅被膜的另一面進行蝕刻前，採用上述方法對從鍍銅被膜的另一面的表面至深度 $0.3\ \mu\text{m}$ 為止的鍍銅被膜中的硫磺濃度進行測定，結果可確認到與表 1 所示的蝕刻後的測

定值相同。

【0232】 介隔絕緣體基材地對底層金屬層表面的正反射率進行了測定，結果可確認為 28%。

【0233】 又，與實施例 1 同樣地，對相同條件下製作的 2 片觸控面板用導電性基板進行積層，據此也製作了觸控面板用積層導電性基板。

〔比較例 2〕

除了在鍍銅被膜形成步驟中使向鍍銅液添加之 SPS 為 40 質量 ppm 之外，與實施例 1 同樣地製作了觸控面板用導電性基板，並進行評價。評價結果示於表 1。

【0234】 再者，鍍銅被膜的成膜後，在對鍍銅被膜的另一面進行蝕刻前，採用上述方法對從鍍銅被膜的另一面的表面至深度 $0.3\ \mu\text{m}$ 為止的鍍銅被膜中的硫磺濃度進行了測定，結果確認到與表 1 所示的蝕刻後的測定值相同。

【0235】 介隔絕緣體基材地對底層金屬層表面的正反射率進行測定，結果可確認為 28%。

【0236】 又，與實施例 1 同樣地，將相同條件下製作的 2 片觸控面板用導電性基板進行積層，而亦製作了觸控面板用積層導電性基板。