

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2015년 12월 17일 (17.12.2015)



(10) 국제공개번호
WO 2015/190836 A1

- (51) 국제특허분류:
H03F 3/45 (2006.01)
- (21) 국제출원번호: PCT/KR2015/005859
- (22) 국제출원일: 2015년 6월 11일 (11.06.2015)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2014-0070638 2014년 6월 11일 (11.06.2014) KR
- (71) 출원인: 이화여자대학교 산학협력단 (EWH A UNIVERSITY-INDUSTRY COLLABORATION FOUNDATION) [KR/KR]; 120-750 서울시 서대문구 이화여대길 52, Seoul (KR).
- (72) 발명자: 박성민 (PARK, Sung Min); 463-906 경기도 성남시 분당구 서현로 181, 210-1506, Gyeonggi-do (KR).
- (74) 대리인: 남정길 (NAM, Jung Kil); 137-803 서울시 서초구 고우래로 6-3, 501 호, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO,

AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

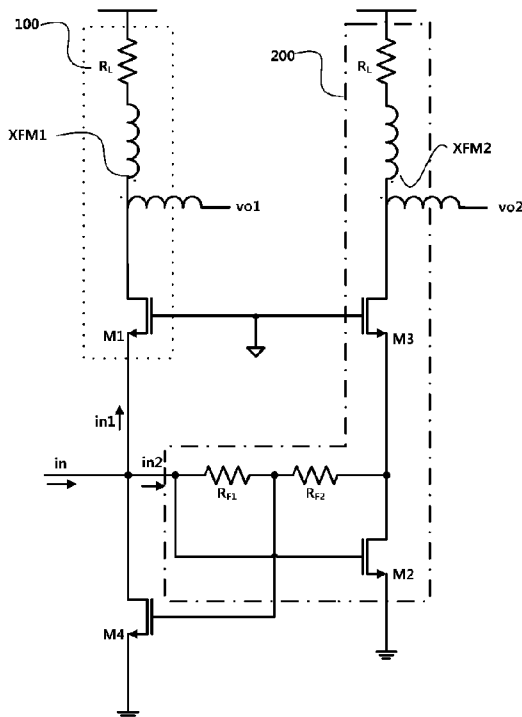
공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: DIFFERENTIAL TRANSFER IMPEDANCE AMPLIFIER

(54) 발명의 명칭: 차동 전달 임피던스 증폭기

[Fig. 2]



(57) Abstract: A differential transfer impedance amplifier according to an embodiment of the present invention comprises: a common gate amplifier that receives the input of an electrical signal from an input node; and a common source amplifier that has feedback resistance and receives the input of an electrical signal from the input node, wherein the output signal of the common gate amplifier and the output signal of the common source amplifier form a differential signal pair.

(57) 요약서: 본 발명의 실시예에 의한 차동 전달 임피던스 증폭기는 입력 노드로부터 전기적 신호를 입력 받는 공통 게이트 증폭기 (common gate amplifier) 및 피드백 저항을 가지고, 상기 입력 노드로부터 전기적 신호를 입력받는 공통 소스 증폭기 (common source amplifier)를 포함하고, 공통 게이트 증폭기의 출력 신호와 상기 공통 소스 증폭기의 출력 신호는 차동 신호쌍 (differential signal pair)을 이룬다.

WO 2015/190836 A1

명세서

발명의 명칭: 차동 전달 임피던스 증폭기

기술분야

- [1] 본 발명은 차동 전달 임피던스 증폭기에 관한 것이다.

배경기술

- [2] 전달 임피던스 증폭기는 전류를 입력받아 전압 신호를 출력하는 형태의 증폭기를 의미한다. 전달 임피던스 증폭기는 100Gb 이더넷용 광학 수신기, 광학 링크 또는 보드간 접속(board to board interconnect)등과 같이 고속 통신용 수신단에 활용된다. 이러한 전달 임피던스 증폭기에 관한 선행 문헌으로 본 출원인이 출원한 한국 공개특허 제2010-0138057가 있다.

발명의 상세한 설명

기술적 과제

- [3] 종래의 전달 임피던스 증폭기는 단일단(single ended)구성으로 하나의 입력신호로부터 하나의 출력을 얻는 구조이다. 따라서 노이즈 민감도가 중요한 수신단 등에 전달 임피던스 증폭기를 활용하는 경우에 전원 노이즈 및 접지 노이즈에 의한 영향이 심하다.
- [4] 노이즈에 의한 영향을 줄이기 위하여 단일단-차동단 변환 회로를 부가하는 경우에는 저역 통과 필터를 구현하여야 하므로 다이 사이즈가 커진다. 복제회로(replica circuit)를 이용하면 단일단-차동단 변환 회로를 사용하지 않으나, 마찬가지로 다이 사이즈 측면과 전력 소모가 증가한다는 단점이 있다.
- [5] 본 발명은 상술한 종래 기술의 문제점을 해결하기 위한 것으로, 종래 기술에 비하여 다이 사이즈와 전력 소모를 증가시키지 않은 채로 입력 신호에 대하여 차동 출력을 얻을 수 있는 차동 전달 임피던스 증폭기를 제공하는 것이 본 발명의 목적 중 하나이다.
- [6] 본 발명의 또다른 목적 중 하나는 피드백 저항값을 조절하여 회로의 입력 저항을 조절할 수 있는 차동 전달 임피던스 증폭기를 제공하는 것이다.

과제 해결 수단

- [7] 본 발명의 실시예에 의한 차동 전달 임피던스 증폭기는 입력 노드로부터 전기적 신호를 입력 받는 공통 게이트 증폭기(common gate amplifier) 및 피드백 저항을 가지고, 상기 입력 노드로부터 전기적 신호를 입력받는 공통 소스 증폭기(common source amplifier)를 포함하고, 공통 게이트 증폭기의 출력 신호와 상기 공통 소스 증폭기의 출력 신호는 차동 신호쌍(differential signal pair)을 이룬다.

발명의 효과

- [8] 본 발명의 실시예에 의하면 공통 게이트 증폭기와 공통 소스 증폭기의 출력 신호가 각각 차동 신호를 형성하므로, 단일단-차동단 변환 회로 또는 복제

회로를 형성하지 않고도 차동쌍을 구현할 수 있어서 다이 사이즈와 전력 소모을 줄일 수 있다는 장점이 제공된다.

- [9] 또한, 피드백 저항을 조절하여 공통 게이트 증폭기의 입력 저항과 공통 소스 증폭기의 이득을 조절할 수 있어 피드백 저항을 조절하여 대칭적인 차동 출력을 얻을 수 있다는 장점도 또한 제공된다.

도면의 간단한 설명

- [10] 도 1은 본 발명의 실시예에 의한 차동 전달 임피던스 증폭기를 개요적으로 도시한 회로도이다.
- [11] 도 2는 본 발명의 다른 실시예에 따른 차동 전달 임피던스 증폭기에 대한 개요적 회로도이다.
- [12] 도 3은 본 발명의 실시예에 의한 차동 전달 임피던스 증폭기의 입력 임피던스 및 전달 임피던스 이득의 모의시험 및 측정 결과를 도시한 도면이다.
- [13] 도 4는 본 실시예에 의한 차동 트랜스 임피던스 증폭기의 아이 다이어그램(eye-diagram)이다.

발명의 실시를 위한 형태

- [14] 본 발명에 관한 설명은 구조적 내지 기능적 설명을 위한 실시예에 불과하므로, 본 발명의 권리범위는 본문에 설명된 실시예에 의하여 제한되는 것으로 해석되어서는 아니 된다. 즉, 실시예는 다양한 변경이 가능하고 여러 가지 형태를 가질 수 있으므로 본 발명의 권리범위는 기술적 사상을 실현할 수 있는 균등물들을 포함하는 것으로 이해되어야 한다.
- [15] 한편, 본 출원에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다.
- [16] "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로 이들 용어들에 의해 권리범위가 한정되어서는 아니 된다. 예를 들어, 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.
- [17] 어떤 구성요소가 다른 구성요소에 "상부에" 또는 "위에" 있다고 언급된 때에는, 그 다른 구성요소의 바로 위에 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "접촉하여" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 한편, 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "개재하여"와 "바로 ~개재하여", "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.
- [18] 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "포함하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계,

동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

- [19] 각 단계들은 문맥상 명백하게 특정 순서를 기재하지 않은 이상 명기된 순서와 다르게 일어날 수 있다. 즉, 각 단계들은 명기된 순서와 동일하게 일어날 수도 있고 실질적으로 동시에 수행될 수도 있으며 반대의 순서대로 수행될 수도 있다.
- [20] 본 개시의 실시예들을 설명하기 위하여 참조되는 도면은 설명의 편의 및 이해의 용이를 위하여 의도적으로 크기, 높이, 두께 등이 과장되어 표현되어 있으며, 비율에 따라 확대 또는 축소된 것이 아니다. 또한, 도면에 도시된 어느 구성요소는 의도적으로 축소되어 표현하고, 다른 구성요소는 의도적으로 확대되어 표현될 수 있다.
- [21] 여기서 사용되는 모든 용어들은 다르게 정의되지 않는 한, 본 발명이 속하는 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한 이상적이거나 과도하게 형식적인 의미를 지니는 것으로 해석될 수 없다.
- [22]
- [23] 이하에서는 첨부된 도면을 참조하여 본 발명의 실시예에 따른 차동 전달 임피던스 증폭기를 설명한다. 도 1은 차동 전달 임피던스 증폭기를 개요적으로 도시한 회로도이다. 도 1을 참조하면, 본 발명에 따른 차동 전달 임피던스 증폭기는 공통 게이트 증폭기(common gate amplifier, 100)와 피드백 저항(Rf)을 가지는 공통 소스 증폭기(common source amplifier, 200)를 포함한다.
- [24] 공통 게이트 증폭기(100)은 금속산화물반도체 트랜지스터 M1과 부하저항 R_L로 구현되며, 공통 게이트 증폭기(100)의 소스(source)로 입력 전류(in1)가 제공되며, 출력 신호(Vo1)는 드레인으로부터 출력된다. 또한, 공통 게이트 증폭기(100)의 게이트(gate)는 교류 기준 전위에 연결된다. 교류 기준 전위는 교류 소신호 성분이 없어 교류적으로 보면 시간에 따른 변화가 없는 전위를 말한다. 교류 기준 전위는 일 예로, 접지 전위일 수 있으며, 다른 예로, 시간에 따라 변화 없는 일정한 직류 전압을 제공하는 직류 전위일 수 있다.
- [25] 공통 게이트 증폭기(100)의 입력 저항(Rin1)은 트랜지스터 M1의 전달 컨덕턴스 gm1의 역수이며, 공통 게이트 증폭기(100)의 전압 이득은 M1의 전달 컨덕턴스 gm1과 부하저항 R_L의 곱인 gm1R_L로 얻어진다. 따라서, 전압 이득과 입력 저항값을 곱하여 입력 전류에 대한 출력 전압 이득(A1)을 구하면 아래의 수학적 식 1과 같다.
- [26]

$$A1 = \frac{v_{o1}}{i_{n1}} = \frac{v_{o1}}{\frac{v_{in}}{R_{in}}} = A_v \cdot R_{in} = gm_1 \frac{R_L}{gm_1} = R_L$$

- [27] 즉, 공통 게이트 증폭기에 있어서 트랜지스터 M1은 전류 버퍼(current buffer) 역할을 수행하며, 출력된 전류가 부하 저항(R_L)에 인가되어 출력 전압 $vo1$ 을 형성하는 것을 알 수 있다.
- [28] 전류원(Ibias)은 바이어스 전류를 제공한다. 공통 게이트 증폭기에 포함된 트랜지스터 M1의 동작점(Q point), 전달 컨덕턴스 $gm1$ 등이 전류원에 의한 바이어스 전류에 의하여 결정되므로, 전류원이 인가하는 전류에 의하여 공통 게이트 증폭기의 입력 저항 R_{in} 이 결정된다.
- [29] 공통 소스 증폭기(200)는 입력 전류($in2$)가 제공되는 게이트와 기준 전위에 전기적으로 연결된 소스 및 부하에 전기적으로 연결되어 출력 신호($vo2$)를 제공하는 드레인을 가지는 트랜지스터 M2와 드레인과 게이트 사이에 연결되는 피드백 저항(R_F)을 포함한다.
- [30] 피드백 저항을 가지는 공통 소스 증폭기의 입력 전류($in2$)에 대한 출력 전압 이득($A2$)을 연산하면 아래의 수학적 식 2와 같다.

[31]

$$A2 = \frac{vo2}{in2} = - \frac{R_F}{1 + gm_2 R}$$

- [32] $gm2$ 는 트랜지스터 M2의 전달 컨덕턴스이며, R 은 트랜지스터 M2에 연결된 부하의 등가저항을 의미한다. 트랜지스터 M3는 트랜지스터 M1과 마찬가지로 게이트가 교류 기준 전원에 연결되어 M2의 능동 부하(active load)로 기능한다. 따라서, 수학적 식 2의 R 은 트랜지스터 M3의 드레인에서 바라보는 M2와 부하 저항 R_L 의 등가저항이다.
- [33] 수학적 식 1과 달리 공통 소스 증폭기(200)의 입력 전류($in2$)에 대한 출력 전압 이득은 -부호가 있어 입력 신호의 위상과 출력 신호의 위상은 서로 반전된 상태임을 알 수 있다. 수학적 식 1에서 알 수 있는 바와 같이 공통 게이트 증폭기(100)에 있어서 입력 전류에 대한 전압 이득은 부하 저항의 크기를 조절하여 조절할 수 있으며, 수학적 식 2에서 알 수 있는 바와 같이 공통 소스 증폭기(200)의 이득은 피드백 저항(R_F)의 크기를 조절하여 조절할 수 있다. 따라서, 두 저항의 크기를 조절하면 하나의 입력 전류 신호(in)에 대하여 서로 상보적인 전압 신호 출력을 제공하는 차동 전달 임피던스 증폭기를 형성할 수 있다.
- [34] 도 2는 본 발명의 다른 실시예에 따른 차동 전달 임피던스 증폭기에 대한 개요적 회로도이다. 위에서 설명된 실시예와 중복된 부분은 설명을 생략할 수 있다. 도 2를 참조하면, 공통 게이트 증폭기(100)와 공통 소스 증폭기(200)는 변압기(transformer, XFM1, XFM2)를 통하여 출력 신호($vo1$, $vo2$)를 제공한다. 변압기(XFM1, XFM2)는 선로의 기생 커패시턴스(parasitic capacitance)에 의한 영향을 감소시킨다. 따라서 전달 임피던스 증폭기가 고속으로 동작할 수 있도록 하여 대역폭을 향상시킨다.

[35] 또한, 본 실시예에 있어서는 피드백 저항을 각각 RF1과 RF2로 분할하고, 분할된 저항에 의하여 분압된 전압을 트랜지스터 M4의 게이트에 인가하여 제어한다. 트랜지스터 M4의 게이트에 인가되는 전압을 제어하여 공통 게이트 증폭기에 포함된 트랜지스터 M1의 바이어스 전류를 조절할 수 있으며, 그에 따라 공통 게이트 증폭기(100)의 입력 저항을 조절할 수 있다.

[36]

[37] 모의 시험예

[38] 이하에서는 본 발명의 실시예에 따른 차동 트랜스 임피던스 증폭기의 모의 시험예를 첨부된 도면을 참조하여 설명한다. 도 3은 본 발명의 실시예에 따른 차동 트랜스 임피던스 증폭기의 트랜스 임피던스 측정결과와 입력단 입력 임피던스의 모의 시험 및 측정 결과이다.

[39] 트랜스 임피던스 증폭기는 일반적으로 광 다이오드(photo diode)와 같은 광 수신소자가 광 입력을 받아 형성한 전류를 수신하여 전압 신호로 출력한다. 따라서, 전류 신호를 충분하게 입력 받기 위하여는 전압 신호를 입력받는 전압 모드 증폭기와는 다르게 입력 임피던스가 낮을 것을 요구한다. 또한, 증폭기가 동작하는 전 주파수 영역 내에 있어서 고른 이득을 가질 것이 요청된다.

[40] 본 실시예에 의한 차동 트랜스 임피던스 증폭기는 도 3에 도시된 바와 같이 50GHz까지 50 내지 55 dB Ω 의 고른 트랜스 임피던스 이득(z21)을 가지며, 동일한 주파수 대역에서 대략 20 내지 80 Ω 의 입력 임피던스(z11)를 가지는 것을 모의시험 및 측정 결과로 확인할 수 있다.

[41] 도 4는 본 실시예에 의한 차동 트랜스 임피던스 증폭기의 아이 다이어그램(eye-diagram)이다. 도 4a는 10Gb/s, 도 4b는 20Gb/s, 도 4c는 25Gb/s 그리고 도 4d는 32Gb/s의 2³¹-1의 의사 난수 이진 시퀀스(Pseudo Random Binary Sequence)의 아이 다이어그램 측정 결과이다. 각각의 도면에서 확인할 수 있는 바와 같이 본 발명의 실시예에 의한 차동 트랜스 임피던스 증폭기가 동작하는 전 주파수 영역에서 고르게 눈(eye)이 열려있어 높은 신호 품질을 제공하는 것을 확인할 수 있다.

[42]

[43] 본 발명에 대한 이해를 돕기 위하여 도면에 도시된 실시 예를 참고로 설명되었으나, 이는 실시를 위한 실시예로, 예시적인 것에 불과하며, 당해 분야에서 통상적 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위에 의해 정해져야 할 것이다.

산업상 이용가능성

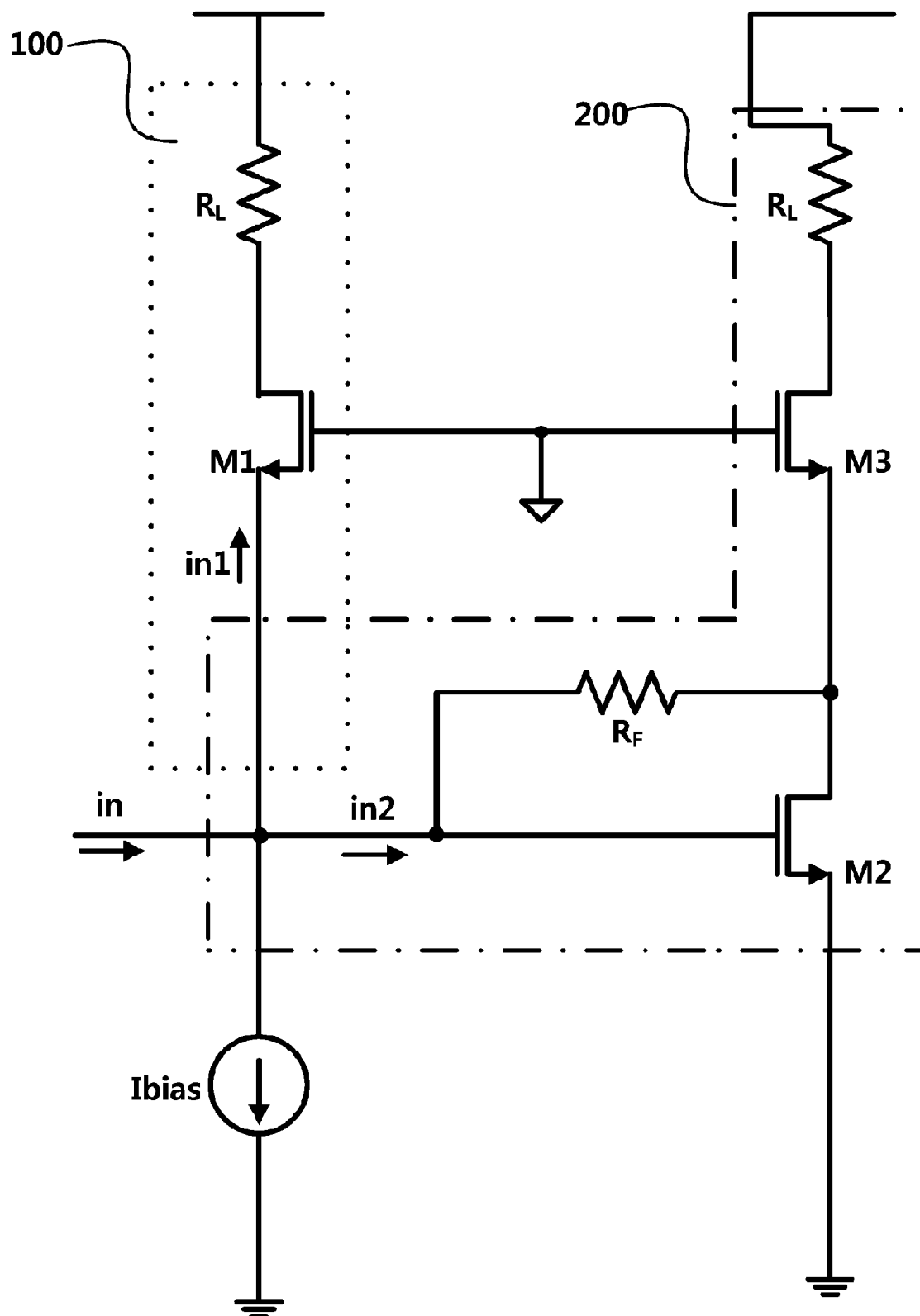
[44] 산업상 이용가능성은 상기에 기재되어 있음

[45]

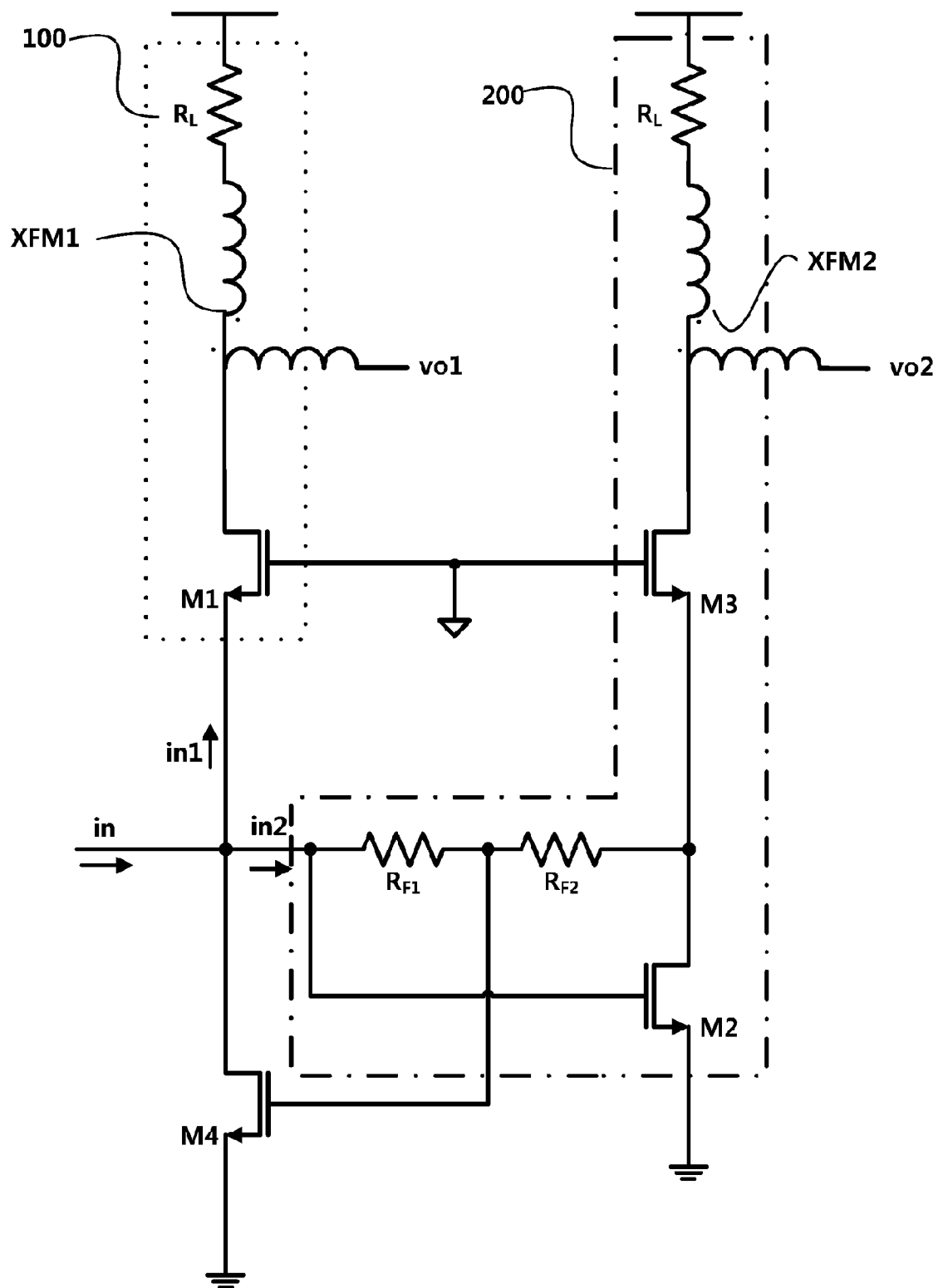
청구범위

- [청구항 1] 입력 노드로부터 전기적 신호를 입력 받는 공통 게이트 증폭기(common gate amplifier); 및
피드백 저항을 가지고, 상기 입력 노드로부터 전기적 신호를 입력받는 공통 소스 증폭기(common source amplifier)를 포함하고, 공통 게이트 증폭기의 출력 신호와 상기 공통 소스 증폭기의 출력 신호는 차동 신호쌍(differential signal pair)을 이루는 차동 전달 임피던스 증폭기(differential trans-impedance amplifier).
- [청구항 2] 제1항에 있어서,
상기 입력 노드에는 공통 게이트 증폭기의 입력 저항을 조절하는 차동 전류원이 전기적으로 연결된 전달 임피던스 증폭기.
- [청구항 3] 제1항에 있어서,
금속산화물반도체(Metal Oxide Silicon, MOS) 트랜지스터를 더 포함하되, 상기 MOS 트랜지스터는 입력 노드에 전기적으로 연결된 드레인과, 기준 전위에 전기적으로 연결된 소스 및 상기 피드백 저항에 의하여 조절되는 전압이 인가되는 게이트를 포함하는 차동 전달 임피던스 증폭기.
- [청구항 4] 제1항에 있어서,
상기 공통 게이트 증폭기는, 상기 입력 노드에 전기적으로 연결된 드레인과, 부하에 전기적으로 연결되어 출력 신호를 출력하는 소스 및 교류 기준 전위에 전기적으로 연결된 게이트를 가지는 MOS 트랜지스터를 포함하는 차동 전달 임피던스 증폭기.
- [청구항 5] 제1항에 있어서,
상기 공통 소스 증폭기는 기준 전위에 연결된 소스와, 상기 입력 노드에 전기적으로 연결된 게이트 및 부하에 전기적으로 연결되어 출력 신호를 출력하는 MOS 트랜지스터를 포함하는 차동 전달 임피던스 증폭기.
- [청구항 6] 제1항에 있어서,
상기 공통 게이트 증폭기와 상기 공통 소스 증폭기는 각각 기생 커패시턴스(parasitic capacitance)의 효과를 제거하는 트랜스포머(transformer)를 가지는 부하(load)를 포함하는 차동 전달 임피던스 증폭기.
- [청구항 7] 제1항에 있어서,
피드백 저항값을 조절하여 상기 공통 게이트 증폭기와 상기 공통 소스 증폭기의 이득(gain)을 매칭(matching)시키는 차동 전달 임피던스 증폭기(trans impedance amplifier).

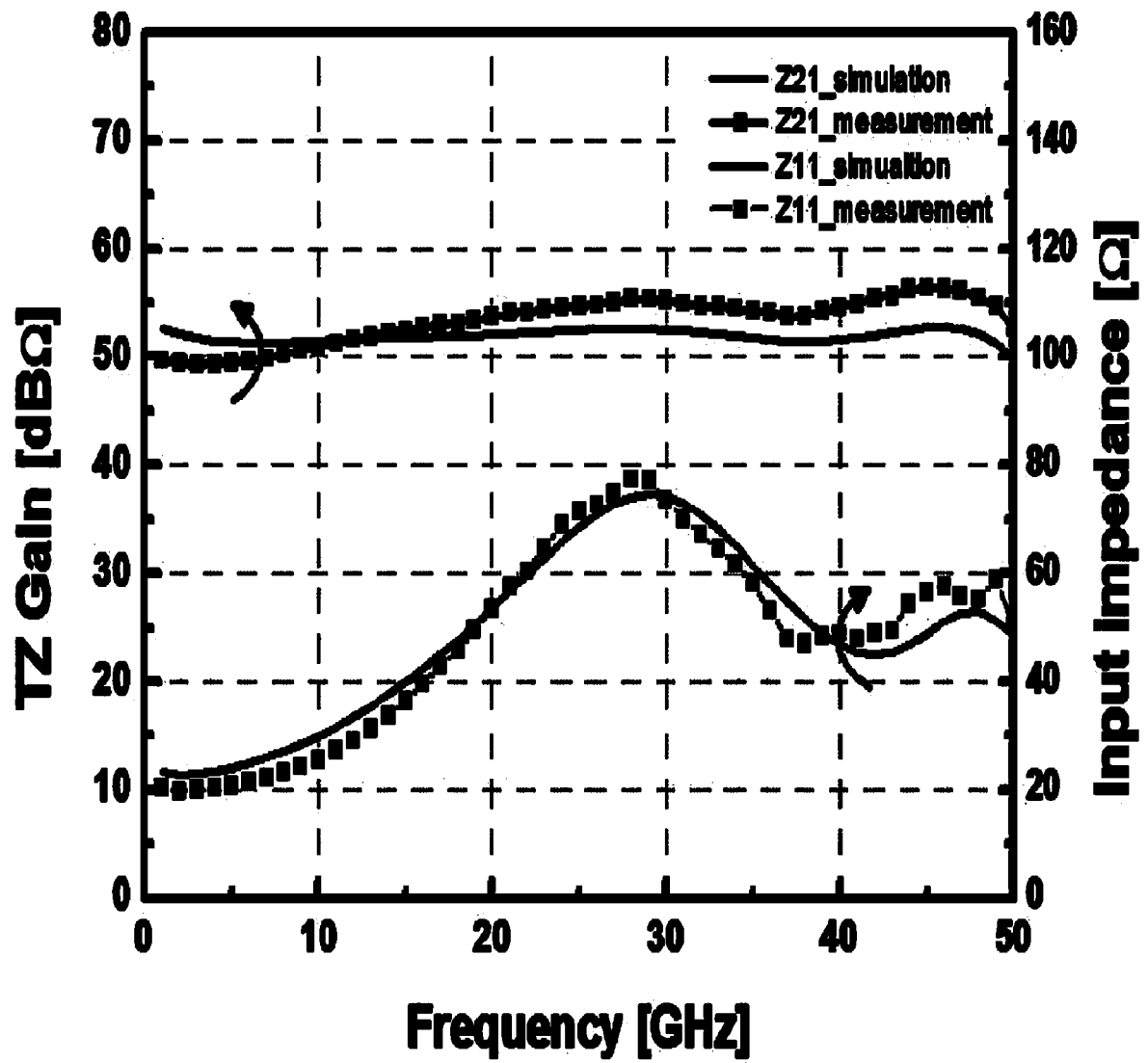
[Fig. 1]



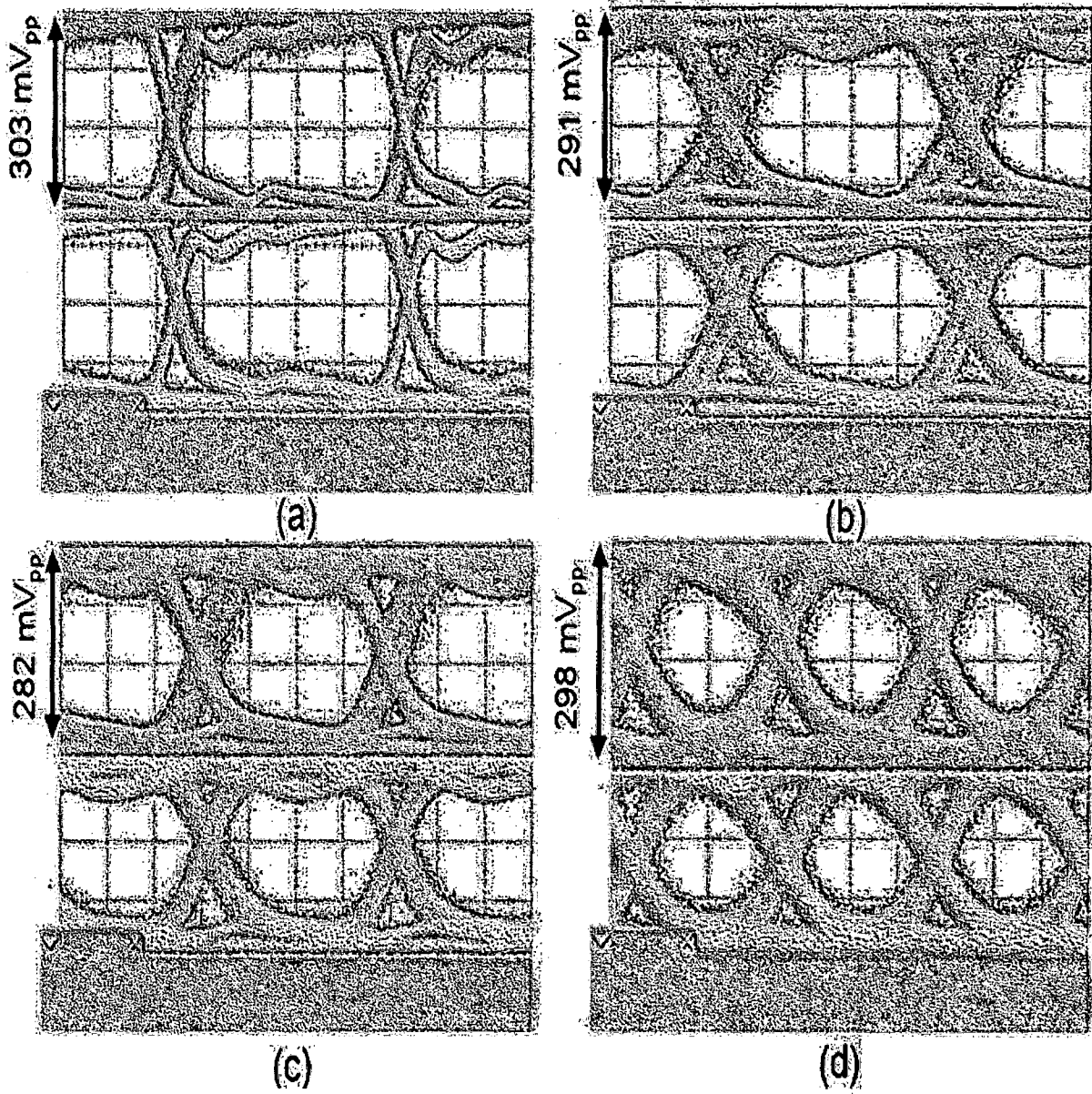
[Fig. 2]



[Fig. 3]



[Fig. 4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2015/005859**A. CLASSIFICATION OF SUBJECT MATTER*****H03F 3/45(2006.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03F 3/45; H03K 3/282; H04B 1/16; H03F 1/26

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: amplifier, common, transistor, load, gain, transformer, differential, impedance, matching, trans, output

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2010-0115843 A (PUSAN NATIONAL UNIVERSITY INDUSTRY-UNIVERSITY COOPERATION FOUNDATION) 29 October 2010 See paragraphs [0022]-[0036], [0040]-[0041] and figures 2-5, 7.	1-7
A	US 2008-0290957 A1 (LI, Xiaoyong et al.) 27 November 2008 See abstract, paragraphs [0037]-[0056] and figures 5-10.	1-7
A	US 2002-0167357 A1 (RENOUS, Claude) 14 November 2002 See abstract, paragraphs [0021]-[0035] and figures 1-2.	1-7
A	US 6566949 B1 (PARK, Joshua C.) 20 May 2003 See abstract, column 2, line 19 - column 3, line 52 and figures 1-5.	1-7
A	KR 10-2008-0061480 A (KOREA ADVANCED INSTITUTE OF SCIENCE AND TECHNOLOGY) 03 July 2008 See abstract, paragraphs [0033]-[0057] and figures 2-5.	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

24 SEPTEMBER 2015 (24.09.2015)

Date of mailing of the international search report

24 SEPTEMBER 2015 (24.09.2015)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/005859

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2010-0115843 A	29/10/2010	KR 10-1055850 B1	09/08/2011
US 2008-0290957 A1	27/11/2008	US 2007-0176703 A1	02/08/2007
		US 7414481 B2	19/08/2008
		US 7755442 B2	13/07/2010
US 2002-0167357 A1	14/11/2002	EP 1258984 A1	20/11/2002
		FR 2824680 A1	15/11/2002
		US 6703898 B2	09/03/2004
US 6566949 B1	20/05/2003	AT 387026 T	15/03/2008
		DE 60132860 D1	03/04/2008
		DE 60132860 T2	12/02/2009
		EP 1187313 A1	13/03/2002
		EP 1187313 B1	20/02/2008
		KR 10-0420913 B1	02/03/2004
		KR 10-2002-0017987 A	07/03/2002
KR 10-2008-0061480 A	03/07/2008	KR 10-0864898 B1	22/10/2008

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H03F 3/45(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H03F 3/45; H03K 3/282; H04B 1/16; H03F 1/26

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 증폭기, 공통, 트랜지스터, 부하, 이득, 트랜스포머, 차동, 임피던스, 매칭, 전달, 출력

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-2010-0115843 A (부산대학교 산학협력단) 2010.10.29 단락 [0022]-[0036], [0040]-[0041] 및 도면 2-5, 7 참조.	1-7
A	US 2008-0290957 A1 (XIAOYONG LI 등) 2008.11.27 요약, 단락 [0037]-[0056] 및 도면 5-10 참조.	1-7
A	US 2002-0167357 A1 (CLAUDE RENOUS) 2002.11.14 요약, 단락 [0021]-[0035] 및 도면 1-2 참조.	1-7
A	US 6566949 B1 (JOSHUA C. PARK) 2003.05.20 요약, 컬럼 2, 라인 19 - 컬럼 3, 라인 52 및 도면 1-5 참조.	1-7
A	KR 10-2008-0061480 A (한국과학기술원) 2008.07.03 요약, 단락 [0033]-[0057] 및 도면 2-5 참조.	1-7

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2015년 09월 24일 (24.09.2015)

국제조사보고서 발송일

2015년 09월 24일 (24.09.2015)

ISA/KR의 명칭 및 우편주소



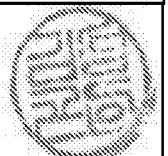
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-472-7140

심사관

김성곤

전화번호 +82-42-481-8746



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2010-0115843 A	2010/10/29	KR 10-1055850 B1	2011/08/09
US 2008-0290957 A1	2008/11/27	US 2007-0176703 A1	2007/08/02
		US 7414481 B2	2008/08/19
		US 7755442 B2	2010/07/13
US 2002-0167357 A1	2002/11/14	EP 1258984 A1	2002/11/20
		FR 2824680 A1	2002/11/15
		US 6703898 B2	2004/03/09
US 6566949 B1	2003/05/20	AT 387026 T	2008/03/15
		DE 60132860 D1	2008/04/03
		DE 60132860 T2	2009/02/12
		EP 1187313 A1	2002/03/13
		EP 1187313 B1	2008/02/20
		KR 10-0420913 B1	2004/03/02
		KR 10-2002-0017987 A	2002/03/07
KR 10-2008-0061480 A	2008/07/03	KR 10-0864898 B1	2008/10/22