

(19)日本国特許庁(JP)

(12)特許公報(B1)

(11)特許番号
特許第7686817号
(P7686817)

(45)発行日 令和7年6月2日(2025.6.2)

(24)登録日 令和7年5月23日(2025.5.23)

(51)国際特許分類		F I	
H 0 5 K	1/16 (2006.01)	H 0 5 K	1/16 B
H 0 1 F	17/00 (2006.01)	H 0 1 F	17/00 B
H 0 5 K	1/14 (2006.01)	H 0 5 K	1/14 C
H 0 1 F	38/14 (2006.01)	H 0 1 F	38/14
H 0 1 F	27/00 (2006.01)	H 0 1 F	27/00 R
請求項の数 9 (全19頁) 最終頁に続く			
(21)出願番号	特願2024-20877(P2024-20877)	(73)特許権者	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	令和6年2月15日(2024.2.15)	(73)特許権者	317011920 東芝デバイス&ストレージ株式会社 東京都港区芝浦一丁目1番1号
審査請求日	令和6年5月20日(2024.5.20)	(74)代理人	100111121 弁理士 原 拓実
		(72)発明者	松尾 樹 東京都港区芝浦一丁目1番1号 東芝デ バイス&ストレージ株式会社内
		(72)発明者	三宅 英太郎 東京都港区芝浦一丁目1番1号 東芝デ バイス&ストレージ株式会社内
		(72)発明者	今泉 祐介 最終頁に続く

(54)【発明の名称】 アイソレータ

(57)【特許請求の範囲】

【請求項1】

リジッド基板である第1リジッド基板と、前記第1リジッド基板に第1方向に積層されたフレキシブルプリント配線板である第1フレキシブルプリント配線板と、を有する基板と、

前記第1フレキシブルプリント配線板に設けられた第1コイルと、

前記第1フレキシブルプリント配線板に設けられ、前記第1方向において前記第1コイルと離間し対向する第2コイルと、

前記基板の上に設けられた第1半導体チップと、

前記基板の上に設けられた第2半導体チップと、

前記基板の中に設けられ、前記第1半導体チップと前記第1コイルを接続する第1配線と、

前記基板の中に設けられ、前記第2半導体チップと前記第2コイルを接続する第2配線と、

を有するアイソレータ。

【請求項2】

前記第1フレキシブルプリント配線板は、前記第1リジッド基板の上に設けられ、

前記基板は、前記第1フレキシブルプリント配線板の上に設けられた第2リジッド基板をさらに有する、

請求項1に記載のアイソレータ。

【請求項 3】

前記第 1 配線は、前記第 2 リジッド基板の上面から前記第 1 フレキシブルプリント配線板の下面まで前記第 1 方向に伸びる、
請求項 2 に記載のアイソレータ。

【請求項 4】

前記第 1 配線は、前記第 1 フレキシブルプリント配線板に形成され、前記第 1 フレキシブルプリント配線板の下面に沿って伸び、前記第 1 コイルと接続される第 1 部分を有する、
請求項 3 に記載のアイソレータ。

【請求項 5】

前記第 1 半導体チップ及び前記第 2 半導体チップを封止する樹脂部と、
前記第 1 半導体チップ又は前記第 2 半導体チップとそれぞれ電氣的に接続される複数のリードフレームと、
をさらに有する、
請求項 3 に記載のアイソレータ。

10

【請求項 6】

前記第 1 半導体チップ及び前記第 2 半導体チップを封止する樹脂部と、
前記第 1 リジッド基板に設けられ、前記樹脂部から露出する複数の裏面電極と、
前記基板の中を前記第 1 方向に延伸して設けられた貫通導電領域と、
前記貫通導電領域と、前記第 1 半導体チップ又は前記第 2 半導体チップを接続する導電層と、
をさらに有する、請求項 3 に記載のアイソレータ。

20

【請求項 7】

第 1 ダイパッドと、
前記第 1 ダイパッドの上に設けられた第 1 半導体チップと、
前記第 1 ダイパッドと離間して設けられた第 2 ダイパッドと、
前記第 2 ダイパッドの上に設けられ、リジッド基板である第 1 リジッド基板と、前記第 1 リジッド基板に第 1 方向に積層されたフレキシブルプリント配線板である第 1 フレキシブルプリント配線板と、を有する基板と、
前記第 1 フレキシブルプリント配線板に設けられた第 1 コイルと、
前記第 1 フレキシブルプリント配線板に設けられ、前記第 1 方向において前記第 1 コイルと離間し対向する第 2 コイルと、
前記基板の上に設けられ、前記基板の中に設けられた第 3 配線によって前記第 2 コイルと接続された電極パッドと、
前記第 1 ダイパッド及び前記第 2 ダイパッドと離間して設けられた第 3 ダイパッドと、
前記第 3 ダイパッドの上に設けられた第 2 半導体チップと、
前記第 1 半導体チップと、前記第 2 ダイパッドとを接続する第 1 ワイヤと、
前記電極パッドと、前記第 2 半導体チップとを接続する第 2 ワイヤと、
を有するアイソレータ。

30

【請求項 8】

前記第 1 フレキシブルプリント配線板は、
前記第 1 コイルが下面に設けられ、前記第 2 コイルが上面に設けられる基材と、
前記基材を前記第 1 方向に挟むように、上面と下面のそれぞれに前記第 1 コイル又は前記第 2 コイルの前記第 1 方向の厚さと同等以上の厚さで設けられた絶縁体と、を有する、
請求項 1 乃至 7 のいずれか 1 項に記載のアイソレータ。

40

【請求項 9】

前記基材は、ポリイミドを含むフィルム状の絶縁材料からなり、
前記絶縁体は、熱硬化性樹脂を含む、
請求項 8 に記載のアイソレータ。

【発明の詳細な説明】

【技術分野】

50

【 0 0 0 1 】

本発明の実施形態は、アイソレータに関する。

【 背景技術 】

【 0 0 0 2 】

互いに電氣的に絶縁された送信回路と受信回路の間で信号を伝達するためのアイソレータが知られている。アイソレータには、発光素子や受光素子を用いるもののほかに、コイルを用いるものがある。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 3 】

【 文献 】特開 2 0 0 8 - 0 6 1 2 3 6 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 4 】

本発明が解決しようとする課題は、信頼性の向上したアイソレータを提供することである。

【 課題を解決するための手段 】

【 0 0 0 5 】

実施形態のアイソレータは、リジッド基板である第 1 リジッド基板と、前記第 1 リジッド基板に第 1 方向に積層されたフレキシブルプリント配線板である第 1 フレキシブルプリント配線板と、を有する基板と、前記第 1 フレキシブルプリント配線板に設けられた第 1 コイルと、前記第 1 フレキシブルプリント配線板に設けられ、前記第 1 方向において前記第 1 コイルと離間し対向する第 2 コイルと、前記基板の上に設けられた第 1 半導体チップと、前記基板の上に設けられた第 2 半導体チップと、前記基板の中に設けられ、前記第 1 半導体チップと前記第 1 コイルを接続する第 1 配線と、前記基板の中に設けられ、前記第 2 半導体チップと前記第 2 コイルを接続する第 2 配線と、を有する。

【 0 0 0 6 】

別の実施形態のアイソレータは、第 1 ダイパッドと、前記第 1 ダイパッドの上に設けられた第 1 半導体チップと、前記第 1 ダイパッドと離間して設けられた第 2 ダイパッドと、前記第 2 ダイパッドの上に設けられ、リジッド基板である第 1 リジッド基板と、前記第 1 リジッド基板に第 1 方向に積層されたフレキシブルプリント配線板である第 1 フレキシブルプリント配線板と、を有する基板と、前記第 1 フレキシブルプリント配線板に設けられた第 1 コイルと、前記第 1 フレキシブルプリント配線板に設けられ、前記第 1 方向において前記第 1 コイルと離間し対向する第 2 コイルと、前記基板の上に設けられ、前記基板の中に設けられた第 3 配線によって前記第 2 コイルと接続された電極パッドと、前記第 1 ダイパッド及び前記第 2 ダイパッドと離間して設けられた第 3 ダイパッドと、前記第 3 ダイパッドの上に設けられた第 2 半導体チップと、前記第 1 半導体チップと、前記第 2 ダイパッドとを接続する第 1 ワイヤと、前記電極パッドと、前記第 2 半導体チップとを接続する第 2 ワイヤと、を有する。

【 図面の簡単な説明 】

【 0 0 0 7 】

【 図 1 】 第 1 実施形態に係るアイソレータ 1 0 0 の模式的平面図である。

【 図 2 】 第 1 実施形態に係るアイソレータ 1 0 0 の模式的平面図である。

【 図 3 】 第 1 実施形態に係るアイソレータ 1 0 0 の断面図である。

【 図 4 】 第 1 フレキシブルプリント配線板の内部構造の一例を示す断面図である。

【 図 5 】 第 1 実施形態の第 1 変形例に係るアイソレータ 1 0 1 の断面図である。

【 図 6 】 第 2 実施形態に係るアイソレータ 2 0 0 の断面図である。

【 図 7 】 第 3 実施形態に係るアイソレータ 3 0 0 の断面図である。

【 図 8 】 第 3 実施形態の第 1 変形例に係るアイソレータ 3 0 1 の断面図である。

【 図 9 】 第 4 実施形態に係るアイソレータ 4 0 0 の断面図である。

10

20

30

40

50

【発明を実施するための形態】**【0008】**

以下に、本発明の各実施の形態について図面を参照しつつ説明する。

【0009】

なお、図面は模式的または概念的なものであり、各部分の厚みと幅との関係、部分間の大きさの比率などは、必ずしも現実のものと同じとは限らない。また、同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。

【0010】

例えば、本願明細書中に示される断面図において、積層構造が示されるものがあるが、積層構造の各層の厚みの比率は現実のものと同じとは限らない。断面図中では一方の層が他方の層より厚く図示されているような場合であっても、現実では一方の層と他方の層の厚みは同程度である場合や、一方の層が他方の層よりも薄い場合などがあり得る。つまり、本願明細書中の図面に示される厚みなどの寸法は現実のものとは異なる場合がある。

10

【0011】

第1リジッド基板から第1フレキシブルプリント配線板へ向かう方向をZ方向（第1方向）とする。また、Z方向と直交する方向をX方向（第2方向）、X方向及びZ方向と交差する方向をY方向（第3方向）とする。なお、X方向、Y方向及びZ方向は本実施形態では直交関係で示しているが、直交に限定されずたがいに関係であればよい。

【0012】

また、説明のために、Z方向の正の方向を「上」と呼び、Z方向の負の方向を「下」と呼ぶ。ただし、「上」、「下」の方向は、重力方向または半導体装置の実装時における方向に限定されない。

20

【0013】

なお、本願明細書と各図において、既出の図に関して前述したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

【0014】**（第1実施形態）**

図1は、本実施形態に係るアイソレータ100を例示する模式的平面図である。

【0015】

アイソレータ100は、基板10と、第1半導体チップ31と、第1配線41と、第1コイル21と、第2コイル22と、第2配線42と、第2半導体チップ32と、を有する。これらの部材は、図1には図示しない樹脂部70によって覆われている。アイソレータ100は、例えば半導体パッケージである。

30

【0016】

図1には、第1半導体チップ31及び第2半導体チップ32と接続される外部接続端子は図示されない。アイソレータ100は、例えば後に図3に示すように、リードフレーム61、62を端子として有する。

【0017】

第1コイル21と第2コイル22を含む複数のコイルは、基板10の中に設けられる。複数のコイルのそれぞれは、平面視において例えば渦巻き状である。第2コイル22は、第1コイル21の上方（Z方向の正の方向）に配置され、第1コイル21から離間している。図1においては、第1コイル21と第2コイル22が重なっている。第1コイル21と第2コイル22とは、磁氣的に結合するように設けられる。

40

【0018】

図1に示す例では、第1コイル21と第2コイル22は、それぞれ2つずつ設けられる。しかしながら、第1コイル21及び第2コイル22の数については、図1に示す例に限定されず、1つずつであってもよいし、3つずつ以上であってもよい。

【0019】

第1配線41は、第1半導体チップ31と第1コイル21とを電氣的に接続する。第2配線42は、第2半導体チップ32と第2コイル22とを電氣的に接続する。

50

【 0 0 2 0 】

図 2 は、本実施形態に係るアイソレータ 1 0 0 を例示する模式的平面図である。なお、図 1 とは異なり、第 1 コイル 2 1 及び第 2 コイル 2 2 の重なる様子を示すために、一部で立体的に表示している。

【 0 0 2 1 】

第 1 半導体チップ 3 1 と第 1 コイル 2 1 との間には、第 1 配線 4 1 が設けられる。第 1 配線 4 1 は、例えば複数形成され、それぞれ第 1 コイル 2 1 の中心部及び外縁部に電氣的に接続される。ここで、コイルの中心部及び外縁部について、例えば導線を渦巻き状に成型して得られるコイルの一方の端を含む部分を中心部、他方の端を含む部分を外縁部と定義する。第 1 配線 4 1 を介して第 1 半導体チップ 3 1 から第 1 コイル 2 1 へと電気信号を伝達することができる。電気信号とは、例えば電流の向きや大きさ、又は電流の大きさの時間変化を指す。

10

【 0 0 2 2 】

図 2 は、アイソレータ 1 0 0 が第 1 コイル 2 1 及び第 2 コイル 2 2 をそれぞれ 2 つずつ有する例を示している。第 2 コイル 2 2 は、それぞれ第 1 コイル 2 1 の上方に配置される。第 2 コイル 2 2 と第 2 半導体チップ 3 2 は、第 2 配線 4 2 によって電氣的に接続される。第 2 配線 4 2 は、例えば複数形成され、それぞれ第 2 コイル 2 2 の中心部及び外縁部と電氣的に接続される。

【 0 0 2 3 】

第 1 コイル 2 1 と第 2 コイル 2 2 が磁氣的に結合されるとは、第 1 コイル 2 1 に流れる電流により発生した磁界が第 2 コイル 2 2 を貫き、電磁誘導により第 2 コイル 2 2 を電流が流れることをいう。図 2 には上向きの矢印により第 1 コイル 2 1 によって発生する Z 方向の正の方向の磁界を図示している。第 2 コイル 2 2 が第 1 コイル 2 1 の上方に設けられているため、図示した磁界は、第 2 コイル 2 2 を貫く。

20

【 0 0 2 4 】

次に図 2 を参照しつつ、アイソレータ 1 0 0 の動作について説明する。以下では第 1 半導体チップ 3 1 は入力側であり、第 2 半導体チップ 3 2 は出力側である例について述べる。アイソレータ 1 0 0 は、たがいに絶縁されている第 1 半導体チップ 3 1 から第 2 半導体チップ 3 2 へと、信号を伝達する。

【 0 0 2 5 】

まず、第 1 半導体チップ 3 1 に入力信号が流れると、入力信号は第 1 配線 4 1 を介して、第 1 コイル 2 1 へと流れる。第 1 コイル 2 1 を流れる電流は、図 2 に示すように Z 方向の磁界を生成する。

30

【 0 0 2 6 】

第 2 コイル 2 2 は第 1 コイル 2 1 から離間しており、第 1 コイル 2 1 と第 2 コイル 2 2 の間には図 2 には図示しない絶縁体が介在している。つまり、第 1 コイル 2 1 の電位と第 2 コイル 2 2 の電位は一般的には異なるものとすることができる。一方、磁界は絶縁体を通過して第 1 コイル 2 1 から第 2 コイル 2 2 へと到達することが可能である。第 2 コイル 2 2 を Z 方向の磁場が貫通することで、第 2 コイル 2 2 に誘導電流が流れる。

【 0 0 2 7 】

第 2 コイル 2 2 に流れる電流は、第 2 配線 4 2 を通って第 2 半導体チップ 3 2 へと達する。こうして、第 1 半導体チップ 3 1 から第 2 半導体チップ 3 2 へと、電気信号が伝達される。

40

【 0 0 2 8 】

図 3 は、アイソレータ 1 0 0 の断面構造の一例を示す断面図である。図 3 は、図 1 の A - A ' 線にそった断面図である。

【 0 0 2 9 】

図 3 に示すように、アイソレータ 1 0 0 は、基板 1 0、第 1 コイル 2 1、第 2 コイル 2 2、第 1 半導体チップ 3 1、第 2 半導体チップ 3 2、第 1 配線 4 1、第 2 配線 4 2、導電層 5 1 及び 5 2、リードフレーム 6 1 及び 6 2、並びに樹脂部 7 0 を有する。リードフレ

50

ーム 6 1 及び 6 2 の一部は樹脂部 7 0 から突出し、アイソレータ 1 0 0 の外部接続端子として用いられる。

【 0 0 3 0 】

基板 1 0 は、第 1 リジッド基板 1 1、第 1 フレキシブルプリント配線板 1 2、第 2 リジッド基板 1 3 が積層された構造を有する。第 1 フレキシブルプリント配線板 1 2 は、第 1 リジッド基板 1 1 の上に設けられる。第 2 リジッド基板 1 3 は、第 1 フレキシブルプリント配線板 1 2 の上に設けられる。しかしながら、単に積層されるといった時には、下から上の方向に所定の順序で並んでいるとは限らず、Z 方向において重なっていればよい。

【 0 0 3 1 】

第 1 リジッド基板 1 1 及び第 2 リジッド基板 1 3 は、例えばエポキシ樹脂を含むリジッド基板である。第 1 フレキシブルプリント配線板 1 2 は、例えばポリイミドや液晶ポリマーを含むフィルムを有するフレキシブルプリント配線板 (Flexible Printed Circuit、以下では FPC 基板とも呼ぶ) である。第 1 フレキシブルプリント配線板 1 2 は、例えばポリイミドフィルムや PET フィルムを基材としてフィルム状に形成され、第 1 リジッド基板 1 1 及び第 2 リジッド基板 1 3 よりも剛性の小さい配線板である。

10

【 0 0 3 2 】

第 1 フレキシブルプリント配線板 1 2 は、第 1 リジッド基板 1 1 と第 2 リジッド基板 1 3 の間に設けられる。第 1 フレキシブルプリント配線板 1 2 の上下方向 (Z 方向) の両面に導電材料を含む層を配し、コイルを形成することができる。図 3 に示すように第 1 フレキシブルプリント配線板 1 2 の下面側に第 1 コイル 2 1 を形成し、第 1 フレキシブルプリント配線板 1 2 の上面側に第 2 コイル 2 2 が形成される。

20

【 0 0 3 3 】

第 1 コイル 2 1 と第 2 コイル 2 2 は、基板 1 0 の厚さ方向である Z 方向において離間し対向するように設けられる。第 1 フレキシブルプリント配線板 1 2 の詳細な内部構造については、後で図 4 を参照して述べる。

【 0 0 3 4 】

第 1 半導体チップ 3 1 と第 1 配線 4 1 との電氣的接続、及び、第 1 半導体チップ 3 1 と導電層 5 1 との電氣的接続は、接着層 3 1 a により保たれる。図 3 は、第 1 半導体チップ 3 1 及び第 2 半導体チップが、下面に複数の電極を有する例を図示している。複数の接着層 3 1 a や 3 2 a はそれぞれ異なる電極に接続される。

30

【 0 0 3 5 】

導電層 5 1 は、接着層 6 1 a によってリードフレーム 6 1 に電氣的に接続される。接着層 3 1 a 及び 6 1 a は、例えば、はんだや銀ペーストを含む。

【 0 0 3 6 】

接着層 3 2 a は、第 2 半導体チップ 3 2 と第 2 配線 4 2 との電氣的接続、及び、第 2 半導体チップ 3 2 と導電層 5 2 との電氣的接続を保つ。また、導電層 5 2 は、接着層 6 2 a によってリードフレーム 6 2 に電氣的に接続される。接着層 3 2 a 及び 6 2 a は、例えば、はんだや銀ペーストを含む。

【 0 0 3 7 】

なお、図 3 に示す断面図には図示されないが、第 1 配線 4 1 及び第 2 配線 4 2 は、例えばそれぞれ複数設けられ、第 1 コイル 2 1 及び第 2 コイル 2 2 の中心部及び外縁部と電氣的に接続される。

40

【 0 0 3 8 】

図 3 に示した例では、第 1 半導体チップ 3 1 及び第 2 半導体チップ 3 2 は下面 (Z 方向の負の方向の面) において電気信号の入力及び出力を行っている。リードフレーム 6 1 から第 1 半導体チップ 3 1 を介して第 1 配線 4 1 へと向かう方向、もしくはその逆の方向に電気信号が伝達される。例えば、第 1 半導体チップ 3 1 は、リードフレームから入力された電気信号を処理して、第 1 コイル 2 1 の中心部及び外縁部のそれぞれに対応した電気信号を生成し、複数の第 1 配線 4 1 へと出力する。また、第 2 半導体チップ 3 2 は、第 2 コ

50

イル 2 2 の中心部と外縁部のそれぞれから第 2 配線 4 2 を介して電気信号を受け取り、電気信号を処理してリードフレーム 6 2 へと出力をする。

【 0 0 3 9 】

第 1 半導体チップ 3 1 と第 1 コイル 2 1 は、基板 1 0 に設けられる第 1 配線 4 1 によって電氣的に接続される。第 1 配線 4 1 は、第 2 リジッド基板 1 3 の上面から第 2 リジッド基板 1 3 , 第 1 フレキシブルプリント配線板 1 2 の中を伸びて、第 1 フレキシブル配線板 1 2 の下面を通して第 1 リジッド基板 1 1 に達する。第 1 配線 4 1 は、第 2 リジッド基板 1 3 の上面から第 1 フレキシブル配線板 1 2 の下面までの間で、例えば Z 方向に沿って設けられてもよい。そして、第 1 リジッド基板 1 1 において X Y 平面内で延伸して第 1 コイル 2 1 の下方に到達する。最後に Z 方向に伸びて第 1 コイル 2 1 へと接続される。

10

【 0 0 4 0 】

以上、第 1 配線 4 1 の形状の一例を述べたが、第 1 配線 4 1 の形状はこれに限定されない。第 1 配線 4 1 は、Z 方向に沿った方向に伸びる部分の割合が大きいほど、第 1 コイル 2 1 が生成する磁界と、第 1 配線 4 1 の周りに発生する磁界と、の干渉による特性の悪化を抑制することができるため望ましい。

【 0 0 4 1 】

第 2 コイル 2 2 と第 2 半導体チップ 3 2 は、第 2 配線 4 2 により電氣的に接続される。第 2 配線 4 2 は、第 2 コイル 2 2 から、第 2 リジッド基板 1 3 の上面から Z 方向の正の方向に第 2 リジッド基板 1 3 の中を伸びる。次に第 2 リジッド基板 1 3 の内部において X Y 平面内で延伸する。最後に第 2 リジッド基板 1 3 の中を Z 方向に伸びて第 2 リジッド基板 1 3 の上面に達する。以上、第 2 配線 4 2 の形状について述べたが、第 2 配線 4 2 の形状はこれに限定されない。第 2 配線 4 2 は、Z 方向に沿った方向に伸びる部分の割合が大きいほど、第 2 コイル 2 2 を貫く磁界と、第 2 配線 4 2 の周りに発生する磁界と、の干渉による特性の悪化を抑制することができるため望ましい。

20

【 0 0 4 2 】

第 1 配線 4 1 及び第 2 配線 4 2 のうち、Z 方向に沿う方向に設けられる部分は、例えば基板 1 0 を Z 方向に掘削してビアホールを形成し、導電材料を埋め込むことで形成することができる。また、第 1 配線 4 1 及び第 2 配線 4 2 のうち、X Y 平面内に設けられる部分は、リジッド基板である第 1 リジッド基板 1 1 や第 2 リジッド基板 1 3 を多層構造として、導電材料を含む層を形成して得ることができる。

30

【 0 0 4 3 】

図 3 を参照しつつ、改めてアイソレータ 1 0 0 の動作について説明する。リードフレーム 6 1 は入力端子であり、リードフレーム 6 2 は出力端子である場合について述べる。リードフレーム 6 1 は導電層 5 1 を介して電気信号を第 1 半導体チップ 3 1 に入力する。第 1 半導体チップ 3 1 は、受け取った入力信号に所定の処理を施し、第 1 配線 4 1 へと信号を伝達する。なお、図 3 の断面構造には表されないが、第 1 配線 4 1 は、第 1 コイル 2 1 の中心部に接続される部分と、外縁部に接続される部分を有していると了解される。

【 0 0 4 4 】

第 1 コイル 2 1 は、第 1 半導体チップ 3 1 からの信号を受け取る。第 1 コイル 2 1 にリードフレーム 6 1 が受け取った入力信号に基づいた電流が流れる。第 1 コイル 2 1 に流れる電流は、図 3 において Z 方向に磁界を生成する。

40

【 0 0 4 5 】

第 1 フレキシブルプリント配線板 1 2 により第 1 コイル 2 1 と電氣的に絶縁された第 2 コイル 2 2 に磁界が到達すると、電磁誘導により第 2 コイル 2 2 に電流が流れる。第 2 コイル 2 2 に流れた電流は、電気信号として第 2 配線 4 2 を通って、第 2 半導体チップ 3 2 に至る。第 2 半導体チップ 3 2 は、受け取った電気信号に所定の処理を施して、導電層 5 2 を介してリードフレーム 6 2 へと出力する。

【 0 0 4 6 】

以下では、本実施形態に係るアイソレータ 1 0 0 の製造方法の一例を説明する。まず、基板 1 0 に第 1 コイル 2 1 、第 2 コイル 2 2 、第 1 配線 4 1 、第 2 配線 4 2 、導電層 5 1

50

及び 5 2 を形成する。次に接着層 3 1 a 及び 3 2 a を介して第 1 半導体チップ 3 1 及び第 2 半導体チップ 3 2 を載置する。また、接着層 6 1 a 及び 6 2 a を介してリードフレーム 6 1 及び 6 2 を設ける。そして、リードフレーム 6 1、6 2 のうちで入力及び出力の端子となる部分を除いて樹脂部 7 0 により封止する。

【0047】

次に図 4 を参照しつつ、第 1 フレキシブルプリント配線板 1 2 の構造の一例について説明する。第 1 フレキシブルプリント配線板 1 2 は、基材 1 2 a 及び絶縁体 1 2 b を有する。基材 1 2 a は、例えばポリイミド又は液晶ポリマーを含むフィルム状の絶縁材料である。絶縁体 1 2 b は、例えばプリプレグ等の熱硬化性樹脂を含む。

【0048】

第 1 コイル 2 1 は基材 1 2 a の下面に設けられる。第 2 コイル 2 2 は基材 1 2 a の上面に設けられる。第 1 コイル 2 1 及び第 2 コイル 2 2 を覆うように基材 1 2 a の上下両面に絶縁体 1 2 b が設けられる。ここで、絶縁体 1 2 b は、少なくとも第 1 コイル 2 1 や第 2 コイル 2 2 の Z 方向の厚みと同等以上の厚みで設けられる。絶縁体 1 2 b によって第 1 フレキシブルプリント配線板 1 2 の上下の面を平坦に保つことができる。

【0049】

基板 1 0 は、図 4 に示した第 1 フレキシブルプリント配線板 1 2 の上下に、リジッド基板である第 1 リジッド基板 1 1 及び第 2 リジッド基板 1 3 を設けることで形成される。

【0050】

本実施形態に係るアイソレータ 1 0 0 によれば、基板 1 0 にリードフレーム 6 1、6 2 や第 1 半導体チップ 3 1、第 2 半導体チップ 3 2 を実装する際に第 1 フレキシブルプリント配線板 1 2 の変形を抑制することで、基板 1 0 の変形を抑制し、アイソレータの信頼性を向上することが可能である。基板の変形といった時には、基板の屈曲や基板の位置ずれを含むものとする。

【0051】

例えば、第 1 半導体チップ 3 1 を載置するときに、基板 1 0 は図 3 において局所的に Z 方向の力を受ける。なぜなら、基板 1 0 からみて Z 方向の正の方向に位置する第 1 半導体チップ 3 1 を、Z 方向の負の方向に押すことで基板 1 0 に接着する必要があるからである。つまり、第 1 半導体チップ 3 1 を実装することで、基板 1 0 には応力がかかる。

【0052】

ここで、比較のために、フレキシブルプリント配線板のみからなる基板に半導体チップを実装する場合について述べる。フレキシブルプリント配線板のみからなる基板では、半導体チップ等の実装時にフレキシブルプリント配線板にかかる応力により、フレキシブルプリント配線板が屈曲する恐れがある。さらには、フレキシブルプリント配線板のみからなる基板はリジッド基板を含む基板よりも軽量であり位置ずれがおこりやすい。つまり、フレキシブルプリント配線板のみからなる基板の場合には、意図しない基板の屈曲及び搭載位置ずれの恐れがある。

【0053】

一方、本実施形態によれば、基板 1 0 はリジッド基板とフレキシブルプリント配線板を含んだ積層構造を有しており、フレキシブルプリント配線板の変形は、重ねられたリジッド基板の剛性がフレキシブルプリント配線板よりも大きいために抑制される。したがって、基板 1 0 の変形が抑制され、信頼性を向上することができる。

【0054】

基板 1 0 は、リジッド基板である第 1 リジッド基板 1 1 及び第 2 リジッド基板 1 3 を有する。例えば FPC 基板である第 1 フレキシブルプリント配線板 1 2 は、Z 方向においてリジッド基板に挟まれる。したがって、基板 1 0 の変形には、2 層のリジッド基板を変形させるためのより大きな応力が必要となる。基板 1 0 の変形をさらに抑制することができる。

【0055】

第 1 フレキシブルプリント配線板 1 2 の変形を抑制し、実装安定性が向上して基板 1 0

10

20

30

40

50

の変形に起因する故障および不良を抑制することで、歩留まりを向上することができる。ここで、実装安定性が高いとは、例えば基板 10 の上に半導体チップやリードフレームを搭載するときに、基板 10 が変形せずに安定した構造を保つことができることを指す。本実施形態によれば、基板 10 の変形を抑制することで、アイソレータ 100 の信頼性を向上することができる。

【0056】

基板 10 の変形を抑制することで電氣的な接続を確実にし、かつ、基板 10 の変形を抑制することでコイル同士の磁氣的結合の効率を良好に保つことができる。したがって、信号伝達にかかる損失を抑制して、信号伝達の性能を向上することができる。

【0057】

また、本実施形態に係るアイソレータ 100 によれば、第 1 配線 41 及び第 2 配線 42 は基板 10 の内部配線によって実現されており、ワイヤ等による電氣的接続の必要がない。言い換えると、ワイヤレスの配線が可能である。したがって、ワイヤボンディングの工程を省略することが可能であり、製造効率を向上し、製造工程を短縮することができる。

【0058】

さらに、本実施形態に係るアイソレータ 100 によれば、フレキシブルプリント配線板である第 1 フレキシブルプリント配線板 12 に第 1 コイル 21 及び第 2 コイル 22 を実装することで、第 1 コイル 21 と第 2 コイル 22 の Z 方向の距離を微細に制御して磁気結合定数を高めることが可能である。第 1 コイル 21 と第 2 コイル 22 の Z 方向の距離が短いほど、第 1 コイル 21 が生成する磁界について、損失を少なくして第 2 コイル 22 に到達させることができる。つまり、磁気結合定数大きいとは、第 1 コイル 21 から第 2 コイル 22 への磁界としての信号の伝達に損失が小さいことをいう。リジッド基板のみからなる基板にコイルを形成する場合と比較して、より厚さの薄いフレキシブルプリント配線板 12 の上下の面にコイルを形成することで、磁気結合定数を高めることが可能である。

【0059】

第 1 配線 41 及び第 2 配線 42 は、Z 方向に沿う部分と、XY 平面内に設けられる部分を含む。第 1 配線 41 のうち、第 1 半導体チップ 31 の下から第 1 リジッド基板 11 へと至る部分に注目すると、配線が Z 方向に沿っているため、電流が流れる際に生成される磁界は Z 方向に直交する方向である。第 1 コイル 21 が生成する Z 方向に沿った方向の磁界と、第 1 配線 41 の Z 方向に沿う部分に電流が流れることで生成する磁界と、は直交する。磁界が直交することで、磁界の干渉を抑制し、ノイズによる信号伝達にかかる特性の悪化を抑制することができる。

【0060】

また、第 1 配線 41 や第 2 配線 42 のうち、第 1 リジッド基板 11 及び第 2 リジッド基板 13 内に XY 平面に平行に設けられる部分については、第 1 コイル 21 及び第 2 コイル 22 と Z 方向に離間している。第 1 コイル 21 及び第 2 コイル 22 と離間しているため、磁界の干渉を抑えることができる。

【0061】

コイル（第 1 コイル 21 及び第 2 コイル 22）と、配線（第 1 配線 41 及び第 2 配線 42）の間の磁界の干渉は配線のレイアウト等によるため、基板 10 の変形に伴ってコイルと配線の間の位置関係が変わると、磁界の干渉が助長される恐れがある。本実施形態によれば、基板 10 の変形を抑制することでコイルと配線の間の磁界の干渉による特性の悪化を抑制することが可能である。

【0062】

（第 1 実施形態の第 1 変形例）

図 5 は、第 1 実施形態の第 1 変形例に係るアイソレータ 101 の断面構造を示している。第 1 実施形態に係るアイソレータ 100 と共通する部分については一部説明を省略する。

【0063】

本実施形態に係るアイソレータ 101 は、第 1 半導体チップ 31 と第 1 コイル 21、又は、第 2 半導体チップ 32 と第 2 コイル 22、を接続する構造が第 1 実施形態に係るアイ

10

20

30

40

50

ソレータ 100 とは異なる。

【0064】

第1配線41は、第1フレキシブルプリント配線板12に形成された第1部分41aを有する。第1配線41の第1部分41aは、第1フレキシブルプリント配線板12の下面に沿って伸びて、第1コイル21と接続する。

【0065】

第2配線42は、第1フレキシブルプリント配線板12に形成された第1部分42aを有する。第2配線42の第1部分42aは、第1フレキシブルプリント配線板12の上面に沿って伸びて、第2コイル22と接続する。

【0066】

第1配線41の第1部分41a及び第2配線42の第1部分42aは、第1フレキシブルプリント配線板12のうちで、例えば図4に示す絶縁体12bの中に設けられる。例えば、絶縁体12bを形成する工程に、導電材料を含む層を形成する工程を追加することで形成してもよい。

【0067】

第1配線41の第1部分41aは、例えば複数設けられ第1コイル21の中心部と外縁部にそれぞれ接続される。複数の第1部分41aと、複数の第1配線41とがそれぞれ接続される。第2配線42の第1部分42aは複数設けられ、第2コイル22の中心部と外縁部にそれぞれ接続される。複数の第1部分42aと、複数の第2配線42とがそれぞれ接続される。

【0068】

本変形例に係るアイソレータ101によれば、第1フレキシブルプリント配線板12に第1部分41a及び42aが設けられることで、半導体チップ(31や32)とコイル(21や22)の電氣的接続のための配線の配線長を短くすることが可能である。

【0069】

半導体チップとコイルの電氣的接続を、より短い配線で行うことができるため、配線を電流が流れることで生じる磁界を減少させることができる。したがって磁界の干渉による特性の悪化を抑制することができる。第1コイル21と第2コイル22との間の信号伝達にかかる損失をさらに抑制することができる。

【0070】

(第2実施形態)

図6は、第2実施形態に係るアイソレータ200の断面構造を表している。第1実施形態に係るアイソレータ100と共通する部分については一部説明を省略する。

【0071】

本実施形態に係るアイソレータ200は、裏面電極57、58を有する。裏面電極57は、第1半導体チップ31の下に設けられた導電層53、導電層53と裏面電極57の間に設けられた貫通導電領域55を介して、第1半導体チップ31(の下に設けられた接着層31a)と電氣的に接続される。裏面電極57は、例えば入力端子である。

【0072】

裏面電極58は、第2半導体チップ32の下に設けられた導電層54、導電層54と裏面電極58の間に設けられた貫通導電領域56を介して、第2半導体チップ32(の下に設けられた接着層32a)と電氣的に接続される。裏面電極58は、例えば出力端子である。

【0073】

導電層53、54は、第2リジッド基板13に形成される。裏面電極57、58は、第1リジッド基板11に形成される。導電層53、54及び裏面電極57、58は、例えば多層構造を有するリジッド基板に導電材料を含む層を形成することで得られる。

【0074】

貫通導電領域55、56は、第1リジッド基板11、第1フレキシブルプリント配線板12及び第2リジッド基板13をZ方向に貫通する。貫通導電領域55、56は、例えば

10

20

30

40

50

基板 10 を Z 方向に掘削してビアホールを形成し、導電材料を埋め込むことで形成される。

【0075】

本実施形態に係るアイソレータ 200 によれば、入力端子および出力端子は、裏面に電極を露出させることで形成可能である。第 1 実施形態に係るアイソレータ 100 とは異なる実装の形態に対して適用可能なパッケージを提供することができる。第 1 実施形態に係るアイソレータ 100 や、本実施形態に係るアイソレータ 200 をはじめとして、パッケージの端子の構造は種々のものを考えることが可能である。

【0076】

(第 3 実施形態)

図 7 は、第 3 実施形態に係るアイソレータ 300 の断面構造を表している。第 1 実施形態に係るアイソレータ 100 と共通する部分については一部説明を省略する。

10

【0077】

アイソレータ 300 が有する基板 10 は、第 1 リジッド基板 11 及び第 1 フレキシブルプリント配線板 12 からなる 2 層構造である。第 1 リジッド基板 11 はリジッド基板であり、第 1 フレキシブルプリント配線板 12 はフレキシブルプリント配線板である。第 1 リジッド基板 11 の上に第 1 フレキシブルプリント配線板 12 が設けられる。

【0078】

第 1 フレキシブルプリント配線板 12 の上面には、導電層 51 及び 52 が形成される。導電層 51 及び 52 は、例えば第 1 フレキシブルプリント配線板 12 のうち図 4 に示す絶縁体 12b の中に形成される。

20

【0079】

第 1 フレキシブルプリント配線板 12 の上に、接着層 31a、32a を介して第 1 半導体チップ 31 及び第 2 半導体チップ 32 が設けられる。また導電層 51 や 52 の上に、接着層 61a 及び 62a を介してリードフレーム 61 及び 62 が設けられる。リードフレーム 61 は例えば入力端子であり、リードフレーム 62 は例えば出力端子である。

【0080】

第 1 配線 41 は、第 1 フレキシブルプリント配線板 12 及び第 1 リジッド基板 11 の中を伸びて、第 1 半導体チップ 31 の下の接着層 31a と第 1 コイル 21 とを接続する。なお、第 1 配線 41 の形状は、図 7 に示す形状に限定されず、例えば第 1 フレキシブルプリント配線板 12 内部に設けられた配線のみから形成されていてもよい。

30

【0081】

第 2 コイル 22 と接続された第 2 配線 42 は、第 1 フレキシブルプリント配線板 12 のうち図 4 に示す絶縁体 12b の中に形成される。第 2 配線 42 は、第 1 フレキシブルプリント配線板 12 の上面に沿って伸びて第 2 コイル 22 と接続する。第 2 コイル 22 の中心部と外縁部のそれぞれに接続された複数の第 2 配線 42 は、接着層 32a を介して第 2 半導体チップ 32 と接続される。

【0082】

本実施形態に係るアイソレータ 300 によれば、基板 10 を 2 層構造にすることで、パッケージの小型化が可能である。基板 10 は、リジッド基板である第 1 リジッド基板 11 とフレキシブルプリント配線板である第 1 フレキシブルプリント配線板 12 からなる。第 1 実施形態に係るアイソレータ 100 と比べて、第 2 リジッド基板 13 の分だけ、基板 10 の厚みを薄くすることができる。したがって、パッケージの小型化が可能である。

40

【0083】

また、基板 10 は第 1 リジッド基板 11 を含んでいるため、第 1 フレキシブルプリント配線板 12 の変形を抑制することができる。アイソレータ 300 の信頼性を向上することができる。

【0084】

図 7 に示す例によれば、第 2 コイル 22 と第 2 半導体チップ 32 の電氣的接続は、ワイヤボンディングの工程を必要とせず、製造工程の短縮が可能である。

【0085】

50

また、第 1 実施形態と比べて第 1 配線 4 1 の配線長を短くすることができるため、第 1 フレキシブルプリント配線板 1 2 に設けられた第 1 コイル 2 1 及び第 2 コイル 2 2 と、第 1 配線 4 1 との間の磁界の干渉によって信号伝達に係る特性の悪化を抑制することができる。なお、図 3 に示す第 2 配線 4 2 は必要としないため、さらに磁界の干渉を抑制できる。
【 0 0 8 6 】

(第 3 実施形態の第 1 変形例)

第 3 実施形態の第 1 変形例に係るアイソレータ 3 0 1 について、図 8 を参照しつつ説明する。図 7 に示すアイソレータ 3 0 0 と共通する部分は一部説明を省略する。

【 0 0 8 7 】

図 8 には、第 2 半導体チップ 3 2 が上面 (Z 方向の正の方向の面) から下面 (Z 方向の負の方向の面) へと、もしくはその逆向きに電気信号を伝達するように電極を備えている例を示している。

【 0 0 8 8 】

第 1 フレキシブルプリント配線板 1 2 の下面には第 1 コイル 2 1 が形成され、上面には第 2 コイル 2 2 が形成される。第 2 コイル 2 2 の上に、第 2 コイル 2 2 と電氣的に接続された電極パッド 5 9 が設けられる。電極パッド 5 9 に接続されたワイヤ W 0 の他端は、第 2 半導体チップ 3 2 の上面へと接続される。ワイヤ W 0 はワイヤボンディングにより電極パッド 5 9 へと接続される。

【 0 0 8 9 】

なお、電極パッド 5 9 は、例えば X Y 平面内で複数設けられており、第 2 コイル 2 2 の中心部と外縁部のそれぞれに接続され、ワイヤ W 0 も複数設けられる。

【 0 0 9 0 】

第 3 実施形態の第 1 変形例に係るアイソレータ 3 0 1 によれば、半導体チップ (例えば第 2 半導体チップ 3 2) の上面とコイル (例えば第 2 コイル 2 2) との間の電氣的接続をワイヤボンディングによって行う際に、基板 1 0 の変形を抑制することができる。基板 1 0 は、F P C 基板である第 1 フレキシブルプリント配線板 1 2 の下に、リジッド基板である第 1 リジッド基板 1 1 を有しており、第 1 フレキシブルプリント配線板 1 2 の変形を抑制することができる。アイソレータ 3 0 1 の信頼性を向上することができる。

【 0 0 9 1 】

(第 4 実施形態)

図 9 は、第 4 実施形態に係るアイソレータ 4 0 0 の断面構造を表している。第 1 実施形態に係るアイソレータ 1 0 0 と共通する部分については一部説明を省略する。

【 0 0 9 2 】

アイソレータ 4 0 0 は、第 1 ダイパッド 8 1 の上に第 1 半導体チップを有する。また、第 2 ダイパッド 8 2 の上に基板 1 0 を有する。第 3 ダイパッド 8 3 の上に第 2 半導体チップ 3 2 を有する。第 1 ダイパッド 8 1、第 2 ダイパッド 8 2 及び第 3 ダイパッド 8 3 は、それぞれ離間して設けられる。

【 0 0 9 3 】

第 1 半導体チップ 3 1 は、上面に電極を有しており、第 1 ダイパッド 8 1 と接する下面においては、第 1 ダイパッド 8 1 と電氣的に絶縁される。第 2 半導体チップ 3 2 は、上面に電極を有しており、第 3 ダイパッド 8 3 と接する下面においては、第 3 ダイパッド 8 3 と電氣的に絶縁される。

【 0 0 9 4 】

基板 1 0 は、後述するように内部にコイルを含む配線が施されており、配線の一部は第 2 ダイパッド 8 2 と電氣的に接続される。

【 0 0 9 5 】

第 1 半導体チップ 3 1 と第 2 ダイパッド 8 2 は、ワイヤ W 1 を介して接続される。ワイヤ W 1 は、第 1 半導体チップ 3 1 の上面と、第 2 ダイパッド 8 2 の上面に接する。基板 1 0 と第 2 半導体チップ 3 2 は、ワイヤ W 2 を介して接続される。

【 0 0 9 6 】

10

20

30

40

50

基板 10 は、第 1 リジッド基板 11 及び第 1 フレキシブルプリント配線板 12 が積層された 2 層構造を有する。第 1 リジッド基板 11 はリジッド基板である。第 1 フレキシブルプリント配線板 12 は F P C 基板である。図 9 に示した例では、第 1 リジッド基板 11 は第 1 フレキシブルプリント配線板 12 の上に設けられる。

【0097】

第 1 フレキシブルプリント配線板 12 には第 1 コイル 21 及び第 2 コイル 22 が設けられる。第 1 フレキシブルプリント配線板 12 の内部構造は、例えば図 4 に示す例と同様であってもよい。第 1 コイル 21 は第 1 フレキシブルプリント配線板 12 の下面に設けられ、第 2 コイル 22 は第 1 フレキシブルプリント配線板 12 の上面に設けられる。第 1 コイル 21 は第 2 ダイパッド 82 と電氣的に接続される。第 2 コイル 22 は第 1 コイル 21 と電氣的に絶縁される。

10

【0098】

第 2 コイル 22 と接続された第 3 配線 43 が第 1 リジッド基板 11 を Z 方向に貫通するように設けられる。第 3 配線 43 は第 1 リジッド基板の上面に設けられた電極パッド 59 と接続される。電極パッド 59 には、ワイヤ W2 が接続される。

【0099】

また、アイソレータ 400 は、外部端子 84 及び 85 を有する。外部端子 84 と 85 は、それぞれ第 1 ダイパッド 81、第 2 ダイパッド 82 及び第 3 ダイパッド 83 と離間して設けられる。外部端子 84 は、例えば入力端子である。外部端子 85 は、例えば出力端子である。

20

【0100】

外部端子 84 と第 1 半導体チップ 31 は、ワイヤ W3 を介して電氣的に接続される。外部端子 85 と第 2 半導体チップ 32 は、ワイヤ W4 を介して電氣的に接続される。つまり、第 1 半導体チップ 31 は、上面に複数の電極を有しており、一方はワイヤ W1 により第 2 ダイパッド 82 に接続され、他方はワイヤ W3 により外部端子 84 に接続される。第 2 半導体チップ 32 は、上面に複数の電極を有しており、一方は、ワイヤ W2 により電極パッド 59 に接続され、他方はワイヤ W4 により外部端子 85 に接続される。

【0101】

次に、アイソレータ 400 の動作について説明する。外部端子 84 が入力端子、外部端子 85 が出力端子である例について述べる。

30

【0102】

外部端子 84 に入力される電気信号は、ワイヤ W3 を介して第 1 半導体チップ 31 に到達する。第 1 半導体チップ 31 は受け取った電気信号に所定の処理を施して、ワイヤ W1 へと出力する。第 1 半導体チップ 31 から出た信号は、ワイヤ W1 から第 2 ダイパッド 82 を介して第 1 コイル 21 へと達する。

【0103】

第 1 コイル 21 は受け取った電気信号に応じて磁界を生成する。例えば図 9 で Z 方向の磁界が生成される。Z 方向の磁界は、第 1 コイルとは Z 方向に離間した第 2 コイル 22 を貫通する。第 2 コイル 22 には電磁誘導により電流が流れる。磁界を介して第 1 コイルと第 2 コイルの間で信号が伝達される。

40

【0104】

第 2 コイル 22 へと伝達された信号は、第 3 配線 43 及び電極パッド 59 を介してワイヤ W2 に流れる。ワイヤ W2 を通って、第 2 半導体チップ 32 へと信号が伝達される。第 2 半導体チップ 32 は、信号に所定の処理を施してワイヤ W4 へと出力する。ワイヤ W4 が外部端子 85 へと伝える信号が出力信号となる。

【0105】

本実施形態に係るアイソレータ 400 によれば、基板 10 を薄くしてパッケージを小型化しながら、第 1 フレキシブルプリント配線板 12 の変形を抑制し、信頼性を向上することができる。

【0106】

50

基板 10 は、第 1 リジッド基板 11 と第 1 フレキシブルプリント配線板 12 の 2 層構造を有する。第 1 実施形態に係るアイソレータ 100 と比較して、基板 10 の厚さを薄くすることができる。基板 10 の厚さを薄くすることでパッケージの小型化が可能である。

【0107】

第 1 リジッド基板 11 はリジッド基板であり、例えばワイヤ W2 をワイヤボンディングにより設ける際に第 1 フレキシブルプリント配線板 12 の変形を抑制することができる。アイソレータ 400 の信頼性を向上することができる。

【0108】

なお、第 1 リジッド基板 11 は、第 1 フレキシブルプリント配線板 12 よりも小さい面積を有していてもよい。電極パッド 59 は第 1 リジッド基板 11 の上に設けられる。ワイヤ W2 を電極パッド 59 に接続するワイヤボンディングの工程において基板 10 に応力がかかるが、リジッド基板である第 1 リジッド基板 11 が少なくとも電極パッド 59 の下に位置していることで、ワイヤ W2 実装時の応力は第 1 リジッド基板 11 に分散することができる。第 1 リジッド基板 11 を構成する材料をより少なくすることで、製造コストを削減することができる。

【0109】

以上説明した少なくとも一つの実施形態によれば、基板 10 がリジッド基板の層とフレキシブルプリント配線板の層の少なくとも 2 層の構造を有しており、第 1 コイル 21 及び第 2 コイルが配置される第 1 フレキシブルプリント配線板 12 の変形を抑制することができる。アイソレータの実装安定性を向上し、故障および不良を抑制することで、アイソレータの信頼性を向上することができる。また、第 1 フレキシブルプリント配線板 12 の上下の面にコイルを形成し、第 1 コイル 21 と第 2 コイル 22 の Z 方向の距離を短くすることで、磁気結合係数を高め、信号伝達にかかる性能を向上することができる。さらには、第 1 半導体チップ 31（第 2 半導体チップ 32）と第 1 コイル 21（第 2 コイル 22）を接続する構造について、配線からの磁界の干渉によって信号伝達にかかる特性が悪化することを抑制できる。

【0110】

以上、具体例を参照しつつ実施形態について説明した。しかし、実施形態はこれらの具体例に限定されるものではない。すなわち、これら具体例に、当業者が適宜設計変更を加えたものも、実施形態の特徴を備えている限り、実施形態の範囲に包含される。前述した各具体例が備える各要素およびその配置、材料、条件、形状、サイズなどは、例示したものに限定されるわけではなく適宜変更することができる。

【0111】

以上では、コイルを用いるアイソレータについて説明したが、コンデンサーを用いるアイソレータにも適用することが可能である。

【0112】

また、前述した各実施形態が備える各要素は、技術的に可能な限りにおいて複合させることができ、これらを組み合わせたものも実施形態の特徴を含む限り実施形態の範囲に包含される。その他、実施形態の思想の範疇において、当業者であれば、各種の変更例および修正例に想到し得るものであり、それら変更例および修正例についても実施形態の範囲に属するものと了解される。

【0113】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0114】

100、101、200、300、301、400、401・・・アイソレータ

10

20

30

40

50

1 1 . . . 第 1 リジッド基板
 1 2 . . . 第 1 フレキシブルプリント配線板
 1 3 . . . 第 2 リジッド基板
 2 1 . . . 第 1 コイル
 2 2 . . . 第 2 コイル
 3 1 . . . 第 1 半導体チップ
 3 2 . . . 第 2 半導体チップ
 3 1 a、3 2 a . . . 接着層
 4 1 . . . 第 1 配線
 4 2 . . . 第 2 配線
 4 1 a . . . 第 1 部分
 4 2 a . . . 第 1 部分
 4 3 . . . 第 3 配線
 5 1、5 2、5 3、5 4 . . . 導電層
 5 5、5 6 . . . 貫通導電領域
 5 7、5 8 . . . 裏面電極
 6 1、6 2 . . . リードフレーム
 6 1 a、6 2 a . . . 接着層
 7 0 . . . 樹脂部
 8 1 . . . 第 1 ダイパッド
 8 2 . . . 第 2 ダイパッド
 8 3 . . . 第 3 ダイパッド
 8 4、8 5 . . . 外部端子
 W 0、W 1、W 2、W 3、W 4 . . . ワイヤ

10

20

【要約】

【課題】信頼性の向上したアイソレータを提供することである。

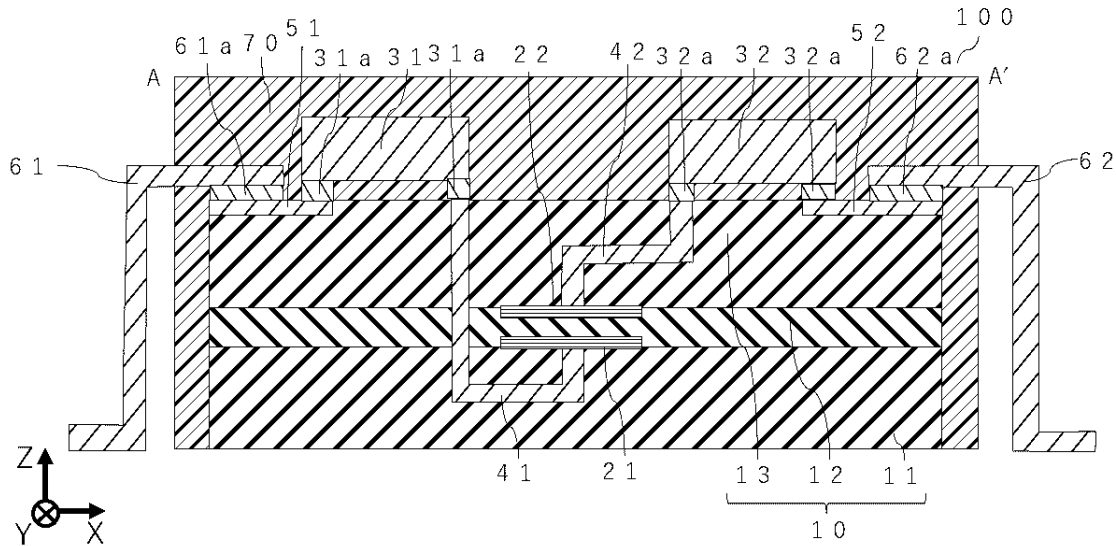
【解決手段】実施形態のアイソレータは、リジッド基板である第 1 リジッド基板と、前記第 1 リジッド基板に第 1 方向に積層されたフレキシブルプリント配線板である第 1 フレキシブルプリント配線板と、を有する基板と、前記第 1 フレキシブルプリント配線板に設けられた第 1 コイルと、前記第 1 フレキシブルプリント配線板に設けられ、前記第 1 方向において前記第 1 コイルと離間し対向する第 2 コイルと、前記基板の上に設けられた第 1 半導体チップと、前記基板の上に設けられた第 2 半導体チップと、前記基板の中に設けられ、前記第 1 半導体チップと前記第 1 コイルを接続する第 1 配線と、前記基板の中に設けられ、前記第 2 半導体チップと前記第 2 コイルを接続する第 2 配線と、を有する。

30

【選択図】 図 3

40

50



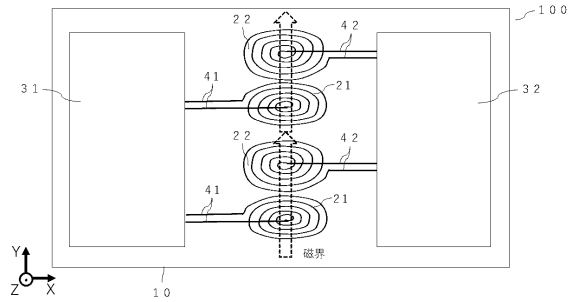
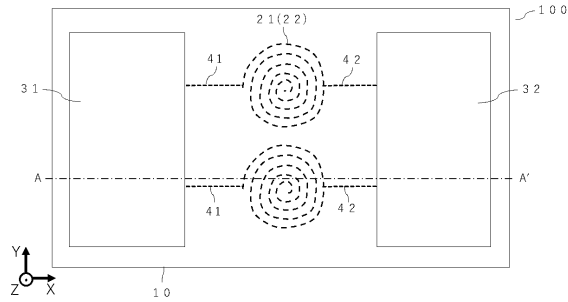
10

【図面】

20

【図 1】

【図 2】

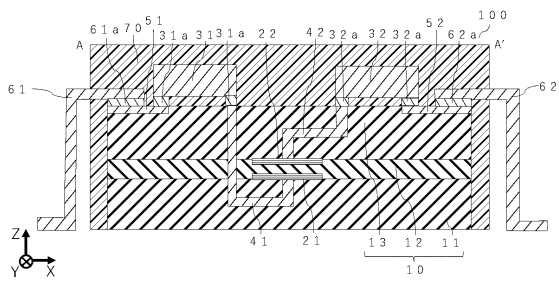


30

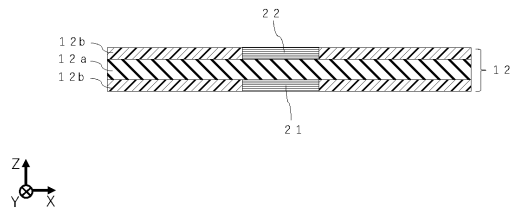
40

50

【図 3】

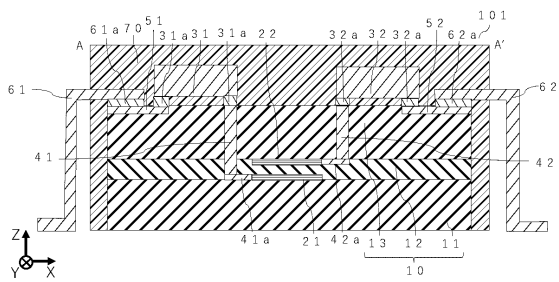


【図 4】

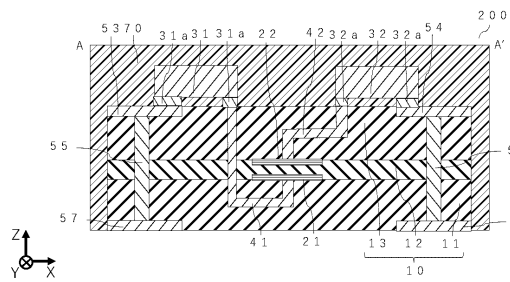


10

【図 5】

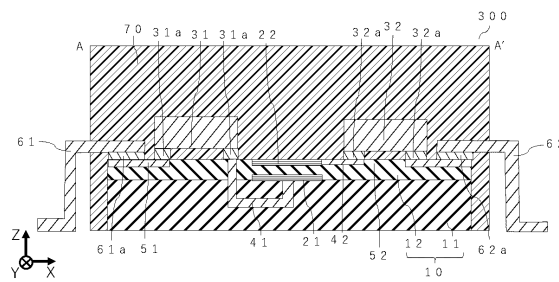


【図 6】

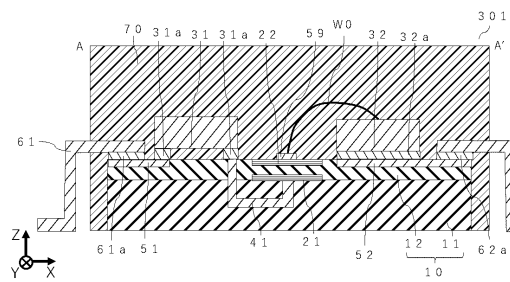


20

【図 7】



【図 8】

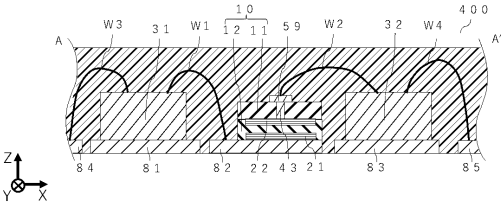


30

40

50

【図 9】



10

20

30

40

50

フロントページの続き

(51)国際特許分類	F I			
H 0 1 F	27/06 (2006.01)	H 0 1 F	27/06	1 0 3
H 0 4 B	5/26 (2024.01)	H 0 4 B	5/26	
H 0 3 H	11/38 (2006.01)	H 0 3 H	11/38	
H 0 1 L	25/00 (2006.01)	H 0 1 L	25/00	B

東京都港区芝浦一丁目 1 番 1 号 東芝デバイス&ストレージ株式会社内

(72)発明者 劉 佳

東京都港区芝浦一丁目 1 番 1 号 東芝デバイス&ストレージ株式会社内

(72)発明者 田村 佳哉

東京都港区芝浦一丁目 1 番 1 号 東芝デバイス&ストレージ株式会社内

審査官 片岡 弘之

- (56)参考文献
- 特開 2 0 2 3 - 1 4 1 9 2 9 (J P , A)
 - 特開 2 0 2 3 - 1 4 3 9 9 3 (J P , A)
 - 国際公開第 2 0 1 6 / 1 4 8 1 1 3 (W O , A 1)
 - 特開 2 0 0 7 - 2 4 0 4 0 4 (J P , A)
 - 特開 2 0 2 2 - 5 4 3 0 5 3 (J P , A)
 - 特開 2 0 1 2 - 1 8 2 7 4 0 (J P , A)

- (58)調査した分野 (Int.Cl. , D B 名)
- H 0 5 K 1 / 1 6
 - H 0 5 K 1 / 1 4
 - H 0 1 F 1 7 / 0 0
 - H 0 1 F 3 8 / 1 4
 - H 0 1 F 2 7 / 0 0
 - H 0 1 F 2 7 / 0 6
 - H 0 4 B 5 / 2 6
 - H 0 3 H 1 1 / 3 8
 - H 0 1 L 2 5 / 0 0