

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200610087273.X

[51] Int. Cl.

H01L 51/05 (2006.01)

H01L 51/40 (2006.01)

H01L 27/28 (2006.01)

H01L 21/84 (2006.01)

[43] 公开日 2007 年 6 月 6 日

[11] 公开号 CN 1976084A

[22] 申请日 2006.6.14

[21] 申请号 200610087273.X

[30] 优先权

[32] 2005.11.29 [33] KR [31] 10 - 2005 - 0114957

[71] 申请人 LG 菲利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 韩敞昱

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 祁建国

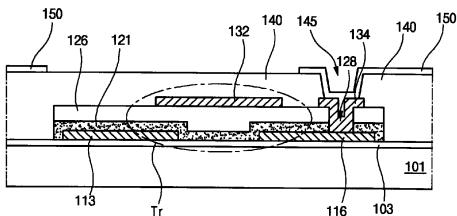
权利要求书 4 页 说明书 12 页 附图 13 页

[54] 发明名称

有机半导体薄膜晶体管及其制造方法

[57] 摘要

一种具有薄膜晶体管的基板，包括：在基板上的缓冲层、在缓冲层上的源极和漏极，一部分缓冲层暴露在源极和漏极之间、在源极和漏极上的小分子有机半导体层，该小分子有机半导体层与缓冲层的暴露部分接触、在小分子有机半导体层上的栅绝缘层，该栅绝缘层具有与小分子有机半导体层大致相同的尺寸、在栅绝缘层上的栅极、在包括栅极的基板表面上的钝化层、和在钝化层上的像素电极，该像素电极与漏极电连接。



1. 一种薄膜晶体管，包括：

在基板上的源极和漏极；

在源极和漏极上的小分子有机半导体层；

在小分子有机半导体层上的栅绝缘层；以及

在栅绝缘层上的栅极。

2. 根据权利要求 1 所述的薄膜晶体管，其特征在于，进一步包括基板上的缓冲层。

3. 根据权利要求 2 所述的薄膜晶体管，其特征在于，一部分缓冲层暴露在源极和漏极之间。

4. 根据权利要求 1 所述的薄膜晶体管，其特征在于，栅绝缘层和小分子有机半导体层在侧向尺寸上具有大致相同的尺寸。

5. 根据权利要求 1 所述的薄膜晶体管，其特征在于，栅绝缘层、小分子有机半导体层、和栅极在侧向尺寸上具有大致相同的尺寸。

6. 根据权利要求 1 所述的薄膜晶体管，其特征在于，栅绝缘层覆盖小分子有机半导体层的两侧面。

7. 根据权利要求 2 所述的薄膜晶体管，其特征在于，缓冲层包括无机绝缘材料和有机绝缘材料之一。

8. 根据权利要求 7 所述的薄膜晶体管，其特征在于，无机绝缘材料包括硅的氮化物、硅的氧化物和硅的氧氮化物之一。

9. 根据权利要求 7 所述的薄膜晶体管，其特征在于，有机绝缘材料包括聚乙烯吡咯烷酮、聚乙烯醇、苯并环丁烯和聚甲基丙烯酸甲酯。

10. 根据权利要求 1 所述的薄膜晶体管，其特征在于，源极和漏极包括金属材料和有机导电材料之一。

11. 根据权利要求 10 所述的薄膜晶体管，其特征在于，金属材料包括金、氧化铟锡、镍、铅、铝、钽和钛之一。

12. 根据权利要求 10 所述的薄膜晶体管，其特征在于，有机导电材料包括聚乙烯二氧噻吩:聚苯乙烯磺酸酯。

13. 根据权利要求 1 所述的薄膜晶体管，其特征在于，小分子有机半导体

层包括并五苯。

14. 根据权利要求 1 所述的薄膜晶体管，其特征在于，栅绝缘层包括无机绝缘材料和有机绝缘材料之一。

15. 根据权利要求 14 所述的薄膜晶体管，其特征在于，无机绝缘材料包括硅的氧化物和硅的氮化物之一。

16. 根据权利要求 14 所述的薄膜晶体管，其特征在于，有机材料包括聚乙稀醇和聚酰亚胺之一。

17. 根据权利要求 1 所述的薄膜晶体管，其特征在于，基板包括塑料、玻璃和金属材料之一。

18. 根据权利要求 1 所述的薄膜晶体管，其特征在于，进一步包括在基板表面上且具有第一接触孔的钝化层。

19. 根据权利要求 18 所述的薄膜晶体管，其特征在于，进一步包括在钝化层上并与漏极电接触的像素电极。

20. 根据权利要求 1 所述的薄膜晶体管，其特征在于，进一步包括与漏极电接触的辅助漏极。

21. 根据权利要求 1 所述的薄膜晶体管，其特征在于，栅绝缘层和小分子有机半导体层具有暴露出一部分漏极的第二接触孔。

22. 一种制造薄膜晶体管的方法，包括：

在基板上形成源极和漏极；

在源极和漏极上形成小分子有机半导体层；

在小分子有机半导体层上形成栅绝缘层；和

在栅绝缘层上形成栅极。

23. 根据权利要求 22 所述的方法，其特征在于，进一步包括在基板上形成缓冲层。

24. 根据权利要求 22 所述的方法，其特征在于，在小于约 200 摄氏度的温度下形成源极和漏极。

25. 根据权利要求 22 所述的方法，其特征在于，通过蒸发形成小分子有机半导体层。

26. 根据权利要求 22 所述的方法，其特征在于，通过干蚀刻同时形成小分子有机半导体层和栅绝缘层。

27. 根据权利要求 22 所述的方法，其特征在于，通过使用栅极作为掩模形成小分子有机半导体层和栅绝缘层。

28. 一种具有薄膜晶体管的阵列基板，包括：

在基板上的缓冲层；

在缓冲层上的源极和漏极，一部分缓冲层暴露在源极和漏极之间；

在源极和漏极上的小分子有机半导体层，该小分子有机半导体层与缓冲层的暴露部分接触；

在小分子有机半导体层上的栅绝缘层，该栅绝缘层具有与小分子有机半导体层大致相同的尺寸；

在栅绝缘层上的栅极；

在包括栅极的基板表面上的钝化层； 和

在钝化层上的像素电极，该像素电极与漏极电连接。

29. 根据权利要求 28 所述的基板，其特征在于，像素电极通过钝化层中的第一接触孔与漏极电连接。

30. 根据权利要求 28 所述的基板，其特征在于，小分子有机半导体层和栅绝缘层具有暴露一部分漏极的第二接触孔。

31. 根据权利要求 30 所述的基板，其特征在于，进一步包括通过第二接触孔与漏极电连接的辅助漏极。

32. 一种制造包括薄膜晶体管的阵列基板的方法，包括：

在基板上形成缓冲层；

在缓冲层上形成源极和漏极，一部分缓冲层暴露在源极和漏极之间；

在源极和漏极上形成小分子有机半导体层，该小分子有机半导体层与缓冲层的暴露部分接触；

在小分子有机半导体层上形成栅绝缘层，该栅绝缘层具有与小分子有机半导体层大致相同的尺寸；

在栅绝缘层上形成栅极；

在栅极上形成钝化层； 和

在钝化层上形成像素电极，该像素电极与漏极电性连接。

33. 根据权利要求 32 所述的方法，其特征在于，进一步包括在钝化层中形成暴露一部分漏极的第一接触孔，像素电极通过第一接触孔与漏极电连接。

34. 根据权利要求 32 所述的方法，其特征在于，进一步包括在小分子有机半导体层和栅绝缘层中形成第二接触孔，第二接触孔暴露一部分漏极。

35. 根据权利要求 34 所述的方法，其特征在于，进一步包括在栅绝缘层和钝化层之间形成辅助漏极，其中辅助漏极通过第二接触孔与漏极电连接，像素电极通过辅助漏极与漏极电连接。

36. 根据权利要求 35 所述的方法，其特征在于，通过与栅极相同的工序形成辅助漏极。

37. 根据权利要求 32 所述的方法，其特征在于，所述形成小分子有机半导体层和形成栅绝缘层的步骤包括通过同时干蚀刻小分子有机半导体层和栅绝缘层暴露出一部分漏极。

## 有机半导体薄膜晶体管及其制造方法

本发明要求 2005 年 11 月 29 日在韩国提交的韩国专利申请第 2005-0114957 号的优先权，其在这里全部结合作为参考。

### 技术领域

本发明涉及一种薄膜晶体管，尤其涉及一种有机半导体薄膜晶体管及其制造方法。

### 背景技术

随着信息时代的发展，正在发展具有轻重量、薄外形和低功耗的平板显示（FPD）装置。这些 FPD 装置通常替代了阴极射线管（CRT）装置。根据自发光的能力，显示装置通常分为发光型装置和非发光型装置。发光型显示装置通过利用其自身发光的能力来显示图像，而非发光型显示装置由于自身不会发光而需要光源。例如，等离子体显示面板（PDP）装置、场发射型（FED）装置、和电致发光显示（ELD）装置是发光型显示装置的例子。液晶显示（LCD）装置是非发光型显示装置的例子，由于其高分辨率、色彩再现能力和高质量图像显示，通常用在笔记本型和桌上型计算机中。

一个类型的 LCD 装置是有源矩阵型 LCD 装置，其中以矩阵形式设置有多个像素，在矩阵的每个像素中都设置有开关器件，如可独立控制的薄膜晶体管（TFT）。例如，用于笔记本、电视、监视器等屏幕的有源矩阵型 LCD 装置包括彼此面对的第一和第二基板以及夹在基板之间的液晶层。第一基板（或阵列基板）包括彼此交叉确定多个像素区域的多条栅线和多条数据线。此外，在多条栅线和多条数据线交点处设置有多个 TFT，其中多个 TFT 的每一个都对应于多个像素区域中之一并与形成在多个像素区域中的多个像素电极中之一相连。

图 1 是依照现有技术的 LCD 装置的分解透视图。如图 1 中所示，LCD 装置 20 具有上基板 22，该上基板具有黑矩阵 25、滤色片层 26 和滤色片层 26

上的公共电极 28。滤色片层 26 包括红色、绿色和蓝色滤色片 26a, 26b 和 26c。LCD 装置还包括下基板 10，该下基板具有薄膜晶体管（TFT）Tr 和与 TFT Tr 连接的像素电极 18。在上和下基板 22 和 10 之间插入有液晶层 30。下基板 10 因为在其上形成有包含栅线 14 和数据线 16 的阵列线而被称作阵列基板。栅线 14 和数据线 16 彼此交叉，TFT Tr 是以矩阵形成的开关元件，其与栅线 14 和数据线 16 相连。栅线 14 和数据线 16 彼此交叉确定了像素区域 P。每个 TFT Tr 都形成在一条栅线 14 和一条数据线 16 的交点处。在每个像素区域 P 中像素电极 18 由透明导电材料形成。上基板 22 因为其上形成有滤色片层 26 而通常称作滤色片基板。

上和下基板 22 通过液晶单元工序用密封剂图案（没有示出）粘结在一起。密封剂图案保持 LCD 装置 20 的单元间隙均匀并防止在上和下基板 22 和 10 之间空间中的液晶材料泄漏。尽管没有示出，但在上基板 20 与液晶层 30 之间以及下基板 10 与液晶层 30 之间还分别形成有上和下定向层。上和下定向层提高了液晶层 30 的定向可靠性。此外，LCD 装置 20 包括在其外侧表面上面或下面的至少一偏振器（没有示出），和设置在 LCD 装置 20 下面作为光源的背光单元（没有示出）。

通过施加给 TFT Tr 的栅线 14 顺序扫描 ON/OFF 信号，将由数据线 16 传输的图像信号施加到预定的像素电极 18。因此，通过像素电极 18 与公共电极 28 之间的垂直电场驱动液晶层 30，从而改变通过液晶层 30 的光透射率。因而，当在数据线 16 上传输多个图像信号时，就根据通过像素 P 矩阵的光透射率的变化来显示图像。

LCD 装置的基板一般由透明玻璃基板形成。近年来，已经提出了将比玻璃基板薄且更有柔性的塑料基板作为 LCD 装置的基板，用于较小的便携式显示器器件，如笔记本型计算机和个人数字助理（PDA）。然而，塑料基板比玻璃基板更容易受热和化学处理的影响。因而，因为在阵列基板上制造阵列元件的工序通常在高于约 200 摄氏度的温度下进行，所以塑料基板不能用作 LCD 装置的基板。此外，当制造阵列基板时执行好几个这样的高温工序。因此，不具有任何阵列元件的滤色片基板由塑料形成，但阵列基板应当使用玻璃基板。

另一个方案是使用小分子有机材料并应用小于大约 200 摄氏度的低温处理来形成阵列基板，从而柔性塑料基板可用于制造阵列基板。之后，将描述在

小于大约 200 摄氏度的低温时使用柔性塑料基板制造 LCD 装置阵列基板的方法。尽管金属层、绝缘材料层和钝化层不受低温工序的影响，但包含薄膜晶体管沟道区域的半导体层受到影响。更特别地，当在低温工序下形成半导体材料，如硅时，因为由于低温工序半导体层具有较弱的内部结构薄膜晶体管的电特性将受到影响，且与在高温工序下形成的半导体层相比该半导体层的导电率下降了。

为了解决这种问题，半导体层由有机半导体材料形成，其中有机半导体材料包括小分子有机半导体材料和聚合物有机半导体材料。这里，小分子有机半导体材料具有比聚合物有机半导体材料高的导电率。然而，小分子有机半导体材料对于抵抗有机溶剂或醇来说非常弱。因此，在制造 TFT 过程中很难利用小分子有机半导体材料。

图 2 是依照现有技术的由有机半导体材料形成的第一底栅型 TFT 的示意性横截面图。如图 2 中所示，在基板 40 上形成栅极 43。在其上形成有的栅极 43 的基板 40 整个表面上形成栅绝缘层 47。在栅绝缘层 47 上形成源极 50 和漏极 53，在源极 50 和漏极 53 之间具有空间 52。此外，在源极 50、漏极 53 上以及空间 52 中形成有机半导体层 57。栅极 43、源极 53、漏极 53 和有机半导体层 57 组成了 TFT Tr。

当依照现有技术将小分子有机半导体材料用作 TFT 中的半导体层时，在基板上形成栅极（即底栅型 TFT 结构），在栅极上形成栅绝缘层，在栅绝缘层上形成源极和漏极，在源极和漏极上形成小分子有机半导体的有机半导体层。因此，有机半导体层的底表面直接与源极和漏极的顶表面接触，从而防止有机半导体层被例如来自显影剂或蚀刻剂的有机溶剂或醇损害。该结构通常称作底接触型沟道层。然而，该底接触型沟道层具有下述问题，即由于有机半导体层与源极/漏极之间接触电阻的增加，所以很难注入电荷。结果，迁移率降低，由此降低 TFT 的器件速度。

图 3 是依照现有技术的由有机半导体材料形成的另一个底栅型 TFT 的示意性横截面图。如图 3 中所示，在基板 70 上形成栅极 73。在其上形成有的栅极 73 的基板 70 整个表面上形成栅绝缘层 75。在覆盖栅极 73 的区域中在栅绝缘层 75 上形成有机半导体层 78。在其上形成有有机半导体层 78 的基板 70 上形成源极 80 和漏极 82 且源极 80 和漏极 82 之间具有空间 81。空间 81 对应于

栅极 73。栅极 73、有机半导体层 78、源极 80 和漏极 82 组成了 TFT Tr。

一般地，在形成有机半导体层 78 之后使用包括遮光区域（没有示出）和开口区域（没有示出）的遮光掩模 92 将源极 80 和漏极 82 构图。因此，当形成作为具有顶接触型沟道层的底栅型 TFT 的 TFT Tr 时，TFT Tr 的工作相对较好。然而，当有机半导体层 78 暴露于有机溶剂或醇时，其半导体性能快速下降。由于使用遮光掩模 92 的工序的物理限制，空间 81 或沟道长度的距离 d1 具有大于几十微米的值。因此，对于 TFT Tr 的尺寸增加，具有 TFT Tr 的装置的开口率和分辨率也下降。

为了这样的问题，已经提出了顶栅型 TFT。当应用顶栅型 TFT 时，使用聚合物有机半导体材料作为有机半导体材料。然而，大多聚合物有机半导体材料形成了提供出不希望电特性的非晶薄膜。此外，这种结构还导致了另一个问题，即在制造过程中，在作为栅绝缘层的有机绝缘层上的聚合物有机半导体层受到损害。

## 发明内容

本发明涉及一种有机半导体薄膜晶体管及其制造方法，其基本克服了由于现有技术的限制和缺点而导致的一个或多个问题。

本发明的一个目的是提供一种有机半导体薄膜晶体管及其制造方法，其防止对 TFT 的有机半导体层的损害。

本发明的另一个目的是提供一种有机半导体薄膜晶体管及其制造方法，其使得 TFT 的有机半导体层与金属层之间的接触电阻最小。

本发明的附加优点、目的和特征将在后面的描述中得以阐明，通过以下描述，将使其对本领域技术人员来说显而易见，或者可通过实践本发明来认识。本发明的这些目的和其它优点可通过说明书及其权利要求以及附图中具体指出的结构来实现和得到。

为了实现这些目的和其它优点，并且根据本发明的目的，如同在此具体和广泛说明的，一种薄膜晶体管包括：在基板上的源极和漏极、在源极和漏极上的小分子有机半导体层、在小分子有机半导体层上的栅绝缘层、和在栅绝缘层上的栅极。

在另一个方面中，一种制造薄膜晶体管的方法包括：在基板上形成源极和

漏极、在源极和漏极上形成小分子有机半导体层、在小分子有机半导体层上形成栅绝缘层、和在栅绝缘层上形成栅极。

在另一个方面中，具有薄膜晶体管的基板包括：在基板上的缓冲层、在缓冲层上的源极和漏极，一部分缓冲层暴露在源极和漏极之间、在源极和漏极上的小分子有机半导体层，该小分子有机半导体层与缓冲层的暴露部分接触、在小分子有机半导体层上的栅绝缘层，该栅绝缘层具有与小分子有机半导体层大致相同的尺寸、在栅绝缘层上的栅极、在包括栅极的基板表面上的钝化层、和在钝化层上的像素电极，该像素电极与漏极电连接。

在另一个方面中，一种制造包括薄膜晶体管的阵列基板的方法包括：在基板上形成缓冲层；在缓冲层上形成源极和漏极，一部分缓冲层暴露在源极和漏极之间；在源极和漏极上形成小分子有机半导体层，该小分子有机半导体层与缓冲层的暴露部分接触；在小分子有机半导体层上形成栅绝缘层，该栅绝缘层具有与小分子有机半导体层大致相同的尺寸；在栅绝缘层上形成栅极；在栅极上形成钝化层；和在钝化层上形成像素电极，该像素电极与漏极电性连接。

应当理解，前面一般性的描述和下面的详细描述都是示意性的和说明性的，意在提供如权利要求所述的本发明进一步的解释。

## 附图说明

从下面给出的详细描述和通过图解方式给出的附图，将更加全面地理解本发明，但本发明并不限于这些。

在附图中：

图 1 是依照现有技术的 LCD 装置的分解透视图；

图 2 是依照现有技术的使用有机半导体材料的底栅型 TFT 的示意性横截面图；

图 3 是依照现有技术的使用有机半导体材料的另一个底栅型 TFT 的示意性横截面图；

图 4A 到 4G 是依照本发明实施方式制造具有顶栅型 TFT 的阵列基板工序的示意性横截面图；

图 4H 是依照本发明第一实施方式的具有顶栅型 TFT 的阵列基板的示意性横截面图；

图 5A 到 5G 是依照本发明另一实施方式的制造具有顶栅型 TFT 的阵列基板工序的示意性横截面图；

图 5H 是依照本发明第二实施方式的具有顶栅型 TFT 的阵列基板的示意性横截面图；

图 6A 和 6B 是依照本发明第三实施方式的制造具有顶栅型 TFT 的阵列基板的部分工序的示意性横截面图；

图 7 是依照本发明第四实施方式的具有顶栅型 TFT 的阵列基板的示意性横截面图；

图 8 是依照本发明第五实施方式的具有顶栅型 TFT 的阵列基板的示意性横截面图；和

图 9 是基板上有机半导体层的示意性横截面图，用于示出顶栅型薄膜晶体管与底栅型薄膜晶体管之间电特性的差别。

## 具体实施方式

现在将详细描述本发明的优选实施方式，在附图中示出其实施例。在整个附图中尽可能相同的参考标记将用于指相同或相似的部件。

图 4A 到 4G 是依照本发明一实施方式的制造具有顶栅型 TFT 的阵列基板工序的示意性横截面图。

如图 4A 中所示，在基板 101 整个表面上形成缓冲层 103。例如，基板 101 由塑料、玻璃和金属之一形成。缓冲层 103 可由无机绝缘材料和有机绝缘材料之一形成，缓冲层 103 在其上形成有机半导体层过程中可提供理想的表面粗糙度。这样，能够在缓冲层上形成具有理想结晶特性的有机半导体层。例如，无机绝缘材料可以是硅的氮化物 ( $\text{SiN}_x$ )、硅的氧化物 ( $\text{SiO}_x$ ) 和硅的氧氮化物 ( $\text{SiO}_x\text{N}_y$ ) 之一。有机绝缘材料可以是聚乙烯吡咯烷酮 (PVP)、聚乙烯醇 (PVA)、苯并环丁烯 (BCB) 和聚甲基丙烯酸甲酯 (PMMA) 之一。无机绝缘材料可在小于约 200 摄氏度的较低温度条件下沉积。此外，有机绝缘材料可在室温下涂覆。

如图 4B 中所示，通过沉积或涂覆金属材料和有机导电材料之一在缓冲层 103 上分别形成具有距离 d11 的空间 115 的源极 113 和漏极 116。例如，当有机半导体层是 p-型半导体时，源极 113 和漏极 116 包括具有相对高功函的金属

材料，如金 (Au)、氧化铟锡 (ITO)、镍 (Ni) 和铅 (Pb)。在另一个实施例中，当有机半导体层是 p-型半导体时，有机导电材料包括聚乙烯二氧噻吩:聚苯乙烯磺酸酯 (PEDOT:PSS)，从而可很容易的注入空穴。可选择地，当有机半导体层是 n-型半导体时，源极 113 和漏极 116 包括具有较低功函的金属材料，如铝 (Al)、钽 (Ta) 和钛 (Ti)。

在小于约 200 摄氏度的低温条件下使用金属材料沉积源极 113 和漏极 116。在该步骤中，通过使用掩模的光刻工序形成源极 113 和漏极 116，从而将空间 115 的距离 d11 确定在几微米到几十微米内。尽管没有示出，但还以与形成源极 113 和漏极 116 相同的工序形成与源极 113 连接的数据线。

如图 4C 中所示，在其上形成有源极 113 和漏极 116 的基板 101 上顺序形成有机半导体材料层 120 和绝缘材料层 125。有机半导体材料层 120 由小分子有机半导体材料，如并五苯 ( $C_{22}H_{14}$ ) 形成。这种小分子有机半导体材料的好处在于其综合有处理性能和结晶性能。更具体地说，可通过在小于大约 200 摄氏度的低温条件下热蒸发并五苯 ( $C_{22}H_{14}$ ) 来形成小分子有机半导体材料层 120。因此，因为这种小分子有机半导体材料通过热蒸发方法形成，所以这种小分子有机半导体材料具有理想的表面均匀性和结晶性。

绝缘材料层 125 可选自无机绝缘材料和有机绝缘材料之一，从而当绝缘材料层 125 和有机半导体材料层 120 彼此接触时有机半导体材料层 120 不被热化。例如，无机绝缘材料可以是硅的氧化物 ( $SiO_x$ ) 和硅的氮化物 ( $SiN_x$ ) 之一，而有机绝缘材料可以是聚乙烯醇 (PVA) 和聚酰亚胺之一。这里，当绝缘材料层 125 由无机绝缘材料形成时，绝缘材料层 125 可通过不会产生由等离子体导致的任何损害的电子束或化学气相沉积 (CVD) 来形成。可选择地，当绝缘材料层 125 由有机绝缘材料形成时，可使用涂覆方法来形成绝缘材料层 125。尽管没有示出，但通过涂覆有机材料和无机材料，绝缘材料层 125 可形成为双层结构。

如图 4D 中所示，在绝缘材料层 125 (如图 4C 中所示) 上形成光刻胶图案 191。光刻胶图案 191 暴露出绝缘材料层 125 的端部和对应于一部分漏极 116 的另一部分。绝缘材料层 125 还包围源极 113 和漏极 116。尽管没有示出，但形成光刻胶图案 191 还包括涂覆光刻胶材料层、使用包括透射区域和遮光区域的掩模曝光光刻胶材料层、以及显影曝光后的光刻胶材料层，从而形成上述的

光刻胶图案 191。

接下来，通过各向异性干蚀刻，如反应离子蚀刻（RIE），使用光刻胶图案 191 同时构图绝缘材料层 125 和有机半导体材料层 120（如图 4C 中所示），从而形成栅绝缘层 126 和有机半导体层 121。因此，栅绝缘层 126 和有机半导体层 121 具有相同的图案形状。在该工序中，栅绝缘层 126 和有机半导体层 121 共同具有暴露出一部分漏极 116 的第一漏极接触孔 128。尽管没有示出，但在构图工序之后通过灰化将光刻胶图案 191 从基板 101 移除。

图 6A 和 6B 是依照本发明第三实施方式的制造顶栅型 TFT 的工序的示意性横截面图。如图 6A 中所示，光刻胶图案 391 暴露对应于漏极 316 的一部分绝缘材料层（没有示出）。之后，使用光刻胶图案 391 作为掩模将有机半导体材料层（没有示出）和绝缘材料层构图，从而形成有机半导体层 321 和栅绝缘层 326。尽管没有示出，但在构图工序之后还从基板 301 移除光刻胶图案 391。因此，有机半导体层 321 和栅绝缘层 326 暴露了一部分漏极 316。此外，在该结构中，不再需要随后参照图 4E 描述的辅助漏极 134。

返回参照图 4E，通过在源极 113 和漏极 116 之间空间 115 上形成有具有第一漏极接触孔 128 的有机半导体层 121 和栅绝缘层 126 的基板 101 上沉积金属材料，如铝（Al）、铝合金或铬（Cr）形成栅极 132。例如，铝合金包括铝钕（AlNd）。通过在小于约 200 摄氏度的低温条件下使用溅射或蒸发的沉积形成栅极 132。栅极的长度 L 可以类似于或大于源极 113 与漏极 116 之间的空间 115 的距离 d11。

通过与栅极 132 相同的工序由相同的材料形成辅助漏极 134。辅助漏极 134 通过第一漏极接触孔 128 与漏极 116 相连。这里，栅极 132 和辅助漏极 134 彼此分开。换句话说，这些图案 132 和 134 彼此电绝缘。

通过各向异性干蚀刻，如等离子体蚀刻（PE）形成栅极 132 和辅助漏极 134，从而保护有机半导体层的侧部。换句话说，当通过湿蚀刻来蚀刻栅极时，有机半导体层 121 的侧部与如有机溶剂的蚀刻剂接触。因此，有机半导体层 121 的侧部被蚀刻剂损害。尽管没有示出，但还通过与栅极 132 相同的工序形成与栅极 132 相连的栅线。栅线与数据线交叉，从而确定了像素区域。源极 113、漏极 116、有机半导体层 121 和栅极 132 组成了薄膜晶体管 Tr。

图 6B 是依照本发明另一实施方式制造顶栅型 TFT 的工序的示意性横截面

图。可选择地，结合图 6A 如图 6B 中所示，可在图 6B 的源极 313 与漏极 316 之间空间 315 上的有机半导体层 321 上形成栅极 332。

尽管在形成栅极过程中将一部分漏极 316 开口，但栅极还可由下述金属材料形成，对于干蚀刻或湿蚀刻该金属材料与源极 313 和漏极 316 具有不同的蚀刻率。因此，在不损害源极 313 和漏极 316 的情况下可选择性地蚀刻栅极 332。通过图 6A 和 6B 的工序，源极 313、漏极 316、有机半导体层 321 和栅极 332 组成了薄膜晶体管 Tr。

如图 4F 中所示，通过在形成有栅极 132 和辅助漏极 134 的基板 101 上涂覆有机绝缘材料，如聚乙烯吡咯烷酮（PVP）、聚乙烯醇（PVA）、苯并环丁烯（BCB）、聚甲基丙烯酸甲酯（PMMA）和感光压克力而形成钝化层 140。之后，将钝化层 140 构图，从而具有暴露一部分辅助漏极 134 的第二漏极接触孔 145。尽管没有示出，但还通过各自的工序形成从栅线延伸的栅焊盘和从数据线延伸的数据焊盘。此外，形成第二漏极接触孔还包括形成栅焊盘接触孔和数据焊盘接触孔。

如图 4G 中所示，通过在形成有具有第二漏极接触孔 145 的钝化层 140 的基板 101 上沉积透明导电材料，如氧化铟锡（ITO）和氧化铟锌（IZO）而形成像素电极 150。该工序也在小于约 200 摄氏度的低温下进行。像素电极 150 通过第二漏极接触孔 145 与辅助漏极 134 连接。因此，像素电极 150 通过辅助漏极 134 与漏极 116 电性连接。尽管没有示出，还分别形成通过栅焊盘接触孔与栅焊盘连接的栅焊盘端子、和通过数据焊盘接触孔与数据焊盘连接的数据焊盘端子。

可选择地，返回参照图 6A 和 6B，在形成有栅极 332 的基板 301 整个表面上形成钝化层（没有示出）。钝化层与部分漏极 316 的表面接触。钝化层具有暴露一部分漏极 316 的漏极接触孔（没有示出）。接下来，在其上形成有具有漏极接触孔的钝化层的基板 301 上形成像素电极（没有示出）。像素电极通过漏极接触孔与漏极连接。

图 4H 是依照本发明第一实施方式的具有有机半导体薄膜晶体管的液晶显示装置的阵列基板的示意性横截面图。

如图 4H 中所示，液晶显示装置的阵列基板包括在基板 101 上的源极和漏极 113 和 116、在包含源极和漏极 113 和 116 的基板 101 上的小分子有机半导

体层 121，如并五苯 ( $C_{22}H_{14}$ )。小分子有机半导体层 121 覆盖源极和漏极 113 和 116 的两个侧部。为了提高小分子有机半导体层 121 的结晶特性，在形成源极和漏极 113 和 116 之前在基板 101 上形成缓冲层 103。在小分子有机半导体层 121 上形成无机材料和有机材料之一的栅绝缘层 126。可选择地，通过涂覆有机材料和无机材料，栅绝缘层 126 可形成为双层结构。在栅绝缘层 126 上形成栅极 132，由此组成了具有源极和漏极 113 和 116、和小分子有机半导体层 121 的薄膜晶体管。栅绝缘层 126 具有与小分子有机半导体层 121 相同的横向尺寸。此外，辅助漏极 134 通过第一接触孔 128 与漏极 116 电接触。钝化层 140 覆盖包含上述薄膜晶体管结构(即点线圆圈部分)的基板 101 的整个表面。像素电极 150 通过钝化层 140 中的第二接触孔 145 与辅助漏极 134 电性接触。

图 5A 到 5G 是依照本发明一实施方式的制造具有顶栅型 TFT 的阵列基板工序的示意性横截面图。为了方便，省略了与图 4A 到 4G 以及图 6A 和 6B 相同的描述。

如图 5A 中所示，在基板 201 整个表面上形成缓冲层 203。在缓冲层 203 上分别形成源极 213 和漏极 216 且源极 213 和漏极 16 之间具有空间 215，如图 5B 中所示。如图 5C 中所示，在形成有源极 213 和漏极 216 的基板 201 的表面上顺序形成有机半导体材料层 220、绝缘材料层 225 和金属层 231。有机半导体材料层 220 包括小分子有机半导体材料，如并五苯 ( $C_{22}H_{14}$ )。

如图 5D 中所示，在对应于空间 215 (如图 5B 中所示) 的部分中的金属层 231 (如图 5C 中所示) 上形成光刻胶图案 291。通过光刻胶图案 291 暴露出金属层 231 的各个侧部。接下来，使用光刻胶图案 291 作为掩模将金属层 231 构图成栅极 232。这里，通过湿蚀刻或干蚀刻来蚀刻金属层 231。

如图 5E 中所示，通过使用光刻胶图案 291 和栅极 232 作为掩模的各向异性干蚀刻，如反应离子蚀刻 (RIE) 同时将有机半导体材料层 220 和绝缘材料层 225 构图成有机半导体层 226 和栅绝缘层 232。因此有机半导体层 221 和栅绝缘层 226 具有与栅极 232 相同的尺寸。有机半导体层 221 的底表面与源极 213 和漏极 216 的顶表面接触。这通常称作底接触型沟道层。尽管没有示出，但在将有机半导体层 221 和栅绝缘层 226 构图之后还从基板 201 移除光刻胶图案 291。源极 213、漏极 216、有机半导体层 221 和栅极 232 组成了 TFT Tr。

如图 5F 中所示，在其上形成有栅极 232、栅绝缘层 226 和有机半导体层

221 的基板 201 上形成钝化层 240。钝化层 240 与栅极、源极 213 和漏极 216 的表面接触。将钝化层 240 构图，从而具有暴露出一部分漏极 216 的漏极接触孔 245。

如图 5G 中所示，在形成具有漏极接触孔 245 的钝化层 240 的基板 201 上形成像素电极 250。这里，像素电极 250 通过漏极接触孔 245 与漏极 216 连接。

图 5H 是依照本发明第二实施方式的具有有机半导体薄膜晶体管的液晶显示装置的阵列基板的示意性横截面图。

如图 5H 中所示，液晶显示装置的阵列基板包括在基板 201 上的源极和漏极 213 和 216、在包含源极和漏极 213 和 216 的基板 201 上方的小分子有机半导体层 221，如并五苯 ( $C_{22}H_{14}$ )。为了提高小分子有机半导体层 221 的结晶特性，在形成源极和漏极 213 和 216 之前在基板 201 上形成缓冲层 203。在小分子有机半导体层 221 上形成栅绝缘层 226。栅绝缘层 226 包括无机材料和有机材料之一。可选择地，通过涂覆有机材料和无机材料，栅绝缘层 226 可形成为双层结构。在栅绝缘层 226 上形成栅极 232，由此组成了具有源极和漏极 213 和 216、和小分子有机半导体层 221 的薄膜晶体管。钝化层 140 覆盖包含上述薄膜晶体管结构（即点线圆圈部分）的基板 201 的整个表面。和图 4H 的第一实施方式不一样，像素电极 250 通过钝化层 240 中的接触孔 245 与漏极 216 直接接触。如图 5H 中所示，小分子有机半导体层 221 没有覆盖源极和漏极 213 和 216 的侧部。此外，小分子有机半导体层 221、栅绝缘层 226、和栅极 232 大致具有相同的横向尺寸。

图 7 是依照本发明第三实施方式的具有有机半导体薄膜晶体管的液晶显示装置的阵列基板的示意性横截面图。如图 7 中所示，第三实施方式的液晶显示装置的阵列基板与图 4H 中第一实施方式类似，不同之处在于栅绝缘层 126 的结构。与第一实施方式不一样，栅绝缘层 126 形成为覆盖小分子有机半导体层 121 的侧部，由此在制造工序过程中保护小分子有机半导体层 221 免受显影剂或蚀刻剂，如有机溶剂或醇的损害。

图 8 是依照本发明第四实施方式的具有有机半导体薄膜晶体管的液晶显示装置的阵列基板的示意性横截面图。如图 8 中所示，第四实施方式的液晶显示装置的阵列基板与图 5H 中第二实施方式类似，不同之处在于栅绝缘层 226 的结构。与第二实施方式不一样，栅绝缘层 226 形成为覆盖小分子有机半导体

层 221 的侧部，由此在制造工序过程中保护小分子有机半导体层 221 免受显影剂或蚀刻剂，如有机溶剂或醇的损害。

依照本发明的实施方式，在显影剂或蚀刻剂，如有机溶剂或醇不损害小分子有机半导体层的情况下，可形成阵列基板的顶栅型 TFT。此外，本发明的实施方式提供了具有改善工作的底接触沟道层的顶栅型 TFT。可参照图 9 更全面地解释该顶栅型 TFT 的这些优点。

图 9 是基板上有机半导体层的示意性横截面图，用于图解顶栅型薄膜晶体管与底栅型薄膜晶体管之间电特性的差别。如图 9 中所示，小分子有机半导体层 120 结晶并从与基板 101 接触的底表面处的籽晶进行晶粒生长。此时在结晶过程中，晶粒彼此匹配并组合，从而减小了晶粒边界。因此，半导体层顶部处的晶粒边界 120b 具有比半导体层底部处的晶粒边界 120a 低的密度。结果，在半导体层顶部处具有沟道的顶栅型 TFT 具有比在半导体层底部处具有沟道的底栅型 TFT 相对更好的电特性。

此外，本发明的实施方式，因为在有机半导体层下面设置了提供理想表面粗糙度的缓冲层，还提供了一种具有较高表面均匀性的有机半导体层。尽管附图中没有示出，但依照本发明实施方式的阵列基板可用在包括液晶显示(LCD)装置的平板显示器(FPD)中。

在不脱离本发明精神或范围的情况下本发明可以做各种修改和变化，这对于本领域熟练技术人员来说是显而易见的。因而本发明意在覆盖落入所附权利要求及其等效物范围内的本发明的修改和变化。

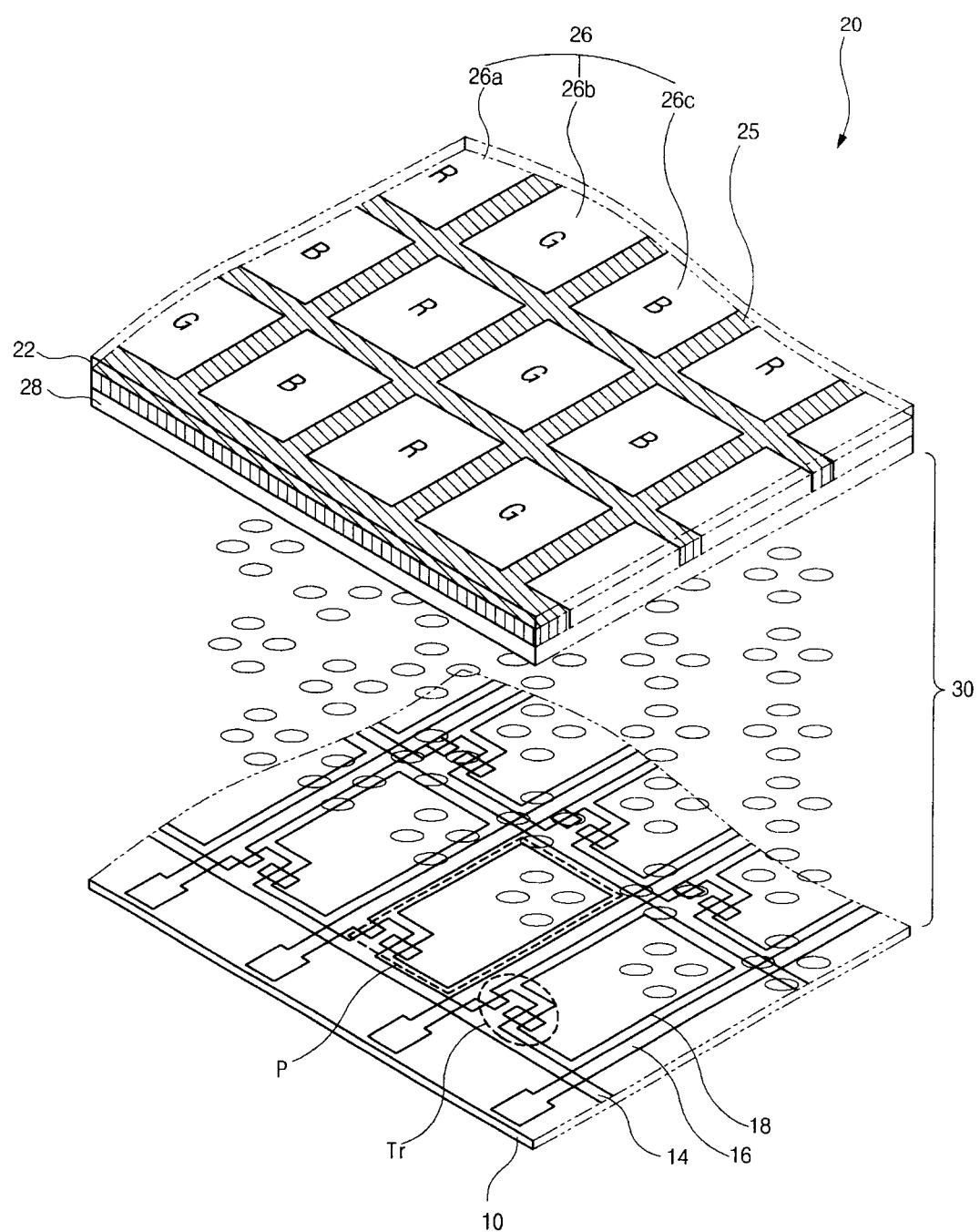


图 1

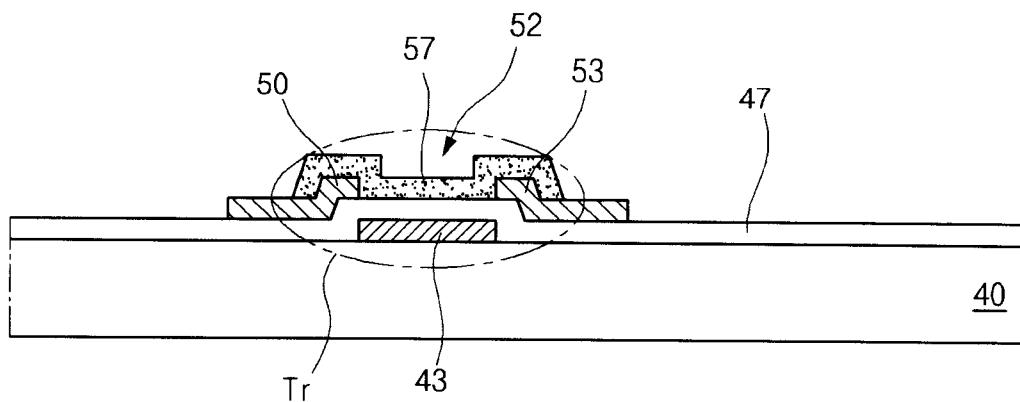


图 2

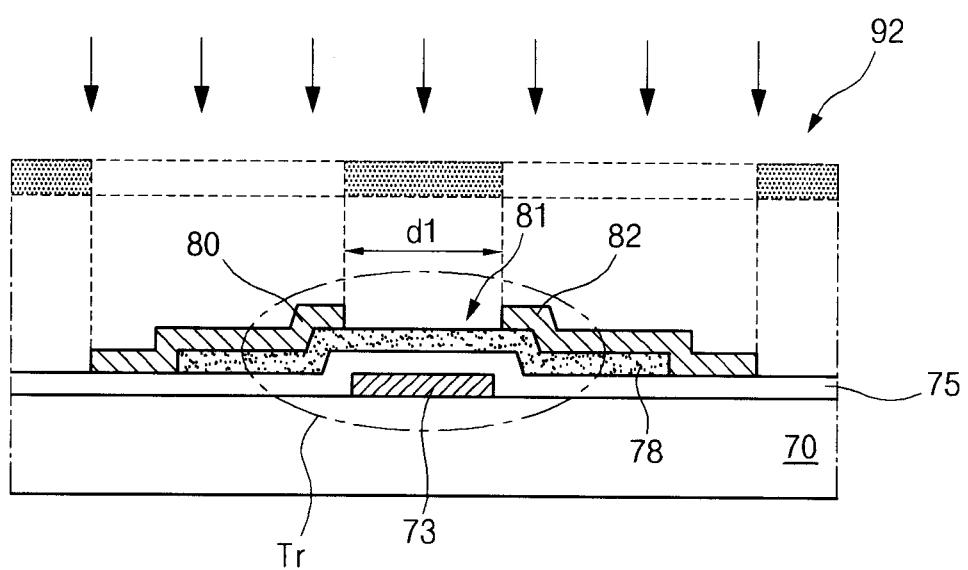


图 3

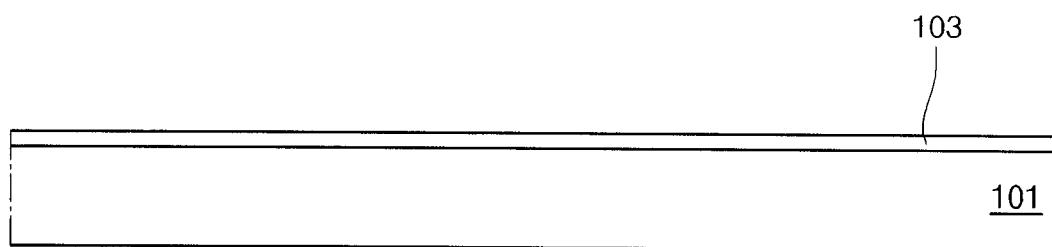


图 4A

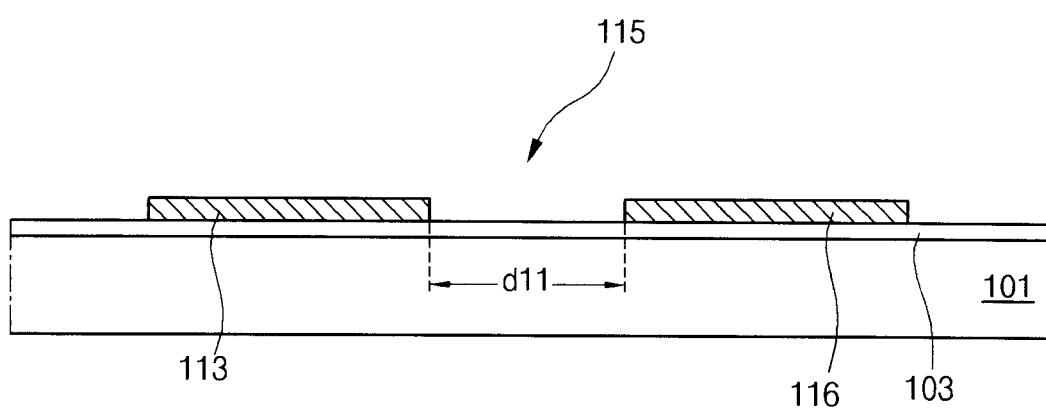


图 4B

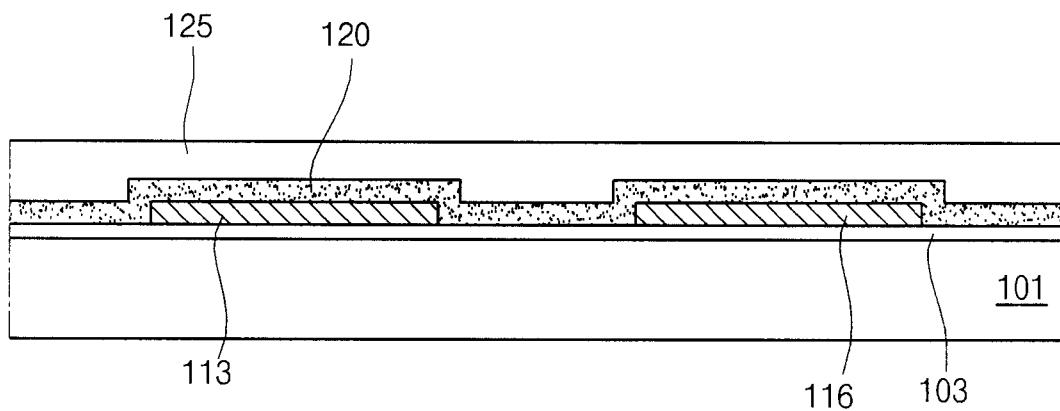


图 4C

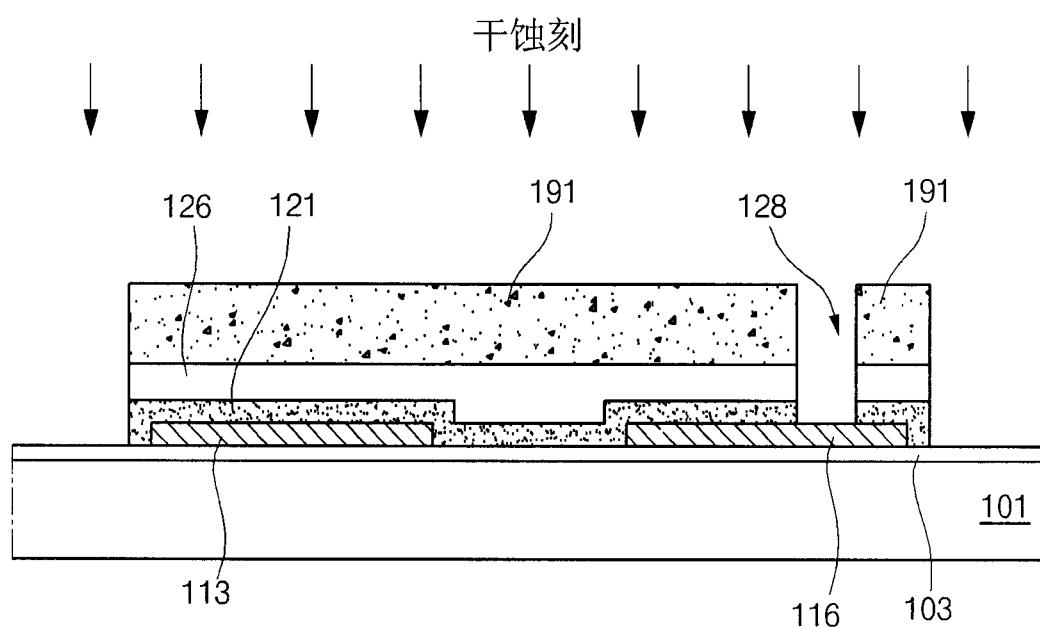


图 4D

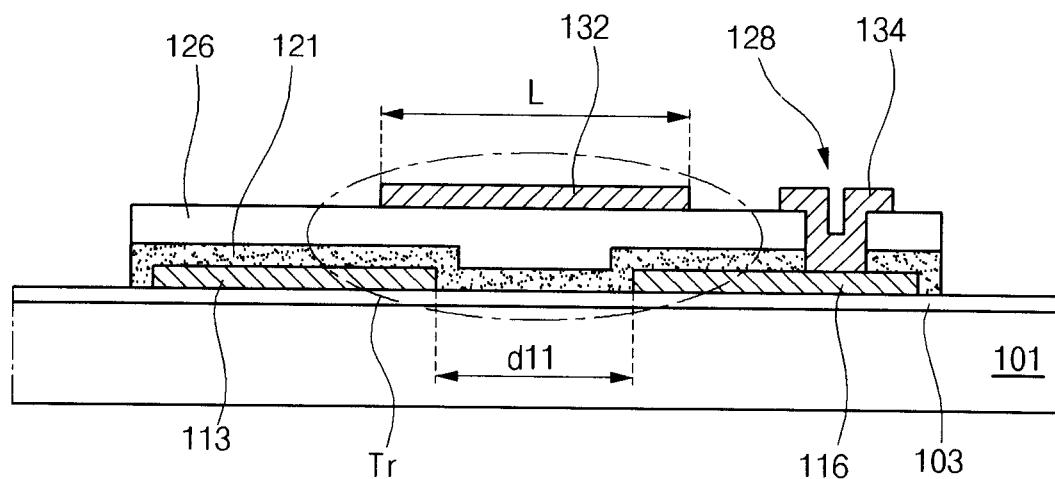


图 4E

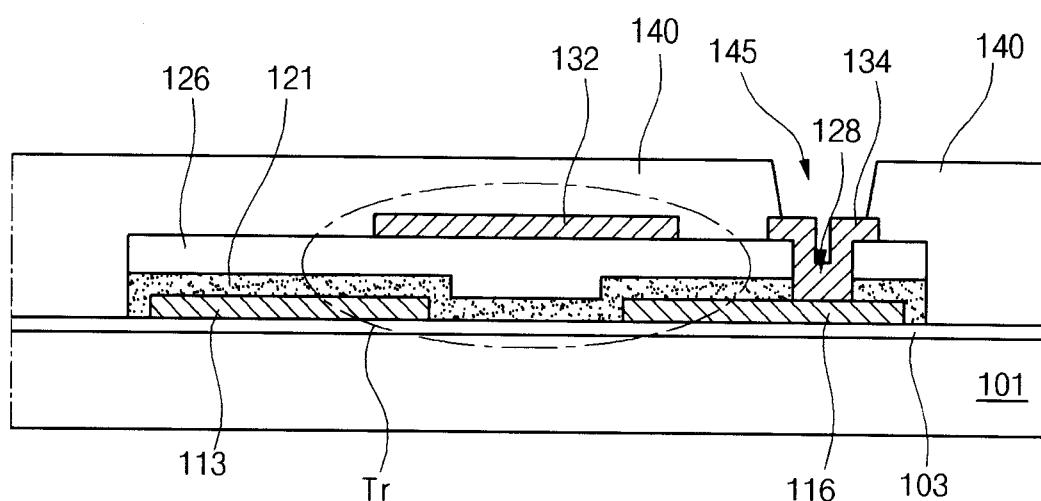


图 4F

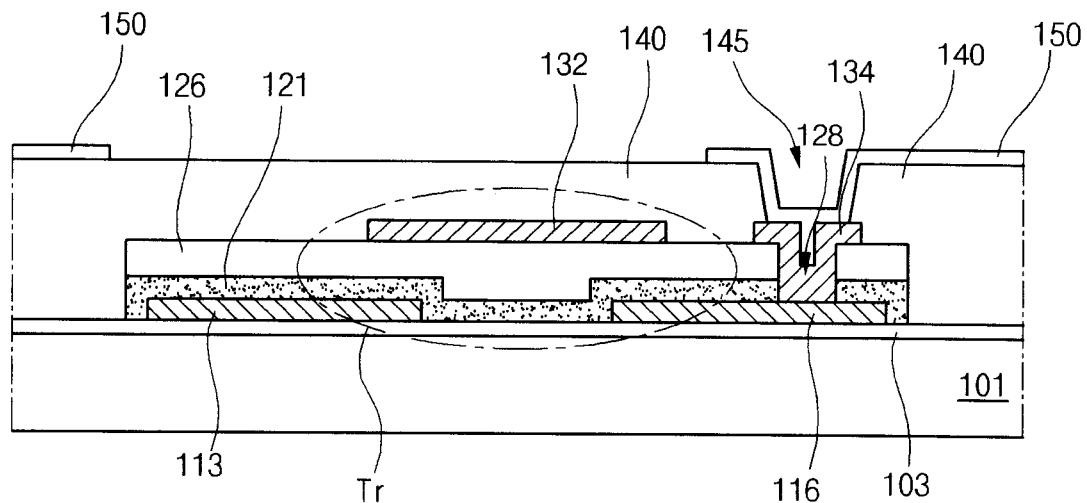


图 4G

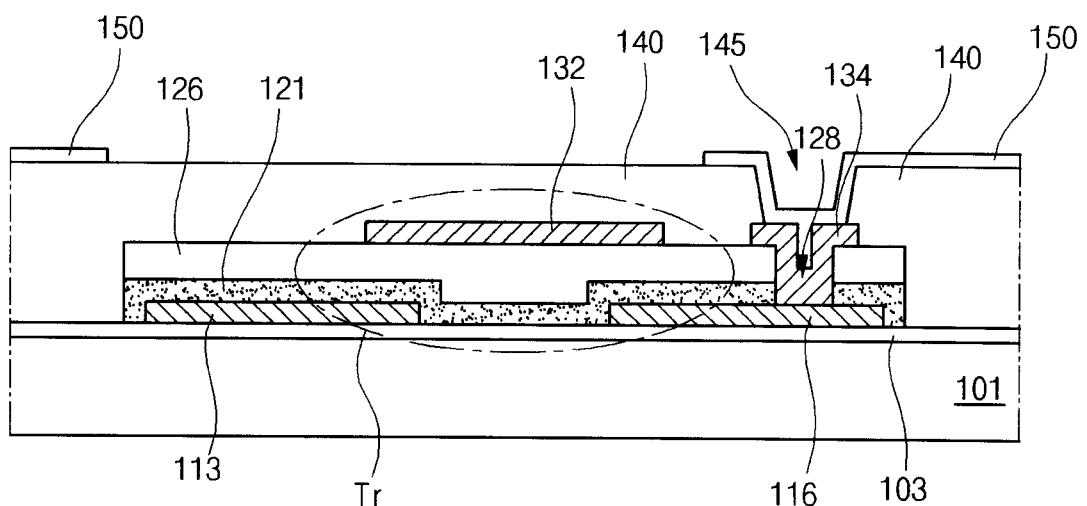


图 4H

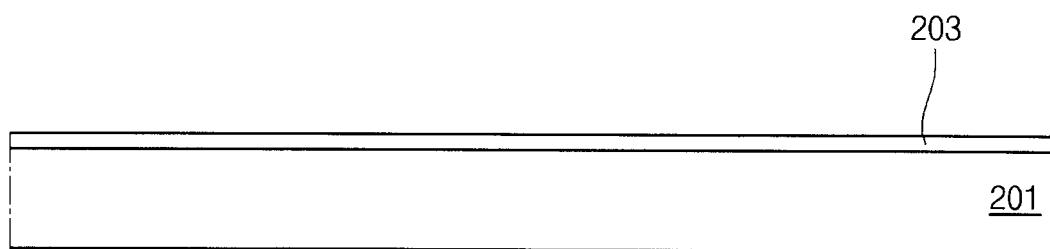


图 5A

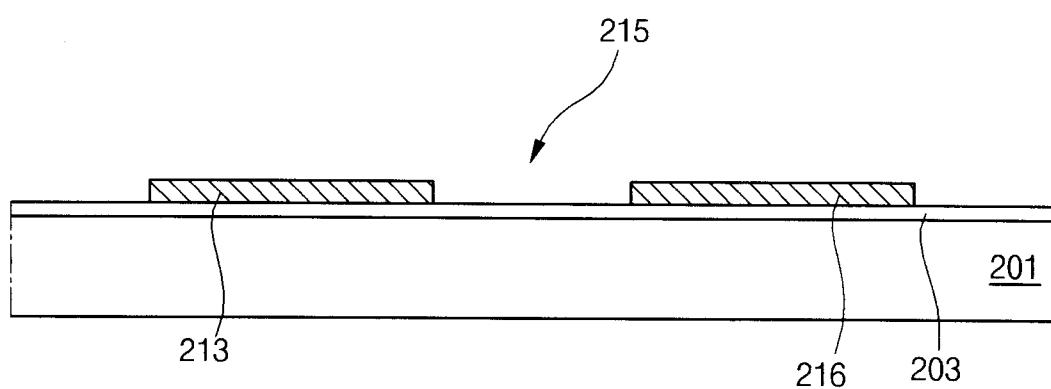


图 5B

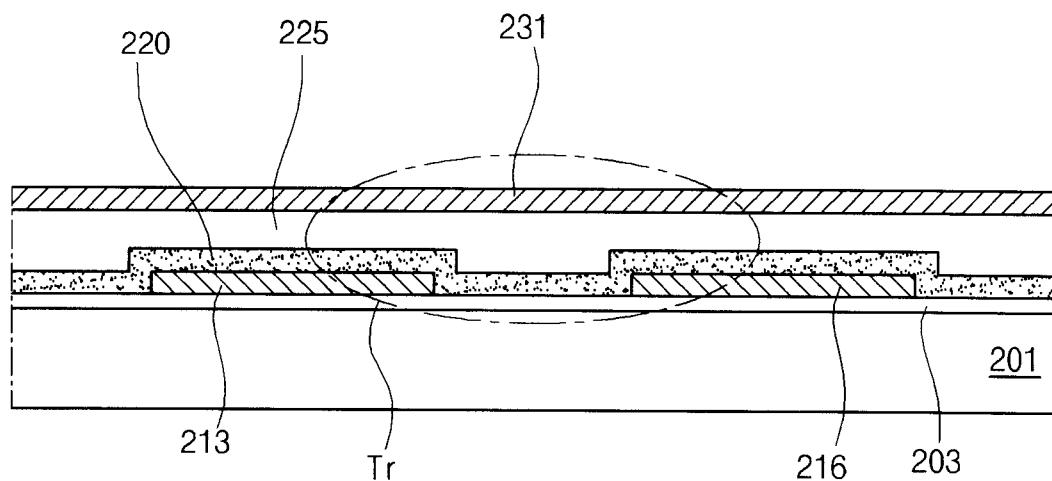


图 5C

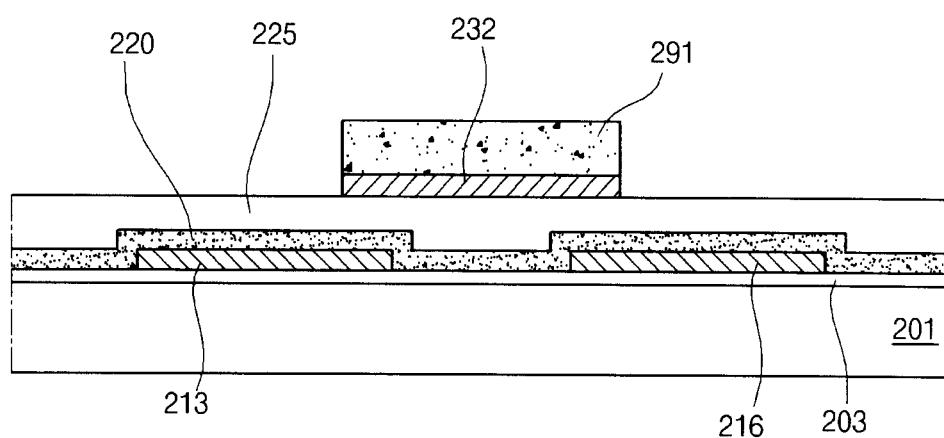


图 5D

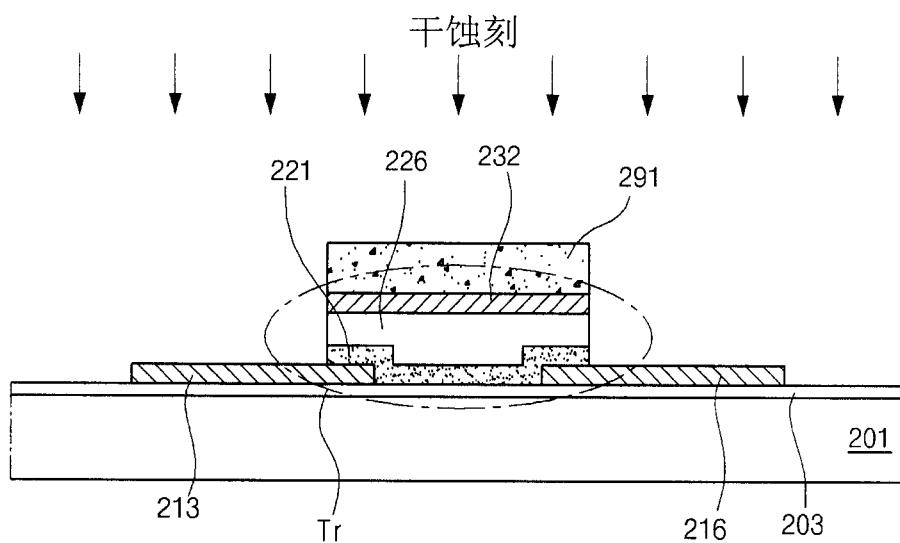


图 5E

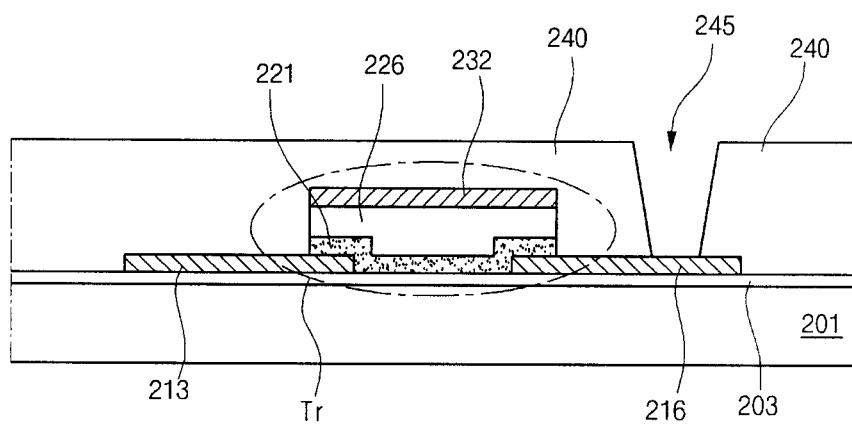


图 5F

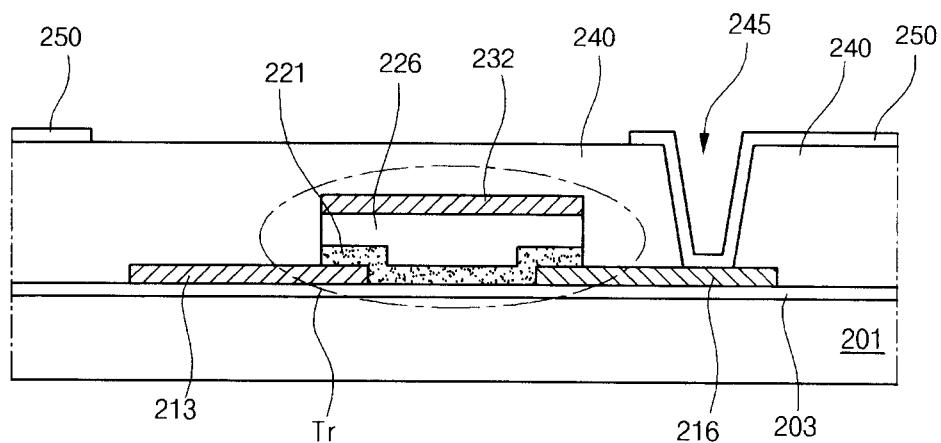


图 5G

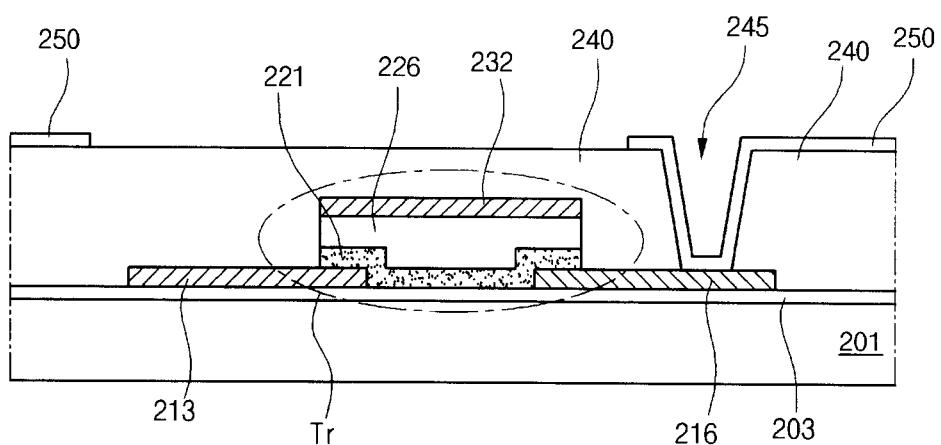


图 5H

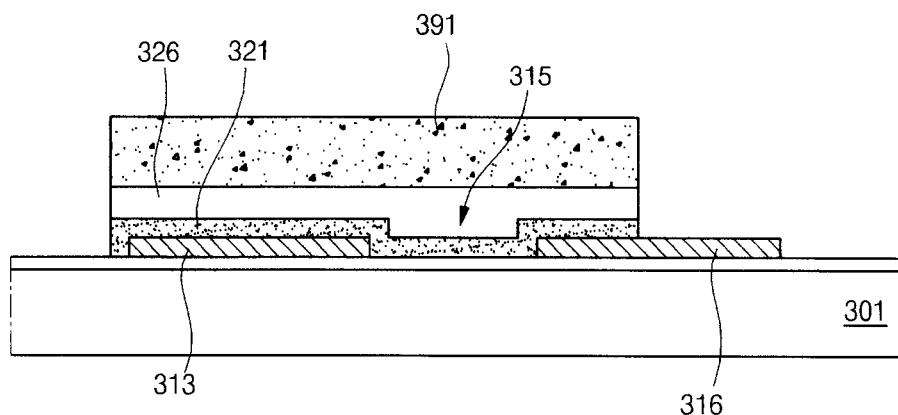


图 6A

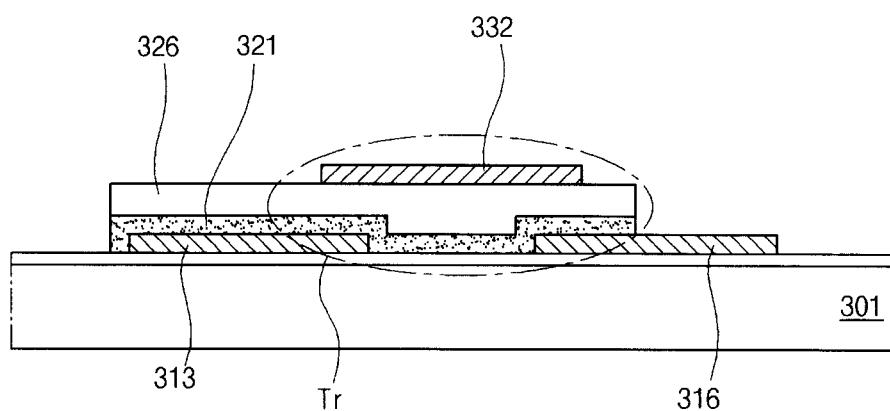


图 6B

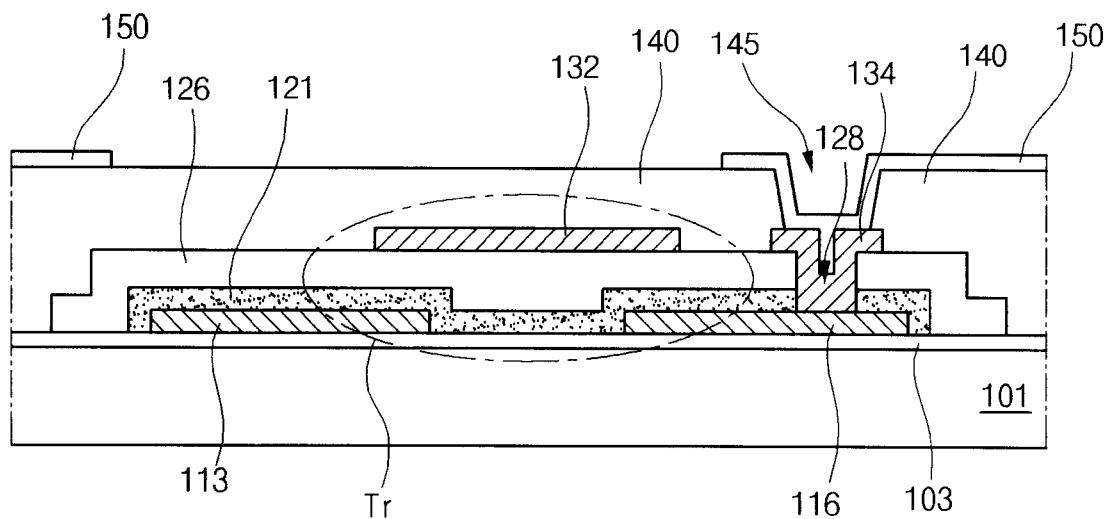


图 7

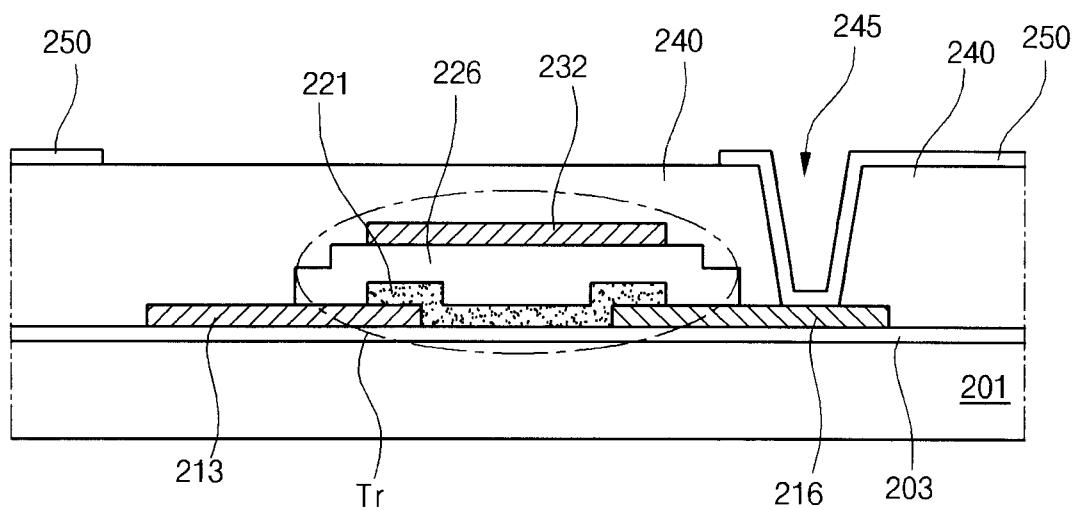


图 8

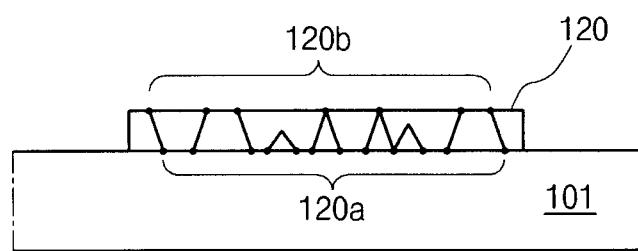


图 9