

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-352020
(P2006-352020A)

(43) 公開日 平成18年12月28日(2006.12.28)

(51) Int. Cl. F I テーマコード(参考)
 H01C 17/06 (2006.01) H01C 17/06 B 5E032
 H01C 17/06 V

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21) 出願番号	特願2005-179476 (P2005-179476)	(71) 出願人	591020445 立山科学工業株式会社 富山県富山市大泉1583番地
(22) 出願日	平成17年6月20日(2005.6.20)	(74) 代理人	100090206 弁理士 宮田 信道
		(72) 発明者	村本 昭一 富山県富山市月岡町3丁目6番地 立山科学工業株式会社南工場内
		(72) 発明者	植田 要治 富山県富山市月岡町3丁目6番地 立山科学工業株式会社南工場内
		(72) 発明者	中江 勇二 富山県富山市月岡町3丁目6番地 立山科学工業株式会社南工場内
		Fターム(参考)	5E032 BA03 BA14 BB01 CA01 CC01 CC03 CC06 TB02

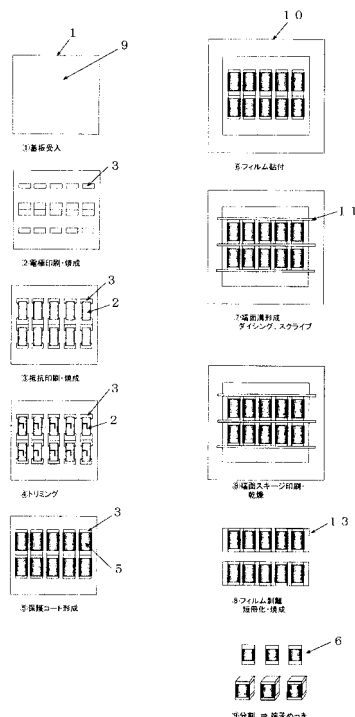
(54) 【発明の名称】 小型電子部品の製造方法

(57) 【要約】

【課題】 確実に製造工程上無駄の無い端面電極の形成手法を含むチップ抵抗器の製造方法の提供。

【解決手段】 絶縁基板の表面に機能層及びその電極となる電極層並びに前記機能層を保護するコート層を具備した複数の素子を行列配置で形成する素子形成工程と、当該絶縁基板より大きなフィルムの中央部に前記素子形成工程を終えた絶縁基板を貼着する貼付工程と、前記フィルムの周縁の内側において当該貼付工程によって一体化したフィルム及び絶縁基板に前記素子が配置された行毎に前記絶縁基板を全幅に亘って切断する溝を設ける溝形成工程と、前記溝に導電ペーストを擦り込む端面電極印刷工程と、当該溝に擦り込んだ導電ペーストを乾燥させる端面電極乾燥工程と、当該端面電極乾燥工程を終えた絶縁基板から前記フィルムを外すフィルム剥離工程と、前記溝に刷り込まれた導電ペーストを焼成する電極焼成工程と、当該電極焼成工程を経た絶縁基板を前記素子が配置された列毎に切断する分割工程とを経る小型電子部品の製造方法。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

絶縁基板の表面に機能層及びその電極となる電極層並びに前記機能層を保護するコート層を具備した複数の素子を行列配置で形成する素子形成工程と、

当該絶縁基板より大きなフィルムの中央部に前記素子形成工程を終えた絶縁基板を貼着する貼付工程と、

前記フィルムの周縁の内側において当該貼付工程によって一体化したフィルム及び絶縁基板に前記素子が配置された行毎に前記絶縁基板を全幅に亘って切断する溝を設ける溝形成工程と、

前記溝に導電ペーストを擦り込む端面電極印刷工程と、

当該溝に擦り込んだ導電ペーストを乾燥させる端面電極乾燥工程と、

当該端面電極乾燥工程を終えた絶縁基板から前記フィルムを外すフィルム剥離工程と、

前記溝に刷り込まれた導電ペーストを焼成する電極焼成工程と、

当該電極焼成工程を経た絶縁基板を前記素子が配置された列毎に切断する分割工程と、
を経る小型電子部品の製造方法。

10

【請求項 2】

絶縁基板に機能層及びその電極となる表裏電極層並びに前記機能層を保護するコート層を具備した複数の素子を行列配置で形成する素子形成工程と、

当該絶縁基板より大きなフィルムの中央部に前記素子形成工程を終えた絶縁基板を貼着する貼付工程と、

前記フィルムの周縁の内側において当該貼付工程によって一体化したフィルム及び絶縁基板に前記素子が配置された行毎に前記絶縁基板を全幅に亘って切断する溝を設ける溝形成工程と、

前記溝に表裏電極層間を導通させる導電ペーストを擦り込む端面電極印刷工程と、

当該溝に擦り込んだ導電ペーストを乾燥させる端面電極乾燥工程と、

当該端面電極乾燥工程を終えた絶縁基板から前記フィルムを外すフィルム剥離工程と、

前記溝に刷り込まれた導電ペーストを焼成する電極焼成工程と、

当該電極焼成工程を経た絶縁基板を前記素子が配置された列毎に切断する分割工程と、
を経る小型電子部品の製造方法。

20

【発明の詳細な説明】

30

【技術分野】**【0001】**

本発明は、電子回路基板に実装される小型電子部品の製造方法に関する。

【背景技術】**【0002】**

電子回路基板は近年益々小型化が進み、今日においては、0.4mm×0.2mm以下の角型チップ抵抗器等の小型電子部品も実用化されている。従来より、小型の角型チップ抵抗器の製造方法としては、一枚の絶縁基板上に複数の抵抗素子を行列配置で形成し、それらを適宜裁断しながら電極形成、或いはメッキを施していくという手法が採られている（下記特許文献1にも、従来角型チップ抵抗器の製造方法として記載されている。）が、近年更に小型化が進むに伴い、製造工程途中においての工数悪化、及び分割後の短冊状ユニット基板状態における絶縁基板の破損増加による歩留りの悪化が進んできている。

40

【0003】

チップ抵抗器その他の電子部品の小型化と共に、電極層の形成手法にもスパッタ法や真空蒸着法等の新たなものが紹介されている。下記特許文献1によって開示された手法は、スパッタ法を採用した製造方法の一例であり、生産性の向上と歩留りの向上を目的として、絶縁基板の表面と裏面電極層以外の部分にレジスト膜を形成し、抵抗素子と直交し前記絶縁基板の表裏面を貫通する溝を形成した後に、当該溝の露出端面に対してスパッタ法による端面電極の形成を行うこととしたものである。

【0004】

50

【特許文献1】特開平7-86012号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上記特許文献1に開示された手法では、スパッタ法を用いる都合上、絶縁基板を完全に切断できないことから、抵抗素子と直交した溝を形成する工程と一次分割工程とが併存するという形で一度で済むべき一次分割工程に他の手続が加重されるという不利な点がある。また、スパッタ法と言う手法自体が真空状態の形成や温度管理といった煩雑で時間を要する環境の整備が必要となり、更により、それによって形成された被膜にあっても高品質維持が容易では無いといった製造効率上或いは品質上の問題を抱えている。

10

【0006】

本発明は上記実情に鑑みて成されたものであって、確実に製造工程上無駄の無い端面電極の形成手法を含むチップ抵抗器その他の小型電子部品の製造方法の提供を目的とするものである。

【課題を解決するための手段】

【0007】

上記課題を解決すべくなされた本発明によるチップ抵抗器の製造方法は、今日前記スパッタ法と比較して製造効率や品質維持に秀でた導電ペーストの印刷焼成技術を端面電極の形成に適用することとし、その製造過程で導電ペーストに生じる状態変化を適格に利用した手法である。

20

【0008】

具体的には、絶縁基板の表面に機能層及びその電極となる電極層並びに前記機能層を保護するコート層を具備した複数の素子を行列配置で形成する素子形成工程と、当該絶縁基板より大きなフィルムの中央部に前記素子形成工程を終えた絶縁基板を貼付する貼付工程と、前記フィルムの周縁の内側において当該貼付工程によって一体化したフィルム及び絶縁基板に前記素子が配置された行毎に前記絶縁基板を全幅に亘って切断する溝を設ける溝形成工程と、前記溝に導電ペーストを擦り込み乾燥させる端面電極印刷工程と、当該溝に擦り込んだ導電ペーストを乾燥させる端面電極乾燥工程と、当該端面電極乾燥工程を終えた絶縁基板から前記フィルムを外すフィルム剥離工程と、前記溝に刷り込まれた導電ペーストを焼成する電極焼成工程と、当該電極焼成工程を経た絶縁基板を前記素子が配置された列毎に切断する分割工程と、を経る小型電子部品の製造方法である。

30

【0009】

通常は、表面に電極層を形成すると共に、裏面にも電極層を形成し、前記溝形成工程によって穿設された溝に表裏電極層間を導通させる様に導電ペーストを擦り込む端面電極印刷工程を行う場合が多い。尚、前記機能層とは、小型電子部品の機能に応じた層であって、例えば、チップ抵抗器であれば抵抗層であり、チップサーミスタであればサーミスタ層であり、その他、種々の電子部品に特性を適宜選択して用いられるセラミック焼結体である。前記溝は、有底溝であっても良いし、無底溝であっても良い。

【発明の効果】

【0010】

当該絶縁基板より大きなフィルムの中央部に前記素子形成工程を終えた絶縁基板を貼付する貼付工程と、前記フィルムの周縁の内側において当該貼付工程によって一体化したフィルム及び絶縁基板に前記素子が配置された行毎に前記絶縁基板を全幅に亘って切断する溝を設ける溝形成工程と、前記溝に導電ペーストを擦り込み乾燥させる端面電極印刷工程と、当該溝に擦り込んだ導電ペーストを乾燥させる端面電極乾燥工程と、当該端面電極乾燥工程を終えた絶縁基板から前記フィルムを外すフィルム剥離工程と、前記溝に刷り込まれた導電ペーストを焼成する電極焼成工程と、を経る端面電極形成工程を行うことによって以下の効果が得られる。

40

【0011】

即ち、フィルムに貼り付けた状態での端面電極形成が可能であることから、近年の薄型

50

・小型サイズの電子部品の製造工程の過程における基板強度が確保され、電極部の端面を露出させる溝形成時における基板強度が確保できることから、後記短冊状ユニット基板の割れを防止できる。

【0012】

また、電極の端面が露出した溝に導電ペーストを擦り込み乾燥させる印刷手法を採ることによって、前記溝を挟んで相対向する隣接電子部品の端面に付着した導電ペーストが当該溝に擦り込まれた導電ペーストの乾燥に伴って収縮し、一体的に印刷された導電ペーストが、別途応力を加える事も無く各々分離した端面電極として理想的に形成されることとなる。しかも、上記の如く形成された端面電極は印刷焼成によるものであるために、スパッタ法、或いは電気メッキ法により形成された膜と比較して電極の強度も十分に確保できることから、電子部品の品質も安定することとなる。更に、当該手法によれば、端面短冊状に分断されたユニット基板を整列する工程が省かれる他、端面電極形成時における電極周りのクリーニングも容易である。

10

【発明を実施するための最良の形態】

【0013】

以下、本発明による小型電子部品の製造方法の実施の形態を図面に基づきチップ抵抗器を製造する過程を例に挙げて説明する。

本願発明は、スクライプ工法（若しくは、スクライプ/ブレイク工法）と呼ばれる小型電子部品の製造方法、即ち、V字状の溝（以下、V溝と記す。）から成る直線的なスクライプラインを等間隔で横或いは縦、又は縦横に複数形成したマザー基板（スクライプラインが基板の縁にまで及ぶフル加工タイプでも良いし、特に、薄型基板において強度を維持すべく基板の縁部に未加工部を残したタイプであっても良い（図7参照）。）上に、所定の電極パターンを形成し、個々の区画に厚膜型電子部品又は薄膜型電子部品の素子をあらかじめ形成した後、縦横いずれかのV溝に沿って一次分割（ブレイク）することにより、マザー基板から複数の短冊状ユニット基板に分割し、このユニット基板に端面電極やメッキ層の形成処理を適宜施し、V溝に沿って二次分割することにより、ユニット基板を個々の薄膜型電子部品に分割する形態を採る手法を改良した小型電子部品の製造方法である。

20

【実施例】

【0014】

当該例は、絶縁基板1の表面に抵抗層2及びその電極となる電極層3並びに前記抵抗層2を保護するコート層4を具備した複数の抵抗素子5を行列配置で前記絶縁基板1の一区画に対して一素子ずつ形成する素子形成工程と、一区画ごとに形成される抵抗器6の端面に端面電極7を形成する端面電極形成工程と、当該抵抗器6ごとに分割する分割工程と、当該抵抗器6の電極にメッキ層8を形成するメッキ工程とから成る。

30

【0015】

前記素子形成工程は、下記の通り、電極層形成工程、抵抗層形成工程、及びコート層形成工程を経て行われる（図1参照）。

【0016】

先ず、アルミナ基板等の絶縁基板1を前記マザー基板とし、当該絶縁基板における表面に、絶縁基板受入前に刻設された隣接するV溝9、9間の各区画に沿って、ガラスフリットを含む銀系の導電ペーストを、直列に並ぶ複数素子の対を成す電極層3、3が一行に並ぶ状態のパターンで印刷すると共に、当該絶縁基板における裏面に、ガラスフリットを含む銀系の導電ペーストを、当該絶縁基板1の表面の電極層3、3と相対向する電極層14、14（図4（A）参照）が一行に並ぶ状態のパターンで印刷し、複数素子分を約150で乾燥処理を行う（電極層印刷/乾燥工程）。当該導電ペーストの乾燥処理を経た後に約850で前記絶縁基板1の表面に印刷した導電ペーストの焼成を行う（電極層焼成工程）ことによってチップ抵抗器6の対を成す電極層3、3及び14、14が形成される。尚、チップ抵抗器6の電極を複層構造とする場合には、更に、電極層を同様の処理を以って形成してもよく、当該電極を構成する各電極層の素材は適宜選択可能である。

40

【0017】

50

次に、当該対を成す電極層 3, 3 上の内側端部、及び当該対を成す電極層 3, 3 の間の絶縁基板 1 上に、抵抗ペースト (Ru 系ペースト等) を均一幅の一連の帯状に印刷し (抵抗層印刷工程)、約 150 °C 下で乾燥処理の後、約 850 °C 等で焼成 (抵抗層乾燥 / 焼成工程) することによって、チップ抵抗器 6 の抵抗層 2 が形成される (抵抗層形成工程)。これら、電極層形成工程、並びに抵抗層形成工程は、先ず、抵抗層形成工程を行い、次に電極層形成工程を行うと言う形に形成工程の順序を入れ替えても良く (図 8 参照)、また、各層の印刷 / 乾燥工程と焼成工程にあつては、各々の電極層 3, 3 を印刷した後に約 150 °C で乾燥させ、更に約 350 °C から 400 °C で脱バインダを行い、上記抵抗層形成工程の焼成工程において、約 850 °C 下、一括して焼成する場合もある。

【0018】

また、必要に応じて、前記抵抗層 2 上の露出部全体を覆う様にガラスペーストを印刷し (アンダーコート層印刷工程)、約 150 °C 下での乾燥処理を経て約 600 °C で焼成しアンダーコート層を形成する (アンダーコート層乾燥 / 焼成工程)。尚、当該工程は、続くレーザートリミングにおける抵抗調整の便宜と共に当該チップ抵抗器の特性の安定化を図る為に行われるものであつて、図 1 の工程図の如く当該アンダーコート層の形成を行わない場合もある。

【0019】

更に、レーザートリミング後、ガラスペースト又は樹脂ペーストを、前記抵抗層 2 を中央にして、当該抵抗層 2 上、又は当該抵抗層 2 上に形成された前記アンダーコート層の全面を覆い、且つ前記両電極層 3, 3 上の内側端部を覆う一連の帯状に印刷 (コート層印刷工程) し、約 150 °C 等の所定温度で乾燥処理を行う (コート層乾燥工程) と共に、乾燥処理を経たガラスペースト (コート層) に対して約 600 °C (樹脂ペーストの場合には約 200 °C 程度) の焼成処理を行う (コート層焼成工程)。これによって当該コート層 4、又は当該コート層 4 と前記アンダーとから成る複層の保護コートが形成され前記素子形成工程が終了する。

【0020】

続いて、端面電極形成工程が行われるが、当該例における端面電極形成工程は、先ず、前記絶縁基板 1 より大きい (広い) 熱剥離性のフィルム (日東電工: リバアルファ) 10 の中央部に前記素子形成工程を終えた絶縁基板 1 を熱剥離性の接着剤で貼着する (貼付工程)。

【0021】

次に、当該貼付工程によって一体化したフィルム 10 及び絶縁基板 1 に、複数の抵抗素子 5 が行毎に分離される溝 11 をダイシングにより刻設する (溝形成工程)。当該溝 11 は、前記フィルム 10 の周縁を残しつつ前記絶縁基板 1 を全幅に亘って切断するものであつて、刻設する溝 11 の深度にあつては、前記フィルムの表面に有底の溝 11 を刻設するものの、当該フィルム 10 の表裏を貫通しない深さに設定されている。しかしながら、場合に応じて、前記絶縁基板 1 のみを貫通する深度や当該フィルム 10 の表裏を貫通する深度の採用を妨げるものではない。

【0022】

そして、各電極部分に、ガラスフリットを含む銀系の導電ペースト (樹脂系の導電ペーストでも良い。) を上面側から当該溝 11 に刷り込みつつ印刷し (端面電極・表面電極印刷工程、図 6 (A) 参照)、当該溝 11 に充填された導電ペーストに対し約 150 °C 等の所定温度で乾燥処理を行う (端面電極・表面電極乾燥工程)。前記端面電極・表面電極印刷工程は、スキージ印刷手法を以って行われ、当該スキージ印刷の直後 (乾燥前) に、抵抗素子エッジ部分や電極周りに対し刷毛に抛る余分ペーストの除去を行つても良い。印刷された導電ペーストは、図 2 の如く乾燥が進むにつれてその体積を溝の縁へ向けて縮小し、ついには、図 2 右図の如く当該溝 11 の中央に空隙 12 が形成され、当該溝 11 を挟んで対抗する隣接チップ抵抗器 6, 6 の端面に付着した導電ペーストは、前記絶縁基板 1 の厚さに亘り当該空隙 12 を挟んで二方向に離隔することとなる (図 6 (B) 参照)。

【0023】

10

20

30

40

50

前記端面電極乾燥工程を経て導電ペーストが乾燥した後、当該端面電極乾燥工程を終えた絶縁基板 1 から前記フィルム 10 を外す工程を行う（フィルム剥離工程）。この工程は、前記フィルム 10 に熱（端面電極乾燥工程より高い温度）をかけて熱剥離性の接着剤の接着力を喪失させることによって行われ、当該フィルム 10 が絶縁基板 1 から剥離されることによって、先の溝形成工程によって全幅に亘り切断された絶縁基板 1 を短冊状のユニット基板 13 として分離させることができる。

【0024】

この様にユニット基板 13 とした状態で前記溝 11 に刷り込まれた導電ペーストに対し約 620 程度（樹脂系の導電ペーストを用いた場合は約 200）での焼成が行われる（電極焼成工程）ことによって、各区画で形成されたチップ抵抗器 6 の端面電極 7 が形成される。

10

【0025】

最後に、当該電極焼成工程を経た絶縁基板 1 を前記素子 5 が配置された列毎（一チップ毎）に分離する分割（ブレイク）工程と、前記端面電極 7 及びそれに先駆けて形成された電極層 3、3 の露出面全体に対しメッキ層 8 を形成するメッキ工程（錫、ニッケル、金、銀、半田メッキ等。）を経て図 3 又は図 5 に示す様なチップ抵抗器が複数完成する。

【産業上の利用可能性】

【0026】

本発明による小型電子部品の製造方法によれば、スクライプ工法によって製造できる種々の電子部品について、端面電極を容易に、且つ効率的に歩留り良く製造でき、種々の電子部品の更なる小型化に寄与する。

20

【図面の簡単な説明】

【0027】

【図 1】本発明による小型電子部品の製造方法の主な工程の一例を示す工程図である。

【図 2】本発明による小型電子部品の製造方法によって製造される端面電極の乾燥処理の過程の一例を示す平面図である。

【図 3】本発明による小型電子部品の製造方法により製造される小型電子部品の一例を示す一部切欠した状態の斜視図である。

【図 4】本発明による小型電子部品の製造方法により製造される小型電子部品の一例を示す要部断面図である。

30

【図 5】本発明による小型電子部品の製造方法により製造される小型電子部品の一例を示す断面図である。

【図 6】本発明による小型電子部品の製造方法によって製造される端面電極の印刷・乾燥処理の過程の一例を示す断面図である。

【図 7】本発明による小型電子部品の製造方法に用いられる絶縁基板の例を示す平面図である。

【図 8】本発明による小型電子部品の製造方法で形成される素子の中間製品の例を示す側面図である。

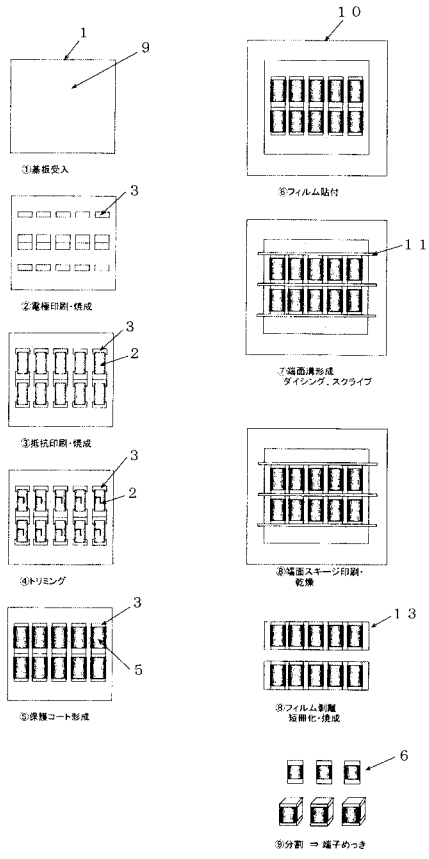
【符号の説明】

【0028】

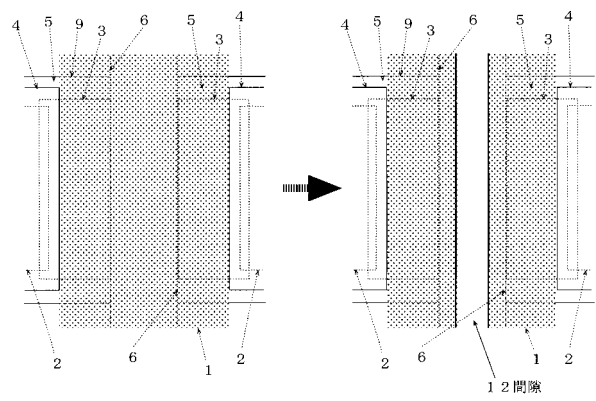
40

- 1 絶縁基板, 2 抵抗層, 3 電極層(表面), 4 コート層, 5 素子,
6 抵抗器, 7 端面電極, 8 メッキ層, 9 V溝,
10 フィルム, 11 溝, 12 空隙, 13 ユニット基板, 14 電極層(裏面)

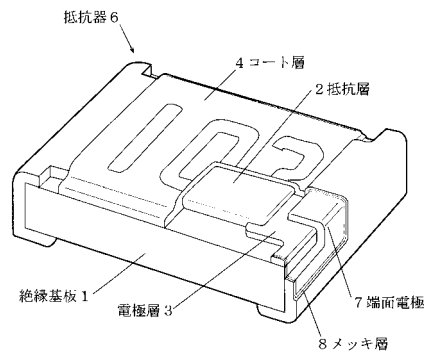
【図1】



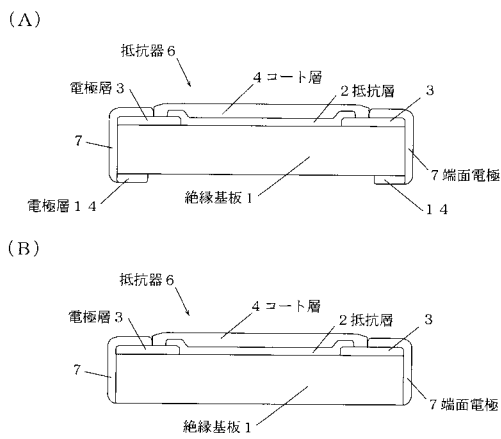
【図2】



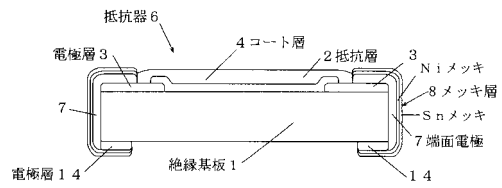
【図3】



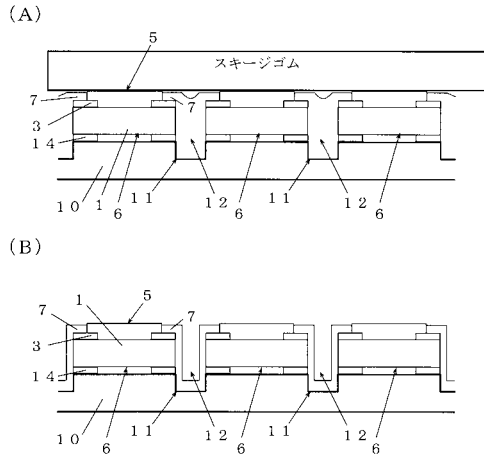
【図4】



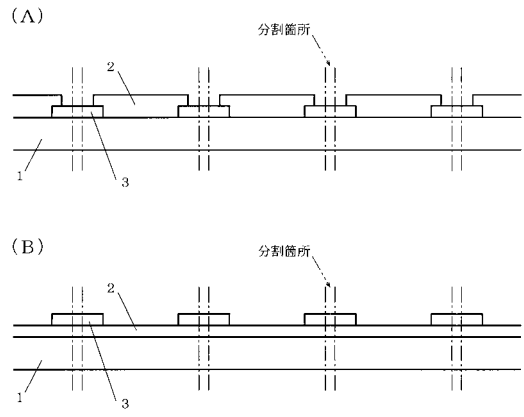
【図5】



【図 6】



【図 8】



【図 7】

