

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 02157392.1

[51] Int. Cl.

H05K 1/00 (2006.01)

H05K 3/34 (2006.01)

H01L 21/60 (2006.01)

[45] 授权公告日 2007 年 7 月 11 日

[11] 授权公告号 CN 1326432C

[22] 申请日 2002.12.23 [21] 申请号 02157392.1

[73] 专利权人 硅统科技股份有限公司

地址 台湾省新竹科学工业园区

[72] 发明人 谢翰坤 林蔚峰

[56] 参考文献

CN1335740A 2002.2.13

US5397864A 1995.3.14

US5316788A 1994.5.31

CN2508397Y 2002.8.28

US20010002728A1 2001.6.7

US5166866A 1992.11.24

审查员 韩 冰

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 陈 亮

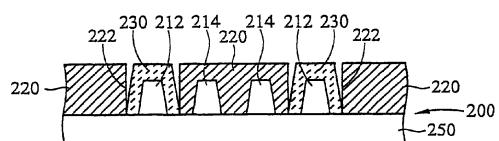
权利要求书 1 页 说明书 14 页 附图 7 页

[54] 发明名称

无焊垫设计的高密度电路板及其制造方法

[57] 摘要

本发明公开一种无焊垫设计的高密度电路板及其制造方法，主要经由下列步骤：提供一电路板基材；形成一外部线路，该外部线路包含复数个外部接点；形成一防焊层，覆盖上述电路板基材与上述外部线路，该防焊层具有复数个防焊层开口；暴露上述外部接点，以及分别于上述防焊层开口范围内的上述外部接点上，形成复数个导电凸块，用以连接一外部元件，形成上述无焊垫设计的高密度电路板。本发明免除了焊垫尺寸的制约因素，能够在不增加电路板的电路层数或表面积的情形下，在同一层的电路中，容纳更多的线路数量，以降低上述高密度电路板的厚度、表面积与制造成本，并能够帮助最后成品尺寸的缩减。



1、一种无焊垫设计的高密度电路板的制造方法，至少包含以下步骤：

- a. 提供一电路板基材，该电路板基材的一表面为一介电质层；
- b. 于该介电质层上形成一外部线路，该外部线路包含复数个外部接点，且这些外部接点的宽度不大于该外部线路的线宽；
- c. 形成一防焊层，覆盖该介电质层与该外部线路，该防焊层具有复数个防焊层开口，暴露这些外部接点，这些防焊层开口的直径分别不小于所暴露的各该外部接点的宽度；以及
- d. 分别于这些防焊层开口范围内的这些外部接点上，形成复数个导电凸块，这些导电凸块的形成方式为无电解电镀，且这些导电凸块的高度不高于该防焊层的厚度。

2、一种无焊垫设计的高密度电路板，适用于与一已形成引脚或凸块的外部元件形成电性连结，其特征在于，至少包含：

- 一电路板基材，该电路板基材的一表面为一介电质层；
 - 一外部线路，形成于该介电质层上，该外部线路包含复数个外部接点，且这些外部接点的宽度不大于该外部线路的线宽；
 - 一防焊层，覆盖该介电质层与该外部线路，该防焊层具有复数个防焊层开口，暴露这些外部接点，这些防焊层开口的直径分别不小于所暴露的各该外部接点的宽度；以及
- 复数个金属凸块，以无电解电镀分别形成于这些防焊层开口范围内的这些外部接点上，且这些金属凸块的高度不高于该防焊层的厚度。

无焊垫设计的高密度电路板及其制造方法

技术领域

本发明涉及一种电路板，特别是有关于一种高密度电路板及其制造方法。

技术背景

随著市场上对电子产品要轻、簿、短、小的需求，除了必须在 I C 晶片的设计上下工夫，在有限面积的半导体基板，放入更多的电子元件外；在电路板的设计上，特别是用来封装上述 I C 晶片连接的覆晶封装基板、一般 B G A 封装基板，或是用来连接半导体晶片封装体、发光元件、连接器、被动元件、另一电路板、或其他元件的电路板，也必须在有限面积中，放入更高密度的电路走线。然而在上述电路板的电路设计中，其外部接点的设计成了限制上述电路走线密度的一重要因素。

请参考图1，是以一传统的覆晶封装基板为例，说明其外部接点的设计如何对其电路走线的密度造成限制。在图1中，焊垫112为外部线路110的外部接点，焊垫112的直径 R_1 通常为外部线路110线宽W的2~10倍大，外部线路110中各导线114之间的线距因此受到焊垫112的制约，为了不使相邻的线路发生短路，外部线路110中各导线114之间的线距必须大于导线114线宽W与焊垫112直径 R_1 之和($W+R_1$)的一半。在设计线路间距大于180 μm 的电路板时，尚未造成很大的影响；但是在设计例如覆晶封装基板等电路板时，其所连接的 I C 晶片的接点间距常常小于180 μm，常常有因受限于焊垫112直径，而无法以缩小外部线路110中各导线114之间的线距为手段来增加单位面积内的线路密度的情形下，只能以增加覆晶封装基板100的线路层数或增加覆晶封装基板100的面积来容纳所需要的线路数量，却因此增加了覆晶封装基板100的厚度、面积与制造成本，

也不利于最后成品尺寸的缩减。而在其他的电路板线路的设计上，例如一般 BGA 封装基板，或是用来连接半导体晶片封装体、发光元件、连接器、被动元件、另一电路板、或其他元件的电路板，也遇到了相同的问题。

发明内容

有鉴于此，本发明的主要目的是提供一种无焊垫设计的高密度电路板，在线路走线设计时，免除上述焊垫尺寸的制约因素，而能够在不增加电路板的电路层数或表面积的情形下，在同一层的电路中，容纳更多的线路数量，以降低上述高密度电路板的厚度、表面积与制造成本，并能够帮助最后成品尺寸的缩减。

本发明的另一目的是提供一种无焊垫设计的高密度电路板的制造方法，在不增加电路板的电路层数或表面积的情形下，在同一层的电路中，容纳更多的线路数量，以降低上述高密度电路板的厚度、表面积与制造成本，并能够帮助最后成品尺寸的缩减。

为达成上述目的，本发明所采用的技术方案是：

提供一种无焊垫设计的高密度电路板，包含：

一电路板基材，上述电路板基材的一表面为一介电质层；

一外部线路，形成于上述介电质层上，上述外部线路包含复数个外部接点，且该些外部接点的宽度不大于该外部线路的线宽；

一防焊层，覆盖上述介电质层与上述外部线路，该防焊层具有复数个防焊层开口，暴露上述外部接点，上述防焊层开口的直径分别不小于所暴露的上述各外部接点的宽度；以及

复数个导电凸块，分别形成于上述防焊层开口范围内的上述外部接点上，用以与一外部元件形成电性连结。以及

该外部元件至少包含：半导体晶片、半导体晶片封装体、发光元件、连接器、被动元件、或另一电路板。

本发明并提供一种无焊垫设计的高密度电路板的制造方法，包含：

提供一电路板基材，上述电路板基材的一表面为一介电质层；

于上述介电质层上形成一外部线路，上述外部线路包含复数个外部接点，且上述外部接点的宽度不大于该外部线路的线宽；

形成一防焊层，覆盖上述介电质层与上述外部线路，上述防焊层具有复数个防焊层开口，暴露上述外部接点，上述防焊层开口的直径分别不小于所暴露的上述各外部接点的宽度；以及

分别于上述防焊层开口范围内的上述外部接点上，形成复数个导电凸块。

由上述方法，该些导电凸块的形成方式为无电解电镀。

由上述方法，该些导电凸块的形成方式也可为电镀。

由上述导电凸块的形成方式为无电解电镀的方法，该/该些导电凸块的高度不高于该防焊层的厚度。

由上述导电凸块的形成方式为电镀的方法，该些导电凸块的形成方式更包含：

形成一导电的金属层，覆盖在该防焊层、该些防焊层开口和该些外部接点上；

形成一阻剂层，覆盖在该导电的金属层上；

图形化该阻剂层，曝露出覆盖在该些防焊层开口和该些外部接点上的该导电的金属层；

将该电路板基材置于一电镀液中，并使该导电的金属层通电，将该些导电凸块镀在该些外部接点上；以及

去除覆盖在该防焊层上的该阻剂层以及该导电的金属层。

由上述导电凸块的形成方式为电镀的方法，该些导电凸块的高度高于该防焊层的厚度 $20\mu\text{m} \sim 60\mu\text{m}$ 。

一种无焊垫设计的高密度电路板，适用于与一已形成引脚或凸块的外部元件形成电性连结，其特征在于，至少包含：

一电路板基材，该电路板基材的一表面为一介电质层；

一外部线路，形成于该介电质层上，该外部线路包含复数个外部接点，且该些外部接点的宽度不大于该外部线路的线宽；

一防焊层，覆盖该介电质层与该外部线路，该防焊层具有复数个防焊层开口，暴露该些外部接点，该些防焊层开口的直径分别不小于所暴露的各该外部接点的宽度；以及

复数个金属凸块，以无电解电镀分别形成于该些防焊层开口范围内的该些外部接点上，且该些金属凸块的高度不高于该防焊层的厚度。

一种无焊垫设计的高密度电路板，适用于与一无引脚或凸块的外部元件形成电性连结，其特征在于，至少包含：

一电路板基材，该电路板基材的一表面为一介电质层；

一外部线路，形成于该介电质层上，该外部线路包含复数个外部接点，且该些外部接点的宽度不大于该外部线路的线宽；

一防焊层，覆盖该介电质层与该外部线路，该防焊层具有复数个防焊层开口，暴露该些外部接点，该些防焊层开口的直径分别不小于所暴露的各该外部接点的宽度；以及

复数个金属凸块，以电镀分别形成于该些防焊层开口范围内的该些外部接点上，且该些金属凸块的高度高于该防焊层的厚度 $20\mu m \sim 60\mu m$ 。

本发明的优点与积极效果是：

一、本发明提供的一种无焊垫设计的高密度电路板，在线路走线设计时，免除焊垫尺寸的制约因素，而能够在不增加电路板的电路层数或表面积的情况下，在同一层的电路中，容纳更多的线路数量，以降低上述高密度电路板的厚度、表面积与制造成本，并能够帮助最后成品尺寸的缩减。

二、其基板的无焊垫设计的高密度电路板因具有无焊垫设计的外部接点与取代焊垫功能的凸块，在与 I C 晶片结合后，覆晶凸块的高度与宽度几乎不会受到影响，降低了邻近的覆晶凸块因桥接而短路的风险；并且不只在覆晶封装

基板的应用上，在其他的领域中，亦减低了如上述邻近的覆晶凸块桥接而发生短路风险的问题。

三、其外部元件都可以跳过例如植球等形成引脚的制程，直接与高密度电路板形成电性连接，如此可以减少半导体封装或电子产品组装的制程步骤，不但可以缩短制程时间并增加产出，而且在减少一制程步骤便减少一次良率降低的风险的情形下，更可以提升制程良率，降低生产成本。

四、在覆晶封装基板与 IC 晶片之间可有足够的空间在填充底胶时供底胶流动，不但可减少填底胶的制程时间，亦可以降低发生底胶空洞的风险。

附图说明

图1 为一上视图，是以一传统的覆晶封装基板为例，说明其外部接点的设计如何对其电路走线的密度造成限制；

图2~4 为一系列剖面图，用以说明本发明第一实施例的作为覆晶封装基板的无焊垫设计的高密度电路板及其制造方法；

图5~6 为一系列剖面图，用以比较本发明第一实施例的作为覆晶封装基板的无焊垫设计的高密度电路板与一传统的覆晶封装基板；

图7~10 为一系列剖面图，用以说明本发明第二实施例的作为覆晶封装基板的无焊垫设计的高密度电路板及其制造方法；

图11~13 为一系列剖面图，用以比较本发明第二实施例的作为覆晶封装基板的无焊垫设计的高密度电路板与图5的一传统的覆晶封装基板。

具体实施方式

为使本发明的上述和其他目的、特征及优点能更清楚、准确的表达，特举较佳实施例，并配合所附图式，作详细说明如下：

以下是以覆晶封装基板为例，提出二个实施例与二个应用比较例，来说明本发明的特征与运用在产业上的优势，并不代表本发明的应用就局限在覆晶封装基板，例如一般BGA封装基板，或是用来连接半导体晶片封装体、发光元件、连接器、被动元件、另一电路板、或其他元件的电路板上，都可以应用本发明的创意来设计以及制造出小面积、低厚度、高线路密度的电路板。

第一实施例

请参考图2~4，是一系列的剖面图，用以说明本发明第一实施例的作为覆晶封装基板的无焊垫设计的高密度电路板及其制造方法。本发明可藉由无焊垫的设计，增加高密度电路板的线路密度，并在外部接点上形成导电凸块来取代习知技术中焊垫的功能，用以连接一形成有引脚或凸块的外部元件，包括下列步骤：

步骤一：

请参考图2，在电路板基材250上形成一外部线路210。外部线路210具有复数条导线(trace line)214，外部接点212通常位于导线214的一端，用以与一

外部元件形成电性连结，而适用于本发明第一实施例的覆晶封装基板200的外部元件，可以是一 I C 晶片、一电路板、或被动元件等，而在本发明第一实施例中，外部接点212是在后述的第一应用比较例中，与一 I C 晶片10形成电性连结（请参考图6）；而本发明的外部接点212的特征在于其宽度不大于导线214的线宽，因此，外部线路210中的各导线214之间的间距最小能够缩小至约60 μm。

外部线路210的材质通常为铜，其形成方式可为：使电路板基材250的一表面与一铜箔（未绘示于图面）贴合，再蚀刻上述的铜箔以形成所要的外部线路210；或是在电路板基材250的一表面施以一适当的罩幕层（未绘示于图面），再以溅镀（sputtering）等物理气相沉积法将铜原子形成于电路板基材250，形成外部线路210；再移除上述的罩幕层。

步骤二：

请参考图3，将防焊层220以网版印刷法或旋转涂布法完全覆盖电路板基材250与外部线路210；再施以一预烤（pre-cure）措施，使防焊层220局部硬化；再以曝光、显影的方式，在防焊层220形成防焊层开口222，暴露出外部接点212后，再施以一烘烤步骤，使防焊层220完全硬化。

防焊层220的作用在于保护导线214在后续制程时不受焊料污染而与邻近的其他导线214桥接而发生短路现象，亦保护导线214在覆晶封装基板200的储存或使用过程中不受水气入侵而发生电迁移现象而与邻近的其他导线214桥接而发生短路现象。

防焊层开口222的直径通常不小于外部接点212的宽度，而为外部接点212的宽度的1.2倍~2倍大，较好为能使外部接点212完全暴露。

步骤三：

请参考图4，因应上述无焊垫设计的外部接点212，以无电解电镀法将覆晶封装基板200浸入一含所要镀上的导电凸块230的成份的无电解电镀溶液（未绘示于图面）中，在外部接点212上形成导电凸块230来取代习知技术中焊垫的功能。

导电凸块230的高度不高于防焊层220，以方便在后续的封装制程中与形成有覆晶凸块的IC晶片结合。而导电凸块230的材质可以是：铜、镀上金的镍、锡铅合金、或不含铅的锡基合金。

另外，如果覆晶封装基板200是具有二层以上线路的层积电路板，电路板基材250是一表面为一个介电质层的层积电路基板，在步骤一形成外部线路210之前，必须在上述介电质层上形成复数个导通孔(via hole)（未绘示于图面），并以溅镀等物理气相沉积法在上述导通孔形成一材质较好为铜的金属层，在形成外部线路210后，导线214的另一端可以与电路板基材250内的层积电路形成电路连结。前述内容是一习知的技术，且非相关本发明的特征，故仅简述于本发明第一实施例的步骤之后。

如果覆晶封装基板200是具有一层线路的电路板，电路板基材250是为一个介电质层，导线214的另一端通常成为另一种形式的外部接点（未绘示于图面），通常与外部接点212连接不同的外部元件，而在完成上述步骤三后，尚包含在电路板基材250的另一表面形成复数个开口以暴露出上述与外部接点212连接不同的外部元件的另一种形式的外部接点。前述内容是一习知的技术，且非相关本发明的特征，故仅简述于本发明第一实施例的步骤之后。

第一应用比较例：

请参考图5~6，图5的覆晶封装基板300与图6的覆晶封装基板200是同为被设计来与具有覆晶凸块12的IC晶片10结合的覆晶封装基板，惟覆晶封装基板300是具有如图1所示具有焊垫设计的电路板；而覆晶封装基板200是上述本发明的第一实施例的作为覆晶封装基板的无焊垫设计的高密度电路板。

比较覆晶封装基板300与覆晶封装基板200：覆晶封装基板200具有无焊垫设计的外部接点212，在图6中外部接点212之间可容许二条导线214通过；而覆晶封装基板300具有直径大于所属的导线314线宽的焊垫312，在图5中，焊垫312具有与图6中的外部接点212相同的间距，而只能容纳一条导线314通过；因此覆晶封装基板200因具有较大的线路密度而可以具有较少的电路层数或表面积，有

利于后制的最后成品体积的缩减，是达成本发明的「在不增加电路板的电路层数或表面积的情形下，在同一层的电路中，容纳更多的线路数量，以降低上述高密度电路板的厚度、表面积与制造成本，并能够帮助最后成品尺寸的缩减」的目的。

另外图5中的覆晶封装基板300与IC晶片10结合后，因具有较大的焊垫312的设计，覆晶凸块12在结合后，其高度会减少而宽度增加，增加了邻近的覆晶凸块12桥接而发生短路的风险。不只在覆晶封装基板的应用上，在其他的领域中，例如用来连接半导体晶片封装体、发光元件、连接器、被动元件、另一电路板、或其他元件的电路板上，在连接其上述所要连接的外部元件之后，亦发生如同上述增加邻近的覆晶凸块12桥接而发生短路的风险的同样问题。而特别在覆晶封装基板的应用上，在后续的封装制程中必须在覆晶封装基板300与IC晶片10之间执行填底胶(under fill)的制程；而上述覆晶凸块12高度的减少与宽度的增加，意味著在灌底胶的制程中底胶流动空间的减少是造成填底胶制程时间的延长以及增加发生底胶空洞(void)的风险。

然而，图6中本发明第一实施例的作为覆晶封装基板200的无焊垫设计的高密度电路板因具有无焊垫设计的外部接点212与取代焊垫功能的凸块230，在与IC晶片10结合后，覆晶凸块12的高度与宽度几乎不会受到影响，降低了邻近的覆晶凸块12因桥接而短路的风险。不只在覆晶封装基板的应用上，在其他的领域中，例如用来连接半导体晶片封装体、发光元件、连接器、被动元件、另一电路板、或其他元件的电路板上，在连接其上述所要连接的外部元件之后，亦减低了如上述邻近的覆晶凸块12桥接而发生短路的风险的同样问题。而特别在覆晶封装基板的应用上，因上述覆晶凸块12的高度与宽度几乎不会受到影响，在覆晶封装基板200与IC晶片10之间可有足够的空间在填充底胶时供底胶流动，不但可减少填底胶的制程时间，亦可以降低发生底胶空洞的风险。上述是本发明的无焊垫设计的高密度电路板在「在不增加电路板的电路层数或表面积的情形下，在同一层的电路中，容纳更多的线路数量，以降低上述高密度电路

板的厚度、表面积与制造成本，并能够帮助最后成品尺寸的缩减」之外，再为产业界所提供的附加优点。

第二实施例

请参考图7~10，是一系列的剖面图，用以说明本发明第二实施例的作为覆晶封装基板的无焊垫设计的高密度电路板及其制造方法。本发明可藉由无焊垫的设计，增加高密度电路板的线路密度，并在外部接点上形成导电凸块来取代习知技术中焊垫的功能，用以连接一无引脚或凸块的外部元件。

在本发明第二实施例的覆晶封装基板400的制造方法方面，其步骤一与步骤二与上述第一实施例相同，故在此不再叙述，请参考上述本发明的第一实施例的步骤一与步骤二与图2~3的说明。

步骤三：

请参考图7~9，因应上述无焊垫设计的外部接点412，以电镀法在外部接点412上形成导电凸块430来取代习知技术中焊垫的功能。上述的电镀法尚包含下列子步骤：

1. 参考图7，形成一导电的金属层440，覆盖在防焊层420、防焊层开口422和外部接点412上；金属层440的形成方式可以是例如为溅镀法的物理气相沉积法。
2. 请参考图8，形成阻剂层460，覆盖在金属层440上后；将阻剂层460图形化，形成阻剂层开口462以暴露出覆盖在防焊层开口422和外部接点412上的金属层440；再将覆晶封装基板400置于一电镀液（未绘示于图面）中，并使金属层440通电，将导电凸块430镀在外部接点412上。以及
3. 请参考图9，将覆盖在防焊层420上的阻剂层460以及金属层440去除。

导电凸块430的高度高于防焊层420，而导电凸块430的高度较好为高于防焊层420的厚度 $20\text{ }\mu\text{m} \sim 60\text{ }\mu\text{m}$ ，以方便在后续的封装制程中与无覆晶凸块的IC晶片结合。而导电凸块430的材质可以是：铜、金、锡铅合金、或不含铅的锡基合金。

请参考图10，如果导电凸块430的材质为铜或金，为了帮助与无覆晶凸块的IC晶片连结后的回焊（reflow）制程，可以热浸镀、喷附、电镀等方式，将金属层432形成于导电凸块430的表面上。而金属层432的材质可以是锡铅合金或不含铅的锡基合金。另外上述的热浸镀的方式是将导电凸块430浸入锡铅合金或不含铅的锡基合金的熔汤中，以在导电凸块430的表面上形成金属层432；而喷附的方式是将锡铅合金或不含铅的锡基合金的熔汤喷在导电凸块430的表面上以形成金属层432；而电镀的方式，可并入上述子步骤2. 中一并实施。

然而，如果导电凸块430的材质仅为铜或金，可藉由一导电胶的制程，不經回焊就可使覆晶封装基板400连接上述无覆晶凸块的IC晶片。此部份将描述于后述的第二应用比较例中。

另外，覆晶封装基板400亦可以是具有二层以上线路的层积电路板或是具有一层线路的电路板的情形，亦如同在上述第一实施例的步骤三之后的描述，在此亦省略。

第二应用比较例：

请参考图5与图11~13，图5的覆晶封装基板300是同为被设计来与具有覆晶凸块12的IC晶片10结合的覆晶封装基板；而图11~13的覆晶封装基板400是同为被设计来与无覆晶凸块的IC晶片20结合的覆晶封装基板；其中IC晶片10与IC晶片20仅在有无覆晶凸块12的差别，两者是具有相同的设计与功能的IC晶片。覆晶封装基板300是具有如图1所示具有焊垫设计的电路板；而覆晶封装基板400是上述本发明的第二实施例的作为覆晶封装基板的无焊垫设计的高密度电路板。

比较覆晶封装基板300与覆晶封装基板400：覆晶封装基板400具有无焊垫设计的外部接点412，在图11~13中外部接点412之间可容许二条导线414通过；而覆晶封装基板300具有直径大于所属的导线314线宽的焊垫312，在图5中，焊垫312具有与图11~13中的外部接点412相同的间距，而只能容纳一条导线314通过；因此覆晶封装基板400因具有较大的线路密度而可以具有较少的电路层数或

表面积，有利于后制的最后成品体积的缩减，是达成本发明的「在不增加电路板的电路层数或表面积的情形下，在同一层的电路中，容纳更多的线路数量，以降低上述高密度电路板的厚度、表面积与制造成本，并能够帮助最后成品尺寸的缩减」的目的。

请参考图11~13，本发明第二实施例的作为覆晶封装基板的无焊垫设计的高密度电路板因具有高度高于防焊层420的导电凸块430，与其连接的外部元件IC晶片20可以不作形成凸块的制程而直接与覆晶封装基板400形成电性连接。然而，不只在覆晶封装基板的应用上，在其他的领域中，例如用来连接半导体晶片封装体、发光元件、连接器、被动元件、另一电路板、或其他外部元件的电路板的应用上，上述的外部元件都可以跳过例如植球等形成引脚的制程，直接与高密度电路板形成电性连接，如此可以减少半导体封装或电子产品组装的制程步骤，不但可以缩短制程时间并增加产出，而且在减少一制程步骤便减少一次良率降低的风险的情形下，更可以提升制程良率，降低生产成本；再为产业界提供上述的附加优点。

另外图5中的覆晶封装基板300与IC晶片10结合后，因具有较大的焊垫312的设计，覆晶凸块12在结合后，其高度会减少而宽度增加，增加了邻近的覆晶凸块12桥接而发生短路的风险。不只在覆晶封装基板的应用上，在其他的领域中，例如用来连接半导体晶片封装体、发光元件、连接器、被动元件、另一电路板、或其他元件的电路板上，在连接其上述所要连接的外部元件之后，亦发生如同上述增加邻近的覆晶凸块12桥接而发生短路的风险的同样问题。而特别在覆晶封装基板的应用上，在后续的封装制程中必须在覆晶封装基板300与IC晶片10之间执行填底胶(underfill)的制程；而上述覆晶凸块12高度的减少与宽度的增加，意味著在灌底胶的制程中底胶流动空间的减少是造成填底胶制程时间的延长以及增加发生底胶空洞(void)的风险。

然而，图11~13中本发明第二实施例的作为覆晶封装基板400的无焊垫设计的高密度电路板因具有无焊垫设计的外部接点412与取代焊垫功能的凸块430，

在与 IC晶片20结合后，导电凸块430的高度与宽度几乎不会受到影响，降低了邻近的导电凸块430因桥接而短路的风险。不只在覆晶封装基板的应用上，在其他的领域中，例如用来连接半导体晶片封装体、发光元件、连接器、被动元件、另一电路板、或其他元件的电路板上，在连接其上述所要连接的外部元件之后，亦减低了如上述邻近的导电凸块430桥接而发生短路的风险的同样问题。而特别在覆晶封装基板的应用上，可藉由在覆晶封装基板400的制程中调整导电凸块430的高度与宽度，来使得填充底胶制程时，在覆晶封装基板400与 IC晶片20之间可有足够的空间在填充底胶时供底胶流动，不但可减少填底胶的制程时间，亦可以降低发生底胶空洞的风险。上述是本发明的无焊垫设计的高密度电路板「在不增加电路板的电路层数或表面积的情形下，在同一层的电路中，容纳更多的线路数量，以降低上述高密度电路板的厚度，表面积与制造成本，并能够帮助最后成品尺寸的缩减」之外，再为产业界所提供的附加优点。

附带说明，在图11中，在导电凸块430的材质为铜或金的情形下，在覆晶封装基板400与 IC晶片20接合时，可以网版印刷（screen print）或沾附（dipping）的方式在导电凸块430上形成一导电胶30后，覆晶封装基板400可不经传统的回焊制程，直接与IC晶片20形成电性连结；另外，在图12中，在导电凸块430的材质为铜或金的情形下，如果要以传统的回焊制程使覆晶封装基板400与IC晶片20接合时，可先在导电凸块430上形成一材质为锡铅合金或不含铅的锡基合金的金属层432，再经由回焊制程使覆晶封装基板400与IC晶片20形成电性连接；而在图13中，在导电凸块430的材质为锡铅合金或不含铅的锡基合金的情形下，可直接经由回焊制程使覆晶封装基板400与IC晶片20形成电性连接。虽然上述仅及于本发明的无焊垫设计的高密度电路板在覆晶封装基板应用，同样的观念亦可以应用在其他的领域中，例如用来连接半导体晶片封装体、发光元件、连接器、被动元件、另一电路板、或其他元件的电路板上。

虽然本发明已以较佳实施例公开如上，然其并非用以限定本发明，任何熟习此技艺者，在不脱离本发明的精神和范围内，当可作些许的更动与润饰，因

此本发明的保护范围当视本发明的申请专利范围所界定者为准。

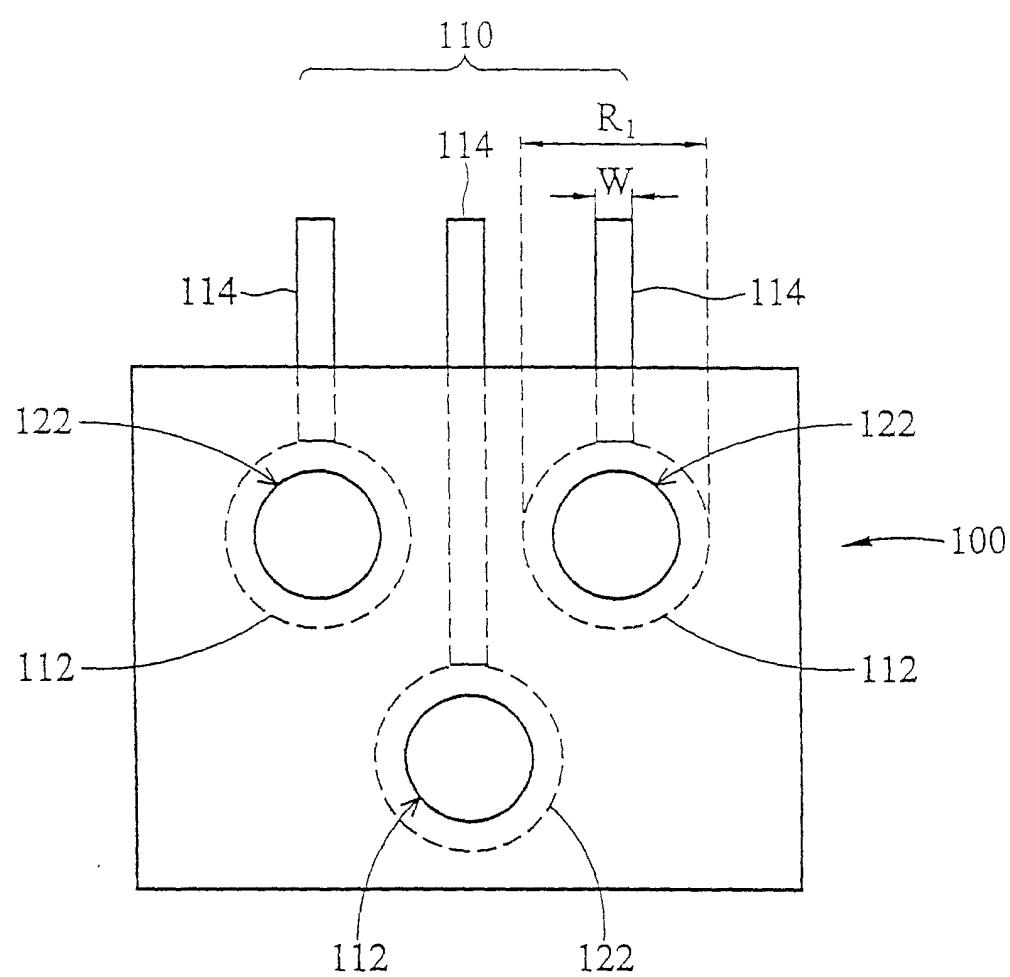


图 1

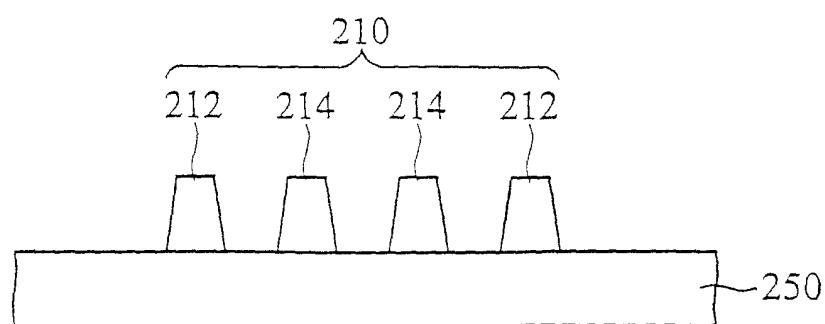


图 2

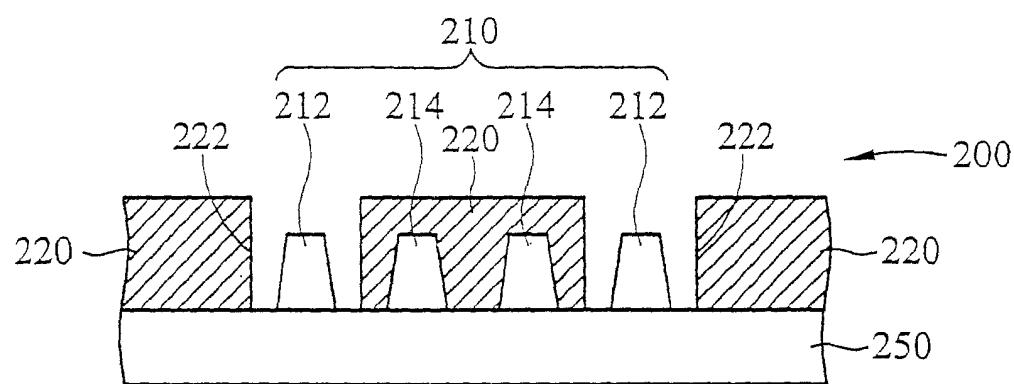


图 3

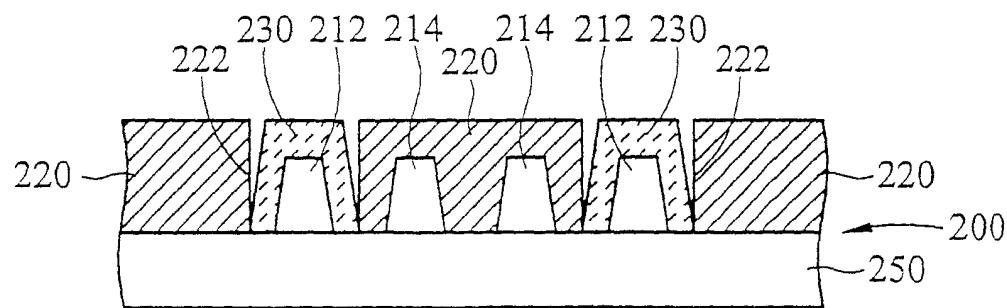


图 4

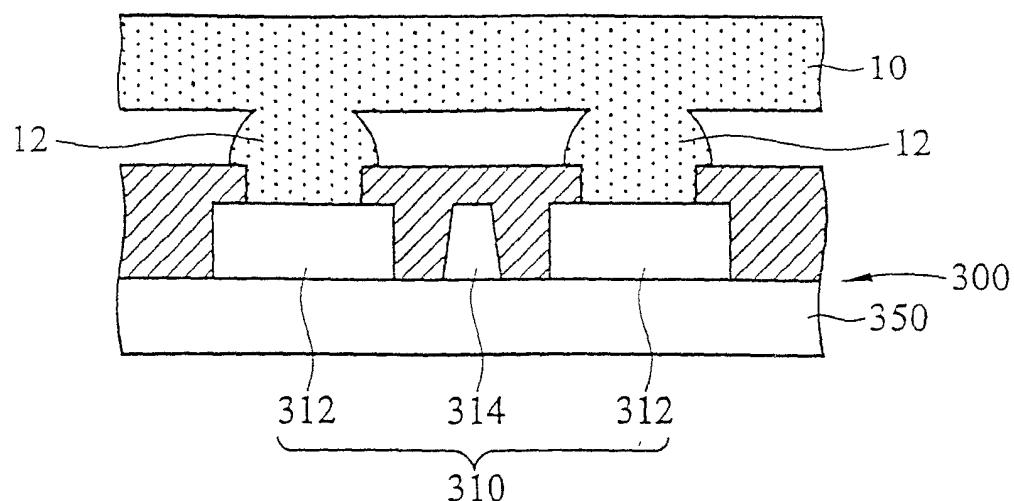


图 5

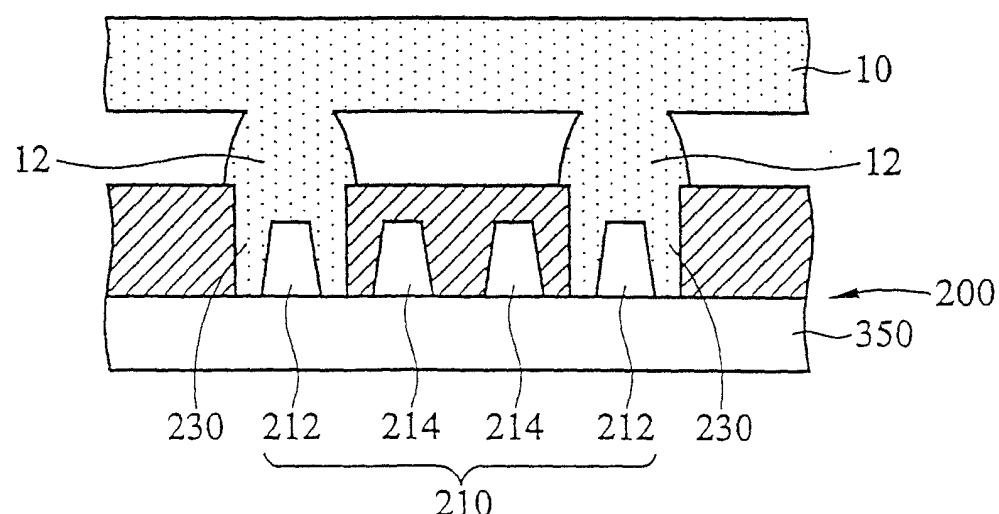


图 6

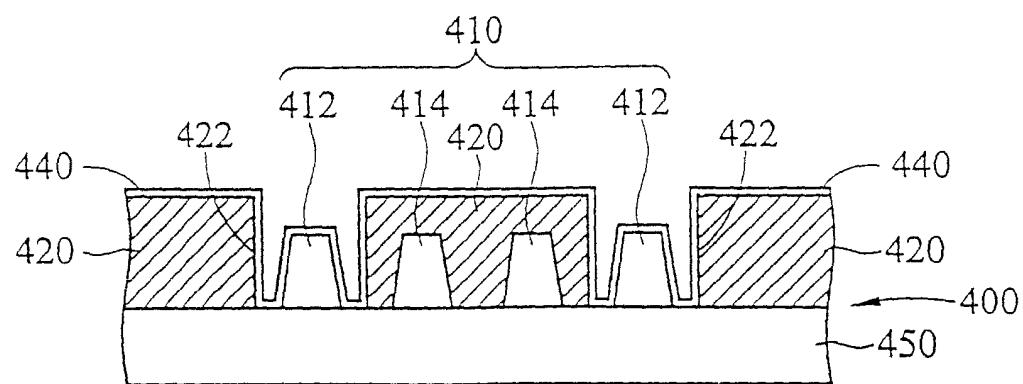


图 7

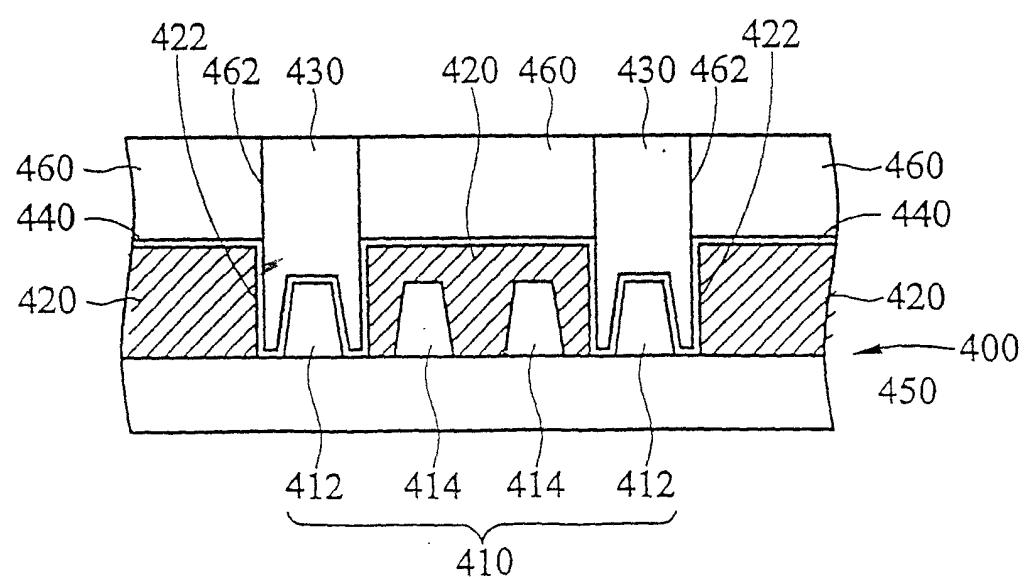


图 8

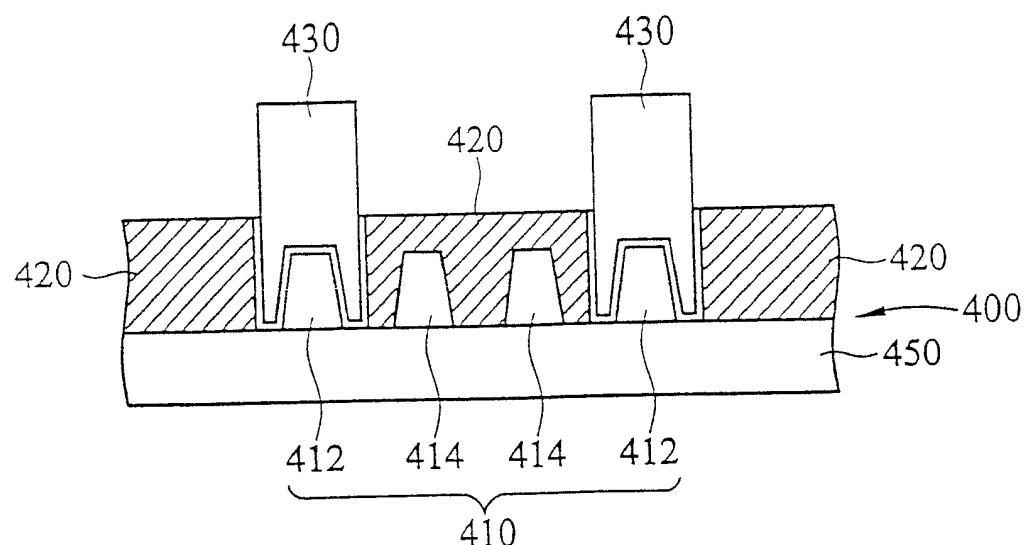


图 9

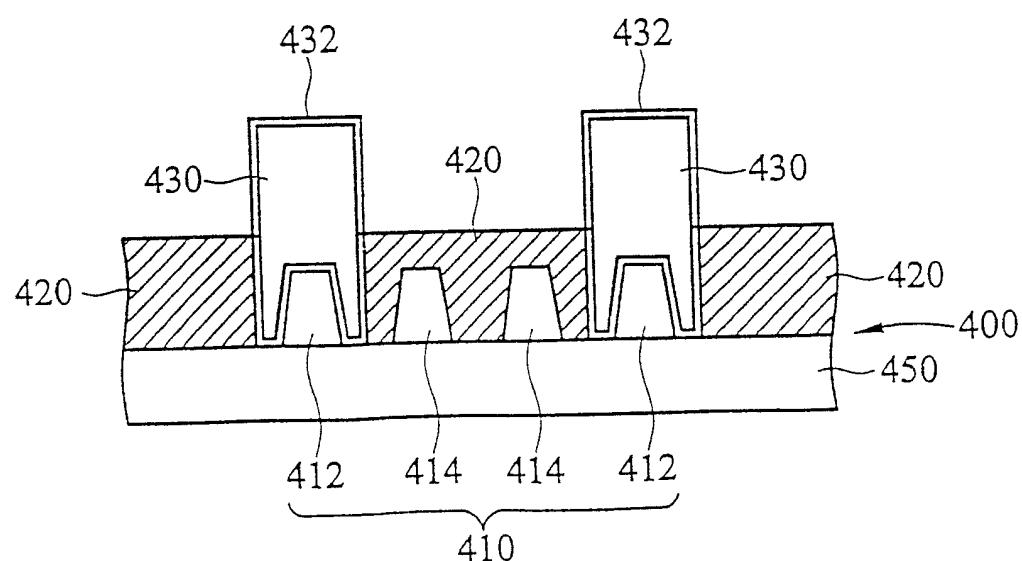


图 10

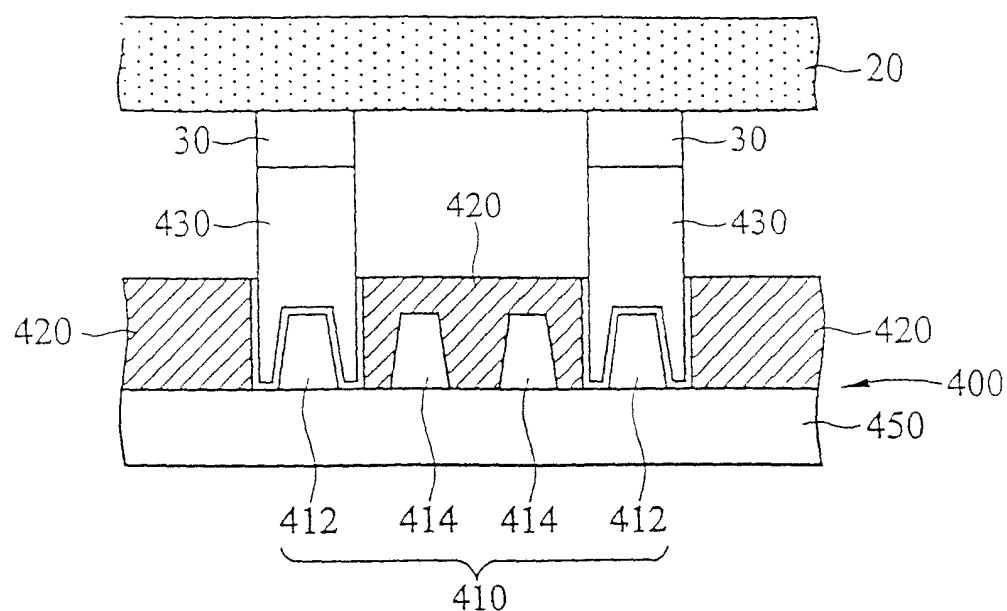


图 11

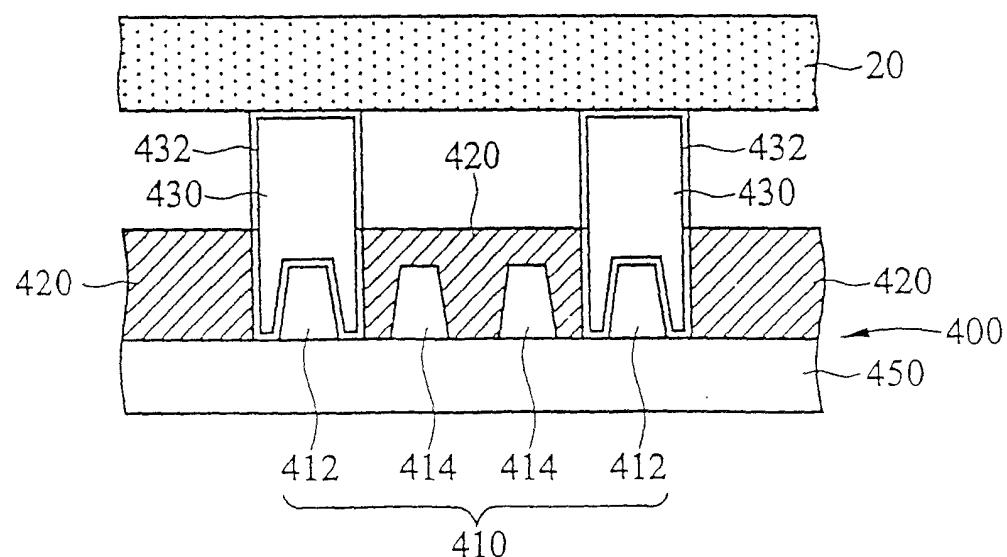


图 12

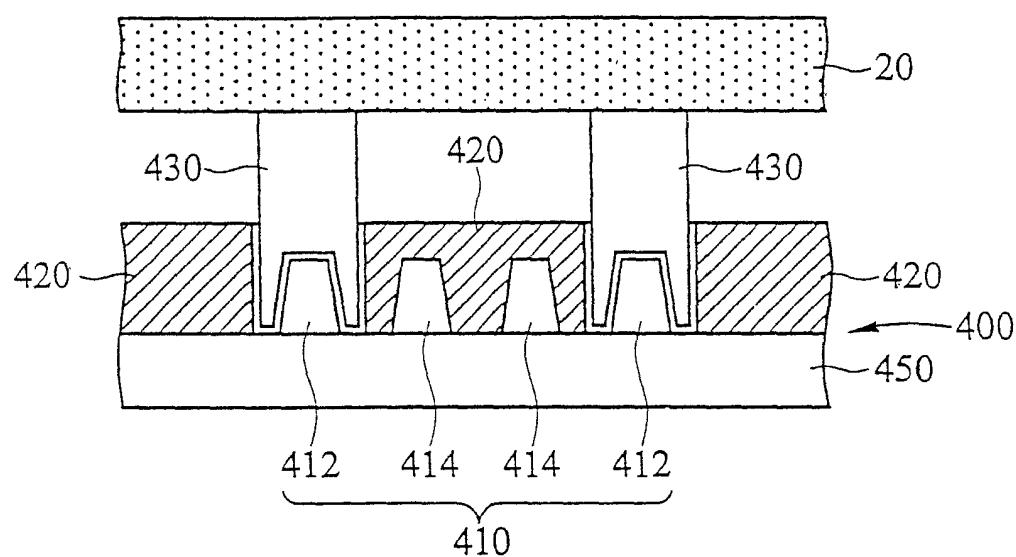


图 13