



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0109234

(43) 공개일자 2022년08월04일

(51) 국제특허분류(Int. Cl.)

H01L 45/00 (2006.01)

(52) CPC특허분류

H01L 45/145 (2013.01)

H01L 45/1616 (2013.01)

(21) 출원번호 10-2021-0012638

(22) 출원일자 2021년01월28일

심사청구일자 2022년02월17일

(71) 출원인

이화여자대학교 산학협력단

서울특별시 서대문구 이화여대길 52 (대현동, 이화여자대학교)

(72) 발명자

조월림

서울특별시 강남구 도산대로92길 10, 101동 1402호 (청담동, 청담대우유로카운티)

김연수

서울특별시 강남구 도산대로50길 27, 401호 (논현동, 케이케이씨빌딩)

정해리

서울특별시 서초구 방배천로18길 11, 104동 1404호 (방배동, 방배롯데캐슬아르페)

(74) 대리인

특허법인엠에이피에스

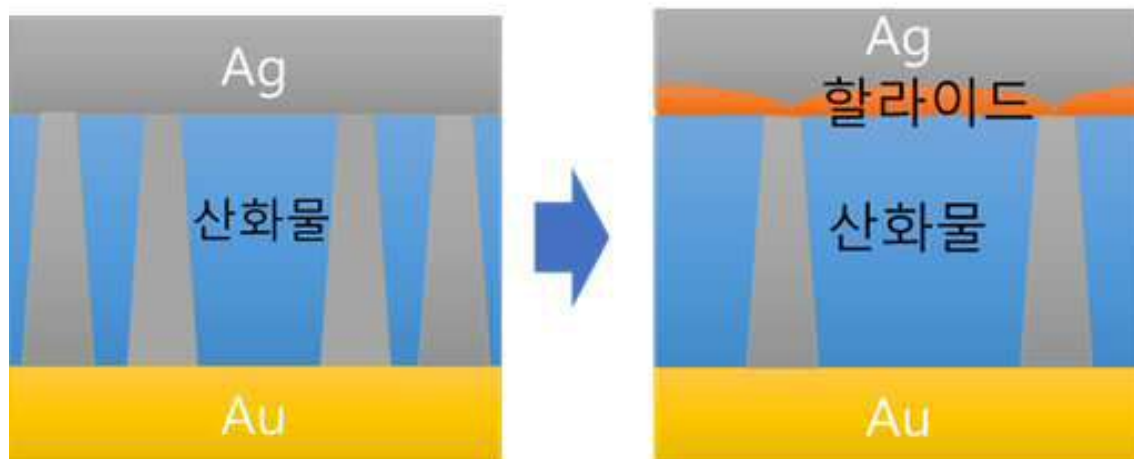
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 HfO_x 박막을 포함하는 멤리스터 소자

(57) 요약

본원은 HfO_x 박막을 포함하는 멤리스터 소자 및 상기 HfO_x 박막을 포함하는 멤리스터 소자의 제조 방법에 관한 것이다.

대표도 - 도4



(52) CPC특허분류

H01L 45/1625 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1345315484
과제번호	2018R1A6A1A03025340
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	이공학학술연구기반구축(R&D)
연구과제명	신재생에너지연구센터
기 여 율	1/1
과제수행기관명	이화여자대학교
연구기간	2020.03.01 ~ 2021.02.28

청구범위유예 : 있음

명세서

청구범위

청구항 1

기관;

Au 및 Pt 중에서 선택되는 적어도 하나를 포함하는, 전기화학적 비활성 금속층;

하프늄 산화물 층; 및

Cu 및 Ag 중에서 선택되는 적어도 하나를 포함하는, 전기화학적 활성 금속층

을 포함하며, 메모리스트 소자.

청구항 2

제 1 항에 있어서,

상기 기관, 상기 전기화학적 비활성 금속층, 상기 하프늄 산화물 층, 및 상기 전기화학적 활성 금속층 순으로 적층된, 메모리스트 소자.

청구항 3

제 1 항에 있어서,

상기 하프늄 산화물 층 및 상기 전기화학적 활성 금속층 사이에 할라이드 물질층을 추가 포함하는, 메모리스트 소자.

청구항 4

제 3 항에 있어서,

상기 할라이드 물질층은 전도성 채널로서 기능하는 것인, 메모리스트 소자.

청구항 5

제 3 항에 있어서,

상기 할라이드 물질층은 SnCl_2 , PbCl_2 , PbBr_2 및 PbI_2 중에서 선택되는 하나 이상을 포함하는 것인, 메모리스트 소자.

청구항 6

제 1 항에 있어서,

상기 기관은 유리, SiO_2 , PET, PEN, 및 PI 중에서 선택되는 하나 이상을 포함하는 것인, 메모리스트 소자.

청구항 7

제 1 항에 있어서,

상기 전기화학적 비활성 금속층, 하프늄 산화물 층, 및 전기화학적 활성 금속층은, 각각 독립적으로, 크로스바 배열 패턴 및 사각형 배열 패턴 중에서 선택되는 적어도 하나의 배열 패턴을 가지는 것인, 메모리스트 소자.

청구항 8

(a) 기관 상에 전기화학적 비활성 금속을 증착하여 전기화학적 비활성 금속층을 형성하는 단계;

(b) 상기 전기화학적 비활성 금속층 상에 하프늄 금속 타겟 및 하프늄 산화물 세라믹 타겟 중에서 선택되는 하나 이상을 이용하여 하프늄 산화물 층을 스퍼터링 방법으로 형성하는 단계; 및

(c) 상기 하프늄 산화물 층 상에 전기화학적 활성 금속을 증착하여 전기화학적 활성 금속층을 형성하는 단계를 포함하는, 제 1 항 내지 제 7 항 중 어느 한 항에 따른 멤리스터 소자를 제조하는, 멤리스터 소자의 제조방법.

청구항 9

제 8 항에 있어서,

상기 하프늄 산화물 층은 반응성 rf-스퍼터링을 이용하여 증착되는 것인, 멤리스터 소자의 제조방법.

청구항 10

제 9 항에 있어서,

상기 하프늄 산화물 층은 상온, 아르곤 : 산소 비율이 10 : 1, 10 mTorr의 분압 및 100 W의 rf 파워 조건 하에서 증착되는 것인, 멤리스터 소자의 제조방법.

청구항 11

제 8 항에 있어서,

상기 전기화학 활성 금속층은 열증착법 또는 스퍼터링법을 이용하여 증착되는 것인, 멤리스터 소자의 제조방법.

청구항 12

제 8 항에 있어서,

상기 (b) 및 (c) 사이에, 상기 하프늄 산화물 층 상에 할라이드 물질층을 증착하는 단계를 추가 포함하는, 멤리스터 소자의 제조방법.

청구항 13

제 12 항에 있어서,

상기 할라이드 물질층의 두께는 전구체의 양을 조절함으로써 제어되는 것인, 멤리스터 소자의 제조방법.

청구항 14

제 12 항에 있어서,

상기 할라이드 물질층은 열증착법을 이용하여 증착되는 것인, 멤리스터 소자의 제조방법.

발명의 설명

기술 분야

[0001] 본원은 HfO_x 박막을 포함하는 멤리스터 소자 및 상기 HfO_x 박막을 포함하는 멤리스터 소자의 제조 방법에 관한 것이다.

배경 기술

[0002] 멤리스터는 시간 의존성을 가진 저항 변화 소자로서 차세대 비휘발성 메모리, 신경망 모방 소자 등 다양한 응용가능성으로 인해 매우 높은 관심을 받고 있다.

[0003] 멤리스터의 저항 변화 특성 메커니즘을 설명하는 다양한 이론이 있으며 그 중 대표적인 것은, 멤리스터 소자의 소재로서 Ag 및 Cu와 같은 전기화학 활성(electrochemically active) 금속이 쓰인 경우, 이 금속 이온의 고체 전해질 내부에서의 이동이 결정하는 것으로 설명되고 있다. 이러한 금속 이온의 이동은 깁스(Gibbs) 자유 에너지에 강하게 속박되며, 대부분의 연구가 이동도가 우수한 산화물과 칼코게나이드 물질에서 수행되고 있다.

발명의 내용

해결하려는 과제

[0004] 본원은 HfO_x 박막을 포함하는 멤리스터 소자 및 상기 HfO_x 박막을 포함하는 멤리스터 소자의 제조 방법을 제공하고자 한다.

[0005] 그러나, 본원이 해결하고자 하는 과제는 이상에서 언급한 과제로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 통상의 기술자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0006] 본원은, 기판 상에 전기화학 비활성(electrochemically inactive) 금속을 증착하고, HfO_x 전구체를 이용하여 HfO_x 박막을 증착하고, 전기화학 활성(electrochemically active) 금속을 증착하고, HfO_x 박막과 전기화학 활성 금속 사이에 할라이드 물질 층을 증착하는 것을 포함하는, 멤리스터 소자를 제공한다.

발명의 효과

[0007] 본원의 구현예들에 따른 멤리스터 소자는, HfO_x 박막과 전기화학 활성 금속 사이에 정밀한 수준으로 제어되어 증착된 할라이드 물질 층을 포함하는 것으로서, 전도성 채널의 형성이 제어되어 우수한 멤리스터 특성이 구현된 특징이 있다.

[0008] 본원의 구현예들에 따른 멤리스터 소자는, 매우 낮은 구동 전압과 매우 높은 on/off 저항비(낮은 저항/높은 저항)를 가진다.

[0009] 본원의 구현예들에 따른 멤리스터 소자는 투명하고 휘어지는 기판 위에 제작될 수 있으므로 휘어지는 장치 및 투명한 장치에 적용될 수 있다.

도면의 간단한 설명

- [0010] 도 1은, 본원의 구현예들에 따라 기판에 증착된 전기화학 비활성 금속의 모식도이다.
- 도 2는, 본원의 구현예들에 따라 기판에 순차적으로 증착된 전기화학 비활성 금속/ HfO_x 박막의 모식도이다.
- 도 3은, 본원의 구현예들에 따라 기판에 순차적으로 증착된 전기화학 비활성 금속/ HfO_x 박막/전기화학 활성 금속의 모식도이다.
- 도 4는, 본원의 구현예들에 따라 전기화학 비활성 금속, HfO_x 박막, 할라이드 물질층 및 전기화학 활성 금속을 포함하는, 멤리스터 소자의 단면 모식도이다.
- 도 5는, 본원의 구현예들에 따라 전구체의 양에 따른 할라이드 물질층의 두께 그래프이다.
- 도 6은, 본원의 구현예들에 따라 사각형 배열 패턴 및 크로스바 배열 패턴의 그림 및 물질 증착 시 사용되는 웨도우 마스크의 사진이다.
- 도 7은, 본원의 구현예들에 따라 $\text{Ag}/\text{HfO}_x/\text{Au}/\text{PEN}$ 구조를 가지는 멤리스터 소자의 전류-전압 그래프이다.
- 도 8은, 본원의 구현예들에 따라 $\text{Ag}/\text{HfO}_x/\text{Au}/\text{PEN}$ 구조를 가지는 멤리스터 소자의 저항 변화 스위칭의 메커니즘을 나타내는 모식도이다.

발명을 실시하기 위한 구체적인 내용

[0011] 이하, 첨부한 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본원의 구현예 및 실시예를 상세히 설명한다. 그러나 본원은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 구현예 및 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

[0012] 본원 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다.

- [0013] 본원 명세서 전체에서, 어떤 부재가 다른 부재 "상에" 위치하고 있다고 할 때, 이는 어떤 부재가 다른 부재에 접해 있는 경우뿐 아니라 두 부재 사이에 또 다른 부재가 존재하는 경우도 포함한다.
- [0014] 본원 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것을 의미한다.
- [0015] 본 명세서에서 사용되는 정도의 용어 "약", "실질적으로" 등은 언급된 의미에 고유한 제조 및 물질 허용오차가 제시될 때 그 수치에서 또는 그 수치에 근접한 의미로 사용되고, 본원의 이해를 돕기 위해 정확하거나 절대적인 수치가 언급된 개시 내용을 비양심적인 침해자가 부당하게 이용하는 것을 방지하기 위해 사용된다.
- [0016] 본원 명세서 전체에서 사용되는 정도의 용어 “~ 하는 단계” 또는 “~의 단계”는 “~를 위한 단계”를 의미하지 않는다.
- [0017] 본원 명세서 전체에서, 마쿠시 형식의 표현에 포함된 "이들의 조합(들)"의 용어는 마쿠시 형식의 표현에 기재된 구성 요소들로 이루어진 군에서 선택되는 하나 이상의 혼합 또는 조합을 의미하는 것으로서, 상기 구성 요소들로 이루어진 군에서 선택되는 하나 이상을 포함하는 것을 의미한다.
- [0018] 본원 명세서 전체에서, "A 및/또는 B"의 기재는, "A 또는 B, 또는 A 및 B"를 의미한다.
- [0020] 이하, 본원의 구현예를 상세히 설명하였으나, 본원이 이에 제한되지 않을 수 있다.
- [0022] 본원은, 기관 상에 전기화학 비활성(electrochemically inactive) 금속을 증착하고, HfO_x 전구체를 이용하여 HfO_x 박막을 증착하고, 전기화학 활성(electrochemically active) 금속을 증착하고, HfO_x 박막과 전기화학 활성 금속 사이에 할라이드 물질 층을 증착하는 것을 포함하는, 멤리스터 소자를 제공한다.
- [0023] 본원의 일 구현예에 있어서, 상기 기관은 휘어지지 않는 기관 또는 투명하고 휘어지는 기관일 수 있으나, 이에 제한되지 않을 수 있다. 예를 들어, 상기 휘어지지 않는 기관은 유리 및 SiO_2 중에서 선택되는 하나 이상을 포함하는 것일 수 있으나, 이에 제한되지 않을 수 있다. 또한, 예를 들어, 상기 투명하고 휘어지는 기관은 폴리에틸렌 테레프타레이트(polyethylene terephthalate, PET), 폴리에틸렌 나프탈레이트(polyethylene naphthalate, PEN) 및 폴리이미드(polyimide, PI) 중에서 선택되는 하나 이상을 포함하는 것일 수 있으나, 이에 제한되지 않을 수 있다.
- [0024] 본원의 일 구현예에 있어서, 상기 전기화학 비활성 금속은 Au 및 Pt 중에서 선택되는 하나 이상을 포함하는 것일 수 있으나, 이에 제한되지 않을 수 있다. 구체적으로, 상기 전기화학 비활성 금속은 도 1의 구조로 증착될 수 있다.
- [0025] 본원의 일 구현예에 있어서, 상기 전기화학 비활성 금속은 열증착법 또는 스퍼터링법을 이용하여 증착될 수 있으나, 이에 제한되지 않을 수 있다.
- [0026] 본원의 일 구현예에 있어서, 상기 HfO_x 박막은 반응성 rf-스퍼터링법을 이용하여 증착될 수 있으나, 이에 제한되지 않을 수 있다. 구체적으로, 상기 HfO_x 박막은 반응성 rf-스퍼터에서 상온, 아르곤 : 산소 비율 10 : 1, 10 mTorr의 분압 및 100 W의 rf 파워 조건 하에서 증착될 수 있으나, 이에 제한되지 않을 수 있다.
- [0027] 본원의 일 구현예에 있어서, 상기 HfO_x 박막의 형성을 위해 사용되는 스퍼터링 타겟은 Hf 금속 타겟 및 HfO_2 세라믹 타겟 중에서 선택되는 하나 이상을 포함하는 것일 수 있으나, 이에 제한되지 않을 수 있다. 상기 HfO_x 박막은 도 2의 구조로 증착될 수 있다.
- [0028] 본원의 일 구현예에 있어서, 상기 전기화학 활성 금속은 Cu 및 Ag 중에서 선택되는 하나 이상을 포함하는 것일 수 있으나, 이에 제한되지 않을 수 있다. 구체적으로, 상기 전기화학 활성 금속은 도 3의 구조로 증착될 수 있다.
- [0029] 본원의 일 구현예에 있어서, 상기 전기화학 활성 금속은 열증착법 또는 스퍼터링법을 이용하여 증착될 수 있으나, 이에 제한되지 않을 수 있다.

- [0030] 본원의 일 구현예에 있어서, 상기 할라이드 물질 층은 상기 HfO_x 박막 및 상기 전기화학 활성 금속 사이의 위치에 증착될 수 있다. 여기서, 전도성 채널은, 전기화학 활성 금속이 할라이드 물질 내부를 통과하지 못하므로 결정립계(grain boundary) 혹은 할라이드 물질 층이 얇게 증착된 영역으로만 형성이 가능하다 (도 4). 이를 통해, 전도성 채널의 형성을 제어함으로써 더욱 우수한 형태의 메모리스터 소자 구현이 가능하다.
- [0031] 본원의 일 구현예에 있어서, 상기 할라이드 물질층은 SnCl_2 , PbCl_2 , PbBr_2 및 PbI_2 중에서 선택되는 하나 이상을 포함하는 것일 수 있으나, 이에 제한되지 않을 수 있다. 또한, 상기 할라이드 물질층의 두께는 전구체의 양을 조절함으로써 정밀하게 제어할 수 있다 (도 5).
- [0032] 본원의 일 구현예에 있어서, 상기 할라이드 물질층은 열증착법을 이용하여 증착될 수 있으나, 이에 제한되지 않을 수 있다.
- [0033] 본원의 일 구현예에 있어서, 상기 전기화학 비활성 금속, 상기 HfO_x 박막 및 상기 전기화학 활성 금속은 금속 웨도우 마스크를 이용하여 크로스바 배열 패턴 및 사각형 배열 패턴으로 증착될 수 있으나, 이에 제한되지 않을 수 있다 (도 6).
- [0034] 본원의 일 구현예에 있어서, 상기 메모리스터 소자는 $\text{Ag}/\text{HfO}_x/\text{Au}/\text{PEN}$ 구조를 가질 수 있으며, 상기 $\text{Ag}/\text{HfO}_x/\text{Au}/\text{PEN}$ 구조는 10^6 이상의 on/off 비율(낮은 저항 대 높은 저항의 비율)을 가지는 저항 변화 스위칭 특성을 보이며, 매우 낮은 구동 전압을 나타낼 수 있다(도 7).
- [0035] 본원의 일 구현예에 있어서, 상기 메모리스터 소자는 상기 PET, PEN, 및 PI 등의 투명하고 휘어지는 기판에 제작될 경우, 투명하고 휘어지는 특성을 가지므로 응용성이 매우 높다.
- [0036] 본원의 일 구현예에 있어서, 상기 메모리스터 소자는 $\text{Ag}/\text{HfO}_x/\text{Au}/\text{PEN}$ 구조를 가질 수 있으며, 상기 $\text{Ag}/\text{HfO}_x/\text{Au}/\text{PEN}$ 구조에서 HfO_x 산화물 박막 내부에서 Ag의 이동성이 매우 높기 때문에 Ag 이온의 이동(migration)이 저항 변화 스위칭의 주 메커니즘으로 여겨진다. 구체적으로, 한쪽이 전기화학 활성 금속(Ag 및 Cu 등)과 전기화학 비활성 금속(Pt 및 Au 등)으로 이루어진 캐패시터 구조에서 나타나는 저항 변화 스위칭의 메커니즘은 전기화학 활성 금속의 전기적 용해, 이동, 증착의 연속적인 단계를 거치는 것으로 나타낼 수 있다 (도 8).
- [0037] 본원의 일 구현예에 있어서, 상기 메모리스터 소자는 할라이드 물질 층을 HfO_x 박막 상부에 위치시킴으로써 국소적 전도성 채널을 제어하여 더 균질한 스위칭 구동 특성을 갖는다 (도 4). 예를 들어, 전기화학 활성 금속이 Ag인 경우, 하기 표 1의 표준 깃스 자유에너지를 참조하면, 할라이드는 산화물에 비해 높은 표준 깃스 자유 에너지를 갖기 때문에, Ag 이온이 할라이드 물질과 강하게 결합함으로써 전기적 용해를 막게 되어 Ag 이온의 이동을 매우 어렵게 하므로, 국소적 전도성 Ag 채널의 제어가 가능할 수 있다.

표 1

[0038]

표준 깃스 자유 에너지 ΔG_f° (kJ/mol)	
AgBr	-96.90
AgCl	-109.8
AgI	-66.19
Ag_2O	-11.21
Ag_2S	-40.67

[0040]

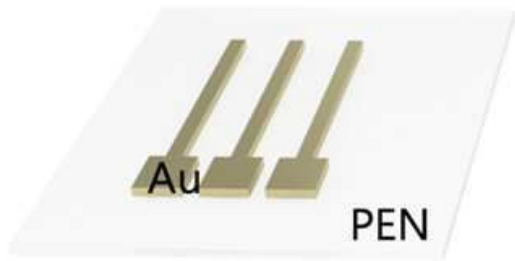
전술한 본원의 설명은 예시를 위한 것이며, 본원이 속하는 기술분야의 통상의 지식을 가진 자는 본원의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수도 있다.

[0041]

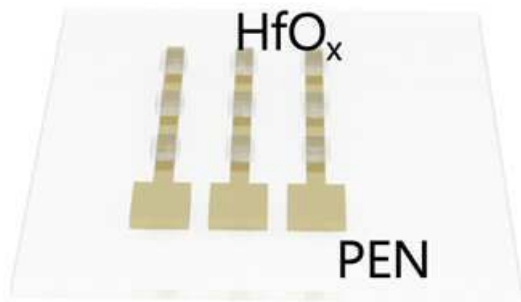
본원의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위, 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본원의 범위에 포함되는 것으로 해석되어야 한다.

도면

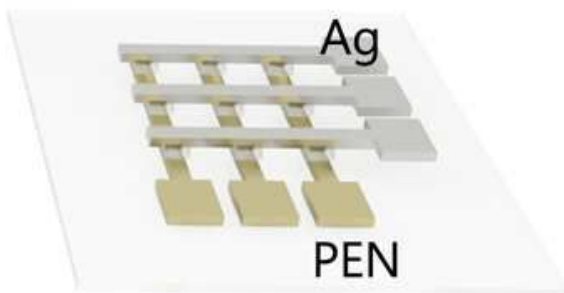
도면1



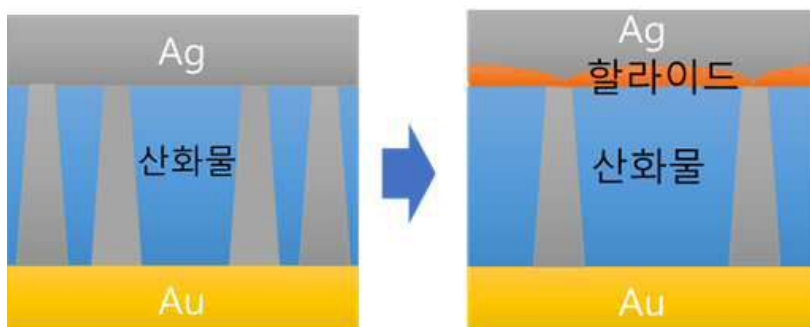
도면2



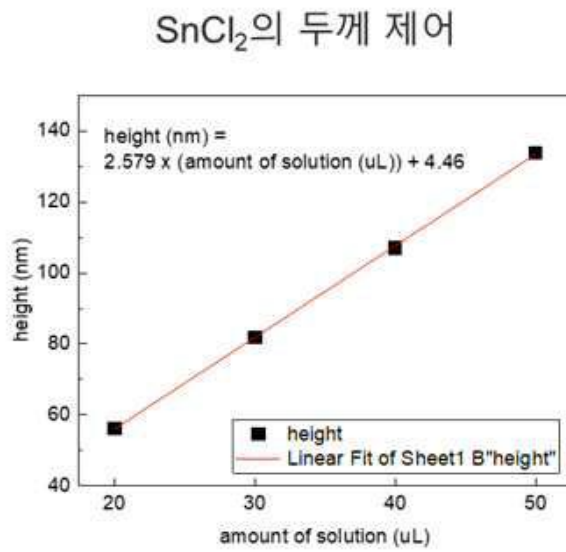
도면3



도면4



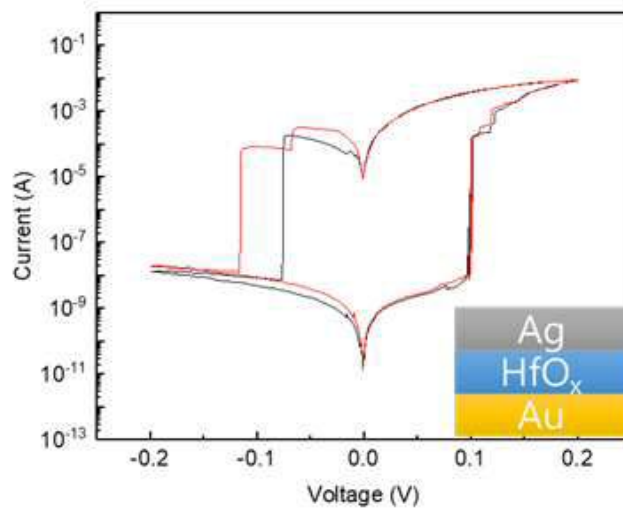
도면5



도면6



도면7



도면8

