(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第3808539号

(P3808539)

(45)発行日　平成18年8月16日(2006.8.16)　(24)登録日　平成18年5月26日(2006.5.26)

(51)Int.Cl.		F I		
G06F 12/08	(2006.01)	G06F	12/08	557
G06F 3/06	(2006.01)	G06F	12/08	507Z
		G06F	12/08	501G
		G06F	12/08	571
		G06F	12/08	505Z

請求項の数 4　(全 13 頁)　最終頁に続く

(21)出願番号　特願平8-89355
(22)出願日　平成8年4月11日(1996.4.11)
(65)公開番号　特開平9-282232
(43)公開日　平成9年10月31日(1997.10.31)
審査請求日　平成15年2月28日(2003.2.28)

(73)特許権者　000005223
富士通株式会社
神奈川県川崎市中原区上小田中４丁目１番１号
(74)代理人　100103827
弁理士　平岡　憲一
(74)代理人　100094662
弁理士　穂坂　和雄
(74)代理人　100087147
弁理士　長谷川　文廣
(72)発明者　高橋　秀夫
神奈川県横浜市港北区新横浜２丁目４番１９号　株式会社富士通プログラム技研内

最終頁に続く

(54)【発明の名称】記憶システムにおける外部記憶制御装置

(57)【特許請求の範囲】

【請求項１】

情報処理装置に接続され、外部記憶装置を制御する外部記憶制御装置であって、

前記情報処理装置から指示されたデータを前記外部記憶装置に書き込む際に必要となるトラック毎の情報を、前記外部記憶装置から１回のアクセスで複数のトラック分読み出すブロック読み出し手段と、

前記情報処理装置から指示されたデータを書き込むべきトラックに関する前記トラック毎の情報をキャッシュメモリに保持しているか否かを判断する制御手段と、を備え、

前記制御手段は、前記キャッシュメモリに前記トラック毎の情報を保持していないと判断した場合に、更に、前記情報処理装置から指示された一連の書き込み要求に対して必要となるトラックに関するトラック毎の情報であって保持していないトラックの情報の読み出しを、前記ブロック読み出し手段に対して指示すること、

を特徴とする外部記憶制御装置。

【請求項２】

前記一連の書き込み要求とは一つのＣＣＷチェインであること、

を特徴とする請求項１に記載の外部記憶制御装置。

【請求項３】

外部記憶制御装置の電源を投入した時に読み出した前記トラック毎の情報を前記キャッシュメモリに保持すること、を特徴とする請求項１もしくは２に記載の外部記憶制御装置。

【請求項４】
前記外部記憶制御装置への電力供給が停止した場合に、前記キャッシュメモリに電源を供給するバックアップ電源を備えること、を特徴とする請求項３に記載の外部記憶制御装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は記憶システムにおける外部記憶制御装置に関する。
外部記憶装置（磁気ディスク装置等）には記憶データ長が固定のＲＡＩＤ装置と記憶データ長が可変のＣＫＤ装置とがあるが，ＲＡＩＤ装置においてもＣＫＤ装置のブロックにＣＫＤフォーマットを持つことにより可変長データを扱うようにすることができる。
【０００２】
【従来の技術】
図８は従来の技術の説明図である。
図８（a)はＣＫＤ装置のフォーマットを示す。
【０００３】
以後の説明において，ＨＡは管理するトラックの不良等の情報を保持する領域である。Ｒ０はトラックの制御データを保持する領域である。
図８（a)において，Ｒ０（０）はトラック０のレコード０のデータ領域であって，そのデータ長とトラック０の制御データをもつ（Ｒ０（ｎ）はトラックｎのＲ０であることを表す）。Ｒ０（０）に続いてトラック０のレコード１（Ｒ１（０），データ長と実際のデータをもつ），トラック０のレコード２（Ｒ２（０），データ長とデータをもつ）が以下に続く。
【０００４】
同様に，トラック１にも，そのＨＡ（トラック１に関する情報）およびＲ０（１）（トラック１の制御データ等）があり，その後にトラック１のコード１（Ｒ１（１），データ長とデータ），レコード２（Ｒ２（１），データ長とデータ）が以下に続く。
【０００５】
ＣＫＤ装置は図８（a)のフォーマットにより可変データ長で書き込み，読み出しを行うことができる。
図８（b)はＲＡＩＤ装置のフォーマットである。
【０００６】
ＲＡＩＤ装置は長さが一定のデータブロックを持ち，ブロック単位に書き込み，読み出しを行うものである。そして，ＲＡＩＤ装置では，並列処理により高速化することが可能である（例えば，４０９６バイトのデータを１０２４バイトに分割し，３台のＲＡＩＤ装置に並列動作で書き込む等）。
【０００７】
図８（c)は記憶システムの例である。
図８において，
２１１はホストコンピュータであって，上位ＣＰＵを備えるものである。
【０００８】
２１２は磁気ディスク制御装置（ＦＣＵ）である。
２１３はチャネルアダプタ（ＣＡ）であって，ホストコンピュータ２１１とのインタフェースを備えるものである。
【０００９】
２１４はキャッシュメモリである（以後キャッシュと称するものに同じ）。
２１５はデバイスアダプタ（ＤＡ）であって，外部記憶装置２１６とのインタフェースをもつものである。
【００１０】
２１６は外部記憶装置であって，例えば，磁気ディスク装置である。

図８（c)の構成の動作を説明する。
ホストコンピュータ（２１１）が外部記憶装置２１６のトラックｎに書き込みを行う場合。
【００１１】
ＦＣＵ（２１２）のキャッシュメモリ（２１４）（以後キャッシュと略称する）上にトラックｎがある場合（サーチレコードがあった場合）。
(1) ＣＡ（２１３）はホストコンピュータ（２１１）から受け取ったデータをキャッシュ（２１４）上に書き込む。
【００１２】
(2) ＤＡ（２１５）はキャッシュ（２１４）の内容を外部記憶装置（２１６）に書き込む（トラックｎに関して操作を終了する）。ＦＣＵ（２１２）のキャッシュ（２１４）上にトラックｎが無い場合（サーチレコードが無い場合）。
【００１３】
(1) ＤＡ（２１５）が外部記憶装置（２１６）よりトラックｎを読み取り，キャッシュ（２１４）上に書き込む。
(2) ＣＡ（２１３）はホストコンピュータ（２１１）から貰ったデータをキャッシュ（２１４）上に書き込む。ＤＡ（２１５）はキャッシュ（２１４）の内容を外部記憶装置（２１６）に書き込む（そのトラックｎに関して操作を終了する）。
【００１４】
図９は発明が解決しようとする課題の説明図である。
ＲＡＩＤ装置に対してＣＫＤ装置のフォーマット（ＣＫＤフォーマット）を施すことによりＣＫＤ装置と同様の動作をさせることが可能である。
【００１５】
図９（a)はＣＫＤ装置のブロックにＣＫＤフォーマットを施した例である。
ＣＫＤのトラック０の各レコードを必要に応じて分割し，ＲＡＩＤの１ブロック毎に格納する。
【００１６】
図９（a)において，Ｒ０（０）Ｃはトラック０のレコード０（Ｒ０）のデータ長であり，Ｒ０（０）Ｄはトラック０の制御データであり，Ｒ１（０）Ｃはレコード１のデータ長であり，Ｒ１（０）Ｄはレコード１のデータである。同様にＲ２（０）Ｃはトラック０のレコード２のデータ長であり，Ｒ２（０）Ｄはレコード２のデータである。
【００１７】
また，Ｒ０（１）Ｃはトラック１のレコード０（Ｒ０）のデータ長，Ｒ０（１）Ｄはトラック１の制御データ，Ｒ１（１）Ｃはレコード１のデータ長，Ｒ１（１）Ｄはレコード１のデータ，Ｒ２（１）Ｃはレコード２のデータ長，Ｒ２（１）Ｄはレコード２のデータである。
【００１８】
このようにＣＫＤフォーマットを施したＲＡＩＤ装置の動作について説明する。
次のような処理について説明する。
【００１９】
ＤＸ　　（動作範囲の指定）
ＬＲ　　（トラックｎのレコード０をサーチする）
ＷＵＤ　（トラックｎのレコード０のデータ部をＵＰＤＡＴＥ　ＷＲＩＴＥする。）
ＷＣＫＤ（トラックｎのレコード１をＦＯＲＭＡＴ　ＷＲＩＴＥする（ホストコンピュータから与えられるデータでレコードを更新する。））
ＷＣＫＤ（トラックｎのレコード２をＦＯＲＭＡＴ　ＷＲＩＴＥする。）
ＷＵＤ　（トラックｎ＋１のレコード０のデータ部をＵＰＤＡＴＥ　ＷＲＩＴＥする。）
ＷＣＫＤ（トラックｎ＋１のレコード１をＦＯＲＭＡＴ　ＷＲＩＴＥする。）
ＷＣＫＤ（トラックｎ＋１のレコード２をＦＯＲＭＡＴ　ＷＲＩＴＥする。）

・・・

【００２８】
８はキャッシュメモリである。
９はキャッシュメモリに読み込まれた管理ブロック（トラック０～トラックｎの管理ブロック）を保持する管理ブロック保持領域である。
【００２９】
１０はキャッシュメモリのデータ保持領域である（トラック０～トラックｎのデータを保持する領域）。
１１は管理ブロック読み込み手段であって，外部記憶装置１２の管理ブロック格納領域１４の管理ブロックを読み込む手段である。
【００３０】
１２は外部記憶装置である。
１３は管理ブロックであって，トラック０の管理ブロックである。
１４は管理ブロック格納領域であって，トラック０～トラックｎの各管理ブロックを保持する領域である。
【００３１】
１５はデータ格納領域であって，トラック０～トラックｎを示す。
図１の本発明の基本構成の動作を，書き込みの場合についての例として説明する。
【００３２】
ホストコンピュータからデータ（Ｄ（０），Ｄ（１），・・・Ｄ（ｎ））の書き込み要求があり，さらに外部記憶装置において，それらがキャッシュミスヒットしたとする。
【００３３】
(1)　ホストコンピュータ１から書き込み要求が外部記憶制御装置６に与えられる。
(2)　外部記憶制御装置６はホストコンピュータ１の書き込み要求によりキャッシュメモリをサーチするが対象のトラックの管理ブロック（ＨＡ／Ｒ０（０）～ＨＡ／Ｒ０（ｎ））がキャッシュメモリ８にないものとする。
【００３４】
(3)　外部記憶制御装置６において，管理ブロック読み込み手段１１は外部記憶装置１２の管理ブロック格納領域１４からトラック０の管理ブロック（ＨＡ／Ｒ０(0)）を含む管理ブロック格納領域１４の各管理ブロック（ＨＡ／Ｒ０(0)～ＨＡ／Ｒ０（ｎ））を読み出し，キャッシュメモリ８の管理ブロック保持領域９に保持する。
【００３５】
(4)　外部記憶制御装置６において，制御手段７はトラック０の管理ブロック（ＨＡ／Ｒ０（０））が存在することを確認し，データＤ（０）をキャッシュメモリ８のトラック０に書き込む。そして，キャッシュメモリ８のトラック０に書き込まれたデータを外部記憶装置１２のトラック０に書き写す。
【００３６】
(5)　ホストコンピュータ１からトラック１の書き込みデータ（Ｄ(1)）の書き込み要求が制御手段７に与えられる。
(6)　制御手段７はキャッシュメモリの管理ブロック保持領域９を参照し，トラック１の管理ブロック（ＨＡ／Ｒ０（１））が存在することを確認し，データＤ（１）をキャッシュメモリ８のトラック１に書き込む。
【００３７】
(7)　外部記憶制御装置６のトラック１のデータが外部記憶装置１２のトラック１に書き込まれる。
以後，トラックｎのデータＤ（ｎ）についも同様に，キャッシュメモリ８の管理ブロック保持領域９の管理ブロック（ＨＡ／Ｒ０（ｎ））が参照され，キャッシュメモリ８のトラックｎにデータＤ（ｎ）が書き込まれ，そこから外部記憶装置１２のトラックｎにデータＤ（ｎ）が書き込まれる。
【００３８】
従来は，ホストコンピュータ（上位ＣＰＵ）からキャッシュにＦＯＲＭＡＴＷＲＩＴＥを

する場合，管理ブロックを外部記憶装置からキャッシュに読み出すために外部記憶装置にｎ回アクセスする必要があった。しかし，本発明によれば，外部記憶装置に１回のアクセスのみでｎ個の管理ブロックを読み出すことができる。そのため，外部記憶装置にアクセス回数を１／ｎにすることができ，動作を大幅に高速化することができる。

【００３９】

【発明の実施の形態】

図２は本発明の実施例１の構成である。

図２において，

２１はホストコンピュータであって，上位ＣＰＵを備えるものである。

【００４０】

２２はトラックｎの書き込みデータである。

２３はトラックｎ＋１の書き込みデータである。

３１は外部記憶制御装置（ＦＣＵ）である。

【００４１】

３２は制御部である。

３３は管理ブロック参照部であって，ＨＡ／Ｒ０の有無を判定するものである。

【００４２】

３４は管理ブロック読み出し部であって，外部記憶装置４１の管理ブロック格納領域４２の内容を読み出すものである。

３５はチャネルアダプタ（ＣＡ）である。

【００４３】

３６はキャッシュメモリである。

３７はキャッシュメモリの管理ブロック保持領域である。

３８はデバイスアダプタ（ＤＡ）である。

【００４４】

４１は外部記憶装置であって，磁気記憶装置でありＣＫＤフォーマットしたＲＡＩＤ装置である。

４３は管理ブロック格納領域４２のＨＡ／Ｒ（０）の最初のトラックである。

【００４５】

４４は管理ブロック格納領域４２のＨＡ／Ｒ（０）の最終トラックである。

図３は図２の実施例１のタイムチャートである。動作（ＣＣＷ）は前述の場合と同様である。

【００４６】

（Ａ）　ＣＰＵ（ホストコンピュータのＣＰＵ）よりＦＣＵに対して前記のＣＣＷの起動を生じる。

（Ｂ）　ＣＡはキャッシュ上にトラックｎの管理ブロック（ＨＡ／Ｒ０）の有無の確認をする。ここでは無いとしてＤＡにトラックｎのＳＴＡＧＩＮＧ（ヘッドの位置付け）要求をする。

【００４７】

（Ｃ）ＤＡは外部記憶装置よりトラックｎのＨＡ／Ｒ０が格納されているトラック（ＲＡＩＤ上の管理ブロック格納領域）を読み込む。

（Ｄ）ＣＡはキャッシュ上にトラックｎのＨＡ／Ｒ０がある事を確認し，そのトラックに対するＷＲＩＴＥ動作を行う（Ｒ０データ部のＵＰＤＡＴＥ　ＷＲＩＴＥ，Ｒ（ｎ）以降のＦＯＲＭＡＴ　ＷＲＩＴＥ）。

【００４８】

（Ｅ）ＤＡはキャッシュ上にあるトラックｎを外部記憶装置に書き込む。

（Ｆ）ＣＡはキャッシュ上にトラックｎ＋１のＨＡ／Ｒ０の有無を確認する。

ここでは（Ｃ）において，読み込まれているためトラックｎ＋１のＨＡ／Ｒ０はキャッシュ上に存在する。

【００４９】

（Ｇ）ＣＡはキャッシュ上にそのトラックｎ＋１に対するＷＲＩＴＥ動作を行う（Ｒ０データ部のＵＰＤＡＴＥ　ＷＲＩＴＥ，Ｒ（ｎ＋１）以降のＦＯＲＭＡＴ　ＷＲＩＴＥ）を行う。

【００５０】

（Ｈ）ＤＡはキャッシュ上のトラックｎ＋１を外部記憶装置に書き込む。

以後Ｆ～Ｈを繰り返す。

上記の動作を外部記憶装置が次のように構成されているものとして具体的に説明する。

【００５１】

(1) 外部記憶装置のトラック数は１００であるとする。

(2) ユーザの利用できるトラックはトラック０～トラック８９とする。

(3) トラック０からトラック９８は，外部記憶装置が使用する領域（管理ブロック格納領域）とする。

【００５２】

(4) ＨＡ／Ｒ０が格納されている領域は次のようであるとする。

トラック０からトラック９のＨＡ／Ｒ０はトラック９０に存在する。

トラック１０からトラック１９のＨＡ／Ｒ０はトラック９１に存在する。

【００５３】

トラック２０からトラック２９のＨＡ／Ｒ０はトラック９２に存在する。

トラック３０からトラック３９のＨＡ／Ｒ０はトラック９３に存在する。

トラック４０からトラック４９のＨＡ／Ｒ０はトラック９４に存在する。

【００５４】

トラック５０からトラック５９のＨＡ／Ｒ０はトラック９５に存在する。

トラック６０からトラック６９のＨＡ／Ｒ０はトラック９６に存在する。

トラック７０からトラック７９のＨＡ／Ｒ０はトラック９７に存在する。

【００５５】

トラック８０からトラック８９のＨＡ／Ｒ０はトラック９８に存在する。

外部記憶制御装置のファームウェア（制御部）は次の式によりＨＡ／Ｒ０の格納位置を求める。

【００５６】

（上位ＣＰＵ（ホストコンピュータ）から指定されるトラック÷１０）＋９０（少数以下は考慮しない）。

ＣＣＷは次の通りとする。

【００５７】

ＤＸ

ＬＲ　　トラック２０のレコード０に位置付けする。

ＷＵＤ　トラック２０のレコード０をＵＰＤＡＴＥ　ＷＲＩＴＥする。

【００５８】

ＷＣＫＤ　トラック２０のレコード１をＦＯＲＭＡＴ　ＷＲＩＴＥする。

ＷＣＫＤ　トラック２０のレコード２をＦＯＲＭＡＴ　ＷＲＩＴＥする。

ＷＵＤ　トラック２１のレコード０をＵＰＤＡＴＥ　ＷＲＩＴＥする。

【００５９】

ＷＣＫＤ　トラック２１のレコード１をＦＯＲＭＡＴ　ＷＲＩＴＥする。

ＷＣＫＤ　トラック２１のレコード２をＦＯＲＭＡＴ　ＷＲＩＴＥする。

外部記憶制御装置内のキャッシュメモリは，全くの空きであるとする。

【００６０】

図４は上記のデータを格納する外部記憶装置のフォーマットを表したものである。

図５は上記の条件で動作するためのフローチャートである。

【００６１】

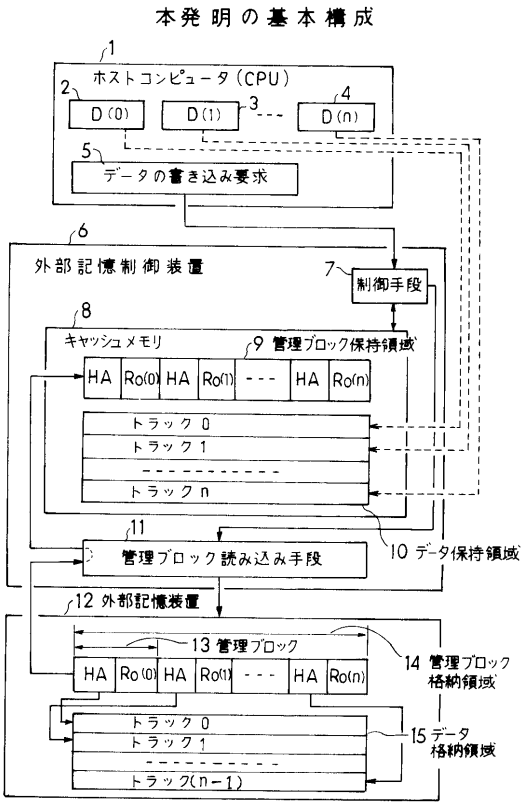
Ｓ１　外部記憶制御装置（ＦＣＵ）は上位ＣＰＵ（ホストコンピュータ）より上記の条件のＣＣＷを受け取る。

Ｓ２，Ｓ３　ＦＣＵはキャッシュメモリ上にトラック２０のトラックが存在するかチェックする。存在しなければＳ５に進み，存在すればＳ４に進む。
【００６２】
Ｓ４　上記の条件にあわないので他の処理をする（説明は省略する）。
Ｓ５，Ｓ６　ＦＣＵはキャッシュ上にトラック９２（トラック１０のＨＡ／Ｒ０）が存在するかチェックする。存在すればＳ７に進み，存在しなければＳ８に進む。
【００６３】
Ｓ７　キャッシュメモリ上に存在する場合には上記の条件にあわないので他の処理をする（説明は省略する）。
Ｓ８　ＦＣＵはＤｅｖｉｃｅよりトラック９２を読み込む。読み込んだトラックはキャッシュ上に置かれる（ポイント１）。
【００６４】
（トラック９２を読むことによりトラック２０～２９のＨＡ／Ｒ０の全てを取得する）。
Ｓ９　ＦＣＵはキャッシュ上のトラック９２よりトラック２０のＨＡ／Ｒ０を取得する。
【００６５】
（取得したＨＡ／Ｒ０はキャッシュ上の別領域にコピーされ，以後ＷＲＩＴＥＨＩＴ動作（ＷＵＤ－ＷＣＫＤ－ＷＣＫＤ）に使用する）。
Ｓ１０　次のトラック（トラック２１）の処理を開始する。
【００６６】
Ｓ１１，Ｓ１２　ＦＣＵはキャッシュメモリ上にトラック２１のトラックが存在するかチェックする。存在すればＳ１３に進み，存在しなければＳ１４に進む。
【００６７】
Ｓ１３　上記の条件に合わないので他の処理をする（説明は省略する）。
Ｓ１４，Ｓ１５　ＦＣＵはキャッシュメモリ上にトラック９２（トラック２１のＨＡ／Ｒ０）が存在するかチェックする。存在すればＳ１６に進み，存在しなければＳ１７に進む。
【００６８】
Ｓ１６　ＦＣＵはキャッシュ上のトラック９２よりトラック２１のＨＡ／Ｒ０を取得する。取得したＨＡ／Ｒ０はキャッシュ上の別領域にコピーされ，以後ＷＲＩＴＥ　ＨＩＴ動作（ＷＵＥ－ＷＣＫＤ－ＷＣＫＤ）動作に使用される。
【００６９】
Ｓ１７　上記の条件にあわないので他の処理をする（説明は省略する）。
図７は本発明の実施例２である。
本発明では管理ブロック格納領域にエラーを生じると外部記憶装置が使用できなくなるので，図７は外部記憶装置に保持する管理ブロック格納領域を２重化し，同じ内容のＨＡ／Ｒ０の管理ブロック格納領域を２箇所に設けるようにしたものである。
【００７０】
また，外部記憶制御装置の電源を投入した時に外部記憶装置の管理ブロック格納領域の内容をキャッシュメモリの管理ブロック格納領域に読み込むようにして高速化を図ったものである。
【００７１】
また，外部記憶制御装置の電源をオフにしても，キャッシュメモリに保持した管理ブロック格納領域の内容が消失しないように，バックアップ電源を備えるようにしたものである。
【００７２】
なお，図７の構成の全てを同一の装置に備える必要はなく，上記の構成のその一つもしくは二つだけを備えるようにしても良い。
図７において，
３１は外部記憶制御装置（ＦＣＵ）である。
【００７３】

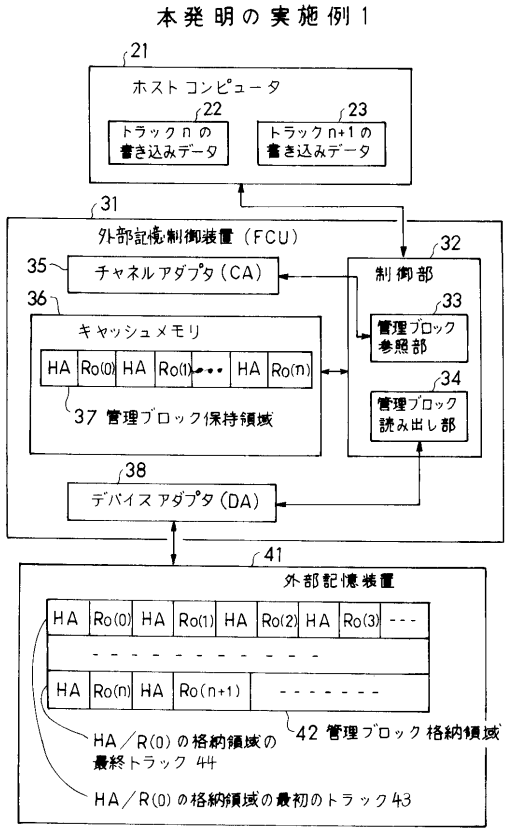
３２は制御部である。
３２’は電源投入判定部であって，外部記憶制御装置３１の電源投入を検出するものである。
【００７４】
３４は管理ブロック読み出し部である。
３７は管理ブロック保持領域である。
４１は外部記憶装置である。
【００７５】
４２は管理ブロック格納領域Ａである。
４２’は管理ブロック格納領域Ｂであって，管理ブロック格納領域Ａと同じ内容を保持するものである。
【００７６】
６１は電源部であって，外部記憶制御装置（ＦＣＵ）の電源である。
６２はバックアップ電源であって，電源部６１がオフの時にも外部記憶制御装置（ＦＣＵ）３１のキャッシュメモリ３６の内容を保持するように電源を供給するものである。
【００７７】
図７の構成の動作を説明する。
本発明では，外部記憶装置の管理ブロック格納領域にエラーを生じると，その領域の管理ブロックで管理される全部のトラックの処理を行うことができなくなる。そのため，管理ブロック格納領域Ａ（４２）と管理ブロック格納領域Ｂ（４２’）は同じ内容を複写して持つ。そして，通常は管理ブロック格納領域Ａ（４２）の内容をキャッシュメモリ３６に書き込むようにするが，管理ブロック格納領域Ａ（４２）にエラーが発生した時には，管理ブロック格納領域Ｂ（４２’）の内容をキャッシュメモリ３６に書き込むようにする。このようにすることにより，外部記憶装置４１の信頼性を向上させることができる。
【００７８】
次に，電源投入時の動作について説明する。
電源部６１の電源が投入される。電源投入判定部３２’は電源投入を検出すると，管理ブロック読み出し部３４に電源投入を通知する。管理ブロック読み出し部３４は管理ブロック格納領域Ａ（４２）（または管理ブロック格納領域Ｂ（４２’））からその領域に保持されている管理ブロックをキャッシュメモリ３６に読み出す。以後は，前述の動作を行う。このようにすることにより，管理ブロック格納領域の内容を読み出すために外部記憶装置４１にアクセスする回数を減らすことができ，高速化ができる。
【００７９】
また，バックアップ電源６２を設けることにより，外部記憶制御装置（ＦＣＵ）３１の電源がオフにされても，キャッシュメモリに保持された管理ブロックが消失しないので，次に電源が投入された時にもその内容が保持されている。そのため，外部記憶装置４１の管理ブロック格納領域を読み出すために外部記憶装置４１にアクセスする回数を減らすことができ，高速化ができる。
【００８０】
【発明の効果】
本発明によれば，管理ブロック格納領域の複数の管理ブロックを一回の動作で読み出すことができる。そのため，その管理ブロックを読み出すために外部記憶装置にアクセス回数を大幅に減らすことができ，キャッシュメモリを備える記憶システムの動作を大幅に高速化させることができる。
【図面の簡単な説明】
【図１】本発明の基本構成を示す図である。
【図２】本発明の実施例１を示す図である。
【図３】本発明の実施例１のタイムチャートを示す図である。
【図４】本発明の外部記憶装置のフォーマットを示す図である。
【図５】本発明の実施例１のフローチャートを示す図である。

【図６】本発明の実施例１のフローチャートを示す図である。
【図７】本発明の実施例２を示す図である。
【図８】従来の技術の説明図である。
【図９】発明が解決しようとする課題の説明図である。
【符号の説明】
１：ホストコンピュータ（ＣＰＵ）である。
２，３，４：データ
５：データの書き込み要求
６：外部記憶制御装置
７：制御手段
８：キャッシュメモリ
９：管理ブロック保持領域
１０：データ保持領域
１１：管理ブロック読み込み手段
１２：外部記憶装置
１３：管理ブロック
１４：管理ブロック格納領域
１５：データ格納領域

【図１】



【図２】



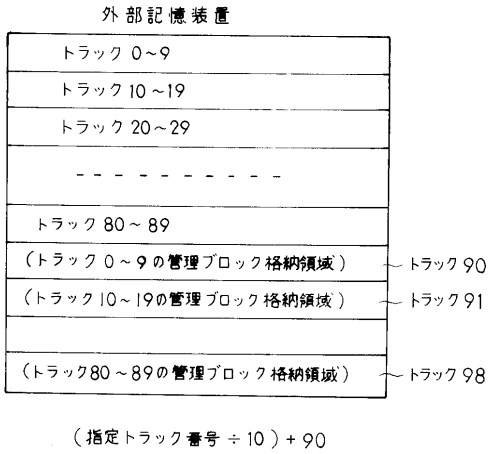
【図３】

本発明の実施例１のタイムチャート



【図４】

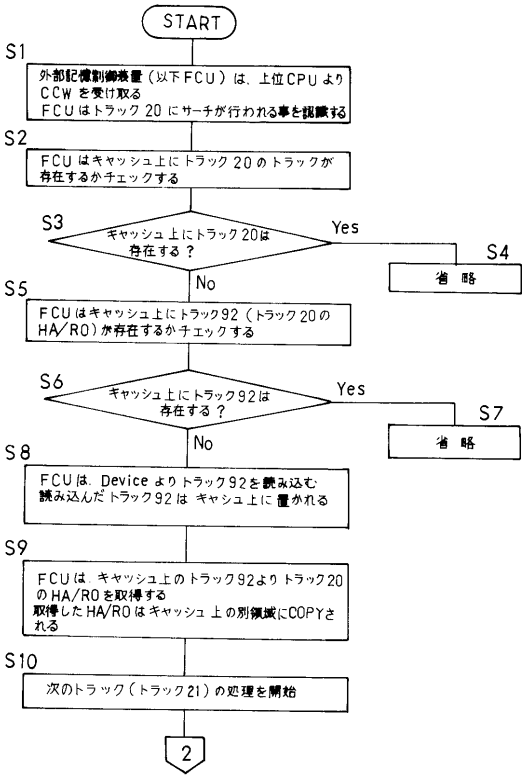
本発明の外部記憶装置のフォーマット



（指定トラック番号 ÷ 10）＋ 90

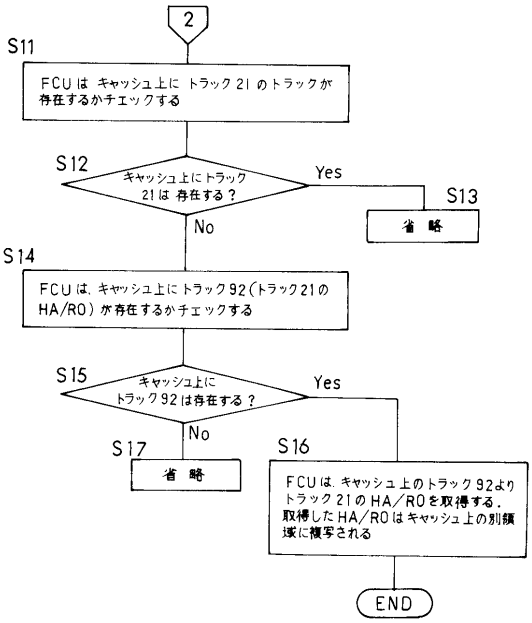
【図５】

本発明の実施例１のフローチャート



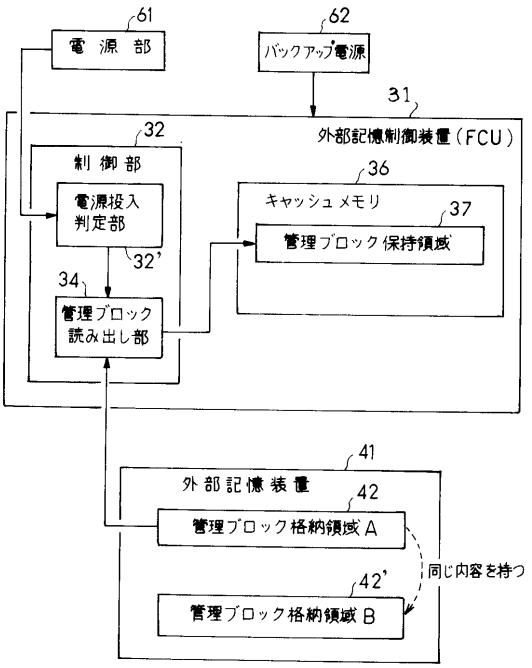
【図６】

本発明の実施例１のフローチャート



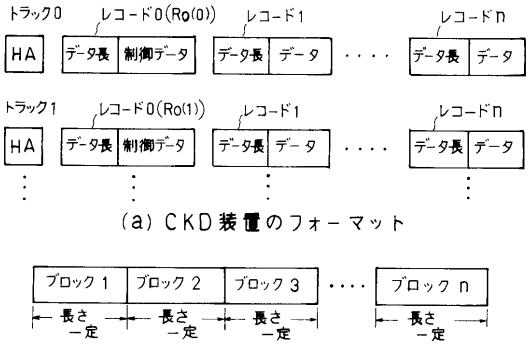
【図７】

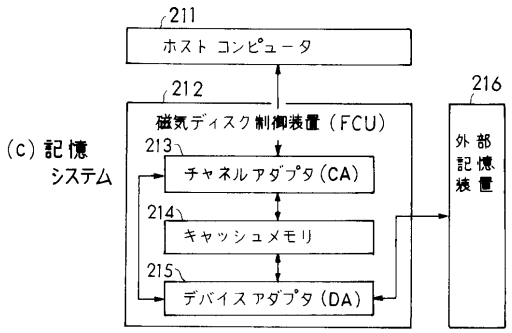
本発明の実施例２



【図８】

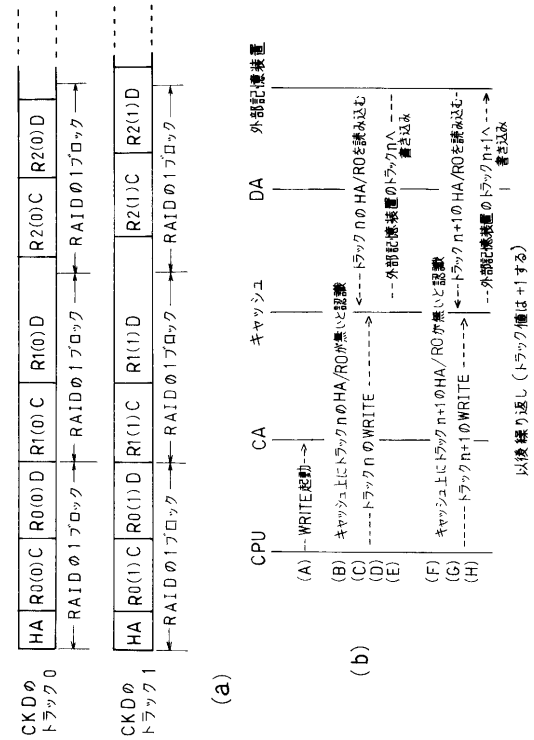
従来の技術の説明図





【図９】

発明が解決しようとする課題の説明図



フロントページの続き

(51)Int.Cl.	FI	
G06F 12/08	541Z	
G06F 3/06	302A	
G06F 3/06	301V	
G06F 3/06	304F	

(72)発明者 西山 眞治
神奈川県横浜市港北区新横浜２丁目４番１９号 株式会社富士通プログラム技研内
(72)発明者 菅原 広美
神奈川県横浜市港北区新横浜２丁目４番１９号 株式会社富士通プログラム技研内

審査官 清木 泰

(56)参考文献 特開平０５－３２４４７４（ＪＰ，Ａ）
特開平０５－０２８０４６（ＪＰ，Ａ）
特開平０９－０９７１３７（ＪＰ，Ａ）
特開平０８－２４１１７４（ＪＰ，Ａ）
特開平０８－２２１２１０（ＪＰ，Ａ）
特開平０８－０１６４７６（ＪＰ，Ａ）
特開平０６－０７５７１５（ＪＰ，Ａ）
特開平０５－３０７４４０（ＪＰ，Ａ）
特開平０３－１８４１４４（ＪＰ，Ａ）
特開昭６３－２８５６５２（ＪＰ，Ａ）
特開昭６２－０５５７４４（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
G06F12/08-12/12
G06F 3/06- 3/08
G11B20/10-20/16