(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.^{6}
G02F 1/136

(45) 공고일자 2003년08월14일
(11) 등록번호 10-0363140
(24) 등록일자 2002년11월19일

(21) 출원번호 10-1996-0018811
(22) 출원일자 1996년05월30일
(65) 공개번호 특1996-0042181
(43) 공개일자 1996년12월21일

(30) 우선권주장

95-131695	1995년05월30일	일본(JP)
95-154863	1995년06월21일	일본(JP)
95-154864	1995년06월21일	일본(JP)

(73) 특허권자 가부시키가이샤 아드반스트 디스프레이
일본국 구마모토켄 기쿠치군 니시고오시마찌 미요시 997반지

(72) 발명자 사마모토 히로카즈
일본국 쿠마모토켄 키쿠치군 니시고시마치 미요시 997반치 가부 시끼가이샤 어드밴스트 디스플레이나이

(74) 대리인 이화익
권태복

심사관 : 임동재

(54) TFT어레이기판과이것을이용한액정표시장치및TFT어레이기판의제조방법

요약

점결함수복을 확실하게 행할수 있는 TFT 어레이와 그 제조방법을 제공한다.
게이트전극및 게이트배선 또는 축적용량 전극과 같은 재료로 동시에 형성되고, 인접하는 두개의 화소에 걸쳐서 배치된 점결함 수복패턴과, 이 점결함 수복 패턴상에 게이트절연막 또는 축적용량 유전체막을 통해서 형성된 아일런드를 구비하고, 점결함으로써 인식되는 화소에 대해서 그 화소의 트랜지스터부를 레이저광으로 분리하고, 그 다음 화소전극상의 일부및 인접화소의 화소전극상의 일부에 레이저광을 조사해서, 점결함 수복패턴을 통해서 인접하는 화소의 화소전극 상호간을 단락시켜서 수복한다.

대표도

도 1

명세서

도면의 간단한 설명

제 1 도는 본 발명의 실시예1의 액정표시 장치에 이용하는 TFT 어레이를 나타내는 부분평면도.
제 2 도는 제 1 도의 A-A단면도.
제 3 도는 제 1 도의 B-B 단면도.
제 4 도는 본 발명의 실시예2의 액정표시 장치에 이용하는 TFT 어레이를 나타내는 부분단면도.

제 5 도는 본 발명의 실시예3의 액정표시 장치에 이용하는 TFT 어레이를 나타내는 부분평면도.
제 6 도는 제 5 도의 A-A 단면도.
제 7 도는 제 5 도의 B-B 단면도.
제 8 도는 본 발명의 실시예4의 액정표시 장치에 이용하는 TFT 어레이를 나타내는 부분단면도.
제 9 도는 본 발명의 실시예5의 액정표시 장치에 이용하는 TFT 어레이의 부분평면도.
제 10 도는 제 9 도의 A-A 단면도.
제 11 도는 제 9 도의 B-B 단면도.
제 12 도는 본 발명의 실시예6의 표시 장치에 이용하는 TFT 어레이 단면도.
제 13 도는 본 발명의 실시예7의 표시 장치에 이용하는 TFT 어레이의 부분 평면도.
제 14 도는 제 13 도의 A-A 단면도.
제 15 도는 제 13 도의 B-B 단면도.
제 16 도는 본 발명의 실시예8의 표시 장치에 이용하는 TFT 어레이 단면도.
제 17 도는 본 발명의 실시예9의 액정표시 장치에 이용하는 TFT 어레이를 나타내는 부분평면도.
제 18 도는 제 17 도의 A-A 단면도.
제 19 도는 제 17 도의 B-B 단면도.
제 20 도는 본 발명의 실시예10의 액정표시 장치에 이용하는 TFT 어레이를 나타내는 부분단면도.
제 21 도는 본 발명의 실시예11의 액정표시 장치에 이용하는 TFT 어레이를 나타내는 부분평면도.
제 22 도는 제 21 도의 A-A 단면도.
제 23 도는 제 21 도의 B-B 단면도.
제 24 도는 본 발명의 실시예12의 액정표시 장치에 이용하는 TFT 어레이를 나타내는 부분단면도.
제 25 도는 종래의 액정표시 장치에 이용하는 TFT 어레이를 나타내는 부분 평면도.
제 26 도는 제 25 도의 A-A 단면도.
제 27 도는 종래의 액정표시 장치에 이용하는 TFT 어레이의 부분평면도.
제 28 도는 제 27 도의 B-B 단면도.
제 29 도는 종래의 액정표시 장치에 이용하는 TFT 어레이를 나타내는 부분 평면도.
제 30 도는 제 29 도의 A-A 단면도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 TFT(Thin Film Transistor)어레이 기판과 이것을 이용한 액정표시장치 및 TFT 어레이 기판의 제조방법, 특히 수율 저하요인의 하나인 점결함(点缺陥)의 복구방법을 제공하는 것이다.
종래의 액정표시장치에 이용되는 TFT어레이에는 제 25 도 및 제 26 도에 나타나는 것과 같은 것이 있었다.
제 25 도는 종래의 액정표시 장치에 이용되는 TFT 어레이의 부분 확대도, 제 26 도는 제 25 도중의 A-A단면도이다. 도면에서 1은 유리기판, 2는 게이트전극을 함께 갖춘 게이트배선, 3은 투명도전막에 의해 이루어지는 화소(畵素)전극, 4는 게이트 절연막, 5는 반도체층, 6은 오믹콘택층, 7은 소스전극 · 배선, 8은 드레인 전극을 각각 나타낸다.
종래의 TFT 어레이의 제조 프로세스 및 구조를 설명하겠다. 먼저 세정한 유리기판(1)에 Cr, Ta, Ti등의 금속의 얇은 막(박막)을 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴형성하며, 게이트전극 · 배선(2)을 형성한다. 다음에 게이트 절연막(4)이 되는 SiN이나 SiO_2 등의 절연막, 반도체층(5)이 되는 i-a-Si나 poly-Si 등및, 오믹콘택층(6)이 되는 n-a-Si등을 플라스마 CVD(화학적 기상성장)법등으로 막을 만든다. 다음에 오토에칭법등의 방법으로 n-a-Si및 i-a-Si를 아일랜드모양, 혹은 라인모양으로 패턴을 형성한다. 그 다음에 ITO(인듐 주석 산화물)등의 투명도전막을 스퍼터링등의 방법으로 막형성하고, 화소전극(3)을 형성한다. 또 Al, Cr등의 금속박막을 스퍼터링등의 방법으로 막형성하고, 이것을 포토에칭법 등으로 패턴을 형성하며, 소스전극 · 배선(7)및 드레인전극(8)을 형성한 후, 소스 · 드레인 사이에 있는 오믹콘택층(6)이 되는 n-a-Si를 에지오프한다. 마지막으로 필요에 따라 SiN등으로 보호막을 형성한다.
또 종래 이 종류의 액정표시 장치에 이용되는 TFT 어레이에는 제 27 도및 제 28 도에 나타나는 것과 같은 것이 있었다. 제 27 도는 종래의 액정표시 장치에 이용되는 TFT 어레이의 부분평면도이고, 제 28 도는 제 27 도의 B-B단면도이다. 이들 도면에 의해서 종래의 TFT 어레이의 제조 프로세스 및 구조를 설명하겠다.
제 27 도 및 제 28 도에 나타나는 종래의 것은, 먼저 세정한 유리기판(1)에 Cr, Ta, Ti등의 금속박막을 스퍼터링 법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 필요한 패턴으로 형성하며, 게이트전극(및 게이트배선)(2)을 형 성한다. 다음에 ITO(인듐 주석 산화물)등의 투명도전막을 스퍼터링법등의 방법으로 필요한 패턴으로 형성하고, 화소전극(3)을 형성한다. 다음에 게이트절연막(4)이 되는, 예를들면 SiO_2, SiN, 금속산화막등으로 되는 절연막, 반도체층(5)이 되는 i-a-Si등(6)을 플라스마 CVD(화학적 기상성장)법 등으로 막을 만든다. 다음에 포토에칭법등의 방법으로 n-a-Si및 i-a-Si를 아일랜드모양(제 1 도에 나타나는 반도체층(5)과 같은 섬모양의 부분)으로, 또는 라인모

양(가늘고 긴 띠모양의 부분)으로 패턴을 형성한다.

또 포토에칭법등의 방법으로 필요한 패턴을 형성하고, 화소전극상에 콘택홀(9)(드레인전극(8)이 화소전극(3)과 접하는 부분)을 형성한다. 다음에 Al, Cr등의 금속박막을 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴을 형성하며, 소스전극(및 소스배선)(7)및 드레인전극(8)을 형성한다. 다음에 소스전극과 드레인전극의 사이(제 4 도에 나타나는 반도체층(5)의 상부에서 소스전극및 드레인전극의 어느것에도 덮여있지 않은 부분)에 있는 n-a-Si를 에지오프한다. 마지막으로 필요에 따라서 SiN등으로 보호막을 형성한다.

상기와 같이 구성된 TFT 어레이에서는, 이물등에 의해 게이트전극(2)과 드레인전극(8)이 단락된다든지 오믹콘택이 취해지지 않는등의 이유에 의해, 정상적으로 동작하지 않는 화소, 이른바 점결함(点缺陥)이 수ppm의 확률로 발생한다. 이 결함을 복구하는 방법으로써는 특개소 59-101693호 공보나 특개평 2-135320호 공보에 나타나는 것처럼 서로 인접하는 구동전극 사이를 접속하는 패턴을 형성하고, 레이 저 조사(照射)에 의해 결함이 된 화소전극을 인접하는 화소전극에 접속하는 방법이 있다.

제 29 도는 종래의 액정표시 장치에 이용되는 축적용량을 구비한 TFT 어레이의 부분확대도, 제 30 도는 제 29 도중의 A-A단면도이다. 도면에서 1은 유리기판, 21은 축적용량전극, 31은 축적용량의 유전체(誘電體)를 나타낸다.

다음에 이 타입의 종래의 TFT 어레이의 제조 프로세스및 구조를 설명하겠다. 먼저 세정한 유리기판(1)에 Cr, Ta, Ti등의 금속박막을 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴을 형성하며, 축적용량전극(21)을 형성한다. 다음에 축적용량의 유전체막(31)이 되는 SiN이나 SiO_2 등의 막을 플라스마 CVD(화학적 기상성장)법등으로 막형성하고, 나중에 형성하는 게이트전극및 게이트배선(2)과 콘택하기 위한 콘택홀등을 패턴 형성한다. 다음에 Cr, Ta, Ti등의 금속박막을 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴형성하며, 게이트전극및 게이트배선(2)을 형성한다. 또 ITO(인듐 주석 산화물)등의 투명도전막을 스퍼터링등의 방법으로 막형성하며, 이것을 포토에칭법등의 방법으로 패턴형성하고 화소전극(3)을 형성한다.

다음에 게이트절연막(4)이 되는 SiN이나 SiO_2 등의 절연막, 반도체층(5)이 되는 i-a-Si나, poly-Si등 및 오믹콘택층(6)이 되는 n-a-Si등을 플라스마 CVD법등으로 막형성한다. 다음에 포토에칭법등의 방법으로 n-a-Si및 i-a-Si를 아일랜드모양 또는 라인모양으로 패턴을 형성한다. 다음에 포토에칭법등의 방법으로 패턴 형성하 고, 화소전극(3)위에 콘택홀을 형성한다. 또 Al, Cr등의 금속박막을 스퍼터링법등으로 막형성하고, 이것을 포토에칭법등으로 패턴형성하며, 소스전극과 소스배선(7)및 드레인전극(8)을 형성한 후에, 소스·드레인 사이에 있는 n-a-Si를 에지오프한다. 마지막으로 필요에 따라서 SiN등으로 보호막을 형성한다.

상기와 같이 구성된 TFT 어레이에서는 이물등에 의해 게이트전극(2)과 드레인 전극(8)이 단락한다든지, 오믹콘택이 충분히 취해지지 않는등의 이유에 의해 정상적으로 동작하지 않는 화소, 이른바 점결함이 수ppm의 확률로 발생한다. 이 결함을 복구하는 방법으로써는 특개평2-284120호 공보나 특개평5-66415호 공보에 나타나는 것처럼 서로 인접하는 구동전극 사이를 접속하는 패턴을 축적용량과 동시에 형성하고, 이것을 레이저 조사에 의해 용융(溶融)하며, 결함이 된 화소전극을 인접한 화소전극에 접속하는 방법이 있다.

상기와 같이 종래의 TFT 어레이에서는 점결함의 발생에 의해 수율이 저하한다고 하는 문제가 있었다. 또 종래의 점결함 복구방법에서는 점결함을 복구하기 위한 접속패턴을 구비하고 있지만, 이 패턴과 접속하는 화소전극을 레이저 조사에 의해 접속하는 경우, 화소전극측에서의 조사에서는 화소전극이 투명하기 때문에 레이저광이 투과해 버려서, 충분하게 수리용의 접속패턴과 접속하는 것이 어렵다고 하는 문제가 있었다.

또 레이저조사를 행해도 확실하게 접속패턴이 용융되어 있지 않는 경우등이 있고, 복구가 어렵다고 하는 문제가 있었다.

또 종래의 점결함 복구방법에서는, 점결함을 복구하기 위한 패턴을 구비하고 있지만, 이 패턴과 인접하는 화소전극을 레이저조사에 의해 접속하는 경우, 화소전극측에서의 조사에서는 화소전극이 투명하기 때문에 레이저를 투과해 버려서, 충분하게 접속하는것이 어렵다고 하는 문제가 있었다.

그래서 본 발명은 게이트전극 및 게이트배선과 같은 재료로 동시에 형성되고, 인접하는 두개의 화소에 중복하는 점결함 복구패턴과 이 점결함 복구패턴상에 게이트 절연막을 통해서 형성된 아일랜드등을 구비하며, 점결함으로써 인식되는 화소에 대해서 그 화소의 트랜지스터부를 레이저광으로 절단하고 레이저광을 조사해서, 점결함 복구패턴을 통해서 인접하는 화소의 화소전극 상호간을 접속시키는 것이다.

또 축적용량 전극과 같은 재료로 동시에 형성되고, 인접하는 두개의 화소에 중복하는 점결함 복구패턴과, 이 점결함 복구패턴상에 축적용량 유도체막을 통해서 형성된 아일랜드를 구비하고, 점결함으로써 인식되는 화소에 대해서 그 화소의 트랜지스터부를 레이저광으로 절단하고 레이저광을 조사해서, 점결함 복구패턴을 통해서 인접하는 화소의 화소전극상호간을 접속시키는 것이다.

이 경우 절연막을 통한 두개의 금속막, 즉 점결함 복구패턴 및 화소전극에 접해서 형성된 아일랜드를 레이저로 접속하기 때문에 쉽고 또한 확실하게 복구가 행해진다.

(실시예)

실시예 1.

본 발명의 실시예1을 도면에 의거해서 설명하겠다. 제 1 도는 본 발명의 액 정표시 장치에 이용되는 TFT 어레이의 부분평면도, 제 2 도는 제 1 도의 A-A단면도, 제 3 도는 제 1 도의 B-B단면도이다. 도면에서 9는 게이트전극·배선(2)와 같은 재료로 동시에 형성된 제1의 금속패턴인 점결함 복구패턴, 10은 소스전극·배선(7)및 드레인 전극(8)과 같은 재료로 동시에 형성된 제2의 금속패턴인 아일랜드를 각각 나타내고, 아일랜드(10)는 화소전극(3)상에 접해서 형성되어 있다. 또 도면중 C-C및 D는 점결함 복구때의 레이저 조사개소(照射箇所)를 나타내고 있다. 또 종래예와 같은 부분에 관해서는 같은 부호를 붙이고, 설명을 생략한다.

본 실시예에서의 TFT 어레이의 제조방법에 관해서 설명하겠다. 먼저 세정한 유리기판(1)에 Cr, Ta, Ti등의 고융점 금속박막을 막두께 300nm정도 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴형성하며, 게이트전극 · 배선(2), 또 점결함 복구패턴(9)을 형성한다. 다음에 게이트절연막(4)이 되는 SiN이나 SiO_2 등의 절연막을 막두께 300nm정도, 반도체층(5)이 되는 i-a-Si나 poly-Si등을 막두께 200nm정도및 오믹콘택층(6)이 되는 n-a-Si등을 50nm정도, 플라스마 CVD(화학적 기상성장)법등으로 막형성한다. 다음에 포토에칭법등의 방법으로 n-a-Si및 i-a-Si를 라인모양 혹은 아일랜드 모양으로 패턴을 형성한다.

또 ITO(인듐 주석 산화물)등의 투명도전막을 스퍼터링등의 방법으로 막두께 100nm정도 막형성하고, 이것을 포토에칭법등의 방법으로 패턴형성하여, 화소전극(3)을 형성한다. 다음에 Al, Cr 혹은 Mo등의 금속박막을 스퍼터링법등으로 막두께 400nm정도 막형성하고, 이것을 포토에칭법등으로 패턴형성하며, 소스전극 · 배선(7) 및 드레인전극(8), 또 점결함 복구패턴(9)과의 접속부분에 아일랜드(10)를 형성한다. 즉 점결함을 복구하는 경우의 레이저 조사개소D에는 점결함 복구패턴(9)상에 게이트절연막(4)및 화소전극(3)을 통해서 아일랜드(10)가 형성되어 있다. 그 다음 소스 · 드레인 사이에 있는 n-a-Si를 에지오프한다. 마지막으로 필요에 따라서 SiN등으로 보호막을 형성한다.

이상과 같이 해서 작성한 TFT 어레이및 그것을 이용한 액정표시장치에서, 점결함으로써 인식되는 화소에 대해서 그 화소의 트랜지스터부를 레이저광으로 제 1 도에 나타나는 C-C선부에서 절단하고, 그다음 화소전극 (3)상의 D부 및 인접화소의 화소전극(3)상의 D부에 레이저를 조사해서 점결함복구패턴(9)을 통해서 인접하는 화소의 화소전극 상호간을 단락(短絡)시킨다. 절연막을 통한 두개의 금속막, 즉 점결함 복구패턴(9)및 아일랜드(10)를 레이저로 접속하기 위해서 쉽고 확실하게 복구가 행해진다. 특히 화소전극(3)쪽에서의 레이저조사에 대해서 효과적이다. 또 점결함 복구패턴(9)을 Cr, Ta 또는 Ti등의 금속으로 형성했기 때문에 실리콘 박막등으로 형성한 경우에 비해서 레이저 조사때의 용융, 접속이 용이하다. 또 본 실시예에서는 좌우의 화소전극을 접속하도록 구성했지만 상하의 화소전극을 접속할 수도 있다.

본 실시예에 의하면 점결함으로써 인식된 화소를 점결함 복구패턴을 이용해서 인접하는 화소와 단락시키는 것에 의해, 서로 인접하는 화소전극이 같은 전위가 되고 같은 표시를 행하기 때문에, 점결함으로써 시인하기 어렵게 되고 TFT 어레이 의 수율이 향상한다. 또 본 실시예에서는 종래와 같은 제조방법으로 패턴만을 변경하기 때문에 공정수를 증가시키지 않고 비용이 많이 들지않는 이점이 있다.

또 본 발명에 의하면 TFT 어레이 단계에서 발견된 점결함은 말할것도 없고, 이 TFT 어레이 기판과 투명전극 및 컬러필터등을 가지는 대향(對向) 전극기판과의 사이에 액정을 끼운 액정표시장치가 이루어진 후라도, 즉 화소전극측에서 레이저광을 입사하는 경우에도 쉽고 확실하게 복구가 가능하다.

실시예 2.

제 4 도는 본 발명의 실시예2인 표시장치에 이용되는 TFT 어레이를 나타내는 부분단면도이다. 본 실시예는 화소전극(3)과 소스전극 · 배선 및 드레인전극(8)의 제조공정의 순서를 바꾼 이외는 실시예1과 같은 구조이다. 즉, 점결함 복구패턴(9)상에 절연막을 끼워서 아일랜드(10)가 형성되고, 그 위에 화소전극(3)이 형성된다. 이처럼 아일랜드(10)는 화소전극(3)의 위 또는 아래의 어느쪽이라도 되고, 어느 쪽의 구조라도 점결함 복구패턴(9)을 이용해서 쉽고 확실하게 점결함을 복구할 수가 있으며, 실시예1과 같은 효과를 얻을 수 있다.

실시예 3.

본 발명의 실시예3을 도면에 의거해서 설명하겠다. 제 5 도는 본 발명의 표시장치에 이용되는 TFT 어레이의 부분평면도, 제 6 도는 제 5 도의 A-A단면도, 제 7 도는 제 5 도의 B-B단면도이다. 도면에서 11은 에칭스토퍼막이다. 본 실시예에서의 TFT 어레이의 제조방법에 관해서 설명하겠다. 먼저 세정한 유리기판(1)에 Cr, Ta, Ti등의 고융점 금속박막을 막두께 300nm정도 스퍼터링법등의 방법으로 막형성 하고, 이것을 포토에칭법등의 방법으로 패턴형성하며, 게이트전극 · 배선(2)과 점결함복구패턴(9)를 형성한다. 다음에 게이트절연막(4)이 되는 SiN이나 SiO_2 절연막을 막두께 300nm정도, 반도체층(5)이 되는 i-a-Si나 poly-Si등을 막두께 100nm정도및 에칭스토퍼막(11)이 되는 SiN이나 SiO_2 등의 절연막을 막두께 200nm정도, 플라스마 CVD(화학적 기상성장)법 등으로 막형성한다. 다음에 포토에칭법등의 방법으로 에칭스토퍼막을 패턴형성한다. 이어서 오믹콘택층(6)이 되는 n-a-Si를 플라스마 CVD법등으로 막형성하고 패턴형성한다.

또 ITO(인듐 주석 산화물)등의 투명도전막을 스퍼터링법등의 방법으로 막두께 100nm정도 막형성한다. 이 막두께는 액정표시 장치로써 요구되는 휘도(輝度)를 얻기 위해서 최대 150nm까지로 한다. 이것을 포토에칭법등의 방법으로 패턴 형성하고 화소전극(3)을 형성한다. 다음에 Al, Cr 또는 Mo등의 금속박막을 스퍼터링법등으로 막두께400nm정도 막형성하고, 이것을 포토에칭법등으로 패턴 형성하며, 소스전극 · 배선(7)및 드레인전극(8), 또 점결함 복구패턴(9)과의 접속부분에 아일랜드(10)를 형성한다. 마지막으로 필요에 따라서 SiN등으로 보호막을 형성한다.

이상과 같이 해서 작성한 TFT 어레이 및 그것을 이용한 액정표시장치에서, 점결함으로써 인식되는 화소에 대해서 그 화소의 트랜지스터부를 레이저광으로 제 5 도에 나타나는 C-C선으로 절단하고, 그 다음 화소전극(3)상의 D부 및 인접화소의 화소전극(3)상의 D부에 레이저광을 조사해서 점결함 복구패턴(9)을 통해서 인접하 는 화소의 화소전극을 단락시킨다.

상기와 같은 구조의 TFT 어레이에서도 실시예1및 2와 같은 효과가 얻어진다.

실시예 4.

제 8 도는 본 발명의 실시예4인 액정표시 장치에 이용되는 TFT 어레이를 나타내는 부분단면도이다. 본 실시예는 화소전극(3)과 소스전극 · 배선(7)및 드레인전극(8)의 제조공정의 순서를 바꾼 이외는 실시예3과 같은 구조이다. 즉 점결함 복구패턴(9)상에 절연막을 끼워서 아일랜드(10)가 형성되고 그 위에 화소전극(3)이 형성된다. 이러한 구조라도 점결함 복구패턴(9)을 이용해서 쉽고 확실하게 점결함을 복구할 수가 있고, 실시예1 ~ 3과 같은 효과가 얻어진다.

또 상기 실시예에서 나타난 TFT 어레이의 구조는 다만 일예일 뿐이고, 본 발명은 이들 구조에 한정되는 것은 아니다.

이상과 같이 본 발명에 의하면 레이저조사로 인접하는 두개의 화소에 중복하는 제1의 금속패턴과, 이 제1의 금속패턴상에 게이트절연막을 통해서 형성된 제2의 금속패턴을 용융하는것에 의해, 쉽고 확실하게 화소 결합의 복구가 행해지는 TFT 어레이 기판 및, 해당 TFT 어레이 기판을 이용한 액정표시장치가 얻어지고 수율이 향상하는 효과가 있다.

또 제1의 금속패턴을 게이트배선과, 제2의 금속패턴을 소스 및 드레인전극과, 각각 같은 금속재료로 동시에 형성하기 때문에, 종래의 공정과 같은 공정수로 마스크만을 변경하면 되고, 비용이 많이 들지않고 쉽게 제조할 수가 있다.

실시예 5.

본 발명의 실시예5를 제 9 도에서 제 11 도까지에 나타낸다. 제 9 도는 본 발명의 표시장치에 이용되는 TFT 어레이의 부분평면도이고 제 10 도는 제 9 도의 A-A단면도이다. 제 11 도는 제 9 도의 B-B단면도이다. 먼저 세정한 유리기판(1)에 Cr, Ta, Ti, W, Mo, Al등의 고융점금속의 박막을 그 막두께가 300nm정도가 되도록 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴화해서 게이트전극(및 게이트배선)(2)을 형성하고, 또 나중에 형성하는 점결함 복구패턴인 브리지와 접속할 수 있는 위치에 아일랜드로 해서 패턴(12)을 형성한다. 다음에 ITO(인듐 주석 산화물)등의 투명도전막을 그 막두께가 100nm정도가 되도록 스퍼터링법등의 방법으로 막형성한다. 이것을 포토에칭법등의 방법으로 패턴화해서 화소전극(3)을 형성한다. 다음에 게이트절연막(4)이 되는 SiN이나 SiO_2 등의 절연막을 막두께 300nm정도, 반도체층(5)이 되는 i-a-Si나 poly-Si등을 막두께 100nm정도 및 오믹콘택층(6)이 되는 n-a-Si등을 막두께 500nm정도 각각 플라스마CVD(화학적 기상성장)법 등으로 막형성한다. 다음에 포토에칭법등의 방법으로 n-a-Si 및 i-a-Si를 라인모양으로(혹은 아일랜드모양으로)패턴 형성한다.

또 포토에칭법등의 방법으로 패턴형성하고, 화소전극상에 콘택홀(91)을 형성한다. 다음에 Al, Cr등의 금속박막을 막두께 400nm정도 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴화해서 소스전극(및 소스배선)(7), 드레인 전극(8)및 점결함 복구패턴으로써 브리지(13)를 형성한다. 다음에 소스전극과 드레인전극의 사이에 있는 n-a-Si를 에지오프한다. 마지막으로 필요에 따라서 SiN등으로 보호막을 형성한다.

이렇게 해서 작성한 TFT 어레이 및 그것을 이용한 액정표시장치에서, 점결함으로써 인식되는 화소에 대해서 그 화소에 포함되는 트랜지스터를 레이저광으로 제 9 도의 C-C부에서 절단하고, 그중의 화소전극상의 D부(브리지(13)의 부분중 브리지의 하층에 아일랜드(12)가 배치되어 있는 부분)및, 인접하는 화소의 화소전극상의 같은 D부에 레이저광을 조사해서 게이트절연막을 용융하고, 복구패턴인 브리지를 통해서 상기 점결함으로써 인식되는 화소의 화소전극과 인접하는 화소의 화소전극을 단락시킨다.

실시예 6.

본 발명의 실시예6을 제 12 도에 나타낸다. 제 12 도의 구조는 실시예5의 구조에서 게이트전극(2)과 화소전극(3)의 제조공정의 순서를 바꾸는 이외는 실시예5와 같다. 즉 화소전극(3)의 위에 아일랜드전극(12)이 형성된다.

실시예 7.

본 발명의 실시예7을 제 13 도에서 제 15 도까지에 나타낸다. 제 13 도는 본 발명의 표시장치에 이용되는 TFT 어레이의 부분평면도이고, 제 14 도는 제 13 도의 A-A단면도이다. 제 15 도는 제 13 도의 B-B단면도이다. 먼저 세정한 유리기판(1)에 Cr, Ta, Ti, W, Mo, Al등의 고융점금속의 박막을 그 막두께가 300nm정도가 되도록 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴화해서, 게이트전극(및 게이트배선)(2)을 형성하고, 또 나중에 형성하는 점결함 복구패턴인 브리지와 접속할 수 있는 위치에 아일랜드로써 패턴(12)을 형성한다. 다음에 ITO(인듐 주석 산화물)등의 투명도전막을, 그 막두께가 100nm정도가 되도록 스퍼터링법등의 방법으로 막형성한다. 이 막두께는 액정표시장치로써 요구되는 휘도를 얻기 위해 최대 150nm이하로 한다. 이것을 포토에칭법등의 방법으로 패턴형성하고 화소전극(3)을 형성한다. 다음에 게이트절연막(4)이 되는 SiN이나 SiO_2 등의 절연막을 막두께 300nm정도, 반도체층(5)이 되는 i-a-Si나 poly-Si등을 막두께 100nm정도및, 에칭스토퍼막(101)이 되는 SiN이나 SiO_2 등의 절연막을 막두께 200nm정도, 각각 플라스마 CVD(화학적 기상성장)법 등으로 막형성한다. 다음에 포토에칭법등의 방법으로 에칭스토퍼막을 패턴형성한다.

다음에 오믹콘택층이 되는 n-a-Si등을 막두께 50nm정도 플라스마 CVD법등으로 막형성하고, 포토에칭법등의 방법으로 패턴형성하며, 화소전극상에 콘택홀(91)을 형성한다. 다음에 Al, Cr등의 금속박막을 막두께400nm정도 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴화해서, 소스전극(및 소스배선)(7), 드레인전극(8)및 점결함 복구패턴으로써 브리지(13)를 형성한다. 다음에 소스전극과 드레인전극의 사이에 있는 n-a-Si및 화소부에 있는 불필요한 n-a-Si나 i-a-Si를 에지오프한다. 마지막으로 필요에 따라서 SiN등으로 보호막을 형성한다.

이처럼해서 작성한 TFT 어레이및 그것을 이용한 액정표시장치에서 점결함으로써 인식되는 화소에 대해서, 그 화소에 포함되는 트랜지스터를 레이저광으로 제 13 도의 C-C선부에서 절단하고, 그 중 화소전극상의 D부(브리지(13)부분중 브리지의 하층에 아일랜드(12)가 배치되어 있는 부분) 및, 인접하는 화소의 화소전극상의 같은 D부에 레이저광을 조사해서 게이트 절연막을 용융하고, 복구패턴인 브리지를 통해서 상기 점결함으로써 인식되는 화소의 화소전극과, 인접하는 화소의 화소전극을 단락시킨다.

실시예 8.

본 발명의 실시예8을 제 16 도에 나타낸다. 제 16 도의 구조는 실시예7의 구조에서 게이트전극(2)과 화소전극(3)의 제조공정의 순서를 바꾸는 이외는 실시예7과 같다. 즉 화소전극(3)의 위에 아일랜드 전극(12)이 형성된다.

본 발명에 의하면 점결함을 용이하게 복구할 수 있기 때문에 TFT 어레이 및 그것을 이용한 액정표시장치의 제조수율을 개선할수 있다. 또 본 발명에 의하면, 점결함이 제조도중의 TFT 어레이의 단계에서 발견된 경우에는 말할것도 없고, 액정표시장치가 된 후에 발견된 경우라도, 즉 복구때 레이저광을 화소전극측에서 입사하지 않으면 안되는 경우라도 쉽고 확실하게 복구가 가능해진다.

또 제조공정은 종래의 방법과 전혀 바뀌지 않고, 패턴만의 변경이기 때문에 공정의 추가도 없고 비용이 많이 들지도 않는다.

실시예 9.

본 발명의 실시예9를 제 17 도에 나타낸다. 제 17 도는 본 발명의 표시장치에 이용되는 TFT 어레이의 부분평면도, 제 18 도는 제 17 도의 A-A단면도, 제 19 도는 제 17 도의 B-B단면도이다. 도면에서, 111은 축적용량 전극(21)과 같은 재료로 동시에 형성된 제1의 금속패턴인 점결함 복구패턴, 12는 게이트전극 및 게이트배선(2)와 같은 재료로 동시에 형성된, 제2의 금속패턴인 아일랜드를 각각 나타내 고, 아일랜드(12)는 화소전극(3)의 아래에 접해서 형성되어 있다. 또 도면중 C-C 및 D는 점결함 복구때의 레이저 조사개소이다.

다음에 본 실시예에서의 TFT 어레이의 제조방법에 관해서 설명하겠다. 먼저 세정한 유리기판(1)에 Cr, Ta, Ti등의 금속박막을 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴형성하며, 축적용량전극(2) 및 점결함 복구패턴(111)을 형성한다. 다음에 축적용량의 유전체(誘電體)막(31)이 되는 SiN이나 SiO_2 등의 막을 플라스마CVD(화학적기상성장)법등으로 막형성하고, 나중에 형성하는 게이트전극 및 게이트배선(2)과 콘택하기 위한 콘택홀등을 패턴형성한다. 다음에 Cr, Ta, Ti등의 고융점 금속박막을 막두께300nm정도 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴형성하며, 게이트전극 · 배선(2)및 점결함복구패턴(111)과의 접속부분에 아일랜드(12)를 형성한다. 즉, 점결함을 복구하는 경우의 레이저 조사개소D에는 점결함 복구패턴(111)상에 축적용량의 유전체(3)를 통해서 아일랜드(12)가 형성되어 있다.

또 ITO(인듐 주석 산화물)등의 투명도전막을 스퍼터링등의 방법으로 막두께 100nm정도 막형성하고, 이것을 포토에칭법등의 방법으로 패턴형성하며, 화소전극(3)을 형성한다. 다음에 게이트절연막(4)이 되는 SiN이나 SIO_2 등의 절연막을 막두께 300nm정도, 반도체층(5)이 되는 i-a-Si나 poly-Si등을 막두께 200nm정도 및 오믹콘택층(6)이 되는 n-a-Si등을 50nm정도, 플라스마 CVD(화학적 기상성장)법등으로 막형성한다. 다음에 포토에칭법등의 방법으로 n-a-Si 및 i-a-Si를 라인모양 또는 아일랜드모양으로 패턴형성한다. 다음에 포토에칭법등의 방법으로 패턴형성하고 화소전극(3)상에 콘택홀을 형성한다. 다음에 Al, Cr등의 금속박막을 스퍼터링법등으로 박막 400nm정도 막형성하고, 이것을 포토에칭법등으로 패턴형성하며, 소스전극 · 배선(7)및 드레인전극(8)을 형성한 후, 소스 · 드레인 사이에 있는 n-a-Si를 에지오프한다. 마지막으로 필요에 따라서 SiN등으로 보호막을 형성한다.

이상과 같이 해서 작성한 TFT 어레이 및 그것을 이용한 액정표시장치에서, 점결함으로써 인식되는 화소에 대해서 그 화소의 트랜지스터부를 레이저광으로 제 1 도에 나타나는 C-C선부로 절단하고, 그 다음 화소전극(3)상의 D부 및 인접화소의 화소전극(5)상의 D부에 레이저광을 조사해서, 점결함 복구패턴(11)을 통해서 인접하는 화소의 화소전극을 단락시킨다. 이 경우, 축적용량의 유도체(31)를 통한 두개의 금속막, 즉 점결함 복구패턴(111)및 아일랜드(11)를 레이저로 접속하기 때문에 쉽고 확실하게 복구가 행해진다. 특히, 화소전극(3)측에서의 레이저 조사에 대해서 효과적이다. 또 본 실시예에서는 좌우의 화소전극을 접속하도록 구성했지만, 상하의 화소전극을 접속하는것도 가능하다.

본 실시예에 의하면 점결함으로써 인식된 화소를, 점결함 복구패턴(111)을 이용해서 인접하는 화소와 단락시키는 것에 의해, 서로 인접하는 화소전극이 같은 전위가 되고 같은 표시를 행하기 때문에, 점결함으로써 시인하기 어렵게 되고 TFT 어레이의 수율이 향상한다. 또 종래와 같은 제조방법으로 패턴만의 변경이기 때문에 공정수를 늘리지 않고 비용이 많이 들지 않는 이점이 있다.

또 본 발명에 의하면 TFT 어레이 단계에서 발견된 점결함은 말할것도 없고, 이 TFT 어레이 기판과 투명전극 및 컬러필터등을 가지는, 대향 전극기판과의 사이에 액정을 끼운 액정표시 장치가 된 후에도, 즉 화소전극측에서 레이저광을 입사하는 경우에도 쉽고 확실한 복구가 가능해진다.

실시예 10.

제 20 도는 본 발명의 실시예10의 표시장치에 이용되는 TFT 어레이를 나타내는 부분단면도이다. 본 실시예10은, 게이트전극 · 배선(2)과 화소전극(3)의 제조공정의 순서를 바꾸어 넣는 이외는 실시예9와 같은 구조이다. 즉 점결함 복구패턴(11)상에 축적용량의 유전체(31)를 통해서 화소전극(3)이 형성되고, 그 위에 아일랜드(12)가 형성된다. 이처럼 아일랜드(12)는 화소전극(3)의 위 또는 아래의 어느쪽라도 되고, 어느쪽의 구조든지 점결함 복구패턴(1110을 이용해서 용이하게 점결함을 복구하는 것이 가능하고 실시예9와 같은 효과가 얻어진다.

실시예 11.

본 발명의 실시예11을 도면에 의거해서 설명하겠다. 제 21 도는 본 발명의 액정표시장치에 이용되는 TFT 어레이의 부분평면도, 제 22 도는 제 21 도의 A-A단면도, 제 23 도는 제 21 도의 B-B단면도이다. 도면에서 131은 에칭스토퍼막이다.

본 실시예에서의 TFT 어레이의 제조방법에 관해서 설명하겠다. 먼저 세정한 유리기판(1)에 Cr, Ta, Ti등의 금속박막을 스퍼터링법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴형성하며, 축적용량전극(21), 또 점결함복구패턴(111)을 형성한다. 다음에 축적용량의 유전체막(31)이 되는 SiN이나 SiO_2 등의 막을 플라즈마 CVD(화학적 기상성장)법등으로 막형성하고, 나중에 형성하는 게이트전극 · 배선과 콘택하기 위한 콘택홀등을 패턴형성한다. 다음에 Cr, Ta, Ti등의 고융점 금속막을 막두께 300nm정도 스퍼터링 법등의 방법으로 막형성하고, 이것을 포토에칭법등의 방법으로 패턴형성하며, 게이트전극 · 배선(2) 또 점결함 패턴복구(111)과의 접속부분에 아일랜드(12)를 형성한다. 즉 점결함을 복구하는 경우의 레이저 조사개소에는 점결함 복구패턴(111)상에 축적용량의 유전체(31)을 통해서 아일랜드(12)가 형성되어 있다.

또 ITO(인듐 주석 산화물)등의 투명도전막을 스퍼터링법등의 방법으로 막두께 100nm정도 막형성한다. 이 막두께는 액정표시 장치로써 요구되는 휘도를 얻기위해 최대 150nm까지로 한다.이것을 포토에칭법등의 방법으로 패턴형성하고 화소전극(3)을 형성한다. 다음에 게이트절연막(4)이 되는 SiN이나 SiO_2 등의 절연막을 막두께 300nm정도, 반도체층(5)이 되는 i-a-Si나, poly-Si등을 막두께 100nm정도및, 에칭스토퍼막(131)이 되는 SiN이나 SiO_2 등의 절연막을 막두께 200nm정도, 플라스마 CVD법등으로 막형성한다. 다음에 포토에칭법등의 방법으로 에칭스토퍼막 (131)을 패턴형성한다. 이어서 오믹콘택층(6)이 되는 n-a-Si등을 플라스마CVD법등으로 50nm정도 막형성하고, 포토에칭

법등의 방법으로 패턴형성하며, 화소전극(3)상에 콘택홀을 형성한다. 다음에 Al, Cr등의 금속박막을 스퍼터링법등으로 박막400nm정도 막형성하고, 이것을 포토에칭법등으로 패턴형성하며, 소스전극 · 배선(7)및 드레인전극(8)을 형성한다. 다음에 소스 · 드레인 사이에 있는 n-a-Si및 화소부에 있 는 불필요한 n-a-Si나 i-a-Si를 에지오프한다. 마지막으로 필요에 따라서 SiN등으로 보호막을 형성한다.

이상과 같이 해서 작성한 TFT 어레이및 그것을 이용한 액정표시장치에서, 점결함으로써 인식되는 화소에 대해서 그 화소의 트랜지스터부를 레이저광으로 제 21 도에 나타나는 C-C선부로 절단하고, 그 다음 화소전극(3)상의 D부및 인접화소의 화소전극(3)상의 D부에 각각 레이저광을 조사해서, 점결함복구패턴(111)을 통해서 인접하는 화소의 화소전극을 단락시킨다.

상기와 같은 구조의 TFT 어레이에서도 실시예9및 실시예10과 같은 효과가 얻어진다.

실시예 12.

제 24 도는 본 발명의 실시예12인 액정표시 장치에 이용되는 TFT 어레이를 나타내는 부분단면도이다. 본 실시예12는 게이트전극(2)과 화소전극(3)의 제조공정의 순서를 바꾸는 이외는 실시예11과 같은 구조이다. 즉 점결함 복구패턴(111)상에 축적용량의 유전체막(31)을 통해서 화소전극(3)이 형성되고, 그 위에 아일랜드(12)가 형성된다. 이러한 구조라도 점결함 복구패턴(111)을 이용해서 용이하게 점결함을 복구하는 것이 가능하고, 실시예9 ~ 실시예11과 같은 효과가 얻어진다.

또 상기 실시예에 나타난 TFT 어레이의 구조는 단지 한예일뿐이고, 본 발명은 이들 구조에 한정되는 것은 아니다.

이상과 같이 이 발명에 의하면, 레이저조사로 접속하는 두개의 화소에 중복하는 제1의 금속패턴과, 이 제1의 금속패턴상에 축적용량 유전체막등의 절연막을 통해서 형성된 제2의 금속패턴을 용융하는 것에 의해, 화소 결함의 복구가 쉽고 확실하게 행해지는 TFT 어레이 기판및, 해당 TFT 어레이 기판을 이용한 액정표시 장치가 얻어지고, 수율이 향상하는 효과가 있다.

또 본 발명에서의 제조방법에 의하면, 제1의 금속패턴을 축적용량 전극과, 제2의 금속패턴을 게이트전극과, 각각 같은 금속재료로 동시에 형성하기 때문에, 종래의 공정과 같은 공정수로 마스크만을 변경하면 되고, 비용이 많이 들지 않고 쉽게 제조할 수가 있다.

(57) 청구의 범위

청구항 1.

금속박막으로 이루어진 게이트 전극과 게이트 배선, 게이트 절연막, 반도체층, 오믹 콘택층, 소스 전극과 소스 배선 및 드레인 전극을 갖는 박막트랜지스터와, 투명 도전막으로 이루어진 화소전극이 투명 절연기판 상에 설치된 박막 트랜지스터 어레이 기판과, 투명전극 및 컬러필더를 갖는 대향 전극기판과의 사이에 액정이 삽입되어 이루어진 액정표시장치에 있어서,

인접하는 화소전극에 걸치고, 또한 소스배선과 동일한 금속박막으로 이루어진 브리지와, 상기 게이트 절연막을 개재하여 상기 브리지의 하층에 대응하는 위치에, 또한 상기 화소전극의 상층 또는 하층인 위치에, 게이트배선을 형성할 때 동시에 동일한 금속박막으로 이루어진 아일랜드를 형성한 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서,

아일랜드가 고융점 금속으로 형성되어 이루어진 것을 특징으로 하는 액정표시장치.

청구항 3.

제 2 항에 있어서,

고융점 금속이 Cr, Ta, Ti, W, Mo 또는 Al 중의 어느 하나인 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1 항, 제 2 항 또는 제 3 항에 있어서,

아일랜드가 화소전극과 접촉하여 있는 것을 특징으로 하는 액정표시장치.

청구항 5.

청구항 제 1항에 기재된 액정표시장치의 제조방법에 있어서, 상기 게이트 전극 및 게이트 배선을 형성할 때, 동시에 이것과 동일한 금속재료로 아일랜드를 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 6.

청구항 제 1항에 기재된 액정표시장치에서, 점결함을 포함하는 화소전극과, 이 화소전극에 인접하는 두개의 화소전극 중에서 어느 한개의 화소전극을 동일한 전위로 하여 상기 점결함을 포함하는 화소전극을 복구하는 것을 특징으로 하는 액정표시장치의 복구방법.

청구항 7.

제 6 항에 있어서,

점결함을 포함하는 화소전극과, 이 화소전극에 인접하는 2개의 화소전극 중에서 어느 1개의 화소전극에 걸치는 브리지와, 이 브리지에 대응하는 아일랜드를 단락하여 동일한 전위로 하는 것을 특징으로 하는 액정표시장치의 복구방법.

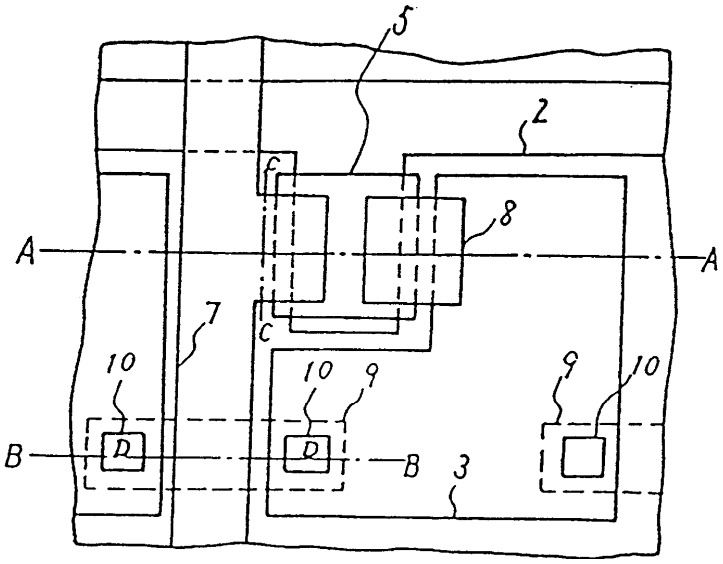
청구항 8.

제 7 항에 있어서,

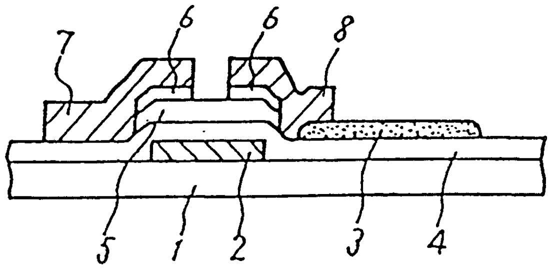
브리지와 이 브리지에 대응하는 아일랜드 사이의 게이트 절연막을, 레이저 빛을 이용하여 용융하여 단락하는 것을 특징으로 하는 액정표시장치의 복구방법.

도면

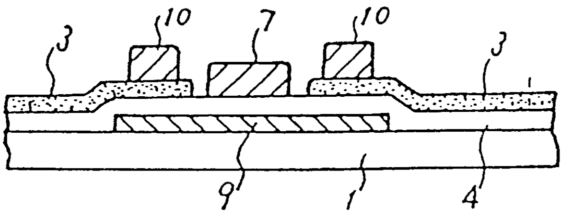
도면1



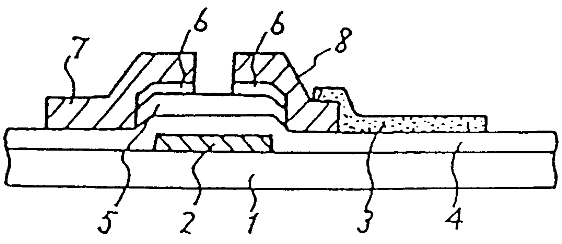
도면2



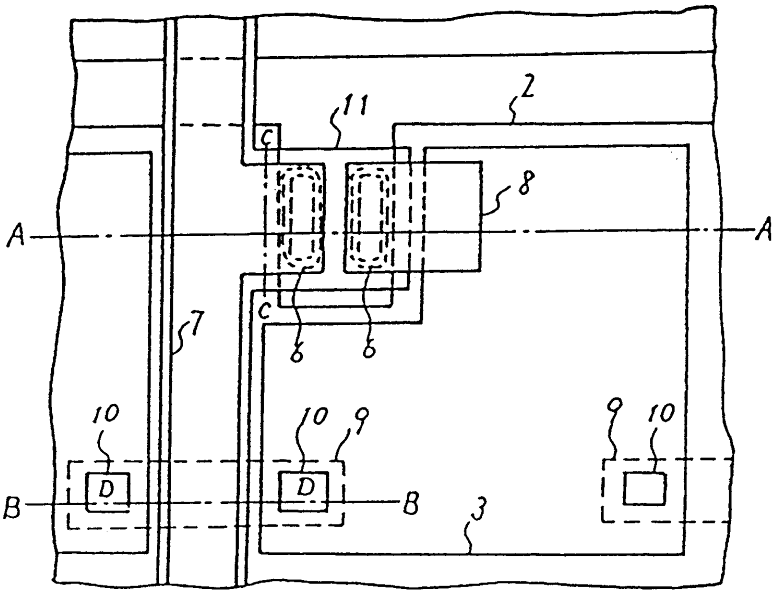
도면3



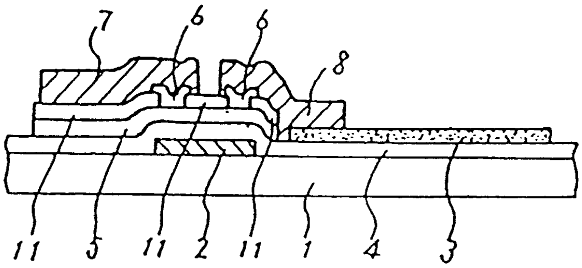
도면4



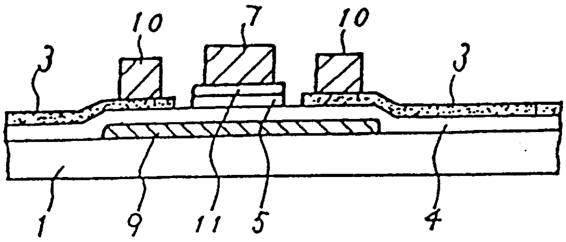
도면5



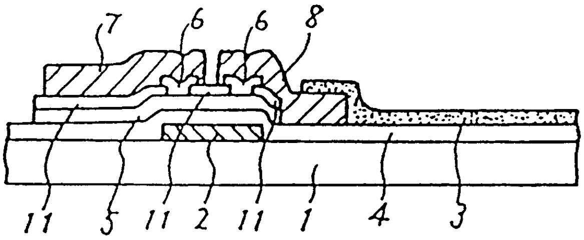
도면6



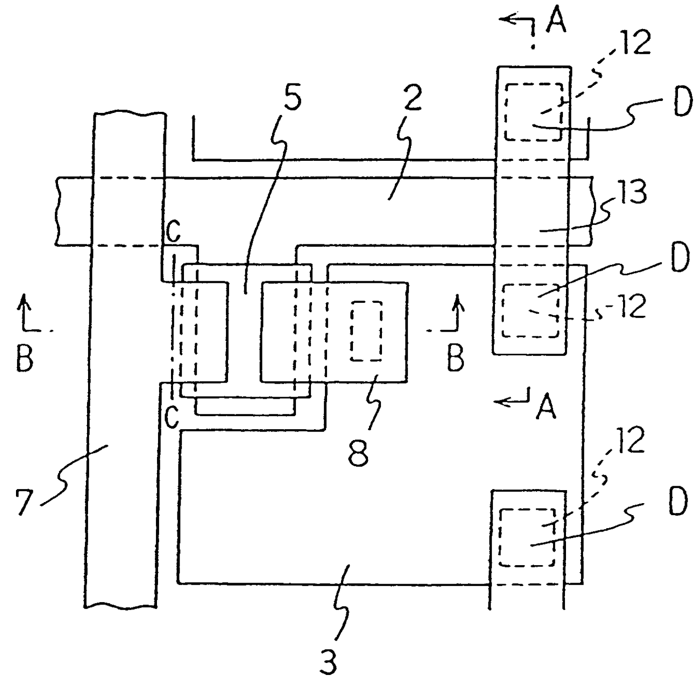
도면7



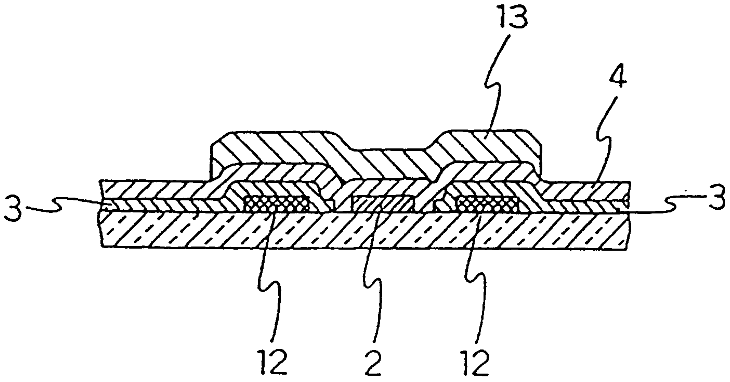
도면8



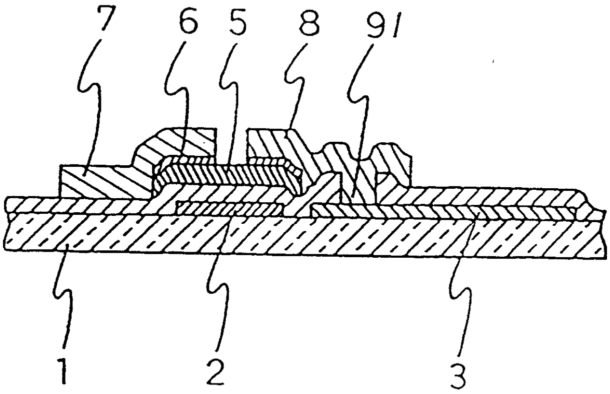
도면9



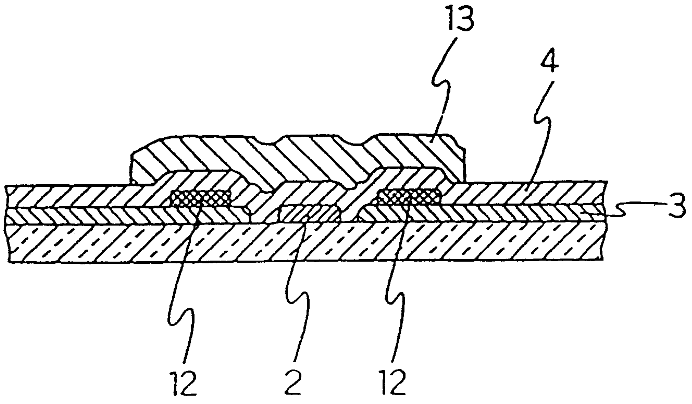
도면10



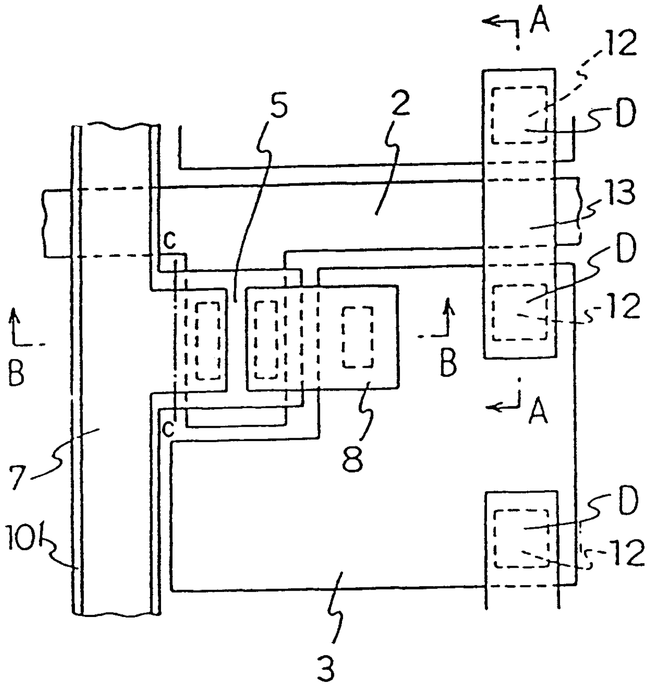
도면11



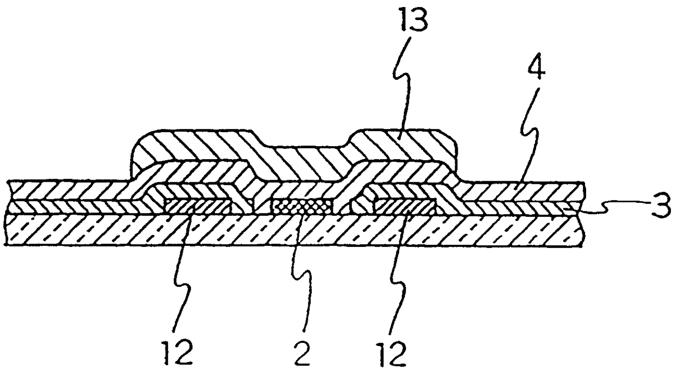
도면12



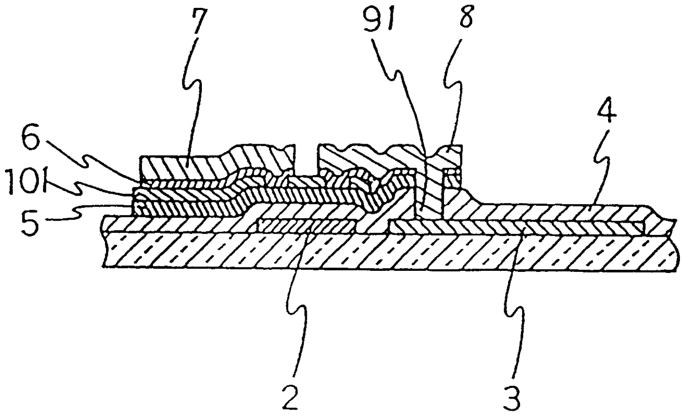
도면13



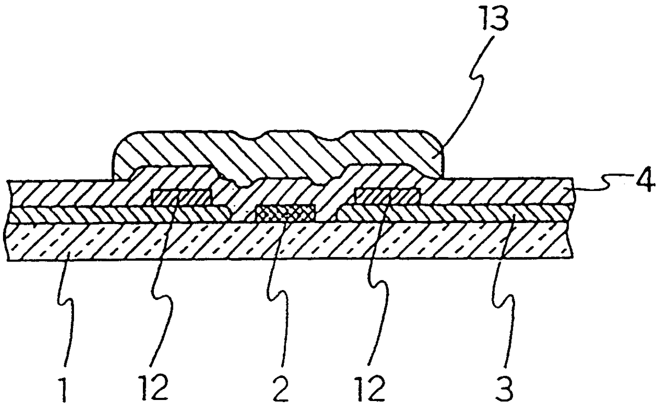
도면14



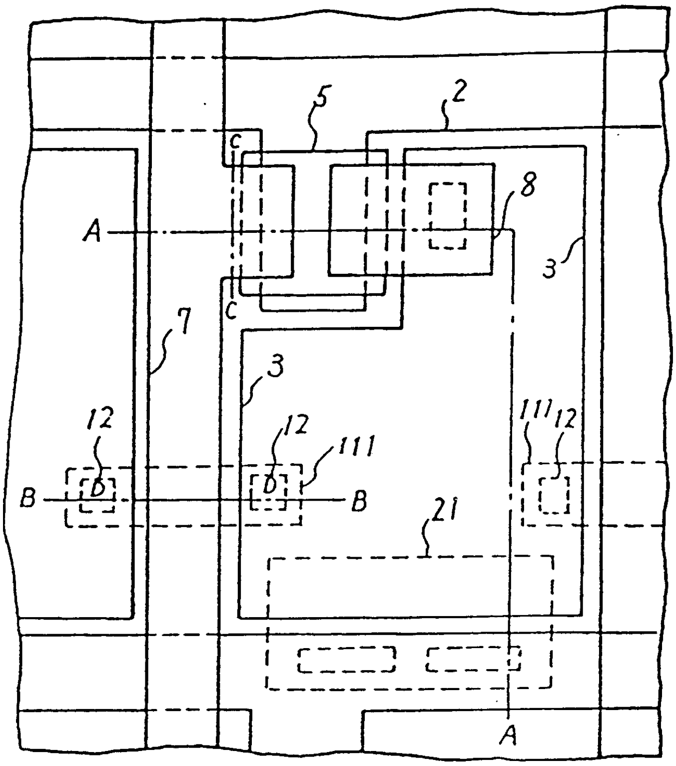
도면15



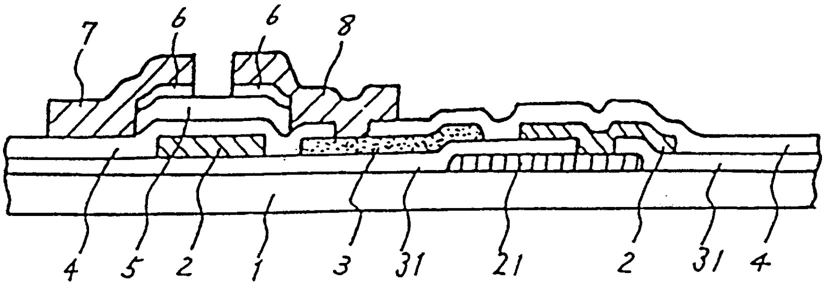
도면16



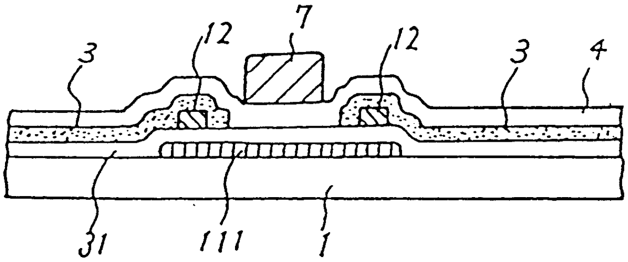
도면17



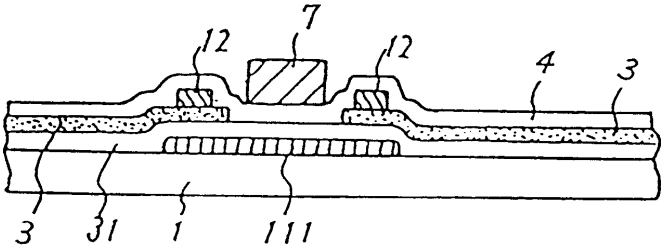
도면18



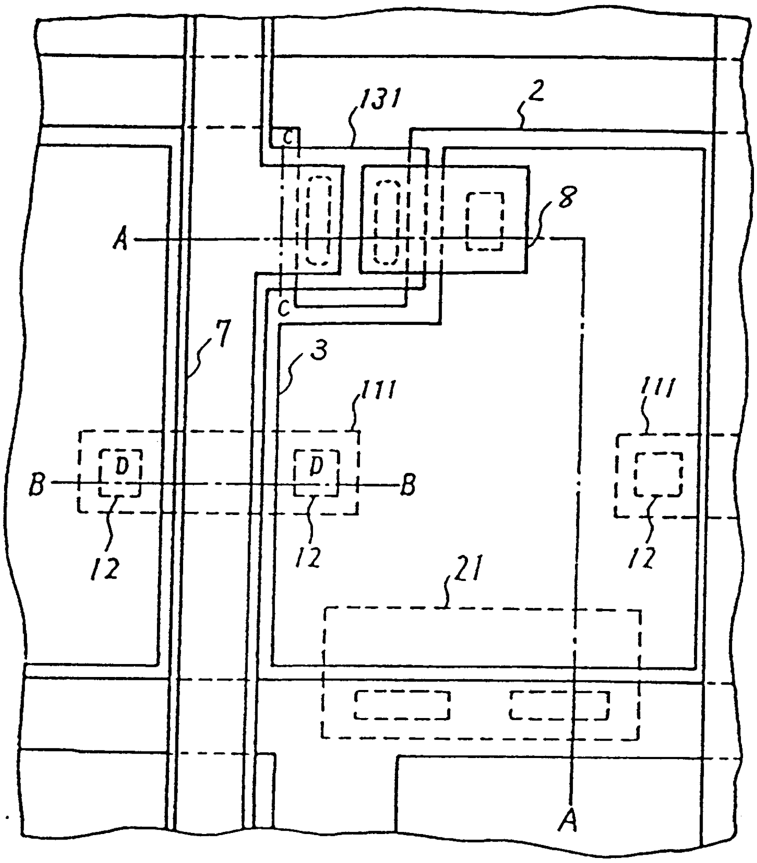
도면19



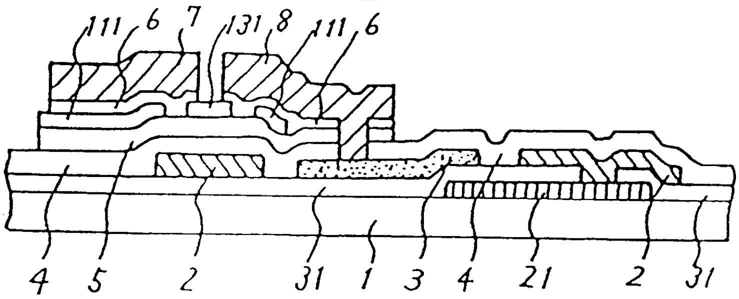
도면20



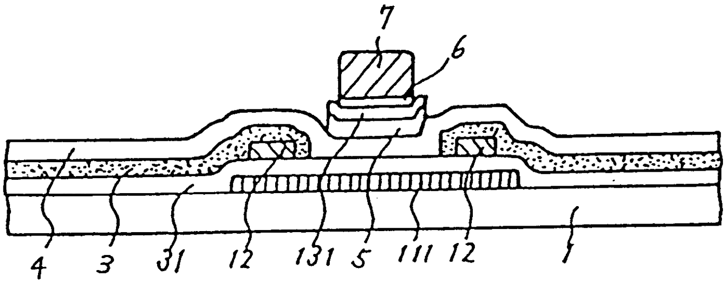
도면21



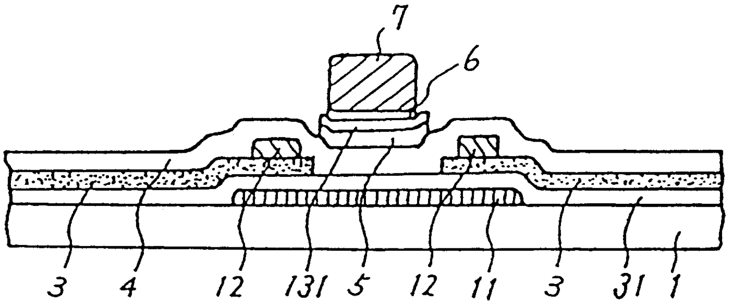
도면22



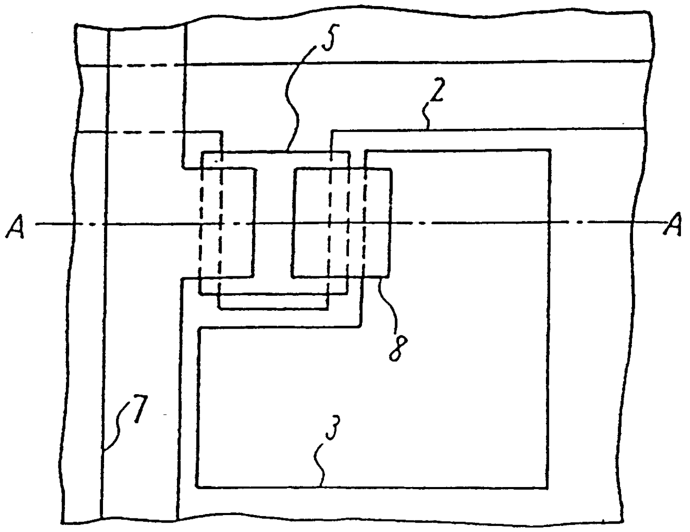
도면23



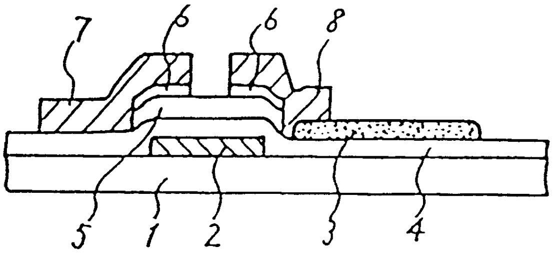
도면24



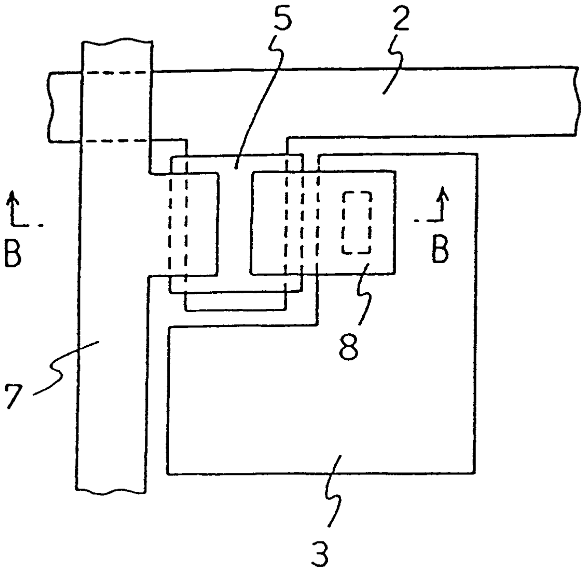
도면25



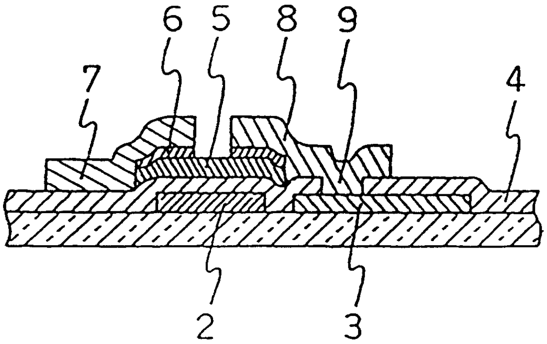
도면26



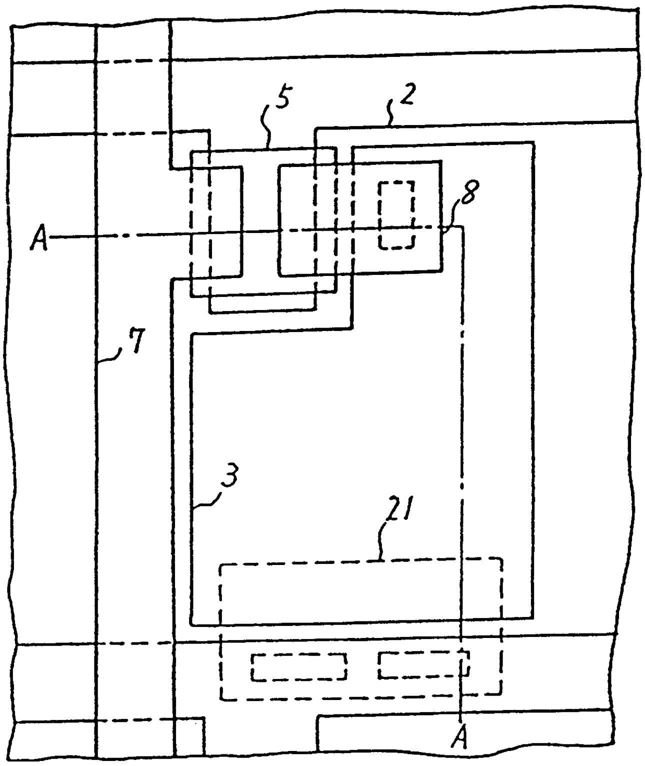
도면27



도면28



도면29



도면30