



(12) 发明专利

(10) 授权公告号 CN 109791930 B

(45) 授权公告日 2021.08.27

(21) 申请号 201780043776.3

(72) 发明人 欧麦德·洛瓦尼 约安·科多斯

(22) 申请日 2017.07.10

凯瑞·哈梅尔 唐纳德·克莱

(65) 同一申请的已公布的文献号

(74) 专利代理机构 上海胜康律师事务所 31263

申请公布号 CN 109791930 A

代理人 李献忠 张华

(43) 申请公布日 2019.05.21

(51) Int.CI.

(30) 优先权数据

H01L 27/06 (2006.01)

16205250.0 2016.12.20 EP
15/207,691 2016.07.12 US

H01L 27/02 (2006.01)

(85) PCT国际申请进入国家阶段日

(56) 对比文件

2019.01.14

CN 104657535 A, 2015.05.27

(86) PCT国际申请的申请数据

US 2011084312 A1, 2011.04.14

PCT/US2017/041349 2017.07.10

CN 107004439 A, 2017.08.01

(87) PCT国际申请的公布数据

US 2004078770 A1, 2004.04.22

W02018/013472 EN 2018.01.18

CN 103518202 A, 2014.01.15

(73) 专利权人 ATI科技有限责任公司

CN 102334183 A, 2012.01.25

地址 加拿大安大略省

US 6174742 B1, 2001.01.16

专利权人 超威半导体公司

CN 104134657 A, 2014.11.05

US 2010115484 A1, 2010.05.06

审查员 树奇

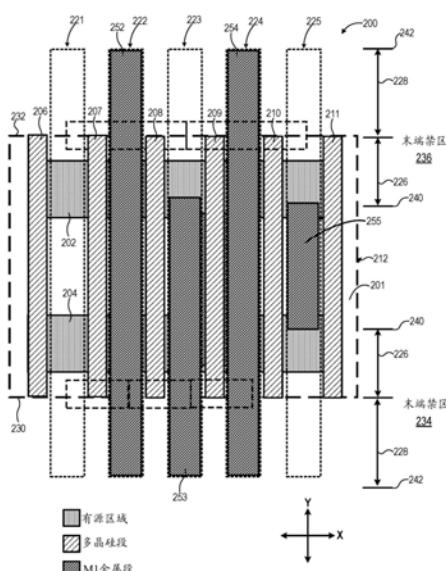
权利要求书2页 说明书8页 附图5页

(54) 发明名称

实现具有延伸出单元边界的金属层段的标准单元的集成电路

(57) 摘要

一种制造集成电路结构的计算机实现的方法，包括从标准单元库中选择第一单元[200]，所述第一单元具有单元边界[212]并且包括位于金属层处的第一金属轨道[222]处的金属段，所述金属段沿着一个方向延伸并且在超出所述单元边界的第一边缘的指定的距离[228]处终止。所述方法还包括将所述第一单元放置在用于所述集成电路结构的物理布局的第一位置处。



1. 一种集成电路结构,其包括:

第一单元(301),所述第一单元沿着半导体衬底的正交的第一方向和第二方向延伸并且具有单元边界(304),所述第一单元(301)包括:

位于M1金属层的第一金属轨道(311)处的第一金属段(331),所述第一金属段(331)沿着所述第一方向延伸并且在超出所述单元边界(304)的第一边缘(308)的指定的第一距离(228)处终止;以及

引脚,所述引脚延伸到所述第一单元(301)的所述单元边界(304)之外并且耦合到所述第一金属段(331);

第二单元(302),所述第二单元沿着所述第一方向和所述第二方向延伸并且具有单元边界(306),所述单元边界(306)具有与所述第一单元(301)的所述单元边界(304)的所述第一边缘(308)相邻的第二边缘(310);并且

其中所述第一金属段(331)延伸到所述第二单元(302)的位于所述M1金属层处的第一金属轨道(321)中;

其中所述第二单元(302)还包括:

位于所述M1金属层处的第二金属轨道(322)处的第二金属段(342),所述第二金属段(342)沿着所述第一方向延伸并且在超出所述第二单元(302)的所述单元边界(306)的所述第二边缘(310)的所述指定的第一距离(228)处终止;并且

其中所述第二单元(302)的所述第二金属段(342)延伸到所述第一单元(301)的位于所述M1金属层处的第二金属轨道(312)中。

2. 如权利要求1所述的集成电路结构,其中所述第一单元(301)还包括:

位于所述M1金属层处的第二金属轨道(312)处的第二金属段(332),所述第一单元(301)的所述第二金属段(332)沿着所述第一方向延伸并且在所述第一边缘(308)之前的至少指定的第二距离(226)处终止。

3. 如权利要求2所述的集成电路结构,其中所述第一距离和所述第二距离基本上相等。

4. 如权利要求2所述的集成电路结构,其中:

所述第一单元(301)的第一金属段(331)在所述第一单元(301)的所述单元边界(304)的第二边缘(316)之前的至少所述第二距离(226)处终止,所述第一单元(301)的所述单元边界(304)的所述第二边缘(316)与所述第一边缘(308)相对。

5. 如权利要求4所述的集成电路结构,其中:

所述第一单元(301)的所述第二金属段(332)在超出所述第一单元(301)的所述单元边界(304)的所述第二边缘(316)的指定的第一距离(228)处终止。

6. 如权利要求5所述的集成电路结构,其中所述第一距离和所述第二距离基本上相等。

7. 如权利要求1所述的集成电路结构,其中:

所述第一单元(301)的所述第一金属轨道(311)的其余部分在所述金属层处没有金属。

8. 如权利要求1所述的集成电路结构,其中:

所述第二单元(302)的所述第一金属轨道(321)的其余部分在所述M1金属层处包括短截线布线。

9. 一种体现一组可执行指令的非暂时性计算机可读介质,所述一组可执行指令用于制造集成电路结构,所述一组可执行指令包括:

通过沿着正交的第一方向和第二方向延伸第一单元(301)的单元边界(304)并且形成位于第一金属层处的第一金属轨道(311)处的第一金属段(331)来建立集成电路结构,所述第一金属段(331)沿着第一方向延伸并且在超出所述单元边界(304)的第一边缘(308)的指定的第一距离(228)处终止;以及

将在所述第一单元(301)的所述单元边界(304)之外的所述第一金属层的引脚耦合到所述第一金属段(331);

所述一组可执行指令还包括:

使第二单元(302)的单元边界(306)的第二边缘(310)邻接所述第一单元(301)的所述单元边界(304)的所述第一边缘(308);并且

其中所述第一金属段(331)延伸到所述第二单元(302)的位于所述第一金属层处的第一金属轨道(321)中;

其中:

所述第二单元(302)包括位于所述第一金属层处的第二金属轨道(322)处的第二金属段(342),所述第二金属段(342)沿着所述第一方向延伸并且在超出所述第二单元(302)的所述单元边界(306)的所述第二边缘(310)的所述指定的第一距离(228)处终止;并且

所述第二单元(302)的所述第二金属段(342)延伸到所述第一单元(301)的位于所述第一金属层处的第二金属轨道(312)中。

10. 如权利要求9所述的非暂时性计算机可读介质,所述一组可执行指令包括:

位于所述第一金属层处的第二金属轨道(312)处形成所述第一单元(301)的第二金属段(332),所述第一单元(301)的所述第二金属段(332)沿着所述第一方向延伸并且在所述第一边缘(308)之前的指定的第二距离(226)处终止。

11. 如权利要求10所述的非暂时性计算机可读介质,其中:

所述第一单元(301)的所述第一金属段(331)在所述第一单元(301)的所述单元边界(304)的第二边缘(316)之前的所述第二距离(226)处终止,所述第一单元(301)的所述单元边界(304)的所述第二边缘(316)与所述第一边缘(308)相对。

12. 如权利要求11所述的非暂时性计算机可读介质,其中:

所述第一单元(301)所述第二金属段(332)在超出所述第一单元(301)所述单元边界(304)的所述第二边缘(316)的指定的第一距离(228)处终止。

13. 如权利要求12所述的非暂时性计算机可读介质,其中所述第一距离和所述第二距离基本上相等。

14. 如权利要求9所述的非暂时性计算机可读介质,所述一组可执行指令包括:

使用所述第二单元(302)的所述第一金属轨道(321)的其余部分在所述第一金属层处布设短截线。

实现具有延伸出单元边界的金属层段的标准单元的集成电路

背景技术

技术领域

[0001] 本公开大体上涉及集成电路装置，并且更具体地，涉及基于标准单元的集成电路装置设计和制造。

[0002] 相关技术描述

[0003] 基于单元的设计方法允许通过抽象化集成电路 (IC) 结构的数字功能来有效地设计专用集成电路 (ASIC)、系统单芯片 (SoC) 和其他复杂 IC 结构。在此类方法中，标准单元是在功能级上标准化的门级元件和互连结构的集合。有数个标准单元提供不同的功能，所述功能通常被预先设计和预先验证，然后收集到库中。然后，电子设计自动化 (EDA) 工具可使用此标准单元库来设计集成电路 (IC) 的物理布局。一种这样的 EDA 工具是布局布线工具，其从由标准单元库所表示的单元构建 IC 设计的物理布局。布局布线工具将所述单元并排放置，并使用布线工具以指定的方式电连接所述单元，以实现 IC 设计的对应逻辑。

[0004] 为确保半导体代工厂可制造使用标准单元的 IC 设计，半导体代工厂通常为设计人员提供适用于指定的技术过程的一组设计规则，其中这些设计规则规定了与 IC 设计的物理布局中的物理元件的间距、宽度、壳体和扩展有关的各种参数。因此，设计规则检查 (DRC) 工具将指定的设计规则应用于 IC 设计，以验证所有设计规则得到满足，因此可使用指定的技术过程按照设计来制造 IC。

附图说明

[0005] 通过参考附图，可更好地理解本公开，并且本公开的许多特征和优点对本领域技术人员变得显而易见。在不同附图中使用的相同附图标号指示类似或完全相同的项目。

[0006] 图1是示出根据一些实施方案的具有设计规则检查违规以及用于减轻所述设计规则检查违规的对应的常规标准单元设计的示例性双单元布局的图。

[0007] 图2是示出根据一些实施方案的具有允许金属段延伸超出单元边界的金属轨道的示例性单元布局的图。

[0008] 图3是示出根据一些实施方案的具有与金属轨道重叠的金属段的两个邻接单元的示例性布局的图。

[0009] 图4是示出根据一些实施方案的由图2的单元布局促进的扩展金属1 (M1) 层到金属2 (M2) 层连接的图。

[0010] 图5是示出根据一些实施方案的用于设计和制造集成电路结构的方法的流程图。

具体实施方式

[0011] 使用基于单元的方法的 IC 结构设计和制造过程通常需要根据半导体代工厂针对指定的技术过程提供的各种设计规则来验证 IC 设计的物理布局。这些设计规则通常包括与邻接或相邻单元的在金属1 (M1) 层处的金属段之间的间距和其他相互作用有关的设计规则

的子集。图1示出此类设计规则的实例,以及用于标准单元设计以便符合此类规则的常规方法。

[0012] 如图1的平面图100所描绘,使用基于单元的方法的用于IC结构的物理布局通常涉及将两个或更多个标准单元放置成一行,诸如所描绘的邻接标准单元101、102(其中所述行具有相对于图1的取向的垂直布置)。通常,每个标准单元表示IC设计的对应功能(例如,布尔逻辑功能或存储功能),并且由晶体管元件和导电互连件形成,所述导电互连件连接所述单元的各种晶体管元件。因此,每个单元具有包含一个或多个P型或N型有源区域的单元边界,所述有源区域在半导体衬底中形成,或者对于绝缘体上硅(SOI)实现方式来说,在掺杂或未掺杂的半导体材料的外延层中形成。在衬底和衬底中所包含的有源区域上形成的是多晶硅(“多晶硅(polysilicon)”)段(或金属栅极段),其与有源区域和其他结构(未示出)一起形成所述单元的晶体管或其他电路元件。

[0013] 然后在有源区域上形成一个或多个金属层并进行图案化以便在一个或多个层处形成金属段,由此这些金属段用于互连所述单元内的电路元件或者用于在单元之间互连电路元件。每个单元包括多个金属轨道,所述金属轨道限定金属段可在给定金属层处占据的位置和尺寸。为了说明,如图100所示,对于金属1(M1)层,单元101包括从边缘107延伸到单元101的单元边界110的相对边缘108的金属轨道103、104、105、106,而对于M1层,单元102包括从边缘114延伸到单元102的单元边界116的相对边缘115的金属轨道111、112、113。

[0014] 在许多光刻制造过程中,用金属填充要包含至少一个金属段的金属轨道,然后使用一个或多个切割掩模(或“修整”掩模)对金属轨道的金属进行图案化以便在给定金属层处形成金属段的预期图案。还使用这些切割掩模来切割单元边界处的金属,以防止相邻或邻接单元的金属段之间的短路或其他不期望的电相互作用。为了说明,一个或多个切割掩模可在单元边界110、116处引入金属切口117、118,以便将单元101的M1金属段与单元102的M1金属段电隔离,反之亦然。

[0015] 与指定用于制造包括单元101、102的IC结构的特定技术过程相关联,半导体代工厂可提供一组设计规则,所述一组设计规则包括与金属段相对于各种边界金属切口的位置的终止有关的设计规则。为了说明,设计规则组可包括末端到末端最小距离要求,所述要求规定:除非在邻接单元中的相同轨道中的两个金属段的末端彼此紧邻(即,金属跨邻接的单元边界连续地延伸),否则末端必须间隔最小距离,所述最小距离通常表示金属切割层的宽度。否则,如果末端间距不是由金属切割生成,则设计者必须确保末端间隔足够的距离,这个距离通常比切割层的宽度大一有时大得多。如上所述,并不总能保证金属可以是连续的,因此是由切割层切割的。因此,在这些情况下,必须确保遵守正常的末端到末端间距。为使用图100进行说明,单元101的金属轨道104中的金属段122将触发单元边界设计规则违规124,因为金属段122的末端在金属切口118的区域中终止,而在单元102的对应金属轨道111中不存在金属段的邻接末端。同样地,单元101的金属轨道106中的金属段126和单元102的金属轨道113中的金属段128一起将触发末端到末端最小距离设计规则违规130,因为金属段126、128的面对的末端并未分开最小指定距离(假设它们不是紧紧邻接,使得跨金属切口118形成连续金属段)。相比之下,虽然金属轨道105中的金属段132和金属轨道112中的金属段134的面对的末端都在金属切口118的区域中终止,但金属段132、134的所述末端彼此紧邻接并因此一起形成连续金属段,所述金属段跨金属切口118是连续的,因此避免了违反

与金属段的末端和单元边界处的切口的尺寸关系有关的设计规则。

[0016] 用于M1层的这些边界相关设计规则已导致如图1的图140示例性地示出的用于标准单元的常规M1层方法。如图140所表示的布局视图所示，常规的标准单元设计通过在单元142的每个边缘上采用可邻接同一行中的另一单元的邻接偏移区(例如，分别位于单元边界152的相对边缘148、150处的邻接偏移区144、146)来解决边界相关设计规则。在这种方法中，金属段可在单元边界处终止(例如，金属段154)或者在未到达邻接偏移区处终止(例如，金属段156、158)，但是可能不在邻接偏移区内终止。邻接偏移区的长度被设定为设计规则所要求的最小末端到末端间距的大约一半。因此，假设最小末端到末端间距为120纳米(nm)，则邻接偏移区的长度可设定为大约60nm，因此当两个单元被放置在相邻位置中时，两个面对的邻接偏移区一起提供120nm的最小末端到末端间距。

[0017] 在解决边界相关设计规则的同时，这种常规的M1设计方法引入了各种低效率。例如，如果一个金属轨道中的金属段在单元边界的边缘处终止，则在此边缘处的邻接单元也必须在对应的轨道中具有在边缘边界处终止的金属段，以便满足金属必须跨金属切口连续地延伸的设计规则。这限制了标准单元设计的灵活性。一种解决方案是使所有M1金属段在单元边界上从边缘延伸到边缘。然而，这阻止了在金属轨道内使用任何M1布线，因为所有金属段都必须在单元边界上被切割，从而完全占据金属轨道。相反，虽然使用在相对的邻接偏移区之前终止的较短M1金属段可避免违反边界切割设计规则并遵守末端到末端间距设计规则，但这些相对短的金属段由于其相对短的长度而具有相对有限的对更高金属层(金属2(M2)及以上)的引脚接近，如下文参考图4更详细地描述。

[0018] 图2示出根据一些实施方案的改进的标准单元设计方法，其符合边界切割设计规则和末端到末端间距设计规则，同时还促进M1布线和增加的对更高金属层的引脚接近。如图2所描绘的物理布局所示，单元200包括一个或多个有源区域(例如，有源区域202、204)、多晶硅段(例如，多晶硅段206、207、208、209、210、211)，以及在半导体衬底201(或SOI衬底)上形成且包含在单元边界212内的其他电路元件，其中如图所示，单元布局在正交的X方向和Y方向上延伸。单元200还在M1金属层处包括沿着Y方向延伸的多个金属轨道，诸如金属轨道221、222、223、224、225。

[0019] 如同常规的单元设计方法一样，每个金属轨道没有金属段，或者包含在对应的金属轨道内延伸的一个或多个金属段。然而，与常规的单元设计方法不同，单元200的设计不包含邻接禁区，所述邻接禁区要求金属末端在单元边界处或者在距单元边界的最小距离处终止。而是，如图2的实例中所示，单元200的设计规定M1金属段的末端必须(1)在距单元边界212的对应边缘的至少指定的最小距离226处终止，或(2)延伸超出单元边界212的对应边缘达指定距离228。即，代替使用完全包含在单元的单元边界内的邻接偏移区，单元200的设计方法是在单元边界212的每个相对边缘230、232处采用对应的末端禁区234、236，所述末端禁区234、236从单元边界212内延伸到超出所述单元边界，到达距对应的边界边缘指定距离228的平面。对于每个末端禁区，规定金属段以便在边界内边缘240处或之前终止，或者金属段必须在单元边界212之外在边界外边缘242处终止。

[0020] 为了说明，单元200的所描绘示例性实现方式包括四个金属段：金属段252，其位于轨道222中，并且具有在末端禁区234的边界外边缘242处终止的末端和在末端禁区236的边界外边缘242处终止的末端；金属段253，其位于轨道223中，并且具有在末端禁区234的边界

外边缘242处终止的末端和在末端禁区236的边界内边缘240处或之前终止的末端;金属段254,其位于轨道224中,并且具有在末端禁区234的边界外边缘242处终止的末端和在末端禁区236的边界外边缘242处终止的末端;金属段255,其位于轨道225中,并且具有在末端禁区234的边界内边缘240处或之前终止的末端和在末端禁区236的边界内边缘240处或之前终止的末端。因此,如四个金属段252-255所示,单元200的金属段在边界内边缘240处或之前终止,或者延伸出单元边界212、到达边界外边缘242。

[0021] 这种设计方法具有数个优点。通过确保金属段的末端在距单元边界边缘的至少最小距离226处终止或者延伸超出单元边界边缘达距离228,采用这种设计方法的两个相邻单元将导致用于两个单元的物理布局,其中对于一个单元中的任何给定金属段,此金属段的末端之间的距离至少是距另一单元的对应轨道中的金属段的面对的末端的最小指定末端到末端距离,或者一个单元的金属段的末端延伸到另一单元的对应轨道中,因此符合设计规则,所述设计规则规定M1金属必须完全不存在于金属切割区域内的一组邻接轨道中,或者M1金属必须完全跨所述一组邻接轨道的金属切割区域而延伸。此外,在至少一个实施方案中,距离226、228被设定为近似相等,使得一个单元中的金属段具有在距所述单元的单元边界的边缘的所述距离226处终止的末端,所述末端将邻接从相邻单元的单元边界的对应边缘延伸了所述距离228的金属段的末端,如下文更详细地示出。

[0022] 图3示出根据一些实施方案的上文概述的单元设计方法的有益实现方式的实例。在此实例中,IC结构300(例如,ASIC或系统单芯片(SOC))包括两个单元301、302,所述两个单元301、302放置在IC结构300的物理布局中的邻接位置中,使得单元301、302形成标准单元行的部分(这个行在图1的取向中是垂直的)。单元301包括限定在单元边界304内的电路元件,并且单元302同样地包括限定在单元边界306内的电路元件,其中单元边界304、306分别在边界边缘308、310处邻接。单元301包括M1层处的金属轨道311、312、313、314、315,而单元302包括M1层处的对应金属轨道321、322、323、324、325。

[0023] 对于此实例,单元301包括分别在轨道311、312、315中的金属段331、332、335,而金属轨道313、314未被单元301使用。单元302包括分别在轨道322、323、324、325中的金属段342、343、344、345,而金属轨道321未被单元302使用。如上所述,单元301、302在其相对的行边界处采用末端禁区。因此,根据此单元设计,金属段331具有在距边界边缘316(与边界边缘308相对)距离226(图2)处或之前在单元边界304内终止的一个末端,以及延伸超出单元边界304、到达距边界边缘308距离228(图2)处的相对末端;金属段332具有在距边界边缘308的距离226处或之前在单元边界304内终止的一个末端,以及延伸超出单元边界304、到达距边界边缘316距离228的相对末端;并且金属段335具有分别在距边界边缘308、316的距离226处或之前在单元边界304内终止的相对末端。转向单元302,金属段342具有在距边界边缘310的距离228处在单元边界306之外终止的一个末端,以及在距边界边缘318(与边界边缘310相对)的距离228处在单元边界306之外终止的相对末端;金属段343具有在距边界边缘310的距离226处或之前在单元边界306内终止的一个末端,以及在距边界边缘318的距离228处在单元边界306之外终止的相对末端;金属段344具有在距边界边缘310的距离228处在单元边界306之外终止的一个末端,以及在距边界边缘318的距离228处在单元边界306之外终止的相对末端,并且金属段344具有分别在距边界边缘310、316的距离226处或之前在单元边界306内终止的相对末端。

[0024] 考虑到单元301、302的金属段的上述构型,当如图3所示将单元301、302放置在IC结构300的布局的相邻位置中时,金属段331从边界边缘308延伸到单元302的轨道321的一部分中,因此符合将应用于金属切口350的边界切割设计规则,所述金属切口350将用于使单元301、302的金属段彼此电隔离。同样地,金属段342从单元302延伸到单元301的金属轨道312的未占用区域中,因此符合应用于金属切口350的边界切割设计规则。此外,在此实例中,距离226和距离228相等,因此金属段342的边界外末端与金属段332的面对的边界内末端邻接或重叠,从而形成在执行金属切口350以前都横跨两个轨道312、322的单个金属段。另外,金属段343在金属切口350之外终止,因此符合边界切割设计规则。金属段344具有一个末端,所述末端从单元302延伸到单元301的对应轨道314中,并且延伸到横跨金属切口350的宽度的程度,从而确保金属段344符合边界切割设计规则。金属段335、345各自在其相应的邻接边界边缘308、310之前的至少距离226处终止。因此,假设距离226被设定为设计规则所规定的最小末端到末端距离的至少一半,则金属段335的末端与金属段345的面对的末端之间的间距符合这个最小末端到末端间距。因此,上文概述并在图3的实例中采用的单元设计方法有助于符合上述边界相关设计规则。

[0025] 此外,这种单元设计方法具有与单元间布线和单元内布线有关的另外的益处。为了说明,因为金属段335、345未在任一边界处被切割,所以单元301、302的其他M1段(未示出)可分别布设在金属轨道315、325的未使用部分中以便分别连接到这些段。此外,虽然输出引脚布线可能需要对应的M1段到达一个边界以进行引脚连接,但金属轨道的另一侧可用于M1短截线布线。为了说明,轨道311、313、314、315、321、325分别具有可用于M1短截线布线(例如,区域353中的金属短截线356)的未使用区域351、353、354、355、361、365。因此,这种单元设计的益处在于,M1层可用于连接到单元的M1引脚,而不是被迫使用M2层来连接到所述引脚。因此,例如,如果想要连接段335和段345,则可使用一个M1段来形成连接。在没有这种设计方法的情况下,将在边界上对M1段进行延伸和切割,使得连接将被迫上升到M2层(水平的),然后垂直M3金属段将连接两个水平M2段。除了阻挡宝贵的M2和M3布线资源之外,这还增加了引脚的电阻和电容。

[0026] 另外,利用延伸超出单元边界的金属段的单元设计方法还导致金属段具有更大的边界内长度并且因此可与M2层处的更多数量的水平(X方向)金属段相交,因此提供对M2层的更大的引脚接近。为了说明,图4描绘示例性标准单元400,对于所述示例性标准单元400,M2层包括在单元400的单元边界408内水平地延伸的多个M2金属段401、402、403、404、405、406、407。此外,单元400包括沿着垂直方向(Y方向)延伸且因此从单元400的所示平面图的角度来看与M2金属段中的一个或多个正交的金属段410、411、412、413。金属段410-413遵守上述单元设计方法,因此金属段410、411、412延伸超出单元边界408的相应边缘达设定的距离。相比之下,金属段413在两端处都在单元边界408的相应边缘之前的至少距离226处终止,并且因此表示通常在用于标准单元的M1金属设计的常规方法中发现的金属段。如图所示,由于金属段413相对短的长度以及M1金属段与M2金属段之间用于通孔形成的最小尺寸要求,金属段413能够使用通孔(例如,通孔414)连接到仅一个M2金属段(M2金属段404),而金属段411由于它延伸超出单元边界408的底部边缘而可使用对应的通孔连接到多达三个M2金属段(M2金属段404、405、406),并且金属段410、412由于它们延伸超出单元边界408的顶部边缘和底部边缘而可使用对应的通孔连接到多达五个M2金属段(M2金属段402、403、

404、405、406)。因此,由于允许金属段延伸超出单元边界所提供的总体更大的长度,本文所述的单元设计方法使得M1金属段能够在更多数量的M2金属段下延伸,因此促进更大的M1-M2布线资源。

[0027] 图5是示出用于设计和制造实现根据一些实施方案的一个或多个方面的ASIC、SoC或其他IC结构的示例性方法500的流程图。如上所述,针对以下过程中的每一个所生成的代码被存储在或以其他形式体现在非暂时性计算机可读介质中以用于由对应的设计工具或制作制造工具访问和使用。

[0028] 在框502处,生成用于IC结构的功能规范。功能规范(通常称为微体系结构规范(MAS))可由包括C、C++、SystemC、Simulink或MATLAB的多种编程语言或建模语言中的任一者来表示。

[0029] 在框504处,使用功能规范来生成表示IC结构的硬件的硬件描述代码。在一些实施方案中,使用至少一种硬件描述语言(HDL)来表示硬件描述代码,所述HDL包括用于IC结构的电路的形式描述和设计多种计算机语言、规范语言或建模语言中的任一者。生成的HDL代码通常表示IC结构的电路的操作、所述电路的设计和组织,以及用于通过模拟来验证IC结构的正确操作的测试。HDL的实例包括模拟HDL(AHDL)、Verilog HDL、SystemVerilog HDL以及VHDL。对于实现同步数字电路的IC结构,硬件描述符代码可包括寄存器传输级(RTL)代码,以便提供同步数字电路的操作的抽象表示。对于其他类型的电路,硬件描述符代码可包括行为级代码,以便提供电路的操作的抽象表示。由硬件描述代码表示的HDL模型通常经受一轮或多轮模拟和调试,以便通过设计验证。

[0030] 在验证由硬件描述代码表示的设计之后,在框506处,使用合成工具来合成硬件描述代码,以便生成表示或限定IC结构的电路的初始物理实现方式的代码。在一些实施方案中,合成工具生成一个或多个网表,所述一个或多个网表包括电路装置实例(例如,栅极、晶体管、电阻器、电容器、电感器、二极管等)以及所述电路装置实例之间的网络或连接。可替代地,在不使用合成工具的情况下手动地生成网表的全部或一部分。如同硬件描述代码一样,在生成最终一组的一个或多个网表之前,网表可经受一个或多个测试和验证过程。

[0031] 可替代地,使用原理图编辑器工具来绘制IC结构的电路的原理图,然后使用原理图捕获工具来捕获所得电路图并且生成表示所述电路图的部件和连接性的一个或多个网表(存储在计算机可读介质上)。所捕获电路图随后可经受一轮或多轮模拟以进行测试和验证。

[0032] 在框508处,一个或多个EDA工具使用在框506处产生的网表来生成表示IC结构的电路的物理布局的代码。这个过程包括例如布局布线工具使用所述网表来确定或固定IC结构的电路的每个元件的位置。此外,布线工具以放置过程为基础,以便添加并布设根据所述网表来连接电路元件所需的线路。所得代码表示IC结构的三维模型。所述代码是用数据库文件格式(诸如像图形数据库系统II(GDSII)格式)来表示。这种格式的数据通常表示几何形状、文本标签或关于呈层次形式的电路布局的其他信息。

[0033] 在框510处,将物理布局代码(例如,GDSII代码)提供给半导体代工厂,所述半导体代工厂使用所述物理布局代码来配置或以其他方式改动半导体代工厂的制造工具(例如,通过掩模作业)以制造IC结构。即,将物理布局代码编程到一个或多个计算机系统中,所述计算机系统然后可整体或部分地控制制造设施的工具的操作或者其中所执行的制造操作。

[0034] 返回框508,子过程512示出了使用标准单元方法生成物理布局代码,所述方法采用如上所述的用于M1层的末端禁区方法。对于子过程512,在框514处,布局布线工具使用网表来标识将由所表示的设计执行的功能(例如,逻辑或存储),并且在框516处,布局布线工具访问一个或多个标准单元库,以标识对应于所标识功能的标准单元。所述标准单元包括包含末端禁区的单元设计。因此,在框518处,布局布线工具在IC设计的物理布局的行中标识用于放置选定标准单元的位置并且将所述标准单元放置在物理布局中的这个选定位置中。作为此放置的一部分,延伸超出标准单元的单元边界的金属段可延伸到在所述行的任一侧上邻接所述单元的标准单元的对应金属轨道的空的/未使用部分中,如上所述。然后,对于网表或其一部分中的每个标识的功能,可重复514-518的过程。在完成标准单元的放置之后,在框520处,布局布线工具然后可执行标准单元内的单元内布线以及标准单元之间的单元间布线,其中具有延伸超出单元边界的金属段的金属轨道的未使用部分用于M1短截线布线,如上所述。

[0035] 计算机可读存储介质可包括在使用期间可由计算机系统访问以向计算机系统提供指令和/或数据的任何非暂时性存储介质或非暂时性存储介质的组合。此类存储介质可包括但不限于光学介质(例如,压缩光盘(CD)、数字通用光盘(DVD)、蓝光光盘)、磁性介质(例如,软盘、磁带或磁性硬盘驱动器)、易失性存储器(例如,随机存取存储器(RAM)或高速缓存)、非易失性存储器(例如,只读存储器(ROM)或闪速存储器)或基于微机电系统(MEMS)的存储介质。计算机可读存储介质嵌入计算系统中(例如,系统RAM或ROM),固定地附接到计算系统(例如,磁性硬盘驱动器),可移除地附接到计算系统(例如,光盘或基于通用串行总线(USB)的闪速存储器),或者经由有线或无线网络耦合到计算机系统(例如,网络可访问存储装置(NAS))。

[0036] 在一些实施方案中,上述技术的某些方面可由执行软件的处理系统的一个或多个处理器来实现。所述软件包括存储在或以其他方式有形地体现在非暂时性计算机可读存储介质上的一组或多组可执行指令。所述软件可包括指令和某些数据,所述指令和某些数据在由一个或多个处理器执行时,操纵所述一个或多个处理器以执行上述技术的一个或多个方面。非暂时性计算机可读存储介质可包括例如磁盘或光盘存储装置、诸如闪速存储器的固态存储装置、高速缓存、随机存取存储器(RAM),或者一个或多个其他非易失性存储器装置等。存储在非暂时性计算机可读存储介质上的可执行指令呈源代码、汇编语言代码、目标代码或者由一个或多个处理器解译或以其他方式执行的其他指令格式。

[0037] 应注意,并非上文在一般描述中所描述的所有活动或元件都是必需的,特定活动或装置的一部分可能不是必需的,并且除所描述的那些之外,可执行一个或多个其他活动,或者包括其他元件。再者,列出活动的次序不一定是执行所述活动的次序。此外,已参考具体实施方案对概念进行描述。然而,本领域普通技术人员应理解,在不脱离如所附权利要求所阐述的本公开的范围的情况下,可进行各种修改和改变。因此,说明书和附图应视为说明性的而非限制性的,并且所有此类修改形式意图包括在本公开的范围内。

[0038] 上文已关于具体实施方案描述了益处、其他优点和问题解决方案。然而,所述益处、优点、问题解决方案以及可能致使任何益处、优点或解决方案出现或变得更明显的任何一个或多个特征都不应视为是任何或所有权利要求的关键、必需或本质特征。此外,上文所公开的特定实施方案仅仅是说明性的,因为所公开的主题可以不同但等效的方式进行修改

和实践,这些方式对受益于本文的教示的本领域技术人员是显而易见的。除了如下文所附权利要求中所描述之外,并不旨在限制本文示出的构造或设计的细节。因此,显而易见的是,上文所公开的特定实施方案可进行变更或修改,并且所有此类变化形式都被视为在所公开主题的范围内。因此,本文寻求的保护如下文所附权利要求中所阐述。

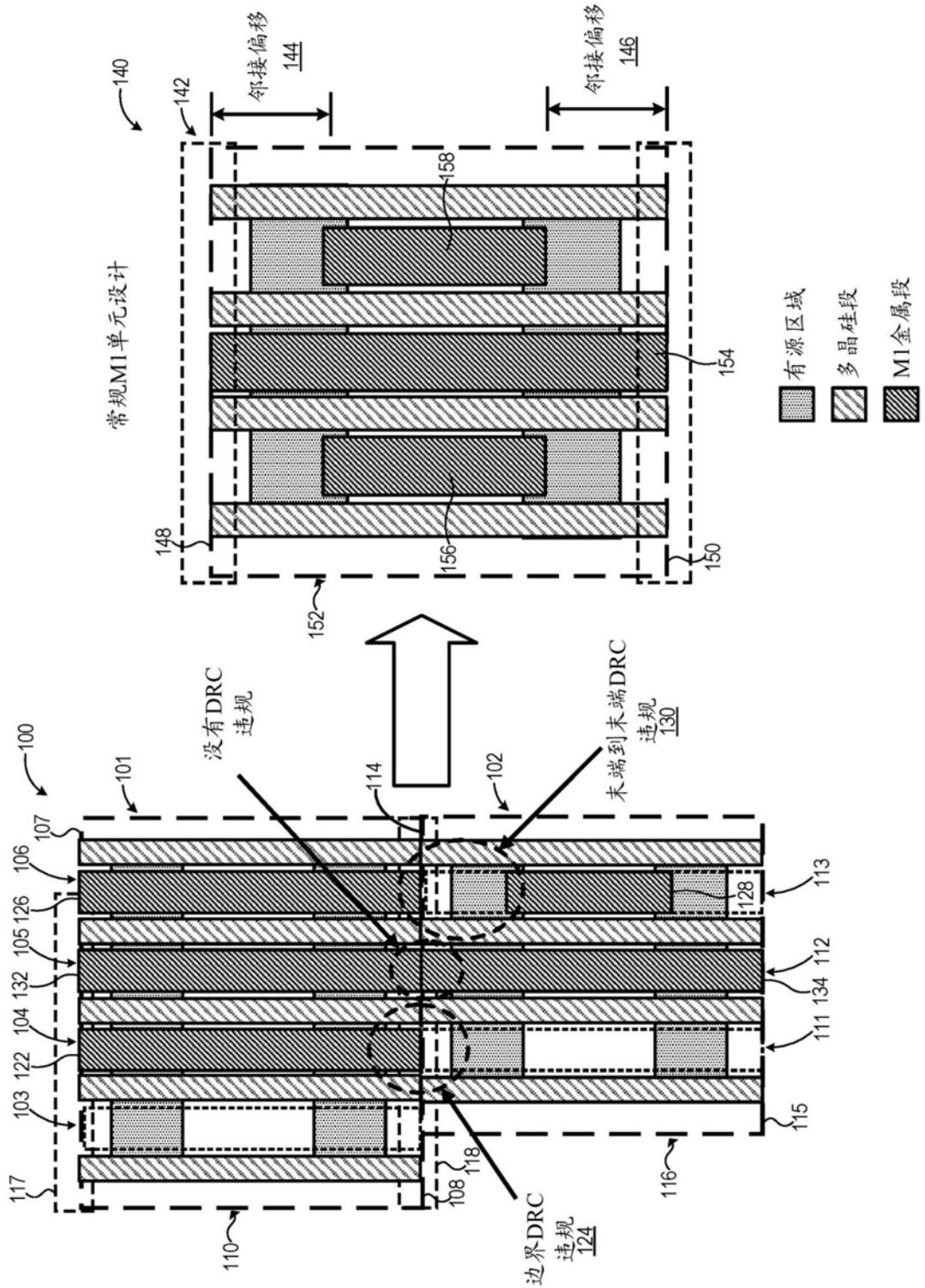


图1

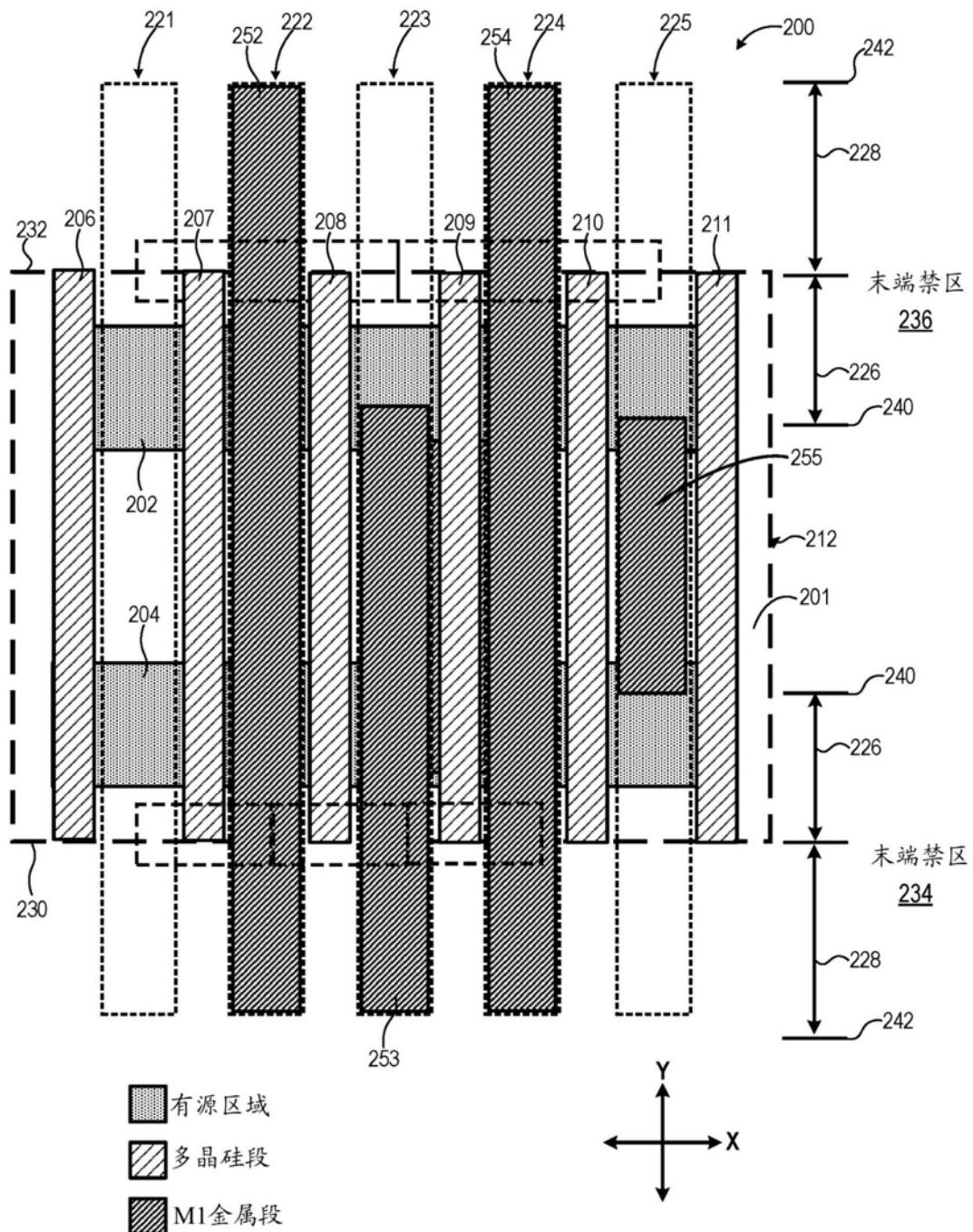


图2

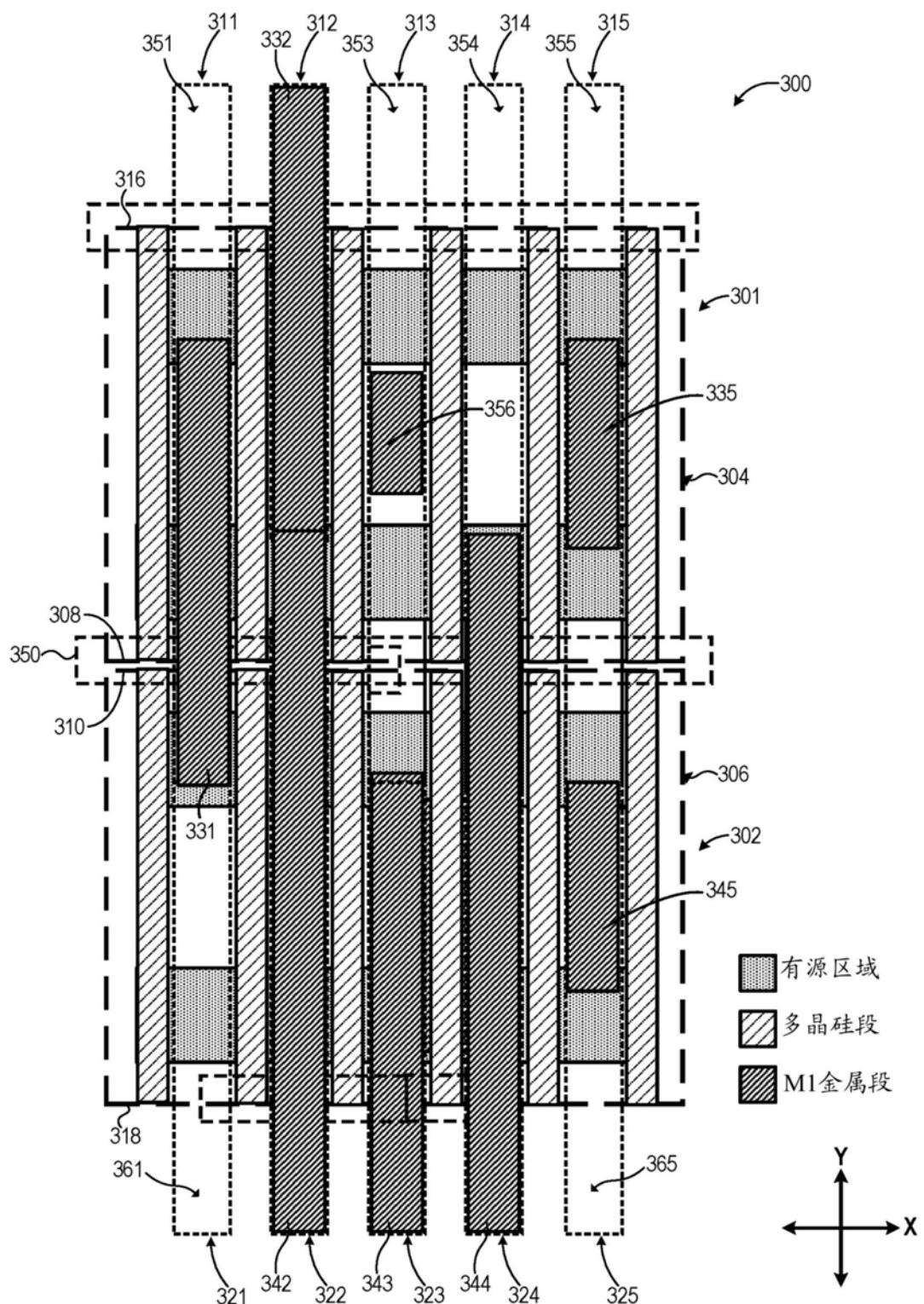


图3

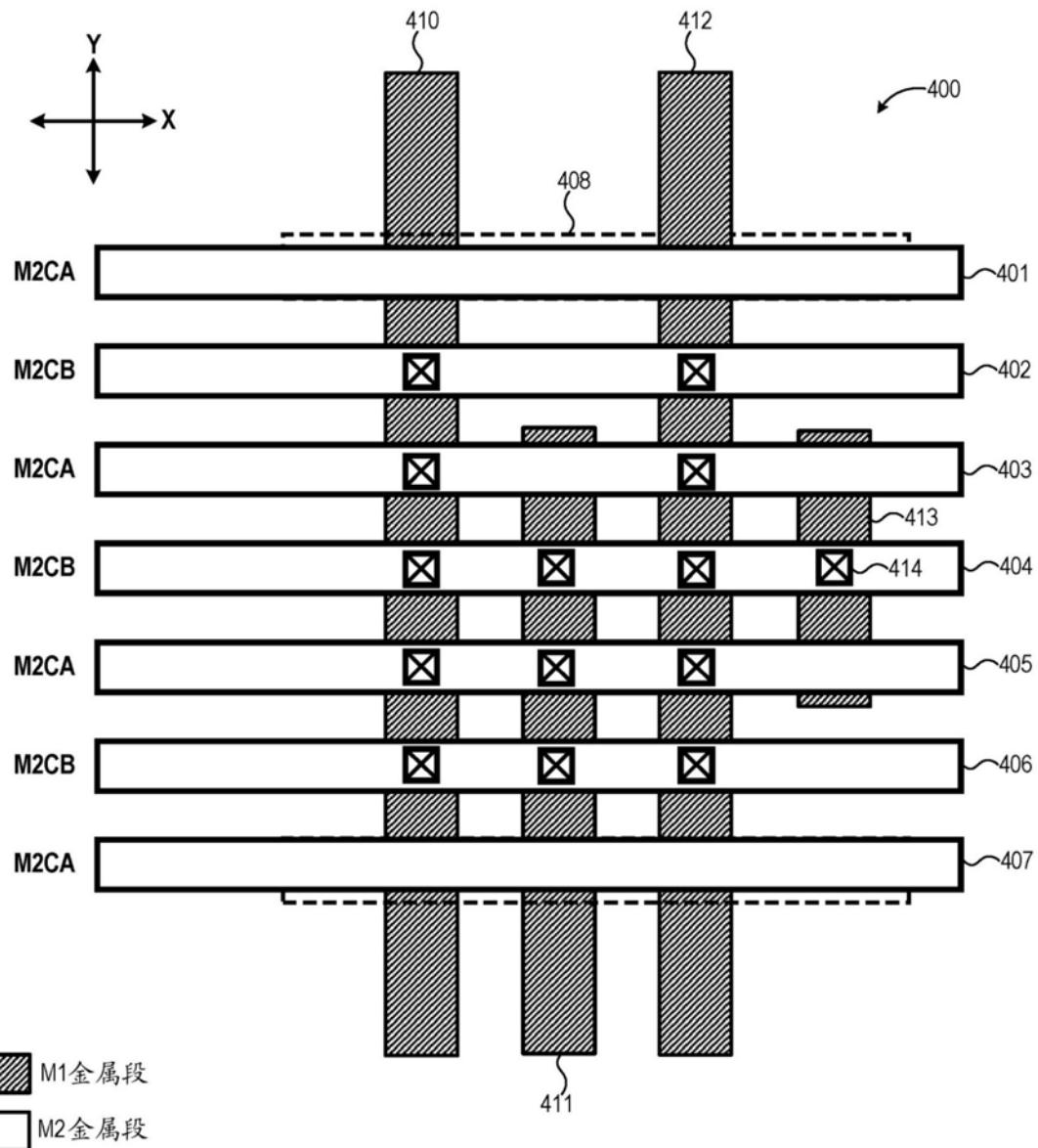


图4

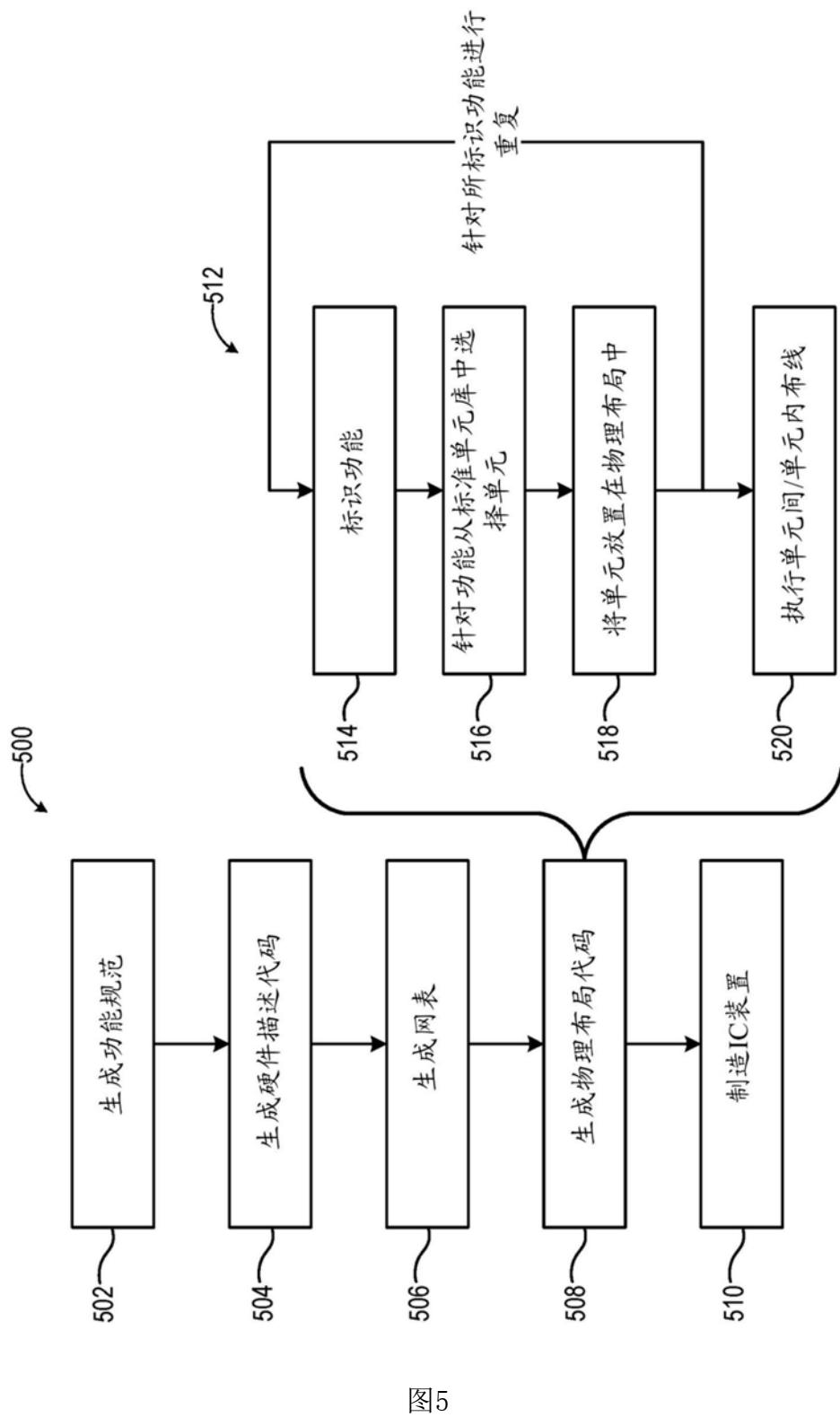


图5