



(12) 发明专利申请

(10) 申请公布号 CN 104062462 A

(43) 申请公布日 2014. 09. 24

(21) 申请号 201410263747. 6

(22) 申请日 2014. 06. 13

(71) 申请人 浙江工业大学

地址 310014 浙江省杭州市下城区潮王路
18 号浙江工业大学科技处

(72) 发明人 董健 蒋恒 孙笠

(74) 专利代理机构 杭州天正专利事务所有限公
司 33201

代理人 黄美娟 王兵

(51) Int. Cl.

G01P 15/12(2006. 01)

B81B 7/00(2006. 01)

B81C 1/00(2006. 01)

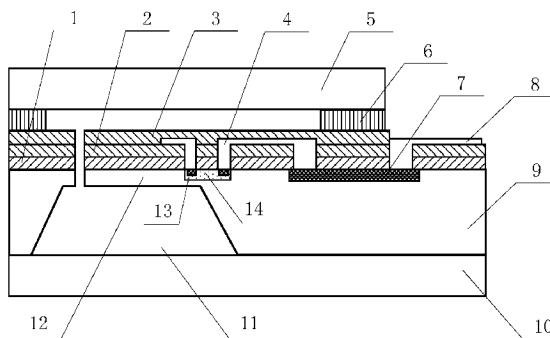
权利要求书2页 说明书7页 附图8页

(54) 发明名称

一种 MEMS 压阻式加速度传感器及其制造方法

(57) 摘要

一种 MEMS 压阻式加速度传感器及其制造方法。本发明提供了一种基于阳极键合封装的 MEMS 压阻式加速度传感器,所述的传感器具有第一键合玻璃-硅基-第二键合玻璃三明治结构;所述硅基通过采用表面微加工技术与体微加工技术制造带有淡硼扩散压阻的悬臂梁作为压阻式加速度传感器结构,并且利用二次阳极键合技术进行圆片级封装,第一次阳极键合采用硅-玻璃阳极键合,第二次阳极键合利用非晶硅-玻璃阳极键合技术的封装解决了传统硅-玻璃阳极键合过程中容易击穿硅表面 PN 结和产生离子污染等缺点;本发明传感器结构新颖、重量轻、体积小、稳定性好、抗污染能力强、可靠性好,在航空航天、军事、汽车、环境监测等领域具有一定的应用前景。



1. 一种基于阳极键合封装的 MEMS 压阻式加速度传感器,其特征在于所述的传感器具有第一键合玻璃-硅基-第二键合玻璃三明治结构;所述的硅基内部形成有压阻式加速度传感器悬臂梁,硅基的正面形成有压阻式加速度传感器的压阻区域,所述压阻式加速度传感器的压阻区域位于压阻式加速度传感器悬臂梁的上表面根部,并且注入有淡硼形成 4 根淡硼扩散压阻,同时淡硼扩散压阻的内部注入有浓硼形成浓硼欧姆接触区,所述压阻式加速度传感器压阻区域的上方沉积有二氧化硅层,二氧化硅层上方沉积有第一氮化硅层,所述的二氧化硅层和第一氮化硅层一起作为绝缘钝化层,所述的绝缘钝化层开有引线孔,利用金属导线连通压阻区域,并且压阻式加速度传感器压阻区域的 4 根淡硼扩散压阻通过金属导线构成惠斯顿全桥连接,所述金属导线的上方沉积有第二氮化硅层,所述第二氮化硅层的上方沉积有非晶硅,并且,利用非晶硅作为台阶,所述的非晶硅与第一键合玻璃键合后形成一个真空腔体;所述硅基的正面还形成有浓硼导线,所述浓硼导线的上方连接有金属管脚,浓硼导线将传感器工作区与金属管脚连通,所述硅基的背面与第二键合玻璃阳极键合。

2. 如权利要求 1 所述的基于阳极键合封装的 MEMS 压阻式加速度传感器,其特征在于所述的压阻式加速度传感器压阻区域的淡硼扩散压阻的排布方式为:纵向沿硅基的 (1, 1, 0) 晶向方向、横向沿硅基的 (1, -1, 0) 晶向方向分布,纵向压阻系数、横向压阻系数分别为 71.8、-66.3。

3. 如权利要求 1 所述的基于阳极键合封装的 MEMS 压阻式加速度传感器,其特征在于所述的压阻式加速度传感器为双悬臂梁设计,压阻式加速度传感器压阻区域的淡硼扩散压阻为 4 组,每组由两个平行的淡硼扩散压阻组成,其中两组对桥臂淡硼扩散压阻对称分布在悬臂梁上表面根部的应力集中区域,另外两组淡硼扩散压阻对称分布在零应力区。

4. 如权利要求 1 所述的基于阳极键合封装的 MEMS 压阻式加速度传感器,其特征在于所述的金属管脚有 4 个,第一管脚接压阻式加速度传感器输出负,第二管脚接地,第三管脚接压阻式加速度传感器输出正,第四管脚接电源正极。

5. 如权利要求 1~4 所述的基于阳极键合封装的 MEMS 压阻式加速度传感器,其特征在于所述的硅基为 n 型 (100) 硅片。

6. 如权利要求 1~4 所述的基于阳极键合封装的 MEMS 压阻式加速度传感器,其特征在于所述的第二氮化硅层上方沉积的非晶硅的厚度为 2~4 μm 。

7. 如权利要求 1 所述的基于阳极键合封装的 MEMS 压阻式加速度传感器的制造方法,其特征在于所述的制造方法按如下步骤进行:

a) 取硅片作为硅基,双面抛光,清洗,正面热氧长一层二氧化硅保护层,正面光刻胶作掩膜光刻出压阻式加速度传感器的压阻区域,然后在压阻区域注入淡硼,形成淡硼扩散压阻,去除光刻胶;

b) 正面光刻胶作掩膜光刻出浓硼导线区域,并在淡硼扩散压阻区域光刻出浓硼欧姆接触区,然后注入浓硼,形成硅基内部的浓硼导线,并在淡硼扩散压阻内部形成浓硼欧姆接触区,去除光刻胶,退火;

c) 先双面沉积二氧化硅层,再双面沉积氮化硅层,正面的二氧化硅层和氮化硅层一起作为绝缘钝化层;

d) 正面光刻胶作掩膜光刻出引线孔,干法 RIE 刻蚀绝缘钝化层至硅基顶面,去除光刻

胶,形成引线孔;

e) 正面沉积金属导线层,正面光刻胶作掩膜光刻出金属导线及管脚图形,腐蚀没有光刻胶覆盖区域的金属,去除光刻胶,合金化处理,形成金属导线及金属管脚;

f) 正面沉积一层氮化硅覆盖金属导线,隔绝外界与电路,保护芯片电学性能;

g) 正面光刻胶作掩膜光刻出分片槽图形,干法 RIE 刻蚀氮化硅层、二氧化硅层至硅基顶面,去除光刻胶;

h) 正面沉积一层非晶硅,在分片槽区域非晶硅与硅基顶面直接接触;

i) 正面光刻胶作掩膜光刻出传感器工作区域以及金属管脚区域图形,RIE 刻蚀非晶硅至氮化硅层,去除光刻胶;

j) 正面光刻胶作掩膜光刻出金属管脚区域图形,RIE 刻蚀氮化硅至金属管脚层,去除光刻胶;

k) 背面光刻胶作掩膜光刻出腐蚀硅窗口,RIE 刻蚀氮化硅、二氧化硅至硅基底面,去除光刻胶;

l) 氮化硅、二氧化硅层作掩膜湿法腐蚀硅基形成压阻式加速度传感器背腔;

m) 干法 RIE 刻蚀背面剩余的氮化硅、二氧化硅至硅基底面,背面进行硅-玻璃阳极键合;

n) 正面光刻胶作掩膜光刻出悬臂梁释放图形,DRIE 刻穿氮化硅、二氧化硅、硅基形成压阻式加速度传感器悬臂梁结构,去除光刻胶;

o) 正面进行非晶硅-玻璃阳极键合;

p) 划片,实现单个芯片的封装,划片分两次完成:第一次划片,去除金属管脚上方玻璃;第二次划片划去分片槽中结构,分离单个芯片,完成封装。

8. 如权利要求 7 所述的基于阳极键合封装的 MEMS 压阻式加速度传感器的制造方法,其特征在于步骤 m) 中背面进行硅-玻璃阳极键合的工艺参数为:电压 300 ~ 500V,电流 15 ~ 20mA,温度 300 ~ 400°C,压力 2000 ~ 3000N,时间 5 ~ 10min。

9. 如权利要求 7 所述的基于阳极键合封装的 MEMS 压阻式加速度传感器的制造方法,其特征在于步骤 o) 中正面进行非晶硅-玻璃阳极键合的工艺参数为:电压 450 ~ 1000V,电流 15 ~ 25mA,温度 300 ~ 400°C,压力 2000 ~ 3000N,时间 15 ~ 25min。

一种 MEMS 压阻式加速度传感器及其制造方法

(一) 技术领域

[0001] 本发明涉及 MEMS (微机电系统) 传感器领域中的加速度传感器及其制造方法, 具体涉及一种基于阳极键合封装的 MEMS 压阻式加速度传感器及其制造方法。

(二) 背景技术

[0002] MEMS 加速度传感器由于体积小、质量轻、成本低、可靠性高等优点, 在航空航天、环境监测、军事、汽车等领域备受关注, 尤其对器件体积、质量及可靠性有很高要求的航空航天及兵器科学领域有很大的应用前景。MEMS 压阻式加速度传感器体积小, 频率范围宽, 测量加速度的范围也宽, 直接输出电压信号, 相比电容式加速度传感器, 不需要复杂的电路接口, 大批量生产时价格低廉, 可重复生产性好, 可直接测量连续的加速度和稳态加速度。然而, 应用环境的复杂和恶劣导致 MEMS 加速度传感器的可靠性逐渐成为器件设计时主要考虑的问题之一, 传感器长期稳定性和可靠性对于器件应用来说非常重要。基于此, 有必要发明一种 MEMS 压阻式加速度传感器芯片, 以保证加速度传感器在应用时的稳定性与可靠性。

(三) 发明内容

[0003] 本发明的目的是提供一种基于阳极键合封装技术、表面微加工、体微加工工艺的 MEMS 压阻式加速度传感器芯片, 以保证加速度传感器在应用时的可靠性。

[0004] 为实现上述目的, 本发明采用如下技术方案:

[0005] 一种基于阳极键合封装的 MEMS 压阻式加速度传感器, 所述的传感器具有第一键合玻璃-硅基-第二键合玻璃三明治结构; 所述的硅基内部形成有压阻式加速度传感器悬臂梁, 硅基的正面形成有压阻式加速度传感器的压阻区域, 所述压阻式加速度传感器的压阻区域位于压阻式加速度传感器悬臂梁的上表面根部, 并且注入有淡硼形成 4 根淡硼扩散压阻, 同时淡硼扩散压阻的内部注入有浓硼形成浓硼欧姆接触区, 所述压阻式加速度传感器压阻区域的上方沉积有二氧化硅层, 二氧化硅层上方沉积有第一氮化硅层, 所述的二氧化硅层和第一氮化硅层一起作为绝缘钝化层, 所述的绝缘钝化层开有引线孔, 利用金属导线连通压阻区域, 并且压阻式加速度传感器压阻区域的 4 根淡硼扩散压阻通过金属导线构成惠斯顿全桥连接, 所述金属导线的上方沉积有第二氮化硅层, 所述第二氮化硅层的上方沉积有非晶硅, 并且, 利用非晶硅作为台阶, 所述的非晶硅与第一键合玻璃键合后形成一个真空腔体, 所述硅基的正面还形成有浓硼导线, 所述浓硼导线的上方连接有金属管脚, 浓硼导线将传感器工作区与金属管脚连通, 所述硅基的背面与第二键合玻璃阳极键合。

[0006] 本发明 MEMS 压阻式加速度传感器, 优选所述的硅基为 n 型 (100) 硅片; 优选所述第二氮化硅层的上方沉积的非晶硅的厚度为 $2 \sim 4 \mu\text{m}$ 。

[0007] 本发明 MEMS 压阻式加速度传感器的工作原理如下: 本发明 MEMS 压阻式加速度传感器主要基于硼掺杂后单晶硅的压阻特性, 压阻式加速度传感器悬臂梁上的淡硼扩散压阻受到力的作用后, 电阻率发生变化, 通过惠斯顿全桥可以得到正比于力变化的电信号输出, 通过测量电信号输出就能知道所测物理量的大小。本发明中我们向 N 型 (100) 晶向硅片注

入硼来实现 P 型压阻, 利用 PN 结实现压阻的隔绝, 由于压阻的压阻系数的各向异性, 不同方向的应力对压阻有不同的影响, 为了尽可能增加灵敏度, 本发明所述的 MEMS 压阻式加速度传感器压阻区域的淡硼扩散压阻的排布方式为: 纵向沿硅基的 (1, 1, 0) 晶向方向、横向沿硅基的 (1, -1, 0) 晶向方向分布, 纵向压阻系数、横向压阻系数分别为 71.8, -66.3。

[0008] 本发明所述的 MEMS 压阻式加速度传感器为双悬臂梁设计, 所述压阻式加速度传感器压阻区域的淡硼扩散压阻为 4 组, 每组由两个平行的淡硼扩散压阻组成, 其中两组对桥臂淡硼扩散压阻对称分布在悬臂梁上表面根部的应力集中区域, 另外两组淡硼扩散压阻对称分布在零应力区。当然, 根据不同的灵敏度需要也可以采用不同的悬臂梁结构, 如单边单梁、双边双梁、双边四梁、四边四梁、四边八梁等。并且, 所述的淡硼扩散压阻也可以采用不同的分布方式, 4 组淡硼扩散压阻 (可以是 4 根, 也可以 8 根对折型等) 通过金属导线连接构成惠斯顿全桥, 本发明压阻式加速度传感器金属管脚的一种连接方式为: 第一管脚接压阻式加速度传感器输出负, 第二管脚接地, 第三管脚接压阻式加速度传感器输出正, 第四管脚接电源正极。

[0009] 本发明还提供了一种所述的 MEMS 压阻式加速度传感器的制造方法, 所述的制造方法按如下步骤进行:

[0010] a) 取硅片作为硅基, 双面抛光, 清洗, 正面热氧长一层二氧化硅保护层, 正面光刻胶作掩膜光刻出压阻式加速度传感器的压阻区域, 然后在压阻区域注入淡硼, 形成淡硼扩散压阻, 去除光刻胶;

[0011] b) 正面光刻胶作掩膜光刻出浓硼导线区域, 并在淡硼扩散压阻区域光刻出浓硼欧姆接触区, 然后注入浓硼, 形成硅基内部的浓硼导线, 并在淡硼扩散压阻内部形成浓硼欧姆接触区, 去除光刻胶, 退火;

[0012] c) 先双面沉积二氧化硅层, 再双面沉积氮化硅层, 正面的二氧化硅层和氮化硅层一起作为绝缘钝化层;

[0013] d) 正面光刻胶作掩膜光刻出引线孔, 干法反应离子刻蚀 (RIE) 刻蚀绝缘钝化层至硅基顶面, 去除光刻胶, 形成引线孔;

[0014] e) 正面沉积金属导线层, 正面光刻胶作掩膜光刻出金属导线及管脚图形, 腐蚀没有光刻胶覆盖区域的金属, 去除光刻胶, 合金化处理, 形成金属导线及金属管脚;

[0015] f) 正面沉积一层氮化硅覆盖金属导线, 隔绝外界与电路, 保护芯片电学性能;

[0016] g) 正面光刻胶作掩膜光刻出分片槽图形, 干法 RIE 刻蚀氮化硅层、二氧化硅层至硅基顶面, 去除光刻胶;

[0017] h) 正面沉积一层非晶硅, 在非晶槽区域非晶硅与硅基顶面直接接触;

[0018] i) 正面光刻胶作掩膜光刻出传感器工作区域以及金属管脚区域图形, RIE 刻蚀非晶硅至氮化硅层, 去除光刻胶;

[0019] j) 正面光刻胶作掩膜光刻出金属管脚区域图形, RIE 刻蚀氮化硅至金属管脚层, 去除光刻胶;

[0020] k) 背面光刻胶作掩膜光刻出腐蚀硅窗口, RIE 刻蚀氮化硅、二氧化硅至硅基底面, 去除光刻胶;

[0021] l) 氮化硅、二氧化硅层作掩膜湿法腐蚀硅基形成压阻式加速度传感器背腔;

[0022] m) 干法 RIE 刻蚀背面剩余的氮化硅、二氧化硅至硅基底面, 背面进行硅-玻璃阳极

键合；

[0023] n) 正面光刻胶作掩膜光刻出悬臂梁释放图形,深度反应离子刻蚀(DRIE)刻穿氮化硅、二氧化硅、硅基形成压阻式加速度传感器悬臂梁结构,去除光刻胶；

[0024] o) 正面进行非晶硅-玻璃阳极键合；

[0025] p) 划片,实现单个芯片的封装,划片分两次完成；第一次划片,去除金属管脚上方玻璃；第二次划片划去分片槽中结构,分离单个芯片,完成封装。

[0026] 本发明所述的MEMS压阻式加速度传感器的制造方法,步骤m)中,背面进行硅-玻璃阳极键合的工艺参数为：电压300~500V,电流15~20mA,温度300~400℃,压力2000~3000N,时间5~10min。

[0027] 本发明所述的MEMS压阻式加速度传感器的制造方法,步骤o)中,推荐正面进行非晶硅-玻璃阳极键合的工艺参数为：电压450~1000V,电流15~25mA,温度300~400℃,压力2000~3000N,时间15~25min。

[0028] 本发明所述的阳极键合技术是一种现有技术,该技术是本领域技术人员所熟知的,其工作原理为：将直流电源正极接硅片,负极接玻璃片,由于玻璃在一定高温下的性能类似于电解质,而硅片在温度升高到300℃~400℃时,电阻率将因本征激发而降至 $0.1\Omega\cdot m$,此时玻璃中的导电粒子(如 Na^+)在外电场作用下漂移到负电极的玻璃表面,而在紧邻硅片的玻璃表面留下负电荷,由于 Na^+ 的漂移使电路中产生电流流动,紧邻硅片的玻璃表面会形成一层极薄的宽度约为几微米的空间电荷区(或称耗尽层)。由于耗尽层带负电荷,硅片带正电荷,所以硅片与玻璃之间存在着较大的静电吸引力,使两者紧密接触,并在键合面发生物理化学反应,形成牢固结合的Si-O共价键,将硅与玻璃界面牢固地连接在一起。

[0029] 根据所述的原理,阳极键合技术并不适合在注入硼的n型硅与玻璃的键合中使用,原因在于：注入硼的n型硅实质上是PN结,在阳极键合过程中强电压在通过硅基的同时压轻而易举就能将其反向击穿,导致其漏电,破坏器件的电学性能。在硅-玻璃键合面附近存在PN结或其他对高压比较敏感的电路结构时,键合过程中500~1500V的高压容易击穿MEMS器件中尤其是键合区域附近的电路,影响器件的性能。针对上述现有的阳极键合技术中存在的问题,本发明第二次键合工艺利用非晶硅作为硅基、玻璃之间的导通层,使键合电流尽可能的沿硅-非晶硅-玻璃方向通过,使所述PN结避开强电场,最终实现上层非晶硅与玻璃的阳极键合,实验证明,这种非晶硅-玻璃阳极键合依旧能保证接近硅-玻璃的键合强度和气密性。

[0030] 所述基于阳极键合封装的MEMS压阻式加速度传感器的封装需要经过两次阳极键合,第一次键合是背面硅-玻璃阳极键合,相对比较容易实现,第二次键合是正面非晶硅与玻璃的阳极键合,相对比较困难,可以适当加强键合电压,增加键合时间。本发明中,利用非晶硅与玻璃键合还有一个非常大的优点,所述键合方法避免了玻璃与硅的直接接触,杜绝了本来玻璃与硅键合表面可能会产生的 Na^+ 等离子的污染。

[0031] 本发明MEMS压阻式加速度传感器结构中,正面非晶硅-玻璃键合过程中,利用非晶硅作为台阶形成加速度传感器真空腔体,这种设计使上玻璃板不需要进行开槽加工直接就能进行键合,节约了键合成本。本发明MEMS压阻式加速度传感器结构中,上真空腔体的厚度直接取决于非晶硅沉积的厚度,由于非晶硅沉积得过厚其致密度、粘附性都会受到影

响,并且会加大下步光刻的难度,所以为了避免在键合过程中玻璃与氮化硅直接键合,同时保证非晶硅良好的性能,本发明传感器中的非晶硅厚度可以取 $2 \sim 4 \mu\text{m}$ 。

[0032] 本发明是利用阳极键合封装的 MEMS 压阻式加速度传感器,该传感器具有第一键合玻璃-硅基-第二键合玻璃三明治结构,推荐用 n 型 (100) 硅片作硅基,采用表面微加工技术与体微加工技术制造带有淡硼扩散压阻的悬臂梁作为加速度传感器结构,并且利用二次阳极键合技术进行圆片级封装,第一次阳极键合采用硅-玻璃阳极键合,第二次阳极键合利用非晶硅层作为中间层使键合电流不通过 PN 结,保护传感器 PN 结,实现非晶硅-玻璃阳极键合。利用非晶硅-玻璃阳极键合技术的封装解决了传统硅-玻璃阳极键合过程中容易击穿硅表面 PN 结和产生离子污染等缺点。本发明传感器结构新颖、重量轻、体积小、稳定性好、抗污染能力强、可靠性好。本发明传感器在航空航天、军事、汽车、环境监测等领域具有一定的应用前景。

(四)附图说明

[0033] 图 1 为本发明 MEMS 压阻式加速度传感器的剖面结构示意图;

[0034] 图 2 为本发明 MEMS 压阻式加速度传感器的俯视图;

[0035] 图 3~图 18 为本发明 MEMS 压阻式加速度传感器的制造工艺流程剖面示意图;

[0036] 图 3 为形成压阻式加速度传感器压阻区域的淡硼扩散压阻的示意图;

[0037] 图 4 为形成浓硼欧姆接触区和浓硼内部导线的示意图;

[0038] 图 5 为双面沉积二氧化硅、氮化硅绝缘钝化层的示意图;

[0039] 图 6 为在绝缘钝化层上形成引线孔的示意图;

[0040] 图 7 为形成金属导线和金属管脚的示意图;

[0041] 图 8 为沉积氮化硅层,隔绝外界与电路的示意图;

[0042] 图 9 为刻蚀出分片槽区域的示意图;

[0043] 图 10 为正面沉积非晶硅的示意图;

[0044] 图 11 为刻蚀非晶硅,形成传感器工作区域以及金属管脚区域的示意图;

[0045] 图 12 为刻蚀出金属管脚的示意图;

[0046] 图 13 为背面形成腐蚀硅窗口的示意图;

[0047] 图 14 为形成压阻式加速度传感器背腔的示意图;

[0048] 图 15 为背面进行硅-玻璃阳极键合的示意图;

[0049] 图 16 为形成压阻式加速度传感器悬臂梁结构的示意图;

[0050] 图 17 为正面进行非晶硅-玻璃阳极键合的示意图;

[0051] 图 18 为划片完成封装的示意图。

[0052] 图 1~图 18 中:1-正面二氧化硅层、1'-背面二氧化硅层、2-正面第一氮化硅层、2'-背面氮化硅层、3-正面第二氮化硅层、4-金属导线、5-第一键合玻璃、6-非晶硅、7-浓硼导线、8-金属管脚、9-硅基、10-第二键合玻璃、11-真空腔体、12-压阻式加速度传感器悬臂梁、13-淡硼扩散压阻内部的浓硼欧姆接触区、14-淡硼扩散压阻、15-分片槽,并且,图 2 中 8a~8d 依次表示第一~第四管脚;

[0053] 图 19 为本发明 MEMS 压阻式加速度传感器的管脚定义;

[0054] 图 19 中管脚定义:①-第一管脚接压阻式加速度传感器输出负、②-第二管脚接

地、③—第三管脚接压阻式加速度传感器输出正、④—第四管脚接电源正极；

[0055] 图 20(a) 为本发明 MEMS 压阻式加速度传感器所使用的单边双梁结构及压阻分布示意图；

[0056] 图 20(b) ~ 20(f) 为本发明 MEMS 压阻式加速度传感器可采用的其它悬臂梁结构示意图；

[0057] 图 20(b) 为单边单梁示意图；

[0058] 图 20(c) 为双边双梁示意图；

[0059] 图 20(d) 为双边四梁示意图；

[0060] 图 20(e) 为四边四梁示意图；

[0061] 图 20(f) 为四边八梁示意图。

(五) 具体实施方式

[0062] 以下结合附图对本发明作进一步描述,但本发明的保护范围并不仅限于此。

[0063] 如图 1 所示,所述基于阳极键合封装的 MEMS 压阻式加速度传感器,采用了第一键合玻璃-硅基-第二键合玻璃三明治结构,所述的 MEMS 压阻式加速度传感器主要包括:硅基(9)、用于测量单轴加速度的压阻式加速度传感器悬臂梁(12)、浓硼导线(7)、金属管脚(8)、与硅基阳极键合的第二键合玻璃(10)以及与非晶硅(6)进行阳极键合的第一键合玻璃(5)。

[0064] 其中,用于测量单轴加速度的压阻式加速度传感器悬臂梁(12)的上表面根部注入了淡硼作为压阻式加速度传感器的淡硼扩散压阻(14),并在淡硼扩散压阻内部注入浓硼形成浓硼欧姆接触区(13),压阻式加速度传感器的压阻区域上方沉积有二氧化硅层(1)与第一氮化硅层(2)作为绝缘钝化层,绝缘钝化层上开有引线孔并利用金属导线(4)连通压阻区域,金属导线上方沉积有第二氮化硅层(3)用来隔离外界与电路,提高电路的可靠性。压阻式加速度传感器的压阻区域包含 4 组淡硼扩散压阻(14),每组由两个平行的淡硼扩散压阻组成,两组对桥臂淡硼扩散压阻对称分布在悬臂梁上表面根部的应力集中区域,另外两组对称分布在零应力区,并通过金属导线(4)构成惠斯顿全桥连接,当存在一个垂直于器件表面的加速度后,压阻式加速度悬臂梁弯曲,位于压阻式加速度传感器悬臂梁上表面根部应力集中区域的 2 组压阻受到力的作用,电阻率发生变化,如图 2 所示位于压阻式加速度传感器悬臂梁上表面根部应力集中区域的 2 组压阻位于惠斯顿全桥的对桥,通过惠斯顿全桥可以得到正比于力变化的电信号输出,通过测量电信号输出就能知道加速度的大小。利用惠斯顿全桥的设计提高了本发明 MEMS 压阻式加速度传感器的灵敏度并且能保证良好的线性。

[0065] 芯片的封装采用二次阳极键合技术。第一次阳极键合是芯片背面第二键合玻璃(10)与硅基(9)的硅-玻璃阳极键合;第二次阳极键合采用非晶硅层作为中间层使键合电流不通过 PN 结,保护传感器 PN 结,实现正面非晶硅(6)与第一键合玻璃(5)的阳极键合,第二次阳极键合没有采用硅-玻璃键合的原因在于:硅-玻璃阳极键合的键合面上存在着 PN 结,键合时的强电压容易击穿 PN 结,破坏电路的电学性能。

[0066] 为了避免非晶硅(6)与第一键合玻璃(5)键合面的不平整性,保证封装的气密性,所述的加速度传感器并没有采用金属导线连接芯片工作区与金属管脚,而是利用浓硼导线

(7) 作为内部导线将传感器工作区与金属管脚相连。

[0067] 如图 3 ~ 图 18 所示, 本发明所述的基于阳极键合封装的 MEMS 压阻式加速度传感器的制造工艺包括如下步骤:

[0068] a) 如图 3 所示: 取硅片作为硅基 (9), 双面抛光, 清洗, 正面热氧长一层薄的二氧化硅作为注入前的保护层, 正面光刻胶作掩膜光刻出压阻式加速度传感器的压阻区域, 然后进行硼离子注入 (淡硼), 形成压阻式加速度传感器的淡硼扩散压阻 (14), 去除光刻胶; 所述的硅基为 n 型 (100) 硅片;

[0069] b) 如图 4 所示: 正面光刻胶作掩膜光刻出浓硼导线区域, 并在压阻式加速度传感器的淡硼扩散压阻 (14) 区域光刻出浓硼欧姆接触区域, 然后进行硼离子注入 (浓硼), 形成硅基内部的浓硼导线 (7) 以及形成淡硼扩散压阻内部的浓硼欧姆接触区 (13), 去除光刻胶, 退火;

[0070] c) 如图 5 所示: 采用低压化学气相沉积 (LPCVD) 先双面沉积 $0.8 \mu\text{m}$ 厚的二氧化硅层 (1)、(1'), 再用 LPCVD 双面沉积 $0.2 \mu\text{m}$ 厚的氮化硅层 (2)、(2'), 二氧化硅层 (1) 和氮化硅层 (2) 一起作为绝缘钝化层;

[0071] d) 如图 6 所示: 正面光刻胶作掩膜光刻出引线孔图形, 干法 RIE 刻蚀绝缘钝化层至硅基 (9) 顶面, 去除光刻胶, 形成引线孔;

[0072] e) 如图 7 所示: 正面溅射 $1 \mu\text{m}$ 厚的铝, 正面光刻胶作掩膜光刻出金属导线 (4) 及金属管脚 (8) 图形, 腐蚀没有光刻胶覆盖区域的铝, 去除光刻胶, 合金化处理, 形成金属铝导线 (4) 及金属管脚 (8);

[0073] f) 如图 8 所示: 正面采用等离子体增强型化学气相沉积法 (PECVD) 沉积一层 $0.2 \mu\text{m}$ 厚的氮化硅 (3) 覆盖铝导线 (4), 保护芯片电学性能;

[0074] g) 如图 9 所示: 正面光刻胶作掩膜光刻出分片槽图形, 干法 RIE 刻蚀氮化硅 (2)、(3), 二氧化硅 (1) 至硅基 (9) 顶面, 去除光刻胶;

[0075] h) 如图 10 所示: 正面沉积一层 $3 \mu\text{m}$ 厚的非晶硅 (6), 在非晶槽区域非晶硅 (6) 与硅基 (9) 顶面直接接触;

[0076] i) 如图 11 所示: 正面光刻胶作掩膜光刻出传感器工作区域以及金属管脚 (8) 区域图形, RIE 刻蚀非晶硅 (6) 至氮化硅层 (3), 去除光刻胶;

[0077] j) 如图 12 所示: 正面光刻胶作掩膜光刻出金属管脚 (8) 区域图形, RIE 刻蚀氮化硅 (3) 至金属管脚 (8) 层, 去除光刻胶;

[0078] k) 如图 13 所示: 背面光刻胶作掩膜光刻出腐蚀硅窗口, RIE 刻蚀氮化硅 (2')、二氧化硅 (1') 至硅基 (9) 底面, 去除光刻胶;

[0079] l) 如图 14 所示: 氮化硅 (2')、二氧化硅 (1') 层作掩膜, 40wt% KOH 水溶液湿法腐蚀硅基 (9) 形成压阻式加速度传感器背面腔体;

[0080] m) 如图 15 所示: 干法 RIE 刻蚀背面剩余的氮化硅 (2')、二氧化硅 (1') 至硅基 (9) 底面, 背面进行硅 - 玻璃阳极键合;

[0081] n) 如图 16 所示: 正面光刻胶作掩膜光刻出悬臂梁 (12) 释放图形, DRIE 刻穿氮化硅 (2)、(3), 二氧化硅 (1), 硅基 (9) 释放出压阻式加速度传感器悬臂梁结构, 去除光刻胶;

[0082] o) 如图 17 所示: 正面进行非晶硅 - 玻璃阳极键合;

[0083] p) 如图 18 所示: 划片, 实现单个芯片的封装, 划片分两次完成: 第一次划片, 去除

金属管脚 (8) 上方玻璃 (5) ;第二次划片划去分片槽中结构,分离单个芯片,完成封装。

[0084] 进一步地,为了保证两次阳极键合的质量,通过多次试验,本发明给出了所述 MEMS 压阻式加速度传感器的最优键合参数,如表 1,2 所示。

[0085] 表 1 第一次阳极键合(硅-玻璃)参数

[0086]	电 压 (V)	电 流 (mA)	温 度 (°C)	压 力 (N)	时 间 (min)
	450	20	360	2400	5

[0087] 表 2 第二次阳极键合(非晶硅-玻璃)参数

[0088]	电 压 (V)	电 流 (mA)	温 度 (°C)	压 力 (N)	时 间 (min)
	1000	20	380	2400	20

[0089] 进一步地,如图 20(a) ~图 20(f) 所示,本发明 MEMS 压阻式加速度传感器所用到的悬臂梁结构除了单边双梁结构以外,根据不同的测量范围、灵敏度、谐振频率要求也可以采用单边单梁、双边双梁、双边四梁、四边四梁、四边八梁等结构,淡硼扩散压阻也可以分布在其它位置。

[0090] 需要说明的是,本发明并不对传感器部分的悬臂梁结构尺寸、压阻数目、压阻尺寸大小与排列分布等参数进行限定,也不对本发明制造工艺的工艺参数进行限定,且该实施例仅为说明性的,并不对本发明做任何限定。

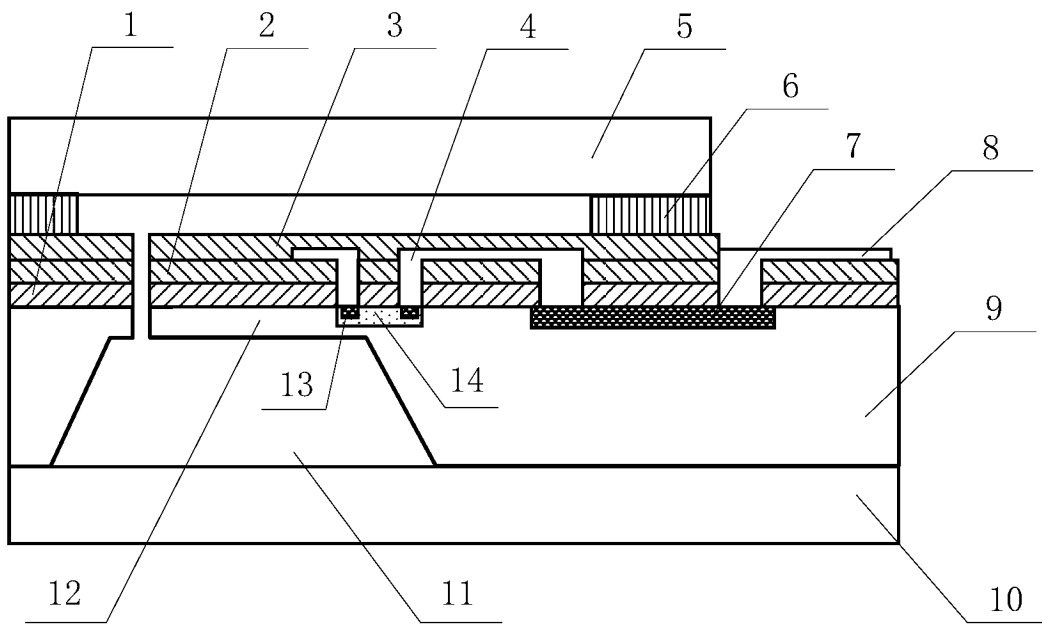


图 1

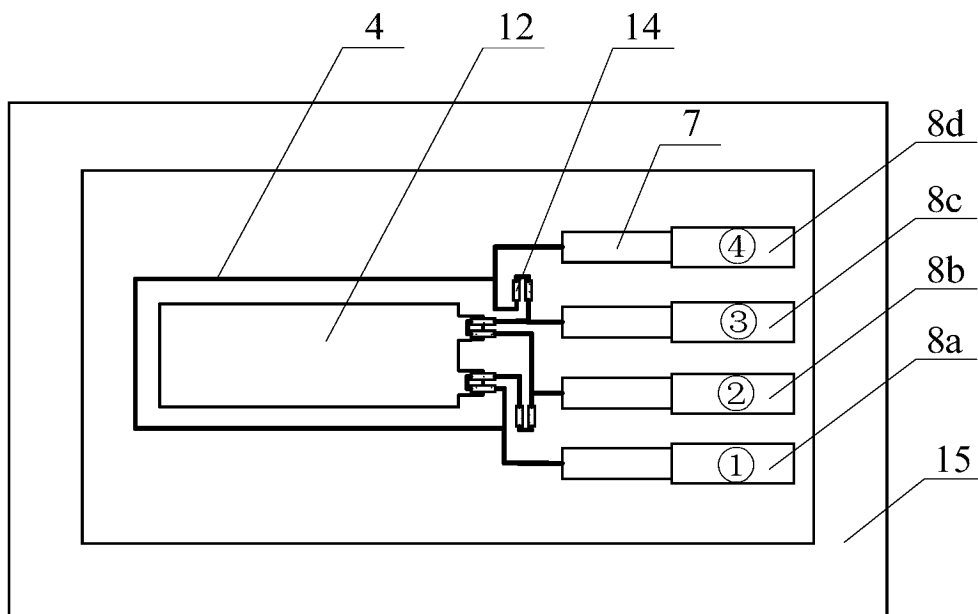


图 2

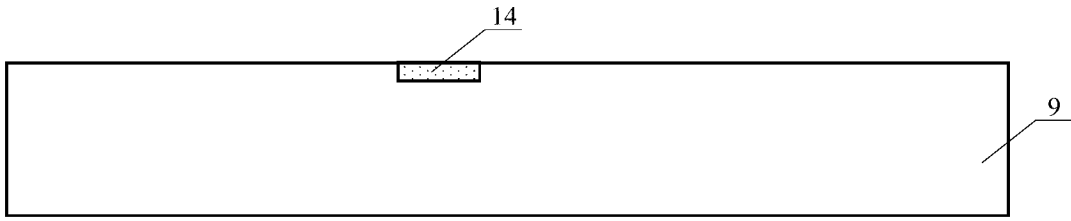


图 3

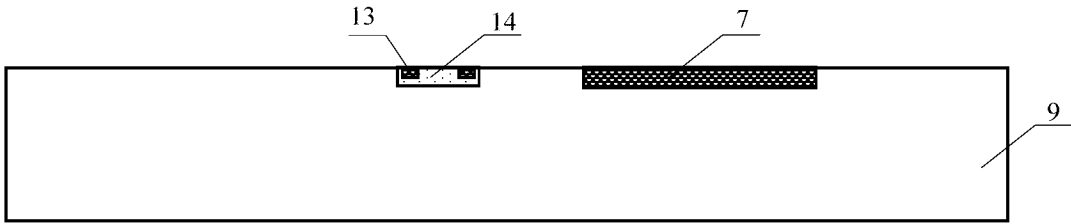


图 4

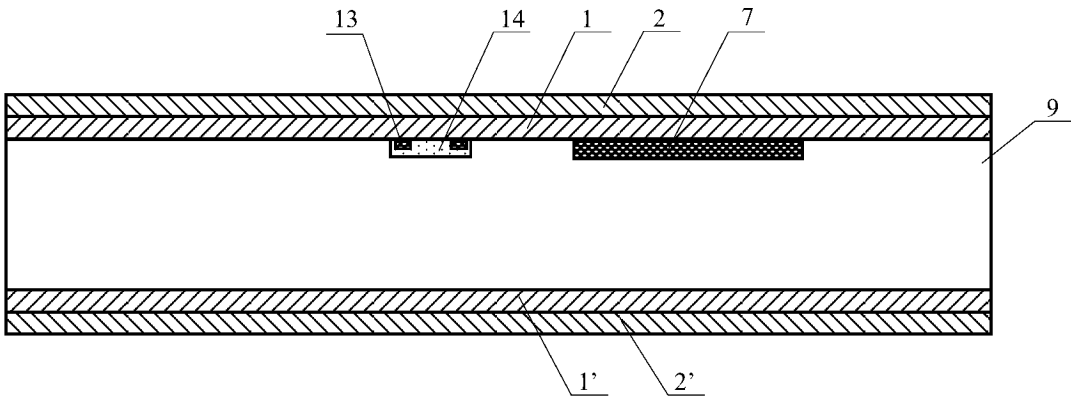


图 5

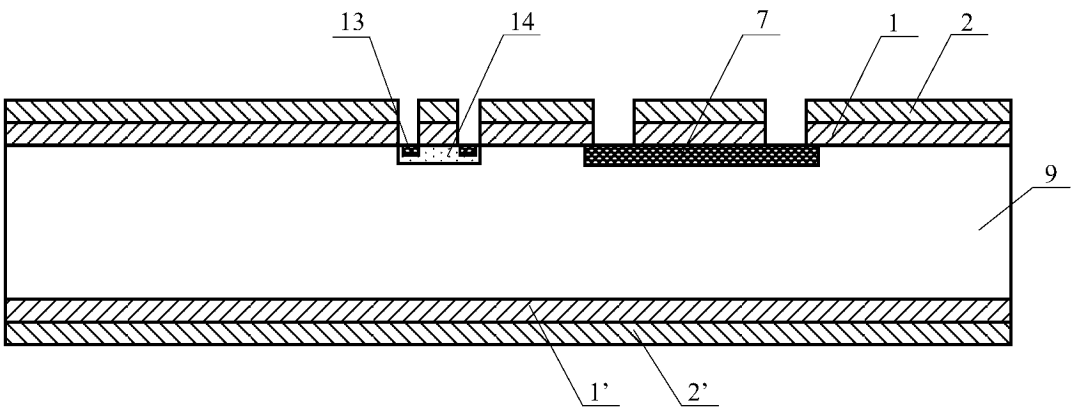


图 6

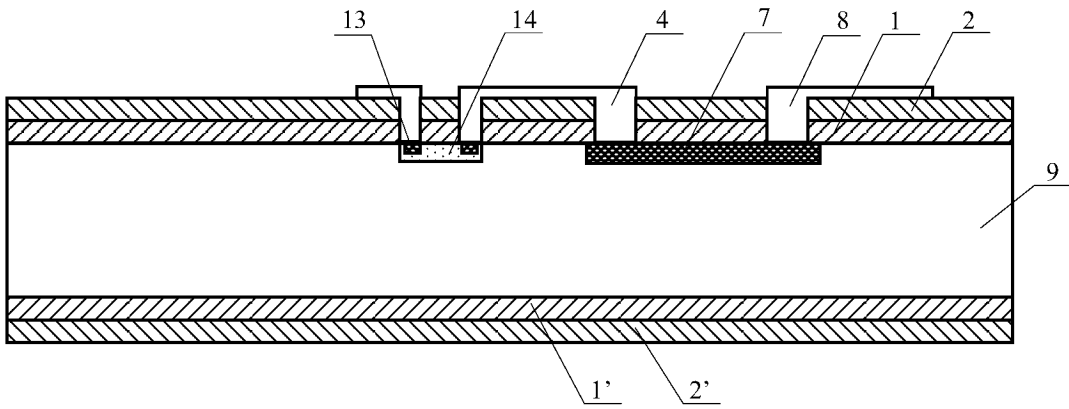


图 7

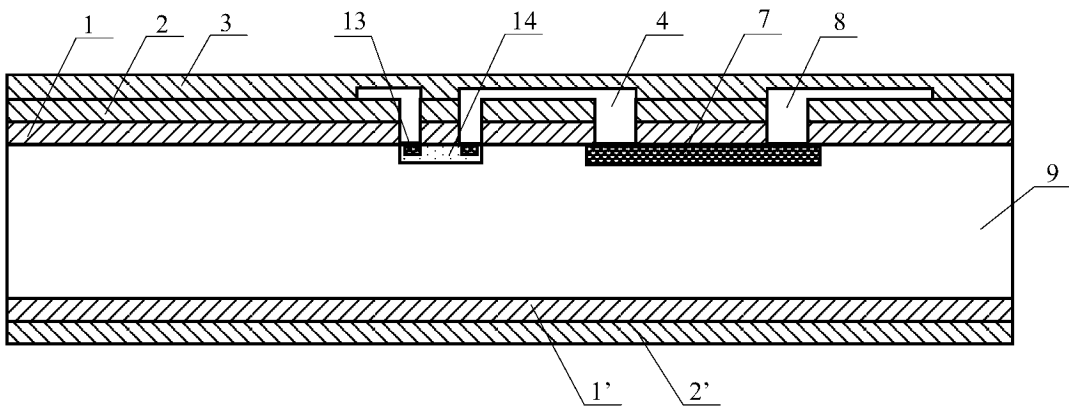


图 8

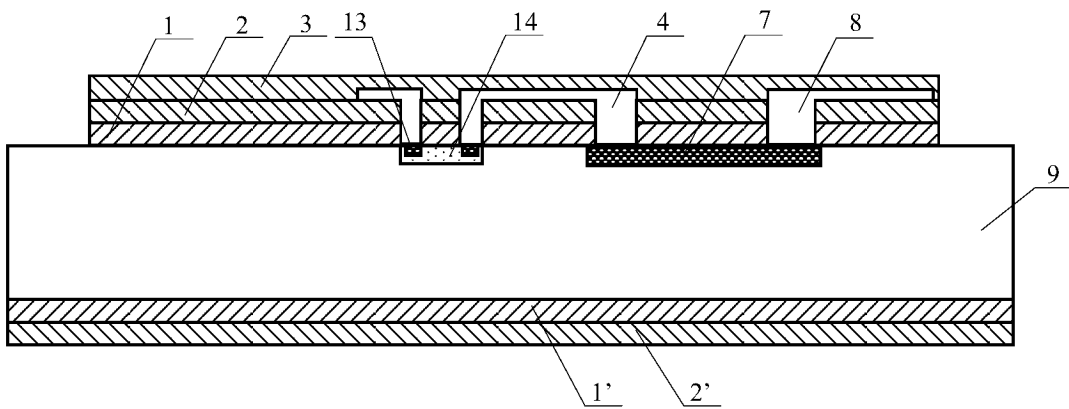


图 9

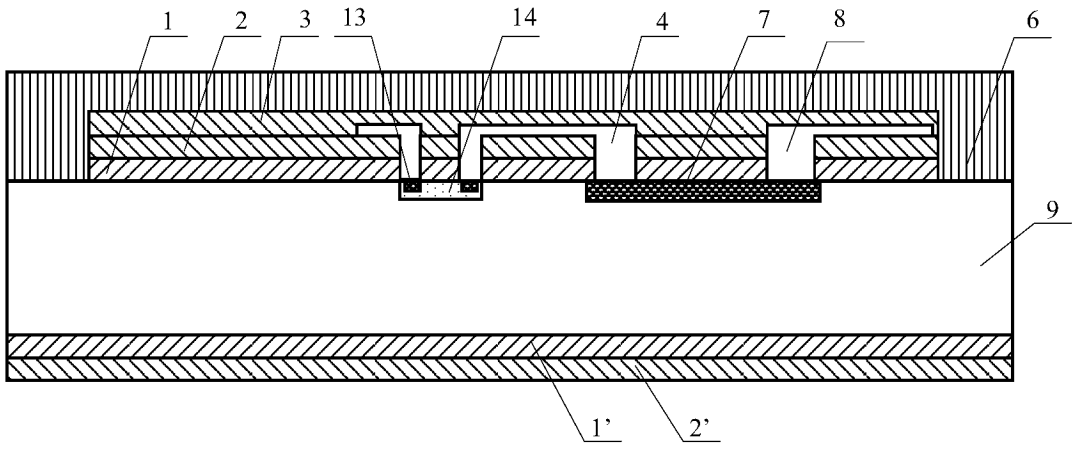


图 10

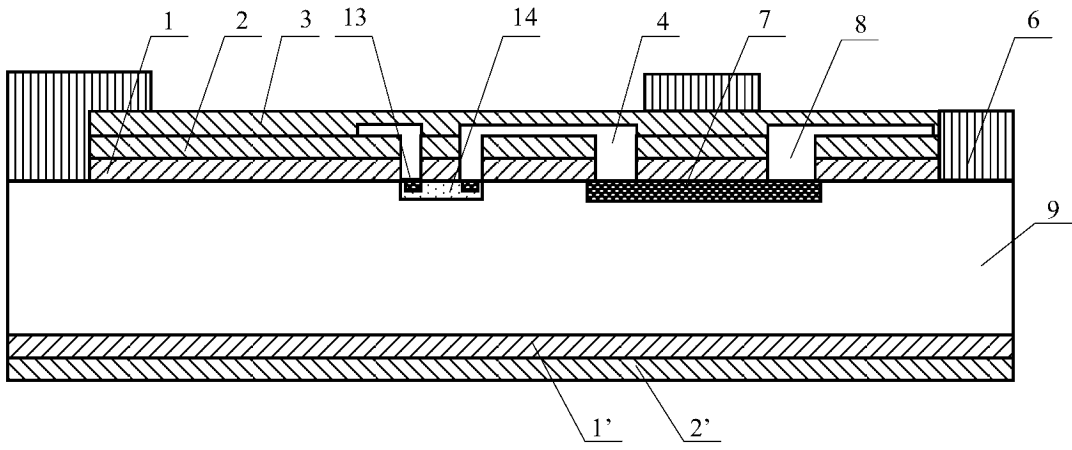


图 11

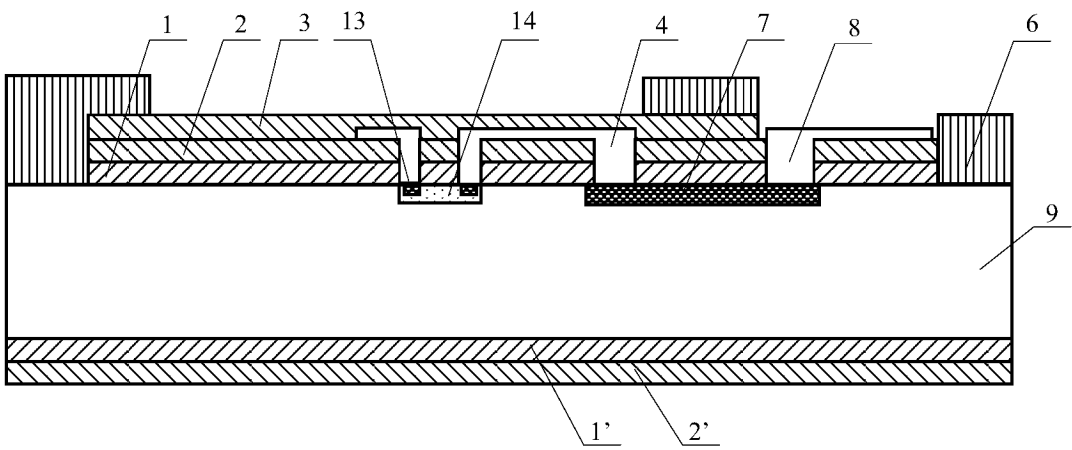


图 12

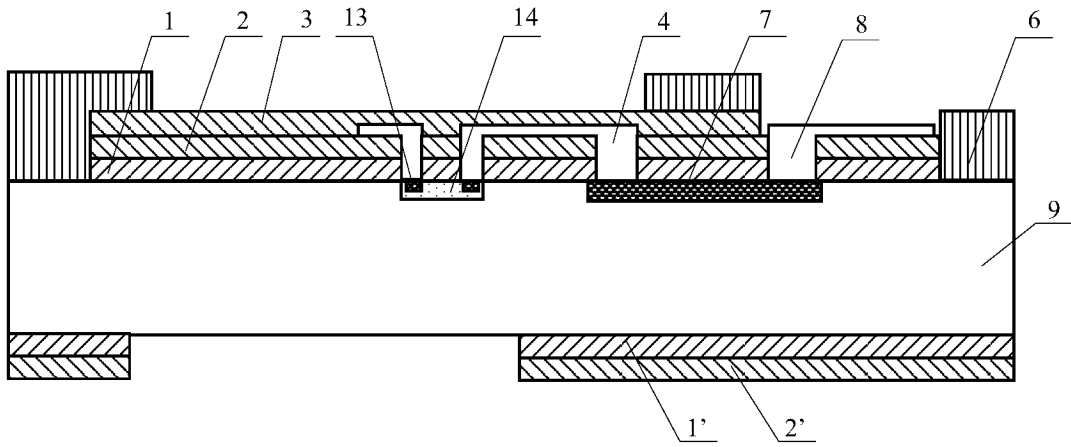


图 13

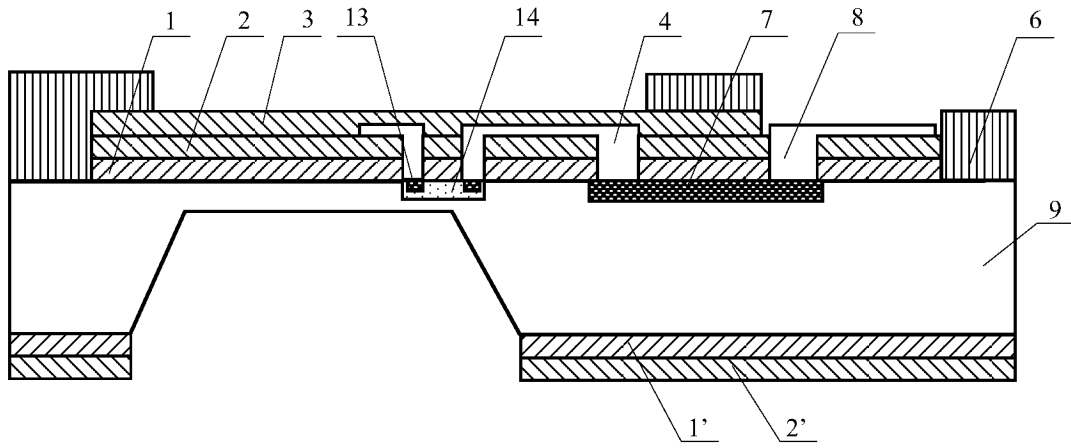


图 14

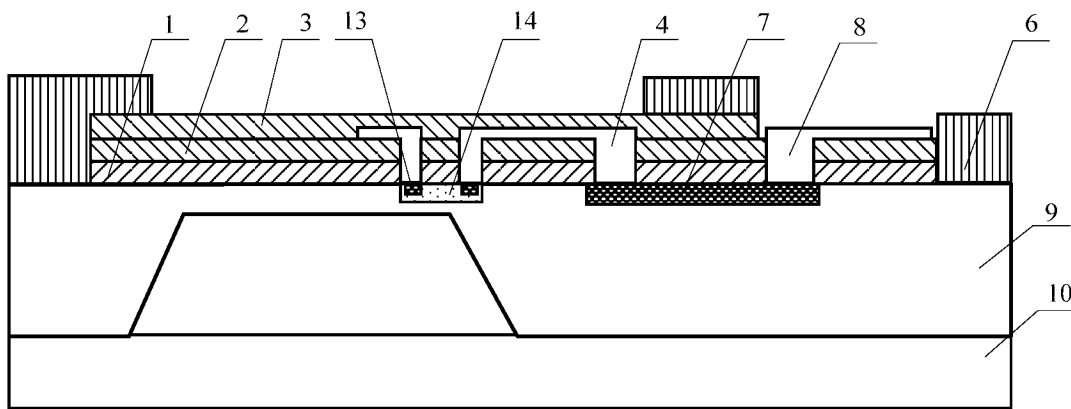


图 15

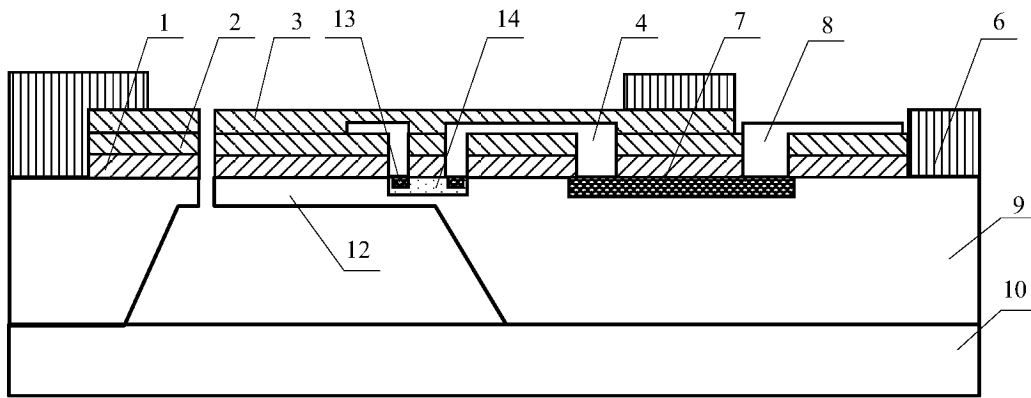


图 16

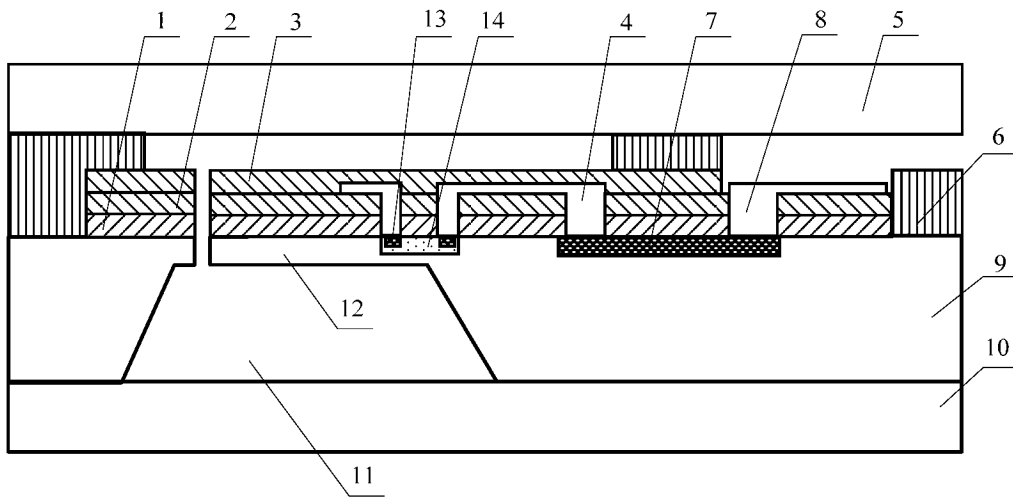


图 17

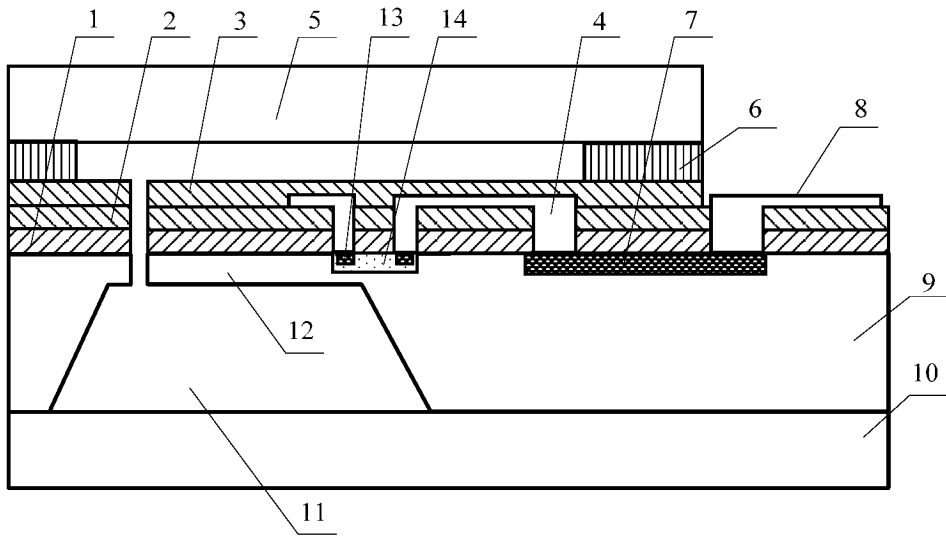


图 18

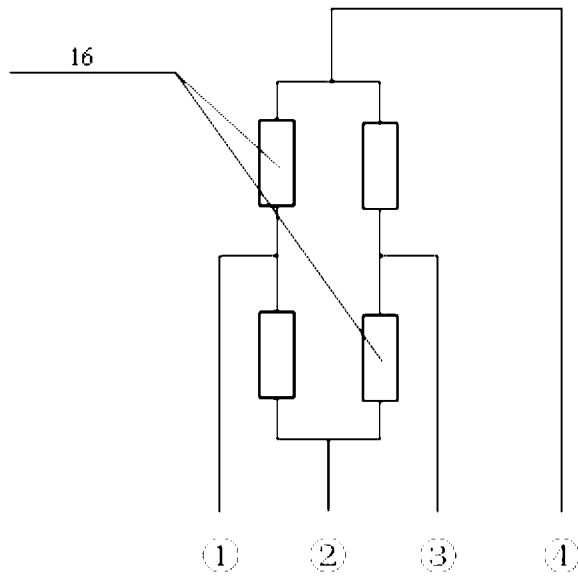


图 19

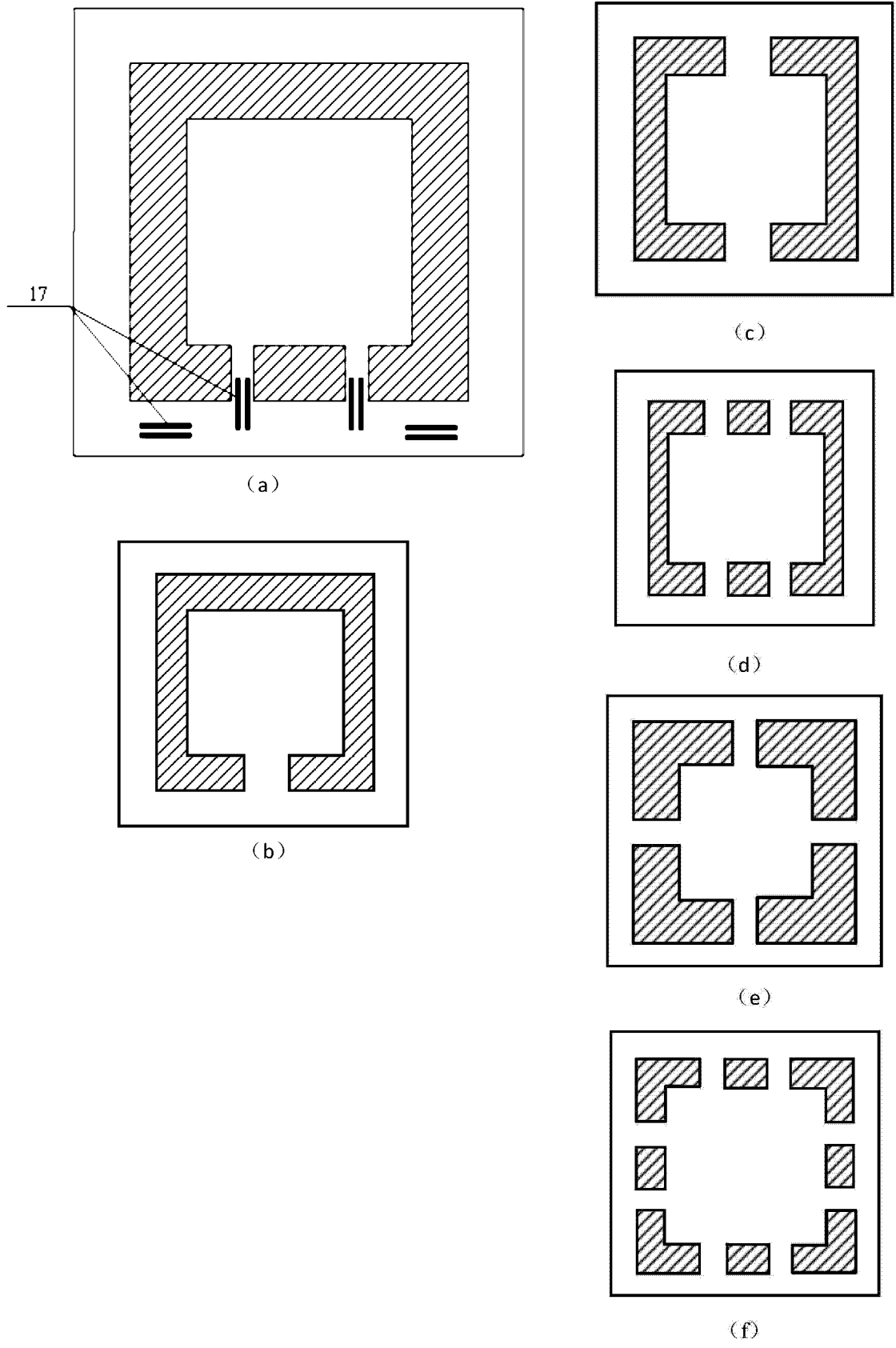


图 20