

公告本

修正
補充 本 91年4月03日

申請日期	90.8.16
案 號	90120082
類 別	Hall 3/105

(以上各欄由本局填註)

506140

煩請委員明示，本案修正後是否變更原實質內容

發 明 專 利 說 明 書 (91 年 3 月 修 正)

一、發明 名稱	中 文	垂直結構化之層序列中之 PIN 光二極體 及其製造方法以及光二極體陣列
	英 文	PIN-photo-diode on a vertical structurized layer-sequence and its production method as well as photo-diode array
二、發明 創作人	姓 名	1.亞歷山大班內迪士 Alexander Benedix 2.伯恩柯連 Dr. Bernd Klehn
	國 籍	1.德國 2.德國
	住、居所	1.德國慕尼黑 D-81739 赫穆特考納街 15 號 2.德國慕尼黑 D-81539 麥坎摩勒街 17 號
三、申請人	姓 名 (名稱)	印芬龍科技股份有限公司 Infineon Technologies AG
	國 籍	德國
	住、居所 (事務所)	德國慕尼黑 D-81669 聖馬丁街 53 號
	代 表 人 姓 名	麥可勾威什(Michael Gollwitzer) 荷斯特卻佛(Dr.Horst Schäfer)

(由本局填寫)

承辦人代碼:
大 類:
I P C 分類:

本案已向：

德 國 (地 區) 申請專利，申請日期： 案號： 2000 年 08 月 18 日 10040459.6 , ☒有 ☐無主張優先權

有關微生物已寄存於： , 寄存日期： , 寄存號碼：

五、發明說明(1)

本發明涉及一種 PIN 光二極體及其製造方法。

PIN 光二極體通常是以垂直配置之 PIN 結構為主。空間電荷區(其中在光子照射時會產生電荷載體對(pair))因此會擴大，其原因是在 p-層及 n-層之間引入一種本質性的(intrinsic)高歐姆層。此種本質層之照射(其中會產生電荷載體對)是由層結構之表面來達成。由於表面上存在多個結構(其會造成完全-或一部份之陰影)，則入射光子只有一部份會轉換成電荷載體對，使光二極體之光譜效率下降。

本發明之目的是提供一種 PIN-光二極體，其很有效且可以簡易地製成。

此目的由申請專利範圍第 1 項之 PIN 光二極體及第 7 項之製造方法來達成。本發明之其它形式描述在申請專利範圍各附屬項中。

本發明之 PIN 光二極體具有由半導體材料所構成之層序列。此種層序列具有第一導電型之第一層，本質層及第二導電型之第二層。此種層序列至少一部份設有垂直式結構，即，層序列之表面設有幾何造型(例如，溝渠)，其可完全或一部份穿過此層序列之層。藉由此種垂直式結構，則可使本質層至少以區段方式裸露出來。以此種方式可使光子直接入射至本質層而在其中形成電荷載體對(pair)。這些光子不會被下方之層或本質層上方所施加之接觸層所遮蔽。這樣可改良該接觸陰影面相對於入射面之比(ratio)。

垂直式結構較佳是傾斜於此種層序列而延伸，使接觸陰影面在第一層上相對於本質層之裸露區段可較小，其它優

五、發明說明(2)

點是：藉由相面對之傾斜對準之側壁使入射光之反射成份入射至相面對之傾斜而延伸之側壁。光二極體之效率因此可提高，此乃因反射至周圍之光成份已降低。

此外，此種層序列具有一種角錐形或錐體形之結構。這樣所具有之優點是：第一層(其位於此種結構之尖端處)較本質層之裸露之區域還小，此種結構所造成之陰影因此較小。此外，此種結構之優點是：入射之光(其反射至側壁)以另一種角度入射至相面對之側壁(於其中此光被吸收)。

在較佳之實施形式中，最下層形成在矽基板中，矽基板上然後施加本質層及另一種導電型式之第二個摻雜層。

本發明中製成一種 PIN 光二極體，以便可進行一種垂直式結構化，使本質層之至少一部份裸露出來。此種垂直式結構較佳是包含第一層及本質層且使第二層未被接觸。本發明中因此可簡易地製成一種有效之 PIN 光二極體。

此種垂直式結構之側壁較佳是以傾斜方式而形成，以便在層序列中可形成錐體形-，角錐形-或 V 形溝渠式之結構。這較佳是藉由一種選擇式異向性(anisotropic)蝕刻過程來達成，其具有不同之蝕刻速率(這是與晶體方向有關)。

在較佳之實施形式中，其設計方式是使第一層和本質層製作在(100)-矽基板上，其中使蝕刻遮罩在層序列表面上之(110)-方向中被結構化以形成垂直式結構。然後以異向性蝕刻劑(例如，氫氧化鉀)來進行蝕刻而形成一些相對於(100)-表面是 54.7° 之側壁。其優點是：此種結構可以異向性蝕刻方法來製成，使其可定向於半導體材料之晶體方

五、發明說明(3)

向中。此外，這樣可確保此種層序列之陰影區可特別簡易且容易控制地製成。

依據其它實施形式，第一層及／或本質層以磊晶方式生長在基板材料上。這樣所具有之優點是：可很準確地決定已生長之各層之厚度及品質。

本發明以下將依據附圖來詳細。

圖式之簡單說明：

第 1 圖 本發明之 PIN 光二極體之實施形式之橫切面。

第 2 圖 對應於第 1 圖所示橫切面之半導體結構之俯視圖。

第 3 圖 第 1 圖所示 PIN 光二極體之製程，其中第 3a，3b，3c 圖是在各種不同之步驟之後本發明之半導體結構之橫切面。

這些圖式中之半導體結構未依比例繪製。

較佳是以矽作為圖式中本發明之 PIN 光二極體用之半導體材料。此種光二極體較佳是以標準平面技術來製成，其中進行一系列之分別以整面方式作用在晶圓表面上之單一程序，其經由適當之遮罩層使半導體材料局部性地改變。

第 1 圖中所示之 PIN 光二極體 1 形成在 n-摻雜之矽基板 2 之表面上。矽基板之摻雜濃度較高且較佳是介於 10^{18} 至 10^{21}cm^{-3} 之間。在基板 2 上施加一種由本質之矽(即，未摻雜之矽)所形成之層 3，其上存在一種由高摻雜之 p^+ -矽所構成之層。本質層 3 及 p^+ -摻雜層 4 設有垂直式結構，因此形成側壁 5。側壁 5 傾斜於此層序列而延伸。 p^+ -矽層另

五、發明說明(4)

有一種接觸區，其在 PIN 光二極體操作時是與接地 GND 或低電壓相連。須選取本質層 3 及 p^+ -矽層之厚度，使垂直式結構一方面幾乎經由整個本質層 3 而延伸至本質層 3 及基板 2 之間之邊界線，且另一方面使這樣所形成之角錐形結構保持一種足夠大之頂面，以便能可靠地接觸此 p^+ -矽層 4。此外，在一個或多個錐形結構之指定之區域之間在 n^+ -矽基板 2 上設置多個金屬接觸區 7。於是在角錐形結構之間在指定之區域中使本質層 3 及 p^+ -矽層 4 被去除而使 n^+ -矽層基板之裸露，其中然後施加各金屬接觸區 7 以便與 n^+ -基板 2 相接觸。PIN-光二極體經由金屬接觸區 7 而與 Vdd 或一種高電壓相連。

現在若光束 10 入射至側壁 5 上之已裸露之本質區，則已被吸收之光成份會產生電荷載體對，其藉由空間電荷區而與 n^+ -層及 p^+ -層相隔開且可使電流流經 PIN 光二極體 1。光束之一部份 11 被反射。已反射之成份 11 由於入射角度而由傾斜面偏向至相面對之側壁 5 之相面對之傾斜面上。在該處此種已反射之光成份 11 以一種大部份情況下是較小之角度(相對於此面之法線而言)入射且大部份在該處被吸收而產生電荷載體對(pair)。藉由此種結構，則光束在本質區中幾乎 100% 被吸收。

本質層之厚度之選取可由 PIN 光二極體 1 之光譜敏感度及速率來決定一種最佳之值，其方式是使有效入射面增大，即， p^+ -矽層之接觸區之接觸陰影面積對整個入射面積之比(ratio)可改進。此外，已入射之光之反射可大大地減少

五、發明說明(5)

，此乃因大部份之反射光已入射至相面對之傾斜側壁中。

本質層及 p-矽層之角錐結構較佳是具有矩形(特別優良是正方形)之平面圖，但亦可具有其它形式之平面圖(例如，圓形)。藉由角錐形結構所構成之陣列構造，即，角錐體相鄰地配置著，則 PIN 光二極體 1 之電性參數可藉由 p⁺-矽層之各接觸區之並聯及／或串聯來決定。第 2 圖顯示此種陣列配置，其是一種以棋盤圖樣形式而相鄰之角錐形結構所形成。n⁺-基板層之接觸區較佳是在此種陣列配置之旁，其形成方式是設置一些平面區，各平面區中使基板層裸露。p⁺-矽層之仍保留之島在本實施形式中經由縱向線 13 而互連。

第 3a 至 3c 圖是第 1 圖中所示 PIN 光二極體 1 之可能之製造方法。在 n⁺-摻雜之矽基板 2 之表面上形成一種層序列，其由本質矽層 3 及 p⁺-摻雜之矽層 4 所構成。較佳是在 800℃ 至 1000℃ 之溫度中及 500Pa 至 2000Pa 之壓力範圍中使用此種含有 Si₂H₂Cl₂，P₂H₆ 及 AsH₃ 之程序氣體藉由磊晶生長來製造此種層結構。須生長矽層，以形成一種(100)-表面。整個層序列之橫切面顯示在第 3a 圖中。

在下一步驟中，使用微影術所形成之遮罩藉由異向-性蝕刻使已施加之層序列被結構化。在第一步驟中產生一種蝕刻遮罩。此種蝕刻遮罩由二氧化矽構成，二氧化矽沈積在晶圓表面之整面上且隨後藉由微影術過程而被結構化。在微影術過程在蝕刻遮罩層上沈積一種光漆層，其然後經由一種遮罩而曝光，以確定一種正方形區域(其邊長例如

五、發明說明(6)

是 100nm)。另一方式是光漆層亦可直接以一種電子束來描寫。然後使光漆層顯影且硬化且之後藉由第一蝕刻過程使蝕刻遮罩被結構化，以便依據已曝光之結構使正方形區域保留在各層之表面上。然後又使光漆層完全去除。在此種步驟之後此種晶圓結構之橫切面顯示在第 3b 圖中。由氧化矽所構成之遮罩層 12 仍保留在層序列上。

在形成該蝕刻遮罩之後，藉由另一異向性蝕刻步驟來對 PIN 光二極體之角錐-結構進行蝕刻。此種異向性蝕刻之結果是：由於矽之晶體構造，則(100)-及(110)-晶體平面之剝蝕速率較(111)-平面者快很多。適合使用鹼液，例如，KOH，NaOH 或 LiOH 或所謂 EDP 溶液來進行矽之異向性蝕刻。但亦可使用乾式化學蝕刻方法，例如，反應性離子蝕刻法，其中蝕刻氣體混合物可含有 BCl_3 ， Cl_2 ，HBr 及／或 HCl。

藉由蝕刻過程而形成此種由本質層， p^+ -矽層 4 所構成之層序列之角錐形結構，如第 2 圖之俯視圖及第 3c 圖中所示，其底(Basis)較佳是在 n^+ -基板 2 及本質層 3 之間之接面之高度處。層序列之異向性蝕刻可對 n^+ -摻雜之矽基板 2 之(110)-表面形成一種明確之角度 54.7° 。當然，角錐形結構之底亦可在本質中或在 n^+ -層中而不會使 PIN 光二極體之功能受到限制。

形成 PIN 光二極體 1 之層序列之上述方法可在不同之範圍(例如，次(Sub)-100nm 範圍)中形成各結構。特別是可輕易地使用且控制此異向性蝕刻過程，藉此可輕易地製成本質層 3 之傾斜面。此外，使用磊晶方法以形成各層可準確

五、發明說明(7)

地決定本質層 3 之厚度，因為可很準確地調整此層之厚度。

以適當之方式超越上述之實施形式之範圍而修改所示之尺寸，濃度，材料及程序以便產生本發明之 PIN 光二極體，則這樣亦屬本發明之範圍。特別是可在 PIN 結構中以互補方式來形成各摻雜區之導電型式。此外，形成各層所用之材料亦可由其它習知之材料來取代。上述之方法亦能以適當之方式改變而仍在本發明之範圍中。

本發明上述之說明，圖式及申請專利範圍中之特徵可各別地或任意地組合以便不同之實現本發明。

符號之說明

- 1.....PIN-光二極體
- 2..... n^+ -摻雜之矽基板
- 3.....本質矽層
- 4..... p^+ -層
- 5.....角錐形結構之側壁
- 6..... p^+ -層之接觸區
- 7..... n^+ -層之接觸區
- 10.....入射之光束
- 11.....反射之光束
- 12.....遮罩層
- 13.....縱向線

四、中文發明摘要 (發明之名稱： 垂直結構化之層序列中之 PIN 光二極體
及其製造方法以及光二極體陣列)

本發明涉及一種 PIN 光二極體 (1)，其層序列具有第一導電型之第一層 (2)，本質層 (3) 及第二導電型之第二層 (4)。此種層序列中至少此本質層 (3) 具有垂直式結構，其側壁 (5) 上可入射光束。此種 PIN 光二極體 (1) 之製造方法是在層序列上進行一種垂直式結構化以形成側壁 (5)，其中此本質層 (3) 須裸露，使光可入射至此本質層 (3)。

英文發明摘要 (發明之名稱： PIN-photo-diode on a vertical structurized
layer-sequence and its production method
as well as photo-diode array)

This invention relates to a PIN-photo-diode (1) with a layer-sequence with a 1st layer (2) of 1st conductive type, an intrinsic layer (3) and a 2nd layer (4) of a 2nd conductive type. At least the intrinsic layer (3) of the layer-sequence has a vertical structure, on its side-walls (5) the light can be incident. The method to produce this PIN-photo-diode (1) is that a vertical structurization is carried out on the layer-sequence, so that the side-walls (5) are formed, where the intrinsic layer (3) is exposed, so that the light can be incident on the intrinsic layer (3).

六、申請專利範圍

第 90120082 號「垂直結構化之層序列中之 PIN 光二極體及其製造方法以及光二極體陣列」專利案 (91 年 3 月修正)

六 申請專利範圍

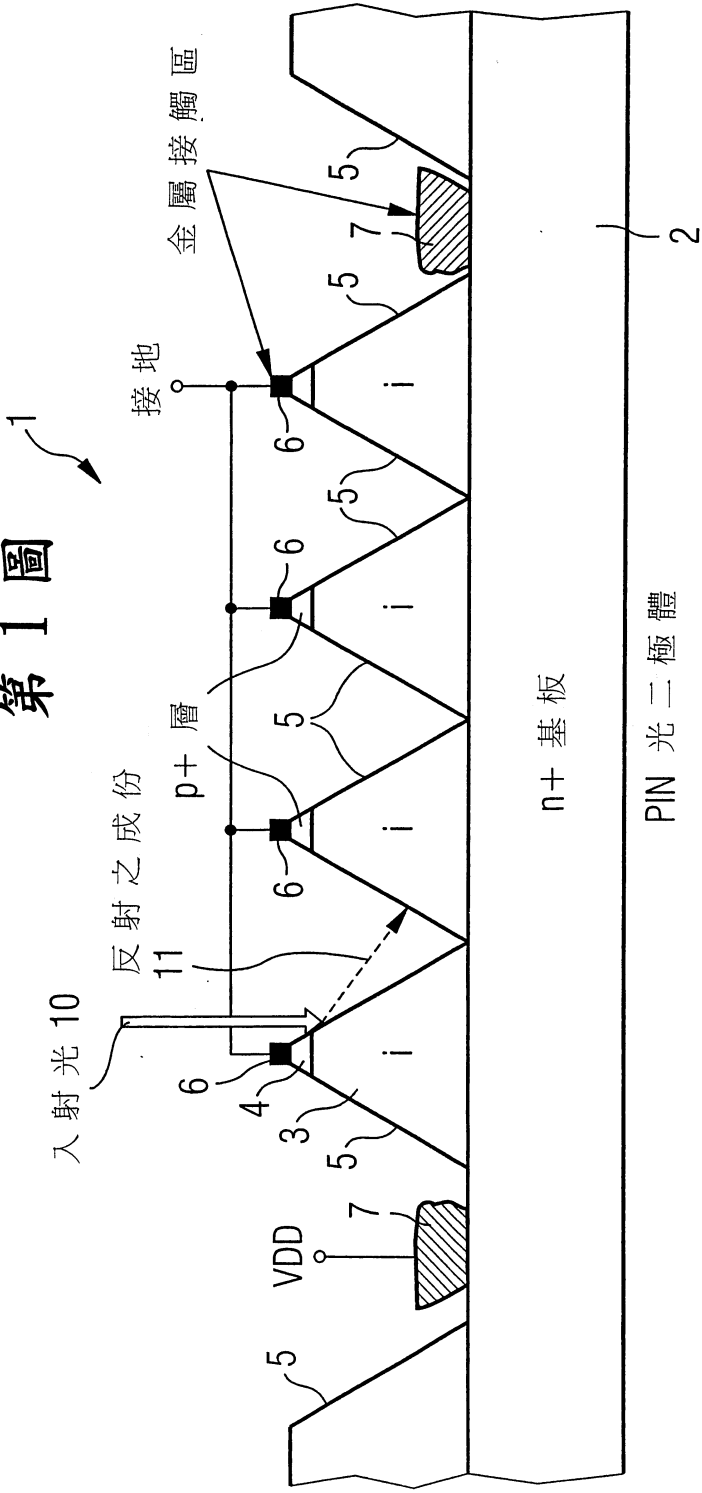
1. 一種 PIN 光二極體，其層序列具有第一導電型式之第一層(2)，本質層(3)及第二導電型式之第二層(4)，其特徵為：此層序列中之至少該本質層(3)之至少一部份具有一種垂直式結構(5)，光入射至此結構(5)上。
2. 如申請專利範圍第 1 項之 PIN 光二極體，其中此本質層之垂直式結構(5)傾斜於層序列而延伸。
3. 如申請專利範圍第 1 或第 2 項之 PIN 光二極體，其中至少此本質層(3)及第二層具有角錐形或錐體形之結構。
4. 如申請專利範圍第 1 或第 2 項之 PIN 光二極體，其中此層序列之第一層(2)形成在矽基板(2)中。
5. 如申請專利範圍第 1 或第 2 項之 PIN 光二極體，其中第二層(4)及本質層(3)形成在基板(2)之(100)-表面上，垂直式結構之側壁(5)在(111)-方向中延伸且對此基板(2)之(100)-表面形成 54.7° 之角度。
6. 如申請專利範圍第 1 項之 PIN 光二極體，其中第二層(4)具有一種至接觸區(6)之平坦之表面。
7. 一種光二極體陣列，其具有如申請專利範圍第 1 至 6 項中任一項之 PIN 光二極體，其特徵為：PIN 光二極體相鄰地以棋盤形式配置著，PIN 光二極體之第一層(2)形式共同之層。
8. 一種 PIN 光二極體之製造方法，其層序列由半導體材料

六、申請專利範圍

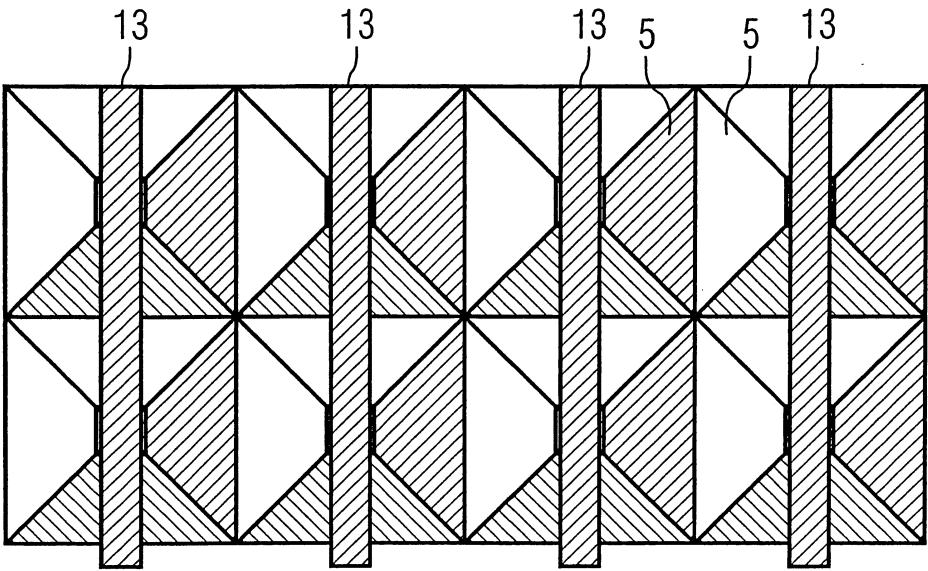
製成且具有第一導電型式之第一層(2)，本質層(3)及第二導電型式之第二層(4)，其特徵為：本質層(3)由於垂直式結構而至少有一部份是裸露的，使光可入射至本質層(3)上。

9. 如申請專利範圍第 8 項之方法，其中本質層(3)之垂直式結構傾斜地延伸。
10. 如申請專利範圍第 8 或 9 項之方法，其中本質層(3)及第二層(4)結構化成角錐形或錐體形。
11. 如申請專利範圍第 8 或 9 項之方法，其中此層序列之垂直式結構藉助於選擇式異向性蝕刻過程而製成。
12. 如申請專利範圍第 8 項之方法，其中利用異向性蝕刻方法在此層序列之表面上製成錐體形，角錐形及／或 V-溝渠形之結構。
13. 如申請專利範圍第 8 或 9 項之方法，其中第二層(4)及本質層(3)製作在(100)-矽基板(2)上，使一種蝕刻遮罩在(100)-表面上之(110)-方向中被結構化以形成垂直式結構且在隨後之蝕刻中以相對於矽基板(2)之(100)-表面成 54.7°角之方式形成一種側壁(5)。
14. 如申請專利範圍第 13 項之方法，其中第二層(4)及／或本質層以磊晶方式生長而成。
15. 如申請專利範圍第 13 項之方法，其中在半導體基板上形成一種光二極體陣列，此種 PIN 光二極體之第一層(2)形成共同之層。

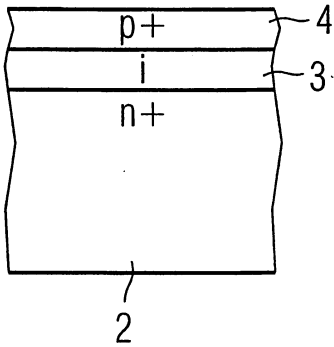
第 1 圖



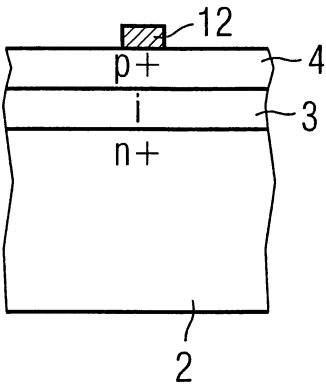
第 2 圖



第 3a 圖



第 3b 圖



第 3c 圖

