

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95126910

※申請日期：95.1.24

※IPC 分類：H04B1/16, H03D 7/12

一、發明名稱：(中文/英文)

次諧波混頻器及具備該混頻器之下轉換器 /
SUB-HARMONIC MIXER AND DOWN CONVERTER
WITH THE SAME

二、申請人：(共 2 人)

姓名或名稱：(中文/英文)

1. 聯華電子股份有限公司/UNITED MICROELECTRONICS CORP.

2. 國立臺灣大學/NATIONAL TAIWAN UNIVERSITY

代表人：(中文/英文) 1. 胡國強/HU, KWO-CHAIN

2. 李嗣涔/Dr. Si-Chen Lee

住居所或營業所地址：(中文/英文)

1. 新竹科學工業園區新竹市力行二路三號/NO. 3, LI-HSIN RD. II,
SCIENCE-BASED INDUSTRIAL PARK, HSINCHU, TAIWAN, R.O.C.

2. 台北市羅斯福路四段 1 號/NO. 1, ROOSEVELT RD. SEC. 4,
TAIPEI, TAIWAN, R.O.C.

國籍：(中文/英文) 1-2 中華民國/TW

三、發明人：(共 5 人)

姓名：(中文/英文)

1 張仁忠/Jen-Chung Chang

2 許家榮/Chia-Jung Hsu

3 呂學士/Shey-Shi Lu

4 陳筱青/Hsiao-Chin Chen

5 林子超/Tzu-Chao Lin

國 籍：（中文/英文）1-5 中華民國/TW

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

國 籍：（中文/英文）1-5 中華民國/TW

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是關於一種混頻器，且特別是關於一種使用摺疊式電感電容疊接之次諧波混頻器。

【先前技術】

直接降頻接收器 (direct-conversion receiver 或 homodyne receiver) 在架構上採用一次的降頻動作，直接將射頻訊號降至基頻訊號，因此又稱為零中頻接收器 (zero-IF receiver)。此種接收器所產生的多相位本地振盪訊號之振盪頻率，與射頻訊號的振盪頻率非常接近，因此不僅避免了鏡像雜訊 (image noise) 的干擾，且伴隨鏡像雜訊干擾的消失，射頻訊號與多相位本地振盪訊號進行混波之前就不需預置一鏡像抑制濾波器 (image rejection filter)。如此一來，相較於其它接收器架構 - 例如差外差接收器 (superheterodyne receiver)，直接降頻接收器具有架構簡單、單晶片化等優點，而逐漸地在現今的收發器 (transceiver) 中嶄露頭角。

直接降頻接收器雖具有單晶片化等優點，但其架構仍存在一些缺點必須去克服。其中直流偏移 (DC offset) 為其衍生的問題之一。直流偏移的產生主要是由於混頻器 (mixer) 和低雜訊放大器 (low noise amplifier, 簡稱 LNA) 的輸入端 (在此統稱為射頻訊號的輸入端)，與混頻器接收多相位本地振盪訊號的輸入端之隔絕度 (isolation) 並非無限大，因此當多相位本地振盪訊號經由穿隧 (feedthrough) 效

應，出現在射頻訊號的輸入端時，將和原本的多相位本地振盪訊號進行自我混波(self-mixing)進而形成直流偏移。此外，偶次階失真(even-order distortion)也是一個值得注意的問題，因為直接降頻接收器進行混波之前不具有鏡像抑制濾波器，因此伴隨在射頻訊號附近的干擾訊號，經由非線性電路所產生的偶次階失真，也會經由穿隧效應而直接傳送到混頻器的輸出，進而影響真正想接收的射頻訊號。

為了解決上述問題，直接降頻接收器採用如圖 1 所示的傳統次諧波混頻器(sub-harmonic mixer，簡稱 SHM)，來提供良好的隔絕度給多相位本地振盪訊號與射頻訊號的輸入端。傳統次諧波混頻器是由如圖 2 所示之吉伯特混頻器(Gilbert mixer)衍生而來的。繼續參照圖 1 與圖 2，其中多相位本地振盪訊號 LO1 包括相移量分別為 0^0 、 90^0 、 180^0 、 270^0 之本地振盪訊號 LO1_0⁰~LO1_270⁰，而多相位本地振盪訊號 LO2 則包括相移量分別為 0^0 與 180^0 之本地振盪訊號 LO2_0⁰ 與 LO2_180⁰。吉伯特混頻器中的每一個 N 型電晶體 MN9~MN12，若分別以兩個相互並聯的 N 型電晶體取代，並將提供給吉伯特混頻器之多相位本地振盪訊號 LO2 之振盪頻率，降低至原本振盪頻率的 0.5 倍，以形成由相互並聯的 NMOS 電晶體所接收的多相位本地振盪訊號 LO1，將可演變成如圖 1 所示的傳統次諧波混頻器。例如 MN9 由 MN1 與 MN2 取代，且 MN1 與 MN2 接收相差為 180^0 的本地振盪訊號 LO1_0⁰ 與 LO1_180⁰ 之振盪頻率，是 MN9 所接收的本地振盪訊號 LO2_0⁰ 的 2 倍。如此一來，

採用傳統次諧波混頻器之直接降頻接收器，不僅可以將多相位本地振盪訊號之振盪頻率操作在 0.5 倍的射頻訊號之振盪頻率，且還可保有吉伯特混頻器所具有的良好隔絕度。

然而，上述之傳統次諧波混頻器在實際的晶片化過程中，往往會因製程技術所造成的元件不匹配，進而造成電路在不對稱的情況下，影響傳統次諧波混頻器所能提供的隔絕度。因此，如何利用原有的電路架構來提高傳統次諧波混頻器輸入端的隔絕度，以降低多相位本地振盪訊號的洩漏(leakage)訊號，與干擾訊號在射頻訊號輸入端所造成的偶次階失真，已是直接降頻接收器在應用上所面臨的最大隱憂。

【發明內容】

有鑑於此，本發明的目的是在提供一種次諧波混頻器，利用諧振電路將洩漏訊號導向至第一電壓或第二電壓的方式，讓次諧波混頻器具有良好的隔絕度，進而解決使用次諧波混頻器之直接降頻接收器在應用上，所面臨的直流偏移與偶次階失真的問題。

本發明的另一目的是提供一種下轉換器，利用次諧波混頻器所具有的良好隔絕度，減少洩漏訊號所造成自我混波與偶次階失真，進而提昇使用下轉換器之工作特性。

為達成上述及其他目的，本發明提出一種次諧波混頻器，用以將多相位本地振盪訊號與射頻訊號進行混頻，以產生基頻訊號。該次諧波混頻器包括差動放大單元、電流緩衝單元、以及切換單元。差動放大單元將射頻訊號放大。

電流緩衝單元耦接至差動放大單元，用以將差動放大單元之輸出訊號之增益放大。切換單元耦接至電流緩衝單元，用以依據多相位本地振盪訊號，而將電流緩衝單元之輸出訊號切換至基頻訊號。

依照本發明的較佳實施例，上述之差動放大單元包括第一諧振電路，電流緩衝單元則包括第二諧振電路。為了讓次諧波混頻器達到將多相位本地振盪訊號與射頻訊號進行混頻，以產生基頻訊號的目的。首先，差動放大單元將射頻訊號放大，且放大後的射頻訊號利用第一諧振電路導向至電流緩衝單元，而此時本地振盪訊號所產生的洩漏訊號，也將利用第一諧振電路導向至第一電壓。之後，耦接至差動放大單元的電流緩衝單元，將差動放大單元之輸出訊號之增益放大，並利用第二諧振電路將電流緩衝單元之輸出訊號導向至切換單元，且第二諧振電路此時也將本地振盪訊號所產生的洩漏訊號，導向至第二電壓。最後，切換單元依據多相位本地振盪訊號，而將電流緩衝單元之輸出訊號切換至基頻訊號。

上述之第一諧振電路與第二諧振電路之共振頻率，與射頻訊號之振盪頻率相同，且第一電壓可為一操作電壓，第二電壓可為一接地電壓。

在一較佳實施例中，上述之次諧波混頻器適用於直接降頻接收器。

從另一觀點來看，本發明另提出一種下轉換器，用以將射頻訊號轉換至基頻訊號。下轉換器包括訊號產生器與

次諧波混頻器。其中次諧波混頻器包括差動放大單元、電流緩衝單元、以及切換單元。訊號產生器用以提供一多相位本地振盪訊號。耦接至訊號產生器的次諧波混頻器則用以將多相位本地振盪訊號與射頻訊號進行混頻，以產生基頻訊號。其中次諧波混頻器產生基頻訊號的過程包括，利用差動放大單元將射頻訊號放大。接著，耦接至差動放大單元的電流緩衝單元，在將差動放大單元之輸出訊號之增益放大。最後，利用耦接至電流緩衝單元與訊號產生器的切換單元，依據多相位本地振盪訊號，而將電流緩衝單元之輸出訊號轉換成基頻訊號。藉此，下轉換器就可達到將一射頻訊號轉換至一基頻訊號的目的。

上述之下轉換器，在一較佳實施例中，訊號產生器包括本地振盪器與相位偏移器。本地振盪器用以產生一本地振盪訊號，讓串接在本地振盪器與切換單元之間的相位偏移器，可以將本地振盪訊號轉換成數個不同相移量的本地振盪訊號，以輸出作為多相位本地振盪訊號。

在一較佳實施例中，上述之下轉換器適用於直接降頻接收器。

本發明因採用差動放大單元與電流緩衝單元組合之架構，讓次諧波混頻器可利用第一諧振電路與第二諧振電路，達到將洩漏訊號導向至第一電壓或第二電壓之功效。如此一來，隨著次諧波混頻器隔絕度的提升，使用次諧波混頻器之直接降頻接收器，所面臨的直流偏移與偶次階失真也將大幅度地降低。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

【實施方式】

圖 3 為根據本發明一較佳實施例之次諧波混頻器結構示意圖，包括差動放大單元 301、電流緩衝單元 302、以及切換單元 303。電流緩衝單元 302 耦接於差動放大單元 301 與切換單元 303 之間。差動放大單元 301 將射頻訊號放大後，次諧波混頻器 300 利用電流緩衝單元 302 將差動放大單元 302 之輸出訊號之增益放大，以讓切換單元 303 依據多相位本地振盪訊號，將電流緩衝單元 302 之輸出訊號切換至基頻訊號。如此一來，次諧波混頻器 300 就可以達到將多相位本地振盪訊號與射頻訊號進行混頻，進而產生基頻訊號的功效。

圖 4 為根據本發明較佳實施例之次諧波混頻器詳細電路圖。對照圖 3 來看，其中輸入端 310a 與 310b 對應圖 3 中，差動放大單元 301 之差動輸入端 310。輸出端 320a 與 320b 對應圖 3 中，差動放大單元 301 之差動輸出端 320。輸出端 330a 與 330b 對應圖 3 中，電流緩衝單元 302 之差動輸出端 330。輸出端 340a 與 340b 對應圖 3 中，切換單元 303 之差動輸出端 340。輸入端 350aa 與 350ab、以及輸入端 350ba 與 350bb 則對應圖 3 中，切換單元 303 之多相位本地振盪訊號輸入端 350a 與 350b。

如圖 4 所示，差動放大單元 301 包括諧振電路 401、N 型電晶體 MN41 與 MN42、電阻 R41 與 R42、電容 C41 與 C42、以及電感 L41。電流緩衝單元 302 包括 P 型電晶體 M41 與 MP42、以及諧振電路 402。切換單元 303 包括 N 型電晶體 MN43~MN410、以及電阻 R43 與 R44。電阻 R41 與 R42 之第一端耦接至第一電壓(比如操作電壓 V_{CC4})。N 型電晶體 M41 與 MP42 之汲極耦接至諧振電路 401，N 型電晶體 M41 與 MP42 之源極耦接至第二電壓(比如接地電壓)，N 型電晶體 M41 與 MP42 之閘極則分別耦接至電容 C41 與 C42 之第一端。電感 L41 串接在電容 C41 之第二端與電容 C42 之第二端之間。電容 C41 與 C42 之第一端分別耦接至電感 L41 之第一端與第二端，且電容 C41 與 C42 之第二端分別拉線構成輸入端 310a 與 310b。P 型電晶體 M41 與 MP42 之源極分別耦接至 N 型電晶體 MN43 與 MN44 之汲極，P 型電晶體 M41 與 MP42 之閘極耦接至第二電壓。諧振電路 402 串接在 P 型電晶體 M41 與 MP42 之閘極與第二電壓之間。電阻 R43 與 R44 之第一端耦接至第一電壓，電阻 R43 與 R44 之第二端則分別拉線構成輸出端 340a 與 340b。N 型電晶體 MN43 與 MN44、以及 MN47 與 MN48 之汲極耦接至電阻 R43 之第二端。N 型電晶體 MN45 與 MN46、以及 MN49 與 MN410 之汲極耦接至電阻 R44 之第二端。且 N 型電晶體 MN43~MN46 之源極耦接至 P 型電晶體 M41 之汲極。N 型電晶體 MN47~MN410 之源極耦接至 P 型電晶體 MP42 之汲極。

上述之諧振電路 401 包括電感 L42 與 L43、以及電容 C45 與 C46。諧振電路 402 則包括電感 L44 與 L45、以及電容 C47 與 C48。電感 L42 與 L43、以及電容 C45 與 C46 之第一端耦接至第一電壓。電感 L42 與電容 C45 之第二端耦接至 N 型電晶體 MN41 之汲極。電感 L43 與電容 C46 之第二端耦接至 N 型電晶體 MN42 之汲極。電感 L44 與電容 C47 之第一端耦接至 P 型電晶體 MP41 之汲極。電感 L45 與電容 C48 之第一端耦接至 P 型電晶體 MP42 之汲極。電感 L44 與 L45、以及電容 C47 與 C48 之第二端耦接至第二電壓。

繼續參照圖 4 來看本實施例之工作原理。差動放大單元 301 中的電感 L41 與 L42，在此提供低阻抗路徑，以形成 N 型電晶體 MN41 與 MN42 的直流偏壓電流。此時，經由電容 C43 與 C44 之第二端所接收的射頻訊號，藉由操作上相當於差動轉導的 N 型電晶體 MN41 與 MN42 放大。為了將放大後的射頻訊號經由輸出端 320a 與 320b 傳送至電流緩衝單元 302，本實施例將諧振電路 401 之共振頻率操作在射頻訊號之振盪頻率。由於諧振電路 401 操作在共振頻率下相當於一高阻抗，操作在共振頻率外相當於一低阻抗。因此，放大後的射頻訊號將可被導向至電流緩衝單元 302。不僅如此，由於次諧波混頻器 300 之多相位本地振盪訊號之振盪頻率為射頻訊號之振盪頻率的 0.5 倍。因此，由多相位本地振盪訊號經由穿隧效應出現在輸入端 310a

與 310b 的洩漏訊號，或是由干擾訊號經由非線性電路所產生的偶次階失真，也將被諧振電路 401 導向至第一電壓。

之後的電流緩衝單元 302 利用 P 型電晶體 M41 與 MP42 之源極接收放大後的射頻訊號。電感 L44 與 L45 提供低阻抗路徑，形成 P 型電晶體 MP41 與 MP42 的直流偏壓電流。此時，連接成共閘極組態的 P 型電晶體 MP41 與 MP42，除了有助於電流緩衝單元 302 之隔絕度，並單增益放大由差動放大單元 301 所輸出的訊號。為了將由 P 型電晶體 MP41 與 MP42 所放大的射頻訊號，導向至切換單元 303，在此諧振電路 402 採取如同諧振電路 401 一樣的做法，將共振頻率操作在射頻訊號之振盪頻率，讓電流緩衝單元 302 之輸出訊號導向至切換單元 303 的同時，諧振電路 402 也可將由多相位本地振盪訊號經由穿隧效應出現在輸入端 310a 與 310b 的洩漏訊號，或是由干擾訊號經由非線性電路所產生的偶次階失真，導向至第二電壓。

最後，多相位本地振盪訊號所包含的本地振盪訊號 LO4_0°、LO4_90°、LO4_180°、以及 LO4_270°，分別經由切換單元 303 內的 N 型電晶體 MN43 與 MN49 之閘極、MN45 與 MN48 之閘極、MN44 與 MN410 之閘極、以及 MN46 與 MN47 之閘極所接收。此時，操作特性相當於開關的 N 型電晶體 MN43~MN410，則依據本地振盪訊號 LO4_0°、LO4_90°、LO4_180°、以及 LO4_270°，將電流緩衝單元 302 之輸出訊號切換至基頻訊號。其中本地振盪訊

號 LO4_0⁰、LO4_90⁰、LO4_180⁰、以及 LO4_270⁰ 之相移量分別為 0 度、90 度、180 度、以及 270 度。

圖 5~圖 8 為本實施例實現在現今 CMOS 製程技術下的實際量測結果。本實施例在操作電壓 V_{CC4} 為 1V、射頻訊號之振盪頻率為 5.2GHz、多相位本地訊號之振盪頻率為 2.6GHz 之條件下。如圖 5 所示，次諧波混頻器 300 在頻率為 10MHz 下的雜訊指數(Noise Figure)為 17.3dB。且如圖 6 所示，次諧波混頻器 300 在接收功率為 15.5dBm 之多相位本地訊號下，於輸入端 310a 與 310b 測量到功率為 -65.154dBm 的洩漏訊號。此洩漏訊號將造成次諧波混頻器 300 輸出功率約為 -100.7dBm 的直流偏移，但此直流偏移卻未超過無線區域網路(WLAN)接收器所規範的背景雜訊(noise floor)。換而言之，此時次諧波混頻器 300 所形成的直流偏移將掩蓋在背景雜訊中，而不會影響到電路本身的工作性能。此外，如圖 7 所示的，於次諧波混頻器 300 之輸入端 310a 與 310b，只測量到非常地微小的 2 倍洩漏訊號(功率僅為 -109.934dBm)，由此可證明本發明所提出的次諧波混頻器 300 之輸入端具有良好的隔絕度。為了更進一步了解本發明之電路性能，圖 8 列出了本實施例與電機電子工程師協會(IEEE, Institute of Electrical and Electronic Engineers)於 1998 年固態電路會刊第 33 卷第 12 期(Solid-state Circuits, VOL.33, NO.12)中所發表的期刊(圖 8 中以期刊[1]表示)、2000 年射頻暨無線會刊第 219 頁至第 222 頁(RAWCON, pp. 219-222)中所發表的期刊(圖 8 中以

期刊[2]表示)、2004年微波與無線元件會刊第14卷第7期(Microwave and Wireless Components Letters,VOL.14, NO.7)中所發表的期刊(圖8中以期刊[3]表示)、以及2004年固態電路會刊第39卷第6期(Solid-state Circuits,VOL.39, NO.6)中所發表的期刊(圖8中以期刊[4]表示)之比較結果。由圖8可顯示出本發明之次諧波混頻器具有良好的隔絕度,以至於與現今期刊所發表的論文相比較下,本發明不論是在輸入端三階交錯點(Input 3rd order intercept point, IIP3)、輸入端二階交錯點(Input 2rd order intercept point, IIP2)、LOR(local oscillator rejection)、或是針對所產生的洩漏訊號與直流偏移,都具有良好特性。其中圖8中所附註的符號*表示該期刊所發表的次諧波混頻器具有線性化電路,符號+表示該期刊所發表的次諧波混頻器假設射頻訊號輸入端之隔絕度為50dB。

從另一觀點來看,圖9為依據本發明較佳實施例之下轉換器結構示意圖,包括次諧波混頻器300與訊號產生器501。次諧波混頻器300則包括差動放大單元301、電流緩衝單元302、以及切換單元303。其中次諧波混頻器300耦接至訊號產生器501。電流緩衝單元302耦接至差動放大單元301。切換單元303耦接至電流緩衝單元302與訊號產生器501。下轉換器在達到將射頻訊號轉換至基頻訊號的過程中,包括先利用差動放大單元301將所接收的射頻訊號放大。之後,再將經由電流緩衝單元302單增益放大差動放大單元301之輸出訊號。藉此,讓切換單元303

依據訊號產生器 501 所提供的多相位本地振盪訊號，將電流緩衝單元 302 之輸出訊號轉換成基頻訊號。

上述之訊號產生器 501 包括本地振盪器 510 與相位偏移器 520。相位偏移器 520 串接在本地振盪器 510 與切換單元 303 之間。其中本地振盪器 510 用以產生本地振盪訊號，以便讓相位偏移器 520 將所接收到的本地振盪訊號，轉換成數個不同相移量的本地振盪訊號，以輸出作為多相位本地振盪訊號。至於圖 9 實施例中，次諧波混頻器 300 之工作原理、電路架構、以及相關電路特性，則包含在圖 3~圖 8 實施例中，在此就不多加敘述。

綜上所述，本發明因採用差動放大單元與電流緩衝單元組合之架構，讓次諧波混頻器在利用第一諧振電路與第二諧振電路，將洩漏訊號導向至第一電壓或第二電壓之情況下，有效地提高次諧波混頻器之隔絕度。如此一來，使得必須應用次諧波混頻器的相關電路，例如下轉換器、直接降頻接收器...等，將隨著次諧波混頻器隔絕度的提升，而大幅地提升本身電路性能，尤其是針對直接降頻接收器而言，其所面臨的直流偏移與偶次階失真將大幅度地降低。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1 為傳統次諧波混頻器之結構示意圖。

圖 2 為傳統吉伯特混頻器之結構示意圖。

圖 3 為根據本發明一較佳實施例之次諧波混頻器結構示意圖。

圖 4 為根據本發明較佳實施例之次諧波混頻器詳細電路圖。

圖 5~圖 7 為用以說明圖 4 實施例電路特性之實際量測結果。

圖 8 為圖 4 實施例與現今期刊之相關特性比較表。

圖 9 為根據本發明較佳實施例之下轉換器結構示意圖。

【主要元件符號說明】

301：差動放大單元

302：電流緩衝單元

303：切換單元

310、350a 與 350b：差動輸入端

320、330、340：差動輸出端

310a 與 310b、350aa 與 350ab、350ba 與 350bb：輸入端

320a 與 320b、330a 與 330b、340a 與 340b、：輸出端

401、402：諧振電路

MN1~MN12、MN41~MN410：N 型電晶體

MP41 與 MP42：P 型電晶體

R11 與 R12、R41~R44：電阻

C41~C48：電容

L41~L45：電感

五、中文發明摘要：

一種次諧波混頻器及具備該混頻器之下轉換器。上述之次諧波混頻器包括差動放大單元、電流緩衝單元、以及切換單元。差動放大單元用以將射頻訊號放大，且利用第一諧振電路將洩漏訊號導向至第一電壓。電流緩衝單元用以將差動放大單元之輸出訊號之增益放大，並利用第二諧振電路將洩漏訊號導向至第二電壓。最後，切換單元將電流緩衝單元之輸出訊號切換至基頻訊號。

六、英文發明摘要：

A sub-harmonic mixer and a down converter with the sub-harmonic mixer are provided. The sub-harmonic mixer includes a differential amplifying unit, a current buffer unit, and a switching unit. The differential amplifying unit is used to amplify a radio frequency (RF) signal and employs a first resonance circuit to force a leakage signal to flow to a first voltage. The current buffer unit is used to amplify the gain of an output signal of the differential amplifying unit and employs a second resonance circuit to force the leakage signal to flow to a second voltage. Finally, the switching unit switches an output signal of the current buffer unit into a base band signal.

十、申請專利範圍：

1.一種次諧波混頻器，用以將一多相位本地振盪訊號與一射頻訊號進行混頻，以產生一基頻訊號，該次諧波混頻器包括：

一差動放大單元，用以將該射頻訊號放大；

一電流緩衝單元，耦接至該差動放大單元，用以將該差動放大單元之輸出訊號之增益放大；以及

一切換單元，耦接至該電流緩衝單元，用以依據該多相位本地振盪訊號，而將該電流緩衝單元之輸出訊號切換至該基頻訊號。

2.如申請專利範圍第 1 項所述之次諧波混頻器，適用於直接降頻接收器。

3.如申請專利範圍第 1 項所述之次諧波混頻器，其中該差動放大單元包括：

一第一諧振電路，耦接至一第一電壓，用以將放大後的該射頻訊號導向至該電流緩衝單元，並將一洩漏訊號導向至該第一電壓；

一第一電阻，其第一端耦接至該第一電壓；

一第二電阻，其第一端耦接至該第一電壓；

一第一 N 型電晶體，其汲極耦接至該第一諧振電路，其閘極耦接至該第一電阻之第二端，且該第一 N 型電晶體之源極耦接至一第二電壓；

一第二 N 型電晶體，其汲極耦接至該第一諧振電路，其閘極耦接至該第二電阻之第二端，且該第二 N 型電晶體之源極耦接至該第二電壓；

一第一電容，其第一端耦接至該第一 N 型電晶體之閘極；

一第二電容，其第一端耦接至該第二 N 型電晶體之閘極；

一第一電感，其第一端耦接至該第一電容之第二端，該第一電感之第二端耦接至該第二電容之第二端；

一第三電容，其第一端耦接至該第一電感之第一端，該第三電容之第二端用以接收該射頻訊號；以及

一第四電容，其第一端耦接至該第一電感之第二端，該第四電容之第二端用以接收該射頻訊號。

4.如申請專利範圍第 3 項所述之次諧波混頻器，其中該第一諧振電路包括：

一第二電感，其第一端耦接至該第一電壓，該第二電感之第二端耦接至該第一 N 型電晶體之汲極；

一第五電容，其第一端耦接至該第一電壓，該第五電容之第二端耦接至該第一 N 型電晶體之汲極；

一第三電感，其第一端耦接至該第一電壓，該第三電感之第二端耦接至該第二 N 型電晶體之汲極；以及

一第六電容，其第一端耦接至該第一電壓，該第六電容之第二端耦接至該第二 N 型電晶體之汲極。

5.如申請專利範圍第 3 項所述之次諧波混頻器，其中該第一諧振電路之共振頻率，與該射頻訊號之振盪頻率相同。

6.如申請專利範圍第 3 項所述之次諧波混頻器，其中該第一電壓為一操作電壓。

7.如申請專利範圍第 3 項所述之次諧波混頻器，其中該電流緩衝單元包括：

一第一 P 型電晶體，其源極耦接至該第一 N 型電晶體之汲極，該第一 P 型電晶體之閘極耦接至該第二電壓；

一第二 P 型電晶體，其源極耦接至該第二 N 型電晶體之汲極，該第二 P 型電晶體之閘極耦接至該第二電壓；以及

一第二諧振電路，串接至該第一 P 型電晶體與該第二 P 型電晶體之汲極與該第二電壓之間，用以將該電流緩衝單元之輸出訊號導向至該切換單元，並將該洩漏訊號導向至該第二電壓。

8.如申請專利範圍第 7 項所述之次諧波混頻器，其中該第二諧振電路包括：

一第四電感，其第一端耦接至該第一 P 型電晶體之汲極，該第四電感之第二端耦接至該第二電壓；

一第七電容，其第一端耦接至該第一 P 型電晶體之汲極，該第七電容之第二端耦接至該第二電壓；

一第五電感，其第一端耦接至該第二 P 型電晶體之汲極，該第五電感之第二端耦接至該第二電壓；以及

一第八電容，其第一端耦接至該第二 P 型電晶體之汲極，該第八電容之第二端耦接至該第二電壓。

9.如申請專利範圍第 7 項所述之次諧波混頻器，其中該第二諧振電路之共振頻率，與該射頻訊號之振盪頻率相同。

10.如申請專利範圍第 7 項所述之次諧波混頻器，其中該第二電壓為一接地電壓。

11.如申請專利範圍第 7 項所述之次諧波混頻器，其中該多相位本地振盪訊號包括第一至第四本地振盪訊號，該切換單元包括：

一第三電阻，其第一端耦接至該第一電壓；

一第四電阻，其第一端耦接至該第一電壓；

一第三 N 型電晶體，其汲極耦接至該第三電阻之第二端，其源極耦接至該第一 P 型電晶體之汲極，該第三 N 型電晶體之閘極用以接收該第一本地振盪訊號；

一第四 N 型電晶體，其汲極耦接至該第三電阻之第二端，其源極耦接至該第一 P 型電晶體之汲極，該第四 N 型電晶體之閘極用以接收該第三本地振盪訊號；

一第五 N 型電晶體，其汲極耦接至該第四電阻之第二端，其源極耦接至該第一 P 型電晶體之汲極，該第五 N 型電晶體之閘極用以接收該第二本地振盪訊號；

一第六 N 型電晶體，其汲極耦接至該第四電阻之第二端，其源極耦接至該第一 P 型電晶體之汲極，該第六 N 型電晶體之閘極用以接收該第四本地振盪訊號；

一第七 N 型電晶體，其汲極耦接至該第三電阻之第二端，其源極耦接至該第二 P 型電晶體之汲極，該第七 N 型電晶體之閘極用以接收該第四本地振盪訊號；

一第八 N 型電晶體，其汲極耦接至該第三電阻之第二端，其源極耦接至該第二 P 型電晶體之汲極，該第八 N 型電晶體之閘極用以接收該第二本地振盪訊號；

一第九 N 型電晶體，其汲極耦接至該第四電阻之第二端，其源極耦接至該第二 P 型電晶體之汲極，該第九 N 型電晶體之閘極用以接收該第一本地振盪訊號；以及

一第十 N 型電晶體，其汲極耦接至該第四電阻之第二端，其源極耦接至該第二 P 型電晶體之汲極，該第十 N 型電晶體之閘極用以接收該第三本地振盪訊號。

12.如申請專利範圍第 11 項所述之次諧波混頻器，其中第一至第四本地振盪訊號之振盪頻率分別都為該射頻訊號之振盪頻率的 0.5 倍，且第一至第四本地振盪訊號之相移量分別為 0 度、90 度、180 度、以及 270 度。

13.一種下轉換器，用以將一射頻訊號轉換至一基頻訊號，包括：

一訊號產生器，用以提供一多相位本地振盪訊號；以及

一次諧波混頻器，耦接至該訊號產生器，用以將該多相位本地振盪訊號與該射頻訊號進行混頻，以產生該基頻訊號，該次諧波混頻器包括：

一差動放大單元，用以將該射頻訊號放大；

一電流緩衝單元，耦接至該差動放大單元，用以將該差動放大單元之輸出訊號之增益放大；以及

一切換單元，耦接至該電流緩衝單元與該訊號產生器，用以依據該多相位本地振盪訊號，而將該電流緩衝單元之輸出訊號切換至該基頻訊號。

14.如申請專利範圍第 13 項所述之下轉換器，其中該訊號產生器包括：

一本地振盪器，用以產生一本地振盪訊號；以及

一相位偏移器，串接在該本地振盪器與該切換單元之間，用以將該本地振盪訊號轉換成數個不同相移量的本地振盪訊號，以輸出作為該多相位本地振盪訊號。

15.如申請專利範圍第 13 項所述之下轉換器，適用於直接降頻接收器。

16.如申請專利範圍第 13 項所述之下轉換器，其中該差動放大單元包括：

一第一諧振電路，耦接至一第一電壓，用以將放大後的該射頻訊號導向至該電流緩衝單元；

一第一電阻，其第一端耦接至該第一電壓；

一第二電阻，其第一端耦接至該第一電壓；

一第一 N 型電晶體，其汲極耦接至該第一諧振電路，其閘極耦接至該第一電阻之第二端，且該第一 N 型電晶體之源極耦接至一第二電壓；

一第二 N 型電晶體，其汲極耦接至該第一諧振電路，其閘極耦接至該第二電阻之第二端，且該第二 N 型電晶體之源極耦接至該第二電壓；

一第一電容，其第一端耦接至該第一 N 型電晶體之閘極；

一第二電容，其第一端耦接至該第二 N 型電晶體之閘極；

一第一電感，其第一端耦接至該第一電容之第二端，該第一電感之第二端耦接至該第二電容之第二端；

一第三電容，其第一端耦接至該第一電感之第一端，該第三電容之第二端用以接收該射頻訊號；以及

一第四電容，其第一端耦接至該第一電感之第二端，該第四電容之第二端用以接收該射頻訊號。

17.如申請專利範圍第 16 項所述之下轉換器，其中該第一諧振電路包括：

一第二電感，其第一端耦接至該第一電壓，該第二電感之第二端耦接至該第一 N 型電晶體之汲極；

一第五電容，其第一端耦接至該第一電壓，該第五電容之第二端耦接至該第一 N 型電晶體之汲極；

一第三電感，其第一端耦接至該第一電壓，該第三電感之第二端耦接至該第二 N 型電晶體之汲極；以及

一第六電容，其第一端耦接至該第一電壓，該第六電容之第二端耦接至該第二 N 型電晶體之汲極。

18.如申請專利範圍第 16 項所述之下轉換器，其中該第一諧振電路之共振頻率，與該射頻訊號之振盪頻率相同。

19.如申請專利範圍第 16 項所述之下轉換器，其中該第一電壓為一操作電壓。

20.如申請專利範圍第 16 項所述之下轉換器，其中該電流緩衝單元包括：

一第一 P 型電晶體，其源極耦接至該第一 N 型電晶體之汲極，該第一 P 型電晶體之閘極耦接至該第二電壓；

一第二 P 型電晶體，其源極耦接至該第二 N 型電晶體之汲極，該第二 P 型電晶體之閘極耦接至該第二電壓；以及

一第二諧振電路，串接至該第一 P 型電晶體與該第二 P 型電晶體之汲極與該第二電壓之間，用以將該電流緩衝單元之輸出訊號導向至該切換單元。

21.如申請專利範圍第 20 項所述之下轉換器，其中該第二諧振電路包括：

一第四電感，其第一端耦接至該第一 P 型電晶體之汲極，該第四電感之第二端耦接至該第二電壓；

一第七電容，其第一端耦接至該第一 P 型電晶體之汲極，該第七電容之第二端耦接至該第二電壓；

一第五電感，其第一端耦接至該第二 P 型電晶體之汲極，該第五電感之第二端耦接至該第二電壓；以及

一第八電容，其第一端耦接至該第二 P 型電晶體之汲極，該第八電容之第二端耦接至該第二電壓。

22.如申請專利範圍第 20 項所述之下轉換器，其中該第二諧振電路之共振頻率，與該射頻訊號之振盪頻率相同。

23.如申請專利範圍第 20 項所述之下轉換器，其中該第二電壓為一接地電壓。

24.如申請專利範圍第 20 項所述之下轉換器，其中該多相位本地振盪訊號包括第一至第四本地振盪訊號，該切換單元包括：

一第三電阻，其第一端耦接至該第一電壓；

一第四電阻，其第一端耦接至該第一電壓；

一第三 N 型電晶體，其汲極耦接至該第三電阻之第二端，其源極耦接至該第一 P 型電晶體之汲極，該第三 N 型電晶體之閘極用以接收該第一本地振盪訊號；

一第四 N 型電晶體，其汲極耦接至該第三電阻之第二端，其源極耦接至該第一 P 型電晶體之汲極，該第四 N 型電晶體之閘極用以接收該第三本地振盪訊號；

一第五 N 型電晶體，其汲極耦接至該第四電阻之第二端，其源極耦接至該第一 P 型電晶體之汲極，該第五 N 型電晶體之閘極用以接收該第二本地振盪訊號；

一第六 N 型電晶體，其汲極耦接至該第四電阻之第二端，其源極耦接至該第一 P 型電晶體之汲極，該第六 N 型電晶體之閘極用以接收該第四本地振盪訊號；

一第七 N 型電晶體，其汲極耦接至該第三電阻之第二端，其源極耦接至該第二 P 型電晶體之汲極，該第七 N 型電晶體之閘極用以接收該第四本地振盪訊號；

一第八 N 型電晶體，其汲極耦接至該第三電阻之第二端，其源極耦接至該第二 P 型電晶體之汲極，該第八 N 型電晶體之閘極用以接收該第二本地振盪訊號；

一第九 N 型電晶體，其汲極耦接至該第四電阻之第二端，其源極耦接至該第二 P 型電晶體之汲極，該第九 N 型電晶體之閘極用以接收該第一本地振盪訊號；以及

一第十 N 型電晶體，其汲極耦接至該第四電阻之第二端，其源極耦接至該第二 P 型電晶體之汲極，該第十 N 型電晶體之閘極用以接收該第三本地振盪訊號。

25.如申請專利範圍第 24 項所述之下轉換器，其中第一至第四本地振盪訊號之振盪頻率分別都為該射頻訊號之振盪頻率的 0.5 倍，且第一至第四本地振盪訊號之相移量分別為 0 度、90 度、180 度、以及 270 度。

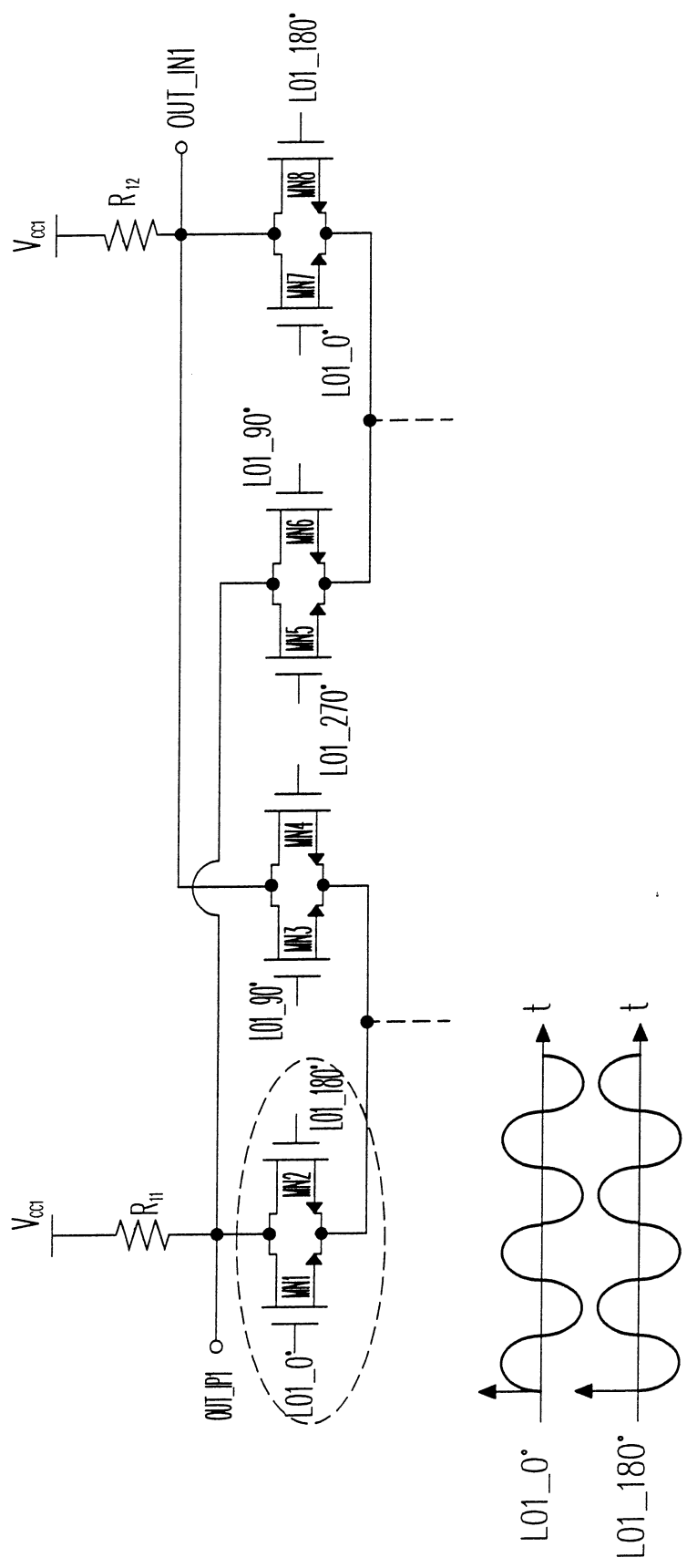


圖 1

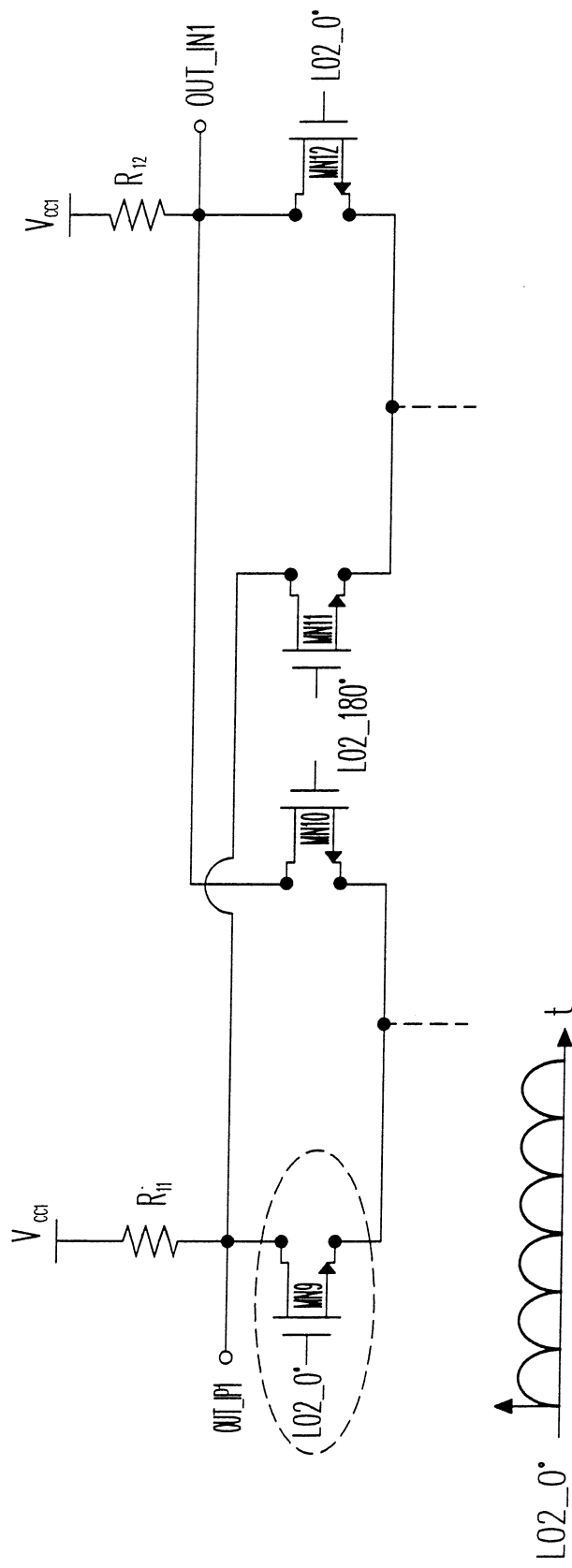


圖 2

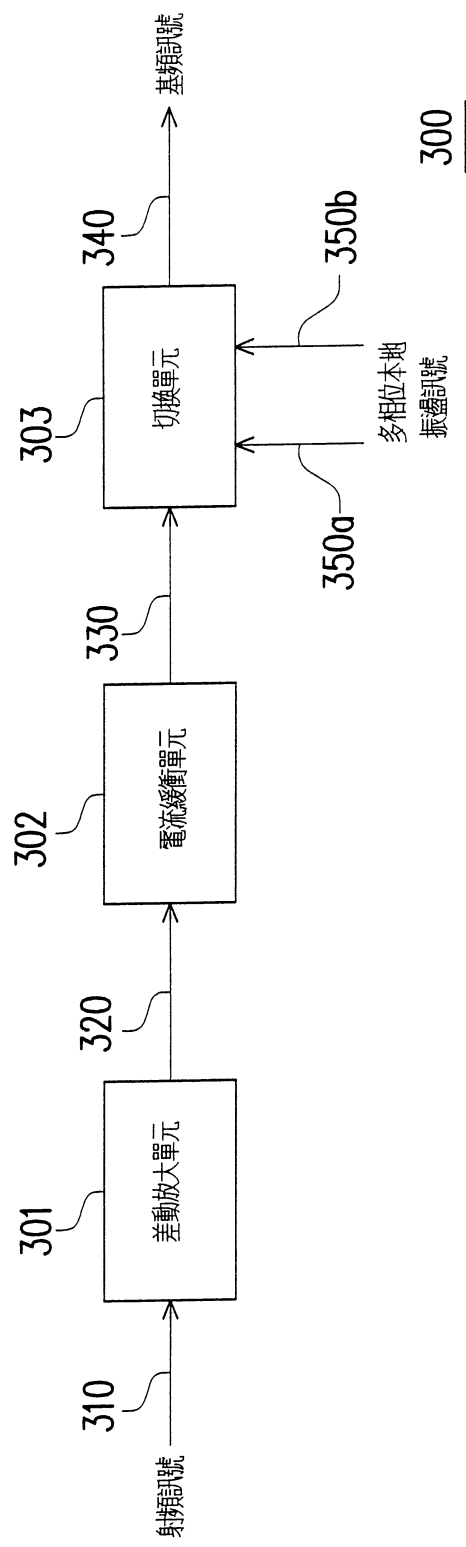


圖 3

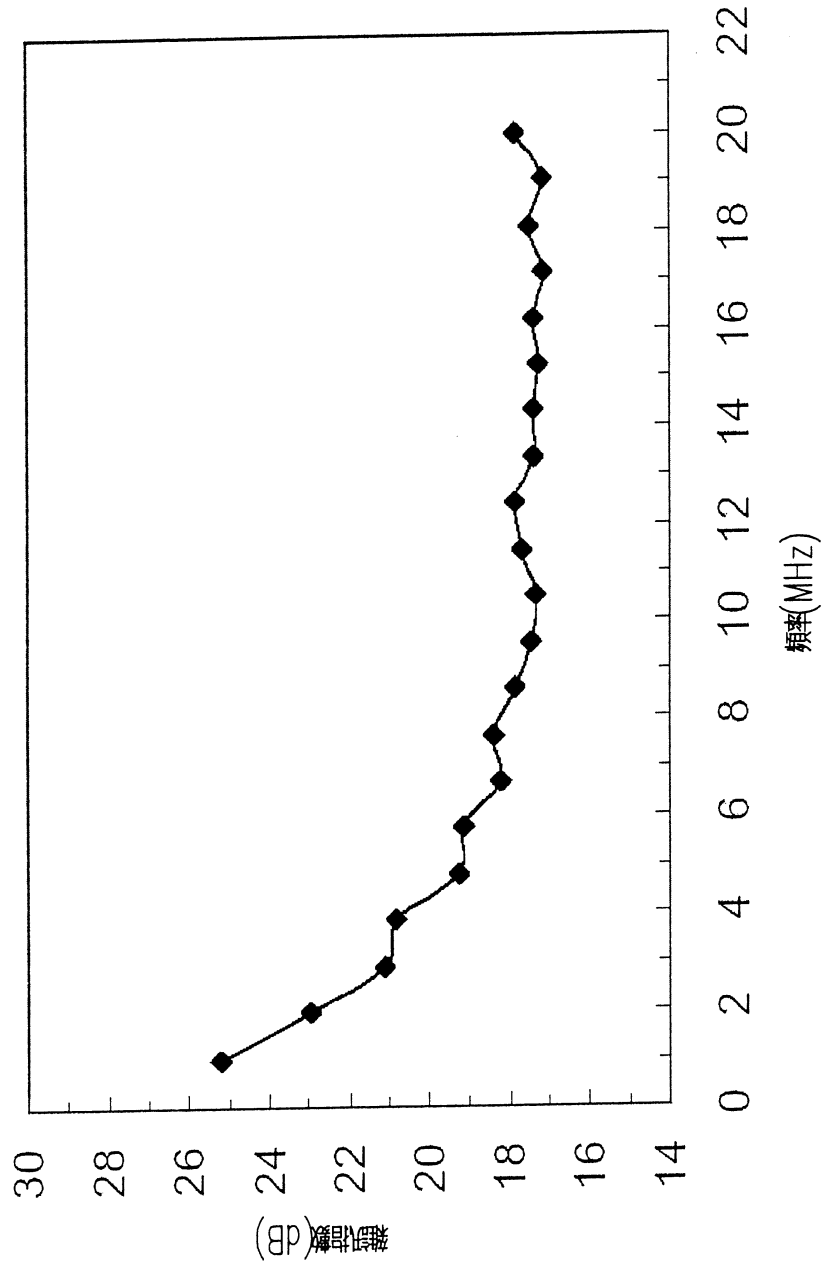


圖 5

19504TW_W

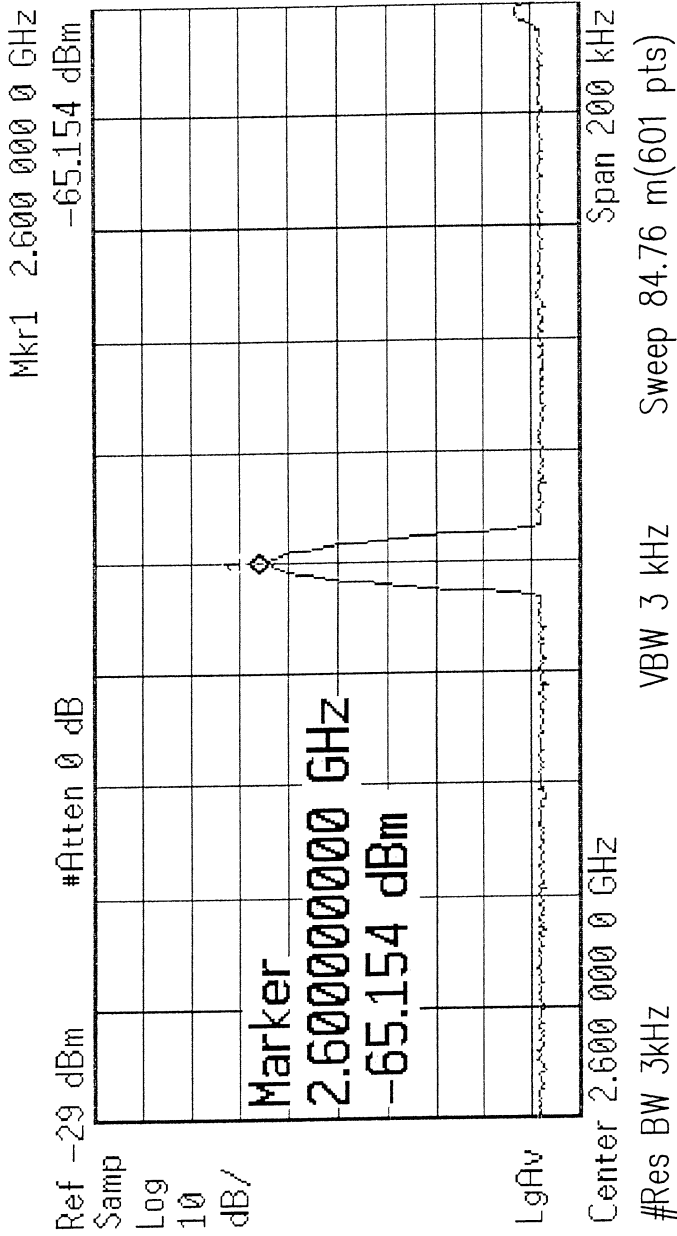


圖 6

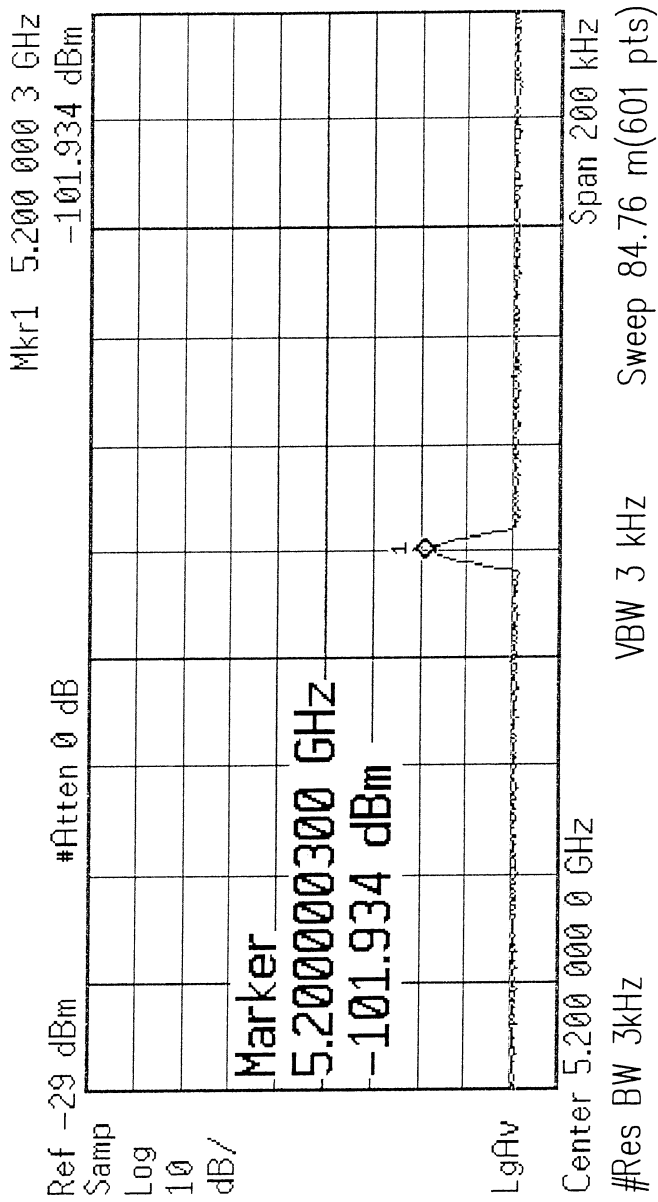


圖 7

	本實施例	期刊 [1]	期刊 [2]	期刊 [3]	期刊 [4]
製程技術	CMOS	BiCMOS	CMOS	SiGe	CMOS
操作電壓 (V)	1.0	2.7	3.0	3.3	1.8
功率 (mV)	13.6	N.A.	5.2	16.5	12.1
射頻訊號之振盪頻率 (GHz)	5.2	1.9	0.9	5.2	2.0
增益 (dB)	12.9	27.0	13.0	6	20
雜訊指數 (dB)	17.3	14.0	24.5	N.A.	8.5
輸入端二階交錯點 (dBm)	2.8	-4.0	-10.6	4.6	4*
輸入端二階交錯點 (dBm)	45.9	37.0	35.7	29.0	41
LOR (dB)	35.5	N.A.	37.5	N.A.	N.A.
波漏訊號 (dBm)	-65.2	N.A.	-59.4 ⁺	-55	-57.0
2 倍波漏訊號 (dBm)	-101.9	N.A.	N.A.	-60	N.A.
直流偏移 (dBm)	-100.7	-97.0	-96.9 ⁺	N.A.	N.A.

圖 8

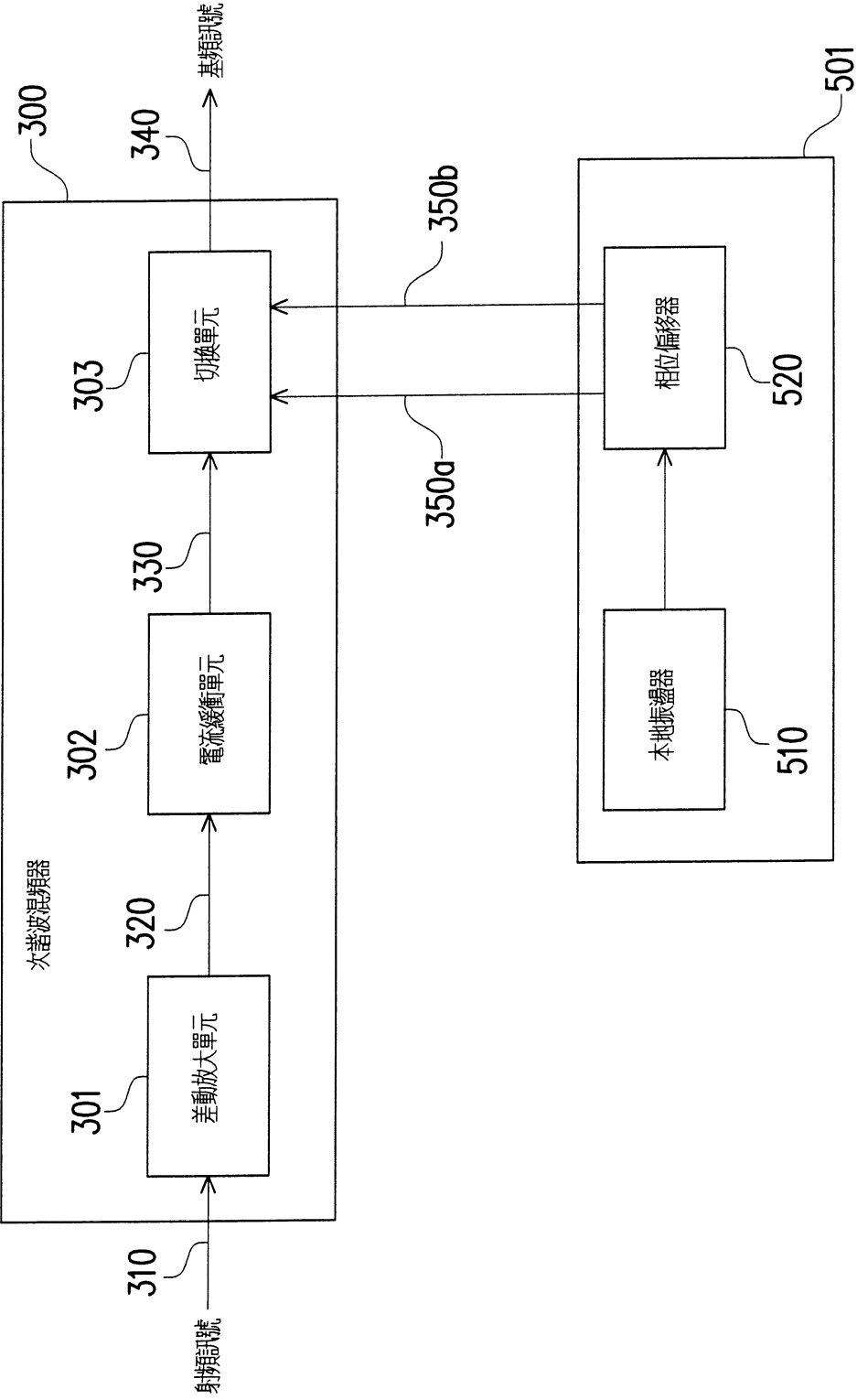


圖 9

七、指定代表圖：

(一)本案指定代表圖為：圖(4)。

(二)本代表圖之元件符號簡單說明：

301：差動放大單元

302：電流緩衝單元

303：切換單元

310a 與 310b、350aa 與 350ab、350ba 與 350bb：輸入端

320a 與 320b、330a 與 330b、340a 與 340b、：輸出端

401、402：諧振電路

MN41~MN410：N 型電晶體

MP41 與 MP42：P 型電晶體

R41~R44：電阻

C41~C48：電容

L41~L45：電感

V_{CC4}：操作電壓

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無