



[12] 发明专利申请公开说明书

[21] 申请号 03824860.3

[43] 公开日 2005 年 11 月 9 日

[11] 公开号 CN 1695124A

[22] 申请日 2003.8.27 [21] 申请号 03824860.3

[30] 优先权

[32] 2002. 8. 29 [33] US [31] 10/232,473

[86] 国际申请 PCT/US2003/027003 2003. 8. 27

[87] 国际公布 WO2004/021129 英 2004. 3. 11

[85] 进入国家阶段日期 2005. 4. 29

[71] 申请人 米克伦技术公司

地址 美国爱达荷

[72] 发明人 约瑟夫·M·杰迪洛 特里·R·李

[74] 专利代理机构 永新专利商标代理有限公司

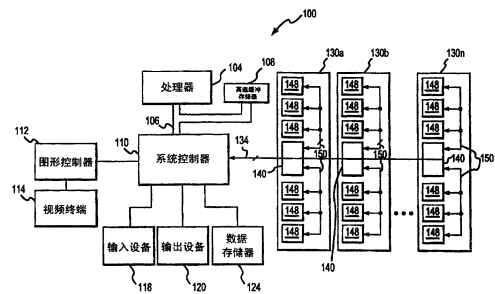
代理人 韩 宏

权利要求书 16 页 说明书 11 页 附图 4 页

[54] 发明名称 用于控制对具有存储器集线器体系结构的存储模块的存储器存取的方法和系统

[57] 摘要

一种计算机系统，包括一个被耦合至多个存储模块的存储器集线器控制器。该存储器集线器控制器包括一个存储器请求队列，该存储器请求队列将存储器请求和相应的请求标识符耦合至存储模块。每个存储模块基于存储器请求存取存储器设备并且当相应的存储器请求被处理时，从请求标识符产生响应状态信号。将这些响应状态信号伴随或独立于任何的读数据从存储模块耦合至存储器集线器控制器。该存储器集线器控制器使用响应状态信号来控制将存储器请求耦合至存储模块，并且因此控制在每个存储模块中的未处理的存储器请求的数目。



1、一种存储模块，包括：

多个存储器设备；以及

一个存储器集线器，包括：

一个存储器请求队列，用于存储至少一个通过输入端口接收的存储器请求，将该存储器请求队列耦合至所述存储器设备来把存储在所述存储器请求队列中的每个存储器请求传送到所述存储器设备，该存储器请求队列用于输出用于标识传送到所述存储器设备的每个读存储器请求的各自的读释放信号，并输出用于标识传送到所述存储器设备的每个写存储器请求的各自的写释放信号；

一个流控制单元，该流控制单元被耦合至所述存储器请求队列，该流控制单元用于从所述存储器请求队列接收所述读释放信号和所述写释放信号，该流控制单元用于输出与所述释放信号相对应的状态信号；

一个存储器读队列，该存储器读队列被耦合至所述存储器设备，该存储器读队列从所述存储器设备接收读数据并且存储用于耦合至输出端口的该读数据；

一个存储器写队列，该存储器写队列被耦合以接收一个信号，该信号指示已经将每个写存储器请求从该存储器请求队列耦合至所述存储器设备，该存储器写队列存储用于指示写请求已经被传送到所述存储器设备的信号；以及

一个响应发生器，该响应发生器被耦合至所述流控制单元、所述存储器读队列和所述存储器写队列，该响应发生器用于产生和从输出端口传送读响应，每个读响应包含来自所述读数据队列的读数据以及与来自所述流控制单元的状态信号相对应的读状态信号，该响应发生器还用于从所述输出端口传送写响应，每个写响应包含与来自所述流控制单元的状态信号相对应的写状态信号。

2、如权利要求 1 所述的存储模块，其中，所述存储器设备包括

各自的动态随机存取存储器设备。

3、如权利要求 1 所述的存储模块，其中，所述存储器集线器中的存储器请求队列的输入端口和所述存储器集线器中的响应发生器的输出端口分别包括光学输入和输出端口。

4、如权利要求 1 所述的存储模块，其中，所述存储器请求队列用于同时存储读存储器请求和写存储器请求二者。

5、如权利要求 1 所述的存储模块，其中，将所述读释放信号耦合至所述流控制单元来响应所述存储器请求队列传送每个读请求到存储器设备，并且其中，将所述写释放信号耦合至所述流控制单元来响应所述存储器请求队列传送每个写请求到所述存储器设备。

6、如权利要求 5 所述的存储模块，其中，所述流控制单元用于输出与每个读释放信号相对应的读状态信号，每个读状态信号唯一地标识各自的读请求，并且其中，所述流控制单元用于输出与每个写释放信号相对应的写状态信号，每个写状态信号唯一地标识各自的写请求。

7、如权利要求 1 所述的存储模块，其中，所述响应发生器用于产生和从输出端口传送写响应信号，该写响应信号包含所述写状态信号，或者包含所述读数据和所述写状态信号的组合。

8、如权利要求 1 所述的存储模块，其中，所述响应发生器用于产生和从输出端口传送读响应信号，该读响应信号包含所述读数据以及所述读状态信号，或者包含读数据、所述读状态信号以及所述写状态信号。

9、如权利要求 8 所述的存储模块，其中，所述响应发生器还用

于产生和从输出端口传送写响应信号，该写响应信号包含没有所述读数据的所述写状态信号。

10、一种存储器集线器控制器，包括：

一个存储器请求队列，用于存储至少一个通过输入端口接收的存储器请求，该存储器请求队列用于响应于流控制信号，从输出端口发出存储在所述存储器请求队列中的每个存储器请求；

一个响应队列，该响应队列被耦合以通过输入端口接收读响应，该读响应包含每个读数据和读状态信号，该读状态信号用于标识与所述读数据相对应的读请求，该响应队列还被耦合以通过所述输入端口接收写响应，每个写响应用于标识已经被处理的写请求，该响应队列用于至少将来自每个读响应信号的读数据耦合至数据输出端口以及将来自每个读响应的读状态信号和来自每个写响应的写状态信号耦合至流控制端口；以及

一个流控制单元，该流控制单元被耦合以从所述响应队列接收所述读状态信号和所述写状态信号，该流控制单元用于根据所述状态信号，确定由所述存储器请求队列发出的未处理的存储器请求的数目，并且产生流控制信号并将其耦合至该存储器请求队列，该流控制信号根据由该存储器请求队列发出的未处理的存储器请求的数目，指示另外的存储器请求可以被发送到每个存储模块。

11、如权利要求 10 所述的存储器集线器控制器，其中，所述存储器请求队列还用于从所述输出端口发出伴随每个存储器请求的请求标识，该请求标识唯一地标识所述各自的存储器请求。

12、如权利要求 11 所述的存储器集线器控制器，其中，所述流控制单元用于产生每个存储器请求的请求标识并将其耦合至所述存储器请求队列，并且其中，所述流控制单元还用于，基于被耦合至所述存储器请求队列的请求标识和从所述响应队列接收的读状态信号与写状态信号之间的比较，来产生所述流控制信号。

13、如权利要求 11 所述的存储器集线器控制器，其中，所述存储器请求队列的输出端口和所述响应队列的输入端口分别包括光学输出和输入端口。

14、如权利要求 11 所述的存储器集线器控制器，其中，所述存储器请求队列用于同时存储读存储器请求和写存储器请求二者。

15、一种存储系统，包括：

多个存储模块，每个存储模块包括：

多个存储器设备；

一个存储器请求队列，用于存储至少一个通过输入端口接收的存储器请求，将该存储器请求队列耦合至所述存储器设备来把存储在所述存储器请求队列中的每个存储器请求传送到所述存储器设备，该存储器请求队列用于输出用于标识传送到所述存储器设备的每个读存储器请求的各自的读释放信号，并且输出用于标识传送到所述存储器设备的每个写存储器请求的各自的写释放信号；

一个流控制单元，该流控制单元被耦合至所述存储器请求队列，该流控制单元用于从所述存储器请求队列接收所述读释放信号和所述写释放信号，该流控制单元用于输出与所述读释放和写释放信号相对应的状态信号；

一个存储器读队列，该存储器读队列被耦合至所述存储器设备，该存储器读队列从所述存储器设备接收读数据并且存储用于耦合至输出端口的该读数据；

一个存储器写队列，该存储器写队列被耦合以接收指示已经将每个写存储器请求从该存储器请求队列耦合至所述存储器设备的信号，该存储器写队列存储用于耦合至输出端口的信号；以及

一个响应发生器，该响应发生器被耦合至所述流控制单元、所述存储器读队列和所述存储器写队列，该响应发生器用于产生和从输出端口传送读响应，每个读响应包含来自所述读数据队列的读数据

以及与来自所述流控制单元的状态信号相对应的读状态信号，该响应发生器还用于从所述输出端口传送写响应，每个写响应包含与来自所述流控制单元的状态信号相对应的写状态信号；以及

一个存储器集线器控制器，包括：

一个存储器请求队列，用于存储至少一个通过输入端口接收的存储器请求，将该存储器请求队列被耦合至每个存储模块的存储器请求队列，以响应于流控制信号，将存储在所述存储器请求队列中的每个存储器请求传送到至少一个所述存储模块中。

一个响应队列，该响应队列被耦合至每个所述存储模块中的响应发生器，该响应队列被耦合以从所述存储模块中的响应发生器接收读响应和写响应，该响应队列用于至少将来自每个读响应的读数据耦合至数据输出端口，以及将来自每个读响应的读状态信号和来自每个写响应的写状态信号耦合至流控制端口；以及

一个流控制单元，该流控制单元被耦合以从所述存储器集线器控制器的响应队列接收读状态信号和写状态信号，该流控制单元用于根据所述状态信号，确定在每个所述存储模块中的未处理的存储器请求的数目，并产生流控制信号并将其耦合至该存储器集线器控制器的存储器请求队列，该流控制信号指示根据在每个所述存储模块中的未处理的存储器请求的数目，另外的存储器请求可以被发送到每个存储模块。

16、如权利要求 15 所述的存储系统，其中，所述存储器设备包括各自的动态随机存取存储器设备。

17、如权利要求 15 所述的存储系统，其中，所述存储器集线器控制器中的存储器响应队列的输入端口和所述存储模块中的每个存储器请求队列的输入端口包括各自的光学输入端口，并且其中，所述存储器集线器控制器中的存储器请求队列的输出端口和所述存储模块中的每个存储器响应发生器的输出端口包括各自的光学输出端口。

18、如权利要求 15 所述的存储系统，其中，在所述存储器集线器控制器以及每个所述存储模块中的存储器请求队列用于同时存储读存储器请求和写存储器请求二者。

19、如权利要求 15 所述的存储系统，其中，将所述读释放信号耦合至每个存储模块中的流控制单元来响应所述存储模块中的存储器请求队列传送每个读请求到该存储模块中的存储器设备，并且其中，将所述写释放信号耦合至每个存储模块中的流控制单元来响应所述存储模块中的存储器请求队列传送每个写请求到该存储模块中的存储器设备。

20、如权利要求 19 所述的存储系统，其中，每个存储模块中的流控制单元用于输出与每个读释放信号相对应的读状态信号，每个读状态信号唯一地标识各自的读请求，并且其中，每个存储模块中的流控制单元用于输出与每个写释放信号相对应的写状态信号，每个写状态信号唯一地标识各自的写请求。

21、如权利要求 19 所述的存储系统，其中，每个存储模块中的响应发生器用于产生和从输出端口传送写响应，该写响应包含所述写状态信号，或者包含所述读数据和所述写状态信号的组合。

22、如权利要求 15 所述的存储系统，其中，每个存储模块中的响应发生器用于产生和从输出端口传送读响应，该读响应包含读数据以及所述读状态信号，或者包含读数据、所述读状态信号以及所述写状态信号。

23、如权利要求 22 所述的存储系统，其中，所述响应发生器用于产生和从输出端口传送写响应，该写响应包含没有读数据的写状态信号。

24、如权利要求 15 所述的存储系统，其中，所述存储器集线器控制器中的存储器请求队列还用于从输出端口发出伴随每个存储器请求的请求标识，该请求标识唯一地标识各自的存储器请求。

25、如权利要求 15 所述的存储系统，其中，所述存储器集线器控制器中的流控制单元用于产生和向所述存储器请求队列发送每个存储器请求的请求标识。

26、如权利要求 25 所述的存储系统，其中，所述存储器集线器控制器中的流控制单元还用于基于被耦合至所述存储器请求队列的请求标识和从所述响应队列接收到的读状态信号与写状态信号之间的比较，来产生所述流控制信号。

27、一种存储系统，包括：

一个存储器集线器控制器，用于储存多个存储器请求并且输出每个存储的存储器请求来响应流控制信号，该流控制信号是根据接收到的存储器请求状态信号而产生的，该存储器集线器控制器还接收和存储读数据以及所述存储器请求状态信号，该存储器集线器控制器输出所存储的读数据；以及

多个存储模块，所述多个存储模块被耦合至所述存储器集线器控制器，每个所述存储模块包括：

多个存储器设备；以及

一个存储器集线器，该存储器集线器被耦合以接收从所述存储器集线器控制器输出的存储器请求，该存储器集线器存储所述收到的存储器请求，并且将与所存储的存储器请求相对应的存储器请求信号耦合至所述存储模块中的存储器设备，该存储器集线器用于从所述存储器设备接收读数据并且将该读数据以及所述存储器请求状态信号耦合至所述存储器集线器控制器，该存储器请求状态信号标识已经由被耦合至该存储器集线器的存储器设备处理的所述存储器请求。

28、如权利要求 27 所述的存储系统，其中，存储在上述存储器集线器控制器并且从所述存储器集线器控制器输出的存储器请求包括读存储器请求和写存储器请求。

29、如权利要求 27 所述的存储系统，其中，所述存储器集线器控制器包括存储器请求队列，该存储器请求队列存储所述存储器请求并且从该存储器请求队列输出所述存储器请求来响应所述流控制信号。

30、如权利要求 27 所述的存储系统，其中，所述存储器集线器控制器还用于与每个存储器请求一起输出请求标识符，该请求标识符唯一地标识各自的存储器请求。

31、如权利要求 30 所述的存储系统，其中，所述存储器集线器控制器用于通过比较所接收的存储器请求状态信号和所述请求标识符，来产生所述流控制信号。

32、如权利要求 31 所述的存储系统，其中，所述存储器集线器用于根据从所述存储器集线器控制器接收到的请求标识符，来产生所述存储器请求状态信号。

33、如权利要求 32 所述的存储系统，其中，所述存储器集线器用于将所述读数据和所述存储器请求状态信号一起耦合至所述存储器集线器控制器，该存储器请求状态信号指示读请求状态、写请求状态以及读和写请求状态。

34、如权利要求 27 所述的存储系统，其中，所述存储器设备包括动态随机存取存储器设备。

35、一种计算机系统，包括：

一个中央处理单元 (“CPU”);

一个系统控制器, 该系统控制器被耦合至所述 CPU, 该系统控制器具有输入端口和输出端口;

一个输入设备, 该输入设备通过所述系统控制器被耦合至所述 CPU;

一个输出设备, 该输出设备通过所述系统控制器被耦合至所述 CPU;

一个存储设备, 该存储器设备通过所述系统控制器被耦合至所述 CPU;

一个存储器集线器控制器, 用于存储多个存储器请求并且输出每个存储的存储器请求来响应流控制信号, 该流控制信号是根据接收到的存储器请求状态信号而产生的, 该存储器集线器控制器还接收和存储读数据以及所述存储器请求状态信号, 该存储器集线器控制器输出所存储的读数据; 以及

多个存储模块, 所述存储模块被耦合至所述存储器集线器控制器, 每个所述存储模块包括:

多个存储器设备; 以及

一个存储器集线器, 该存储器集线器被耦合以接收从所述存储器集线器控制器输出的存储器请求, 该存储器集线器存储所接收的存储器请求, 并且将与所存储的存储器请求相对应的存储器请求信号耦合至所述存储模块中的存储器设备, 该存储器集线器用于从所述存储器设备接收读数据并且将所述读数据与所述存储器请求状态信号一起耦合至所述存储器集线器控制器, 所述存储器请求状态信号标识已经由被耦合至该存储器集线器的存储器设备处理的所述存储器请求。

36、如权利要求 35 所述的计算机系统, 其中, 存储在所述存储器集线器控制器并且从该存储器集线器控制器输出的存储器请求包括读存储器请求以及写存储器请求。

37、如权利要求 35 所述的计算机系统，其中，所述存储器集线器控制器包括一个存储器请求队列，该存储器请求队列存储所述存储器请求并且从所述存储器请求队列输出所述存储器请求来响应所述流控制信号。

38、如权利要求 35 所述的计算机系统，其中，所述存储器集线器控制器还用于和每个存储器请求一起输出请求标识符，该请求标识符唯一地标识各自的存储器请求。

39、如权利要求 38 所述的计算机系统，其中，所述存储器集线器控制器用于通过比较所接收的存储器请求状态信号和所述请求标识符，来产生所述流控制信号。

40、如权利要求 39 所述的计算机系统，其中，所述存储器集线器用于根据从所述存储器集线器控制器接收到的请求标识符，来产生所述存储器请求状态信号。

41、如权利要求 40 所述的计算机系统，其中，所述存储器集线器用于将所述读数据和所述存储器请求状态信号一起耦合至所述存储器集线器控制器，所述存储器请求状态信号指示读请求状态、写请求状态以及读和写请求状态。

42、如权利要求 35 所述的计算机系统，其中所述存储器设备包括动态随机存取存储器设备。

43、一种计算机系统，包括：

一个中央处理单元（“CPU”）；

一个系统控制器，该系统控制器被耦合至所述 CPU，该系统控制器具有输入端口和输出端口；

一个输入设备，该输入设备通过所述系统控制器被耦合至所述

CPU;

一个输出设备, 该输出设备通过所述系统控制器被耦合至所述

CPU;

一个存储设备, 该存储器设备通过所述系统控制器被耦合至所述

CPU;

多个存储模块, 每个存储模块包括:

多个存储器设备;

一个存储器请求队列, 用于存储至少一个通过输入端口接收到的存储器请求, 将该存储器请求队列耦合至所述存储器设备来把存储在该存储器请求队列中的每个存储器请求传送到所述存储器设备, 该存储器请求队列用于输出用于标识传送到所述存储器设备的读存储器请求的各自的读释放信号, 并输出用于标识传送到所述存储器设备的写存储器请求的各自的写释放信号;

一个流控制单元, 该流控制单元被耦合至所述存储器请求队列, 该流控制单元用于从所述存储器请求队列接收所述读释放信号和所述写释放信号, 该流控制单元用于输出与所述读释放和写释放信号相对应的状态信号;

一个存储器读队列, 该存储器读队列被耦合至所述存储器设备, 该存储器读队列从所述存储器设备接收读数据并且存储用于耦合至输出端口的该读数据;

一个存储器写队列, 该存储器写队列被耦合以接收用于指示已经将每个写存储器请求从该存储器请求队列耦合至所述存储器设备的信号, 该存储器写队列存储用于耦合至输出端口的信号; 以及

一个响应发生器, 该响应发生器被耦合至所述流控制单元、所述存储器读队列和所述存储器写队列, 该响应发生器用于产生和从输出端口传送读响应, 每个读响应包含来自所述读数据队列的读数据以及与来自所述流控制单元的状态信号相对应的读状态信号, 该响应发生器还用于从所述输出端口传送写响应, 每个写响应包含与来自所述流控制单元的状态信号相对应的写状态信号; 以及

一个存储器集线器控制器, 包括:

一个存储器请求队列，用于存储至少一个通过输入端口接收到的存储器请求，将该存储器请求队列耦合至每个存储模块的存储器请求队列，以响应于流控制信号，将存储于该存储器请求队列中的每个存储器请求传送到至少一个所述存储模块中。

一个响应队列，该响应队列被耦合至每个所述存储模块中的响应发生器，该响应队列被耦合以从所述存储模块中的响应发生器接收读响应和写响应，该响应队列用于至少将每个读响应中的读数据耦合至数据输出端口，以及将每个读响应中的读状态信号和每个写响应中的写状态信号耦合至流控制端口；以及

一个流控制单元，该流控制单元被耦合以从所述存储器集线器控制器的响应队列接收所述读状态信号和所述写状态信号，该流控制单元用于根据所述状态信号，确定在每个所述存储模块中的未处理的存储器请求的数目，并产生流控制信号并将其耦合至该存储器集线器控制器的存储器请求队列，该流控制信号根据在每个所述存储模块中的未处理的存储器请求的数目，指示另外的存储器请求可以被发送到每个存储模块。

44、如权利要求 43 所述的计算机系统，其中，所述存储器设备包括各自的动态随机存取存储器设备。

45、如权利要求 43 所述的计算机系统，其中，所述存储器集线器控制器中的存储器响应队列的输入端口和所述存储模块中的每个存储器请求队列的输入端口包括各自的光学输入端口，并且其中，所述存储器集线器控制器中的存储器请求队列的输出端口和所述存储模块的每个存储器响应发生器的输出端口包括各自的光学输出端口。

46、如权利要求 43 所述的计算机系统，其中，在所述存储器集线器控制器以及每个所述存储模块中的存储器请求队列用于同时存储所述读存储器请求和写存储器请求二者。

47、如权利要求 43 所述的计算机系统，其中，将所述读释放信号耦合至每个存储模块中的流控制单元来响应该存储模块中的存储器请求队列传送每个读请求到该存储模块中的存储器设备，并且其中，将所述写释放信号耦合至每个存储模块中的流控制单元来响应该存储模块中的存储器请求队列传送每个写请求到该存储模块中的存储器设备。

48、如权利要求 47 所述的计算机系统，其中，每个存储模块中的流控制单元用于输出与每个读释放信号相对应的读状态信号，每个读状态信号唯一地标识各自的读请求，并且其中，每个存储模块中的流控制单元用于输出与每个写释放信号相对应的写状态信号，每个写状态信号唯一地标识各自的写请求。

49、如权利要求 47 所述的计算机系统，其中，每个存储模块中的响应发生器用于产生和从输出端口传送写响应信号，该写响应信号包含写状态信号，或者包含所述读数据和所述写状态信号的组合。

50、如权利要求 43 所述的计算机系统，其中，每个存储模块中的响应发生器用于产生和从输出端口传送读响应信号，该读响应信号包含读数据以及所述读状态信号，或者包含读数据、所述读状态信号以及所述写状态信号。

51、如权利要求 50 所述的计算机系统，其中，所述响应发生器还用于产生和从输出端口传送写响应信号，该写响应信号包含没有所述读数据的所述写状态信号。

52、如权利要求 43 所述的计算机系统，其中，所述存储器集线器控制器中的存储器请求队列还用于从所述输出端口发出伴随每个存储器请求的请求标识，该请求标识唯一地标识各自的存储器请求。

53、如权利要求 43 所述的计算机系统，其中，所述存储器集线器控制器中的流控制单元用于产生每个存储器请求的请求标识并将其耦合至所述存储器请求队列。

54、如权利要求 53 所述的计算机系统，其中，所述存储器集线器控制器中的流控制单元还用于基于被耦合至所述存储器请求队列的请求标识和从所述响应队列接收到的读状态信号与写状态信号之间的比较，来产生所述流控制信号。

55、一种从多个存储模块读数据和向多个存储模块写数据的方法，包括：

将多个存储器请求传送到所述存储模块；

在所述存储模块中存储所述已传送的存储器请求；

在一个所述存储模块中以不同于将所述存储器请求传送到所述存储模块中的速率的速率，来处理所述所存储的存储器请求；

确定已经被传送到所述存储模块但是还没有被该存储模块处理的存储器请求的数目；以及

根据所述确定将另外的存储器请求传送到存储模块，该确定是关于已经被传送但是还没有被所述存储模块处理的存储器请求的数目做出的。

56、如权利要求 55 所述的方法，其中，将多个存储器请求传送到所述存储模块的动作包括伴随一个请求标识符向所述存储模块传送一个写请求或者传送一个读请求，该请求标识符唯一地标识所述写请求或者读请求。

57、如权利要求 56 所述的方法，其中，确定已经被传送到所述存储模块但是还没有被该存储模块处理的存储器请求的数目的动作包括：

从所述存储模块接收一个存储器请求状态信号，该存储器请求状

态信号标识已经被处理的所述读请求和写请求；以及
比较所述存储器请求状态信号和所述请求标识符。

58、在一个计算机系统中通过使用存储器集线器控制器来存取存储模块的方法，该计算机系统具有被耦合至多个存储模块的存储器集线器控制器，每个存储模块包括多个存储器设备，该方法包括：

从所述存储器集线器控制器将多个存储器请求传送到至少一个所述存储模块；

将所述传送的存储器请求存储在所述存储器模块中，所述存储器请求被传送到该存储器模块中；

按照所述存储器请求存取所述存储模块中的存储器设备，存取所述存储器设备的速率不同于将所述存储器请求传送到该存储模块中的速率；

在每个所述存储模块中产生存储器请求状态信号，所述存储器请求状态信号标识在该存储模块中哪些存储器请求已经被处理；

将所述存储器请求状态信号从所述存储模块耦合至所述存储器集线器控制器，该存储模块包含被存取的存储器设备；以及

根据被耦合至所述存储器集线器控制器的存储器请求状态信号，将另外的存储器请求从该存储器集线器控制器传送到所述存储模块，该存储模块包含被存取的存储器设备。

59、如权利要求 58 所述的方法，其中，将多个存储器请求从所述存储器集线器控制器传送到至少一个所述存储模块的动作包括将一个写请求或者一个读请求从该存储器集线器控制器传送到至少一个所述存储模块。

60、如权利要求 58 所述的方法，其中，所述存储器设备包括动态随机存取存储器设备。

61、如权利要求 58 所述的方法，其中，将多个存储器请求从所

述存储器集线器控制器传送到至少一个所述存储模块的动作包括与每个存储器请求一起传送唯一地标识该存储器请求的各自的请求标识符。

62、如权利要求 61 所述的方法，其中，产生所述存储器请求状态信号的动作包括在所述存储模块中根据传送到该存储模块的请求标识符产生该存储器请求状态信号。

63、如权利要求 61 所述的方法，还包括在所述存储器控制器中存储每个被传送到所述存储模块的请求标识符，并且其中，根据所述存储器请求状态信号，从该存储器集线器控制器传送另外的存储器请求的动作包括在该存储器集线器控制器中比较所述存储器请求状态信号和存储在该存储器集线器控制器中的请求标识符。

用于控制对具有存储器集线器体系结构的存储模块 的存储器存取的方法和系统

技术领域

本发明涉及存储系统，尤其涉及一种具有多个存储模块的存储系统，每个存储模块包括一个被耦合至多个存储器设备的存储器集线器。

背景技术

计算机系统使用例如动态随机存取存储器（“DRAM”）设备的存储器设备来存储被处理器存取的指令和数据。通常将这些存储器设备用作计算机系统的系统存储器。在一个典型的计算机系统中，处理器通过处理器总线和存储器控制器与系统存储器进行通信。该处理器发出存储器请求，存储器请求包括例如读取命令的存储器命令，以及指向读取数据或指令的位置的地址。存储器控制器使用命令和地址产生适当的命令信号以及应用于系统存储器的行和列地址。响应于命令和地址，数据在系统存储器和处理器之间传递。存储器控制器通常是系统控制器的一部分，系统控制器还包括用于将处理器总线耦合至例如PCI总线的扩展总线的总线桥接器电路。

存储器设备的操作速度在持续地加快，因此提供了不断增加的存储带宽。然而，存储带宽的增加并没有和处理器操作速度的提高保持同步。增加存储带宽的一个方法是存取许多相互并行的存储器设备，以便在每次存储器存取时，从这些许多的存储器设备中读取数据或者将数据写到这些许多的存储器设备中去。一种使其自身适合允许同时存取许多存储器设备的存储器体系结构就是存储器集线器体系结构。在存储器集线器体系结构中，将一个系统控制器或存储器集线器控制器耦合至多个存储模块，每个存储模块包括被耦合至多个存储器设备的存储器集线器。该存储器集线器在控制器和存储器设备之间有效地

路由存储器请求和响应。使用这样的体系结构的计算机系统可以有更高的带宽，因为处理器可以从一个存储模块读取数据或者向该存储模块写入数据，而同时另一个存储模块正在响应先前的存储器存取。例如，处理器可以向一个存储模块中的存储器设备输出写数据，而同时另一个存储模块中的存储器设备正在准备向该处理器提供读数据。

虽然使用存储器集线器的存储模块可以提供增加的存储带宽，但是模块中的存储器集线器的存在能够使得协调命令和地址信号到存储模块的流以及数据信号到存储模块和从存储模块出的流变得困难。在传统的存储系统中，存储器控制器直接地存取存储模块中的存储器设备。在存储器控制器和存储器设备之间没有任何例如存储器集线器的控制设备存在，会使得该存储器控制器协调它和每个存储模块之间的操作变得相对地容易。特别是，因为存储器控制器主动地控制在每个存储模块上的活动，所以该存储器控制器能够基于它发送到存储模块或者从存储模块接收到的信号，来确定对于每个存储模块的存储器存取的状态。相反地，在每个存储模块上存在存储器集线器来控制存储器设备的存取，使得控制器确定每个存储模块的存储器请求的状态变得困难，因为该控制器不再直接地控制存储器存取。例如，控制器不再能够确定何时将一个读存储器请求发送到那个模块上的存储器设备。由于控制器不能确定何时发出读存储器请求，所以它也不能确定何时将从存储模块中发出读数据。结果是，控制器不能确定何时它能够向同一个或另外一个存储模块发出另外一个读或写存储器请求。类似地，控制器不能确定是否已经处理了多个发出到存储模块的存储器请求，并且因此不能确定是否应当将另外的存储器请求发出到该存储模块。其它类型的协调发出对于本领域的熟练技术人员将是非常明显的。

因此，需要一种使控制器或者其它设备来协调向存储模块发出存储器请求的存储器系统体系结构，所述控制器或者其它设备被耦合至多个基于集线器的存储模块。

发明内容

一个存储模块集线器控制器被耦合至多个存储模块，每个存储模块包括被耦合至各自模块中的多个存储器设备的存储器集线器。存储器集线器控制器存储多个存储器请求并且把每个存储的存储器请求发送到在一个存储模块中的存储器集线器，以响应一个根据存储器请求状态信号而产生的流控制信号，该存储器请求状态信号接收自存储器集线器，而存储器请求被发送到该存储器集线器。存储器集线器存储收到的存储器请求并且将与存储的存储器请求相对应的存储器请求信号发送到存储模块中的存储器设备。存储器集线器还将写数据发送到存储器设备或者随后从存储器设备接收读数据。存储器集线器还产生存储器请求状态信号，该存储器请求状态信号标识已经由被耦合至存储器集线器的存储器设备处理的存储器请求。存储器集线器然后将存储器请求状态信号和任何读数据发送到存储器集线器控制器。该控制器输出收到的读数据并且基于存储器请求状态信号产生流控制信号来控制那些存储于每个存储模块中的未处理的（outstanding）存储器请求的数目。

附图说明

图 1 是按照本发明的一个例子的计算机系统的框图，其中多个存储模块中的每个都包括存储器集线器；

图 2 是将用于图 1 的计算机系统上的存储器集线器控制器的一个例子耦合至用于图 1 的计算机系统上的多个存储模块的每一个中的存储器集线器的一个例子的框图；

图 3A 和 3B 所示为存储器请求信息包的格式的一个例子的表格，该存储器请求信息包从存储器集线器控制器发送到图 2 的存储器集线器；

图 4A 和 4B 所示为存储器响应信息包的格式的一个例子的表格，该存储器响应信息包从存储器集线器控制器发送到图 2 的存储器集线器。

具体实施方式

图 1 中示出了按照本发明一个例子的计算机系统 100。计算机系统 100 包括一个处理器 104，用于执行各种计算功能，例如运行具体的软件来执行具体的运算或者任务。处理器 104 包括一个处理器总线 106，处理器总线 106 通常包括一个地址总线、一个控制总线和一个数据总线。典型地将处理器总线 106 耦合至高速缓冲存储器 108，在前文曾经提到过，高速缓冲存储器 108 通常是静态随机存取存储器（“SRAM”）。最后，将处理器总线 106 耦合至系统控制器 110，系统控制器 110 有时也被称为“北桥”或者“存储器控制器”。

系统控制器 110 作为处理器 104 和各种其它部件的通信路径。更具体而言，系统控制器 110 包括一个图形端口，典型地将该图形端口耦合至图形控制器 112，而将图形控制器 112 依次耦合至视频终端 114。将系统控制器 110 也耦合至一个或多个例如键盘或鼠标的输入设备 118，来允许操作者和计算机系统 100 之间的交互操作。典型地，计算机系统 100 还包括一个或多个例如打印机的输出设备 120，将输出设备 120 通过系统控制器 110 耦合至处理器 104。典型地将一个或多个数据存储设备 124 也通过系统控制器 110 耦合至处理器 104，来允许处理器 104 把数据存储到内部或外部存储介质（未示出）中或者从内部或外部存储介质中重新得到数据。典型的数据存储设备 124 的例子包括硬盘和软盘、盒式磁带和只读光盘存储器（CD-ROMs）。

系统控制器 110 还包括一个存储器集线器控制器 126，将存储器集线器控制器 126 耦合至作为计算机系统 100 的系统存储器的多个存储模块 130a,b...n。优选为，将存储模块 130 通过高速链路 134 耦合至存储器集线器控制器 126，高速链路 134 可以是光学或电子通信路径或者一些其它形式的通信路径。如果高速链路 134 是通过光学通信路径来实现的，那么光学通信路径可以是例如一个或多个光纤的形式。在这种情况下，存储器集线器控制器 126 和存储模块 130 将包括耦合至光学通信路径的光学输入/输出端口或者一个单独的输入和输出端口。存储模块 130 被示出以多点或菊花链方案被耦合至存储器集线器控制器 126，其中将单个的高速链路 134 耦合至所有的存储模块

130。然而，可以理解的是，也可以使用其它的拓扑结构，例如点对点耦合方案，其中使用一个单独的高速链路（未示出）来将每个存储模块 130 耦合至存储器集线器控制器 126。也可以使用切换拓扑结构，其中有选择地通过一个开关（未示出）将存储器集线器控制器 126 耦合至每个存储模块 130。可用的其它类型的拓扑结构对于本领域的熟练技术人员将是非常明显的。

每个存储模块 130 包括用于控制对存储器设备 148 的存取的存储器集线器 140，存储器设备 148 在图 2 中的例子中是同步动态随机存取存储器（“SDRAM”）设备。然而，也可以使用较少的或更多的存储器设备 148，并且当然也可以使用除 SDRAM 设备之外的其它存储器设备。将存储器集线器 140 通过总线系统 150 耦合至每个存储器设备 148，总线系统 150 通常包括一个控制总线、一个地址总线和一个数据总线。

图 1 的存储器集线器控制器 126 和存储器集线器 140 的一个例子在图 2 中示出。如图 2 中所示，将存储器集线器控制器 126 耦合至存储器集线器 140 的高速链路 134（见图 1）包括互相分开的高速下行链路 154 和一个高速上行链路 156。如前文所述，下行链路 154 和上行链路 156 可以耦合逻辑信号、光学信号、RF（射频）信号或者任何其它类型的信号介质。也可以将下行链路 154 和上行链路 156 合并成一个单一的高速双向链路，或者可以进一步将下行链路 154 和上行链路 156 分成许多的通信链路，例如分开命令、地址和数据信号的链路。其它的变化对于本领域的熟练技术人员将是非常明显的。

更进一步地参考图 2，存储器集线器控制器 126 包括存储器请求队列 160，该存储器请求队列 160 通过系统控制器 110 从处理器 104（见图 1）接收高层存储器请求信号，该高层存储器请求信号包括命令信号、地址信号和在存储器写入的情况下的写数据信号。存储器请求队列 160 还从流控制单元 174 接收唯一地识别每个读请求和每个写请求的请求 ID 信号。这些请求 ID 和相应的高层读请求和写请求结合在一起，并且被存储到存储器请求队列 160 中，优选为按照它们被接收到的顺序被存储到存储器请求队列 160 中。存储于请求队列 160 中

的存储器请求信号既包括读请求信号又包括写请求信号。高层存储器请求信号和请求 ID 信号将共同地被称为存储器请求信号。存储器请求队列可以、但是不是必需地按照信号被接收到的相同顺序向存储模块 130 发出信号。

存储器集线器控制器 126 还包括从系统控制器 110 接收读响应信号和写响应信号的存储器响应队列 170。读响应信号包括读数据信号以及标识与读数据相对应的读请求的读状态信号。写响应信号包括标识已经由一个存储模块处理过的写请求的写状态信号。存储器响应队列 170 按照存储器响应信号被接收到的顺序存储存储器响应信号，并且优选为，但不是必需地，存储器响应队列 170 按照相同的顺序将读数据信号 172 耦合至系统控制器 110。存储器响应队列 170 还将读状态信号 176 和写状态信号 178 发送至流控制单元 174，从而使得流控制单元 174 可以确定已经处理了哪些读请求和哪些写请求。流控制单元 174 通过比较状态信号 176、178 和由流控制单元 174 产生并且被发送至存储器请求队列 160 的请求 ID，来做出这个确定。流控制单元 174 然后向存储器请求队列 160 输出流控制信号，来使存储器请求队列 160 确定是否以及何时其应该向每个存储模块 130（见图 1）发出另外的存储器请求。

更进一步地参考图 2，在每个存储模块 130 中的存储器集线器 140 包括存储器请求队列 190，存储器请求队列 190 通过高速下行链路 154 从存储器集线器控制器 126 接收一个或者多个存储器请求。存储器请求队列 190 包括与传统的存储器控制器相似的电路，来把存储器请求变成可以被存储器设备 148（见图 1）使用的命令和地址信号格式，并且在适当的时间和以适当的次序把这些格式重排的信号发送到存储器设备 148。例如，存储器请求队列 190 可以把从存储器集线器控制器 126 接收到的地址信号转换成行和列地址信号。存储器请求队列 190 然后可以向存储器设备 148 输出行地址信号，以及一个行地址选通（“RAS”）信号，使得可以将行地址信号锁存进存储器设备 148。相似地，存储器请求队列 190 可以向存储器设备 148 输出列地址信号，以及一个列地址选通（“CAS”）信号，使得可以将列地址信号可以锁

存进存储器设备 148。然而，格式重排的命令和地址信号的性质，有可能还有数据信号的性质，将依赖于存储器设备 148 的性质，这对于本领域的熟练技术人员将是非常明显的。

当存储器请求队列 190 已经向存储器设备 148 发出格式重排的读请求信号，来响应来自存储器集线器控制器 126 的读请求信号时，存储器请求队列 190 对流控制单元 194 应用一个读释放信号来指示已经将一个读请求发出到存储器设备 148。相似地，当存储器请求队列 190 已经向存储器设备 148 发出格式重排的写请求信号，来响应来自存储器集线器控制器 126 的写请求信号时，存储器请求队列 190 对流控制单元 194 应用一个写释放信号来指示已经将一个写请求发出到存储器设备 148。使用读释放和写释放信号来分别地明确表达读和写状态信号 192、196，读和写状态信号 192、196 唯一地标识已经被每个存储模块 130 处理的每个读请求和写请求。更加具体而言，流控制单元 194 给每个释放的读请求分配一个唯一的读响应 ID，优选为，读响应 ID 对应于从流控制单元 174 被发送至存储器请求队列 160 的请求 ID。流控制单元 194 还给每个释放的写请求分配一个唯一的写响应 ID，优选为，写响应 ID 也对应于请求 ID。将这些响应 ID 作为读和写状态信号耦合至响应队列 170。如前文所述，将这些状态信号耦合至存储器响应队列 170，存储器响应队列 170 把状态信号从任何包含于响应中的读数据中分离出来，并且把状态信号耦合至流控制单元 174。

响应于来自存储器请求队列 190 的读存储器请求，存储器设备 148 把读数据信号耦合至存储器集线器 140。这些读数据信号被存储在读队列 200 中。读队列 200 随后把读数据信号耦合至响应发生器 204，响应发生器 204 也从流控制单元 194 接收读状态信号 192。

当请求队列 190 发出写请求时，把指示写请求已经被发出的信号存储在写队列 206 中。写队列 206 随后把指示写请求已经被发出的信号耦合至响应发生器 204，响应发生器 204 还从流控制单元 194 接收写状态信号 196。

响应发生器 204 把来自读队列 200 的读数据信号和来自流控制单元 194 的读状态信号 192 组合在一起，读状态信号 192，如前文所述，

标识与读数据相对应的读请求。将组合的读数据信号和读状态信号 192 组合到读响应 210 之中。响应于来自写队列 206 的信号，响应发生器 204 产生包含写状态信号 192 的写响应 214。响应发生器 204 然后将读响应 210 或写响应 214 传送到存储器集线器控制器 126 中的响应队列 170。更加具体而言，将读数据信号从响应发生器 204 传送到响应队列 170。分别将读和写状态信号 192、196 从响应发生器 204 传送到响应队列 170，或者在一些写状态信号的情况下单独地传送，或者在读状态信号或另外的写状态信号的情况下和读数据信号组合在一起传送。因此，读响应 210 包含读数据以及可以唯一地标识与读数据相对应的读请求的信息，写响应 214 包含可以唯一地标识已经被存储模块 130 处理的每个写请求。

在存储器请求队列 160 没有发出任何另外的存储器请求之前，在任何存储模块 130 中的未处理的写请求或读请求的数目可以是固定的或者用户可选的，用户可以通过利用一个指示允许的请求队列深度的值对任何一个存储器集线器控制器 126 编程来选择该数目。此外，未处理的读请求的数目可以和未处理的写请求的数目一样或者不一样。

在图 3A 中示出了一个存储器请求的例子，该存储器请求被从存储器集线器控制器 126 中的存储器请求队列 160 发送到存储器集线器 140 中的存储器请求队列 190。在图 3A 中所示出的例子中，存储器请求的形式为包含多个信息包字的存储器请求信息包 220，但是对于本领域的熟练技术人员来说非常明显的是存储器请求可以有其它的格式。第一个信息包字 224 的前 4 位是一个标识由请求队列 160 发出的存储器请求的类型的命令码。在图 3B 中标识这些命令码。例如，“0000”命令码表示空操作命令，“0001”命令码表示请求写 1 到 16 的双字（也就是，32 位的组），“0010”命令码表示请求读 1 到 16 的双字，等等。回到图 3A，第一个信息包字 224 的下面 6 位包含由流控制单元 174（见图 2）发出的唯一地标识每个存储器请求的请求 ID。如前文所述，通过唯一地标识存储器请求，存储器集线器控制器 126 中的流控制单元 174 可以确定已经处理了哪些存储器请求。第一个信

息包字 224 的最后 22 位是存储器请求所处的存储器地址的高位 37:16 位。

在图 3A 所示出的例子中，没有使用第二个信息包字 228 的前 2 位。下面的 15 位是存储器请求所处的存储器地址的低位 15:2 位。没有传送地址位 1:0，因为这些地址位将选择数据的每个字节中的明确的位，并且所有的存储器存取都至少是数据的一个字节。

在存储器集线器 140 之一中的存储器请求队列 190 可以使用高位 37:16 位作为行地址以及低位 15:2 位作为列地址，或者可以用其它的一些方式使用这些地址。第二个信息包字 228 的下面 4 位是计数 3:0 位，计数 3:0 位指定将要从存储模块的存储器设备 148 读出或者写到存储模块的存储器设备 148 的双字或字节的数目。第二个信息包字 228 的最后 16 位由掩码数据掩码 15:0 组成，可以通过一个读存储器请求将掩码 15:0 耦合至存储器集线器控制器 126 来代替读数据。本领域的熟练技术人员对于在这种方式下的掩码数据是非常熟悉的。

对于写请求，前两个信息包字 224、228 之后是至少一个写数据的信息包字 230。信息包字 230 的数目取决于第二个信息包字 228 中计数 3:0 的值、以及存储器写命令是用于写一个双字还是一个字节。例如，在请求双字写的信息包中，“0100”（也就是，4）的计数 3:0 的值将需要写数据的 4 个信息包字 230。在要求字节写的信息包中，4 的计数 3:0 的值将仅需要写数据的单个信息包字 230。当然，在前两个信息包字 224、228 之后，读请求的信息包 220 将不包括任何信息包字 230。

在图 4A 中示出了一个存储器响应 210 或 214 的例子，该存储器响应被从存储器集线器 140 之一中的响应发生器 204 发送至存储器集线器控制器 126 中的存储器响应队列 170。该存储器响应的形式为包含多个信息包字的存储器响应信息包 240，但是对于本领域的熟练技术人员来说非常明显的是存储器响应可以有其它的形式。第一个信息包字 244 的前 4 位是标识由响应发生器 204 发出的存储器响应的类型的响应码。在图 4B 中示出了这些响应码。例如，“000”响应码也表

示“空操作”响应，并且“001”响应码表示“读响应”，该读响应将返回读数据和指示哪个读请求已被处理的读状态信号到存储器集线器控制器 126 中的存储器响应队列 170。“010”响应码表示“写响应”，该写响应向存储器集线器控制器 126 中的响应队列 170 提供指示哪个写请求已被处理的写状态信号。最后，“011”响应码表示“写和读响应”，该写和读响应将在包含读数据的信息包中包括读状态信号和写状态信号。如上所述，在信息包中的写状态信号将不属于与该信息包中的读数据信号的存储器请求一样的存储器请求。通常，通过在写和读响应中与读数据一起包括写状态信号来提供写状态信号是更加有效的，因为仅需要一个响应就可以提供读和写状态信息。然而，如果数据不是从存储模块 130 中读出，那么就需要返回一个“写响应”，来向存储器集线器控制器 126 提供关于写请求状态的信息。然而，如果需要，“写响应”信息包可以被延迟，直到在任何一个存储模块 130 中已经积累了预先确定数目的未处理的写响应。

回到图 4A，第一个信息包字 244 的下面 6 位是由流控制单元 194 产生的唯一标识每个存储器读请求的读响应 ID。这个读响应 ID 通常将对应于每个读请求信息包 220 的第一个信息包字 224 中的请求 ID。该读响应 ID 对应于如上所述的读状态信号。第一个信息包字 244 的下面 6 位也是由流控制单元 194 产生的唯一标识每个存储器写请求的写响应 ID。这个写响应 ID 通常也将对应于每个写请求信息包 220 的第一个信息包字 224 中的请求 ID。该写响应 ID 对应于如上所述的写状态信号。流控制单元可以将这些响应 ID 值和请求值相比较来确定是否已经处理了存储器集线器控制器 126 发出的任何读或写存储器请求。第一个信息包字 244 的下面 4 位是指定在信息包 240 中将要包括的读数据的双字的数目的双字计数位。没有使用第一个信息包字 244 的最后 13 位。如果响应信息包 240 是读响应信息包，则第一个信息包字 244 之后将跟随一个或多个读数据信息包字 248。当然，读数据信息包字的数目取决于信息包字 244 中双字计数的值。

通过前面的叙述可以理解，虽然为了说明的目的而对本发明具体的实施例进行了描述，但是在不脱离本发明的实质和范围的情况下，

还可以对本发明做出各种修改。例如，虽然已经将存储器集线器控制器 126 描述成允许在任何存储模块 130 中未处理的存储器请求的数目是一个具体的数目或者是一个可编程数目，但是其它的操作协议也是可能的。同样，存储器集线器控制器 126 不是简单地延迟发出存储器请求到具有太多未处理的存储器请求的存储模块 130，存储器集线器控制器 126 也可以将存储器请求路由到不同的存储模块 130。因此，本发明除了所附的权利要求外，不受任何限制。

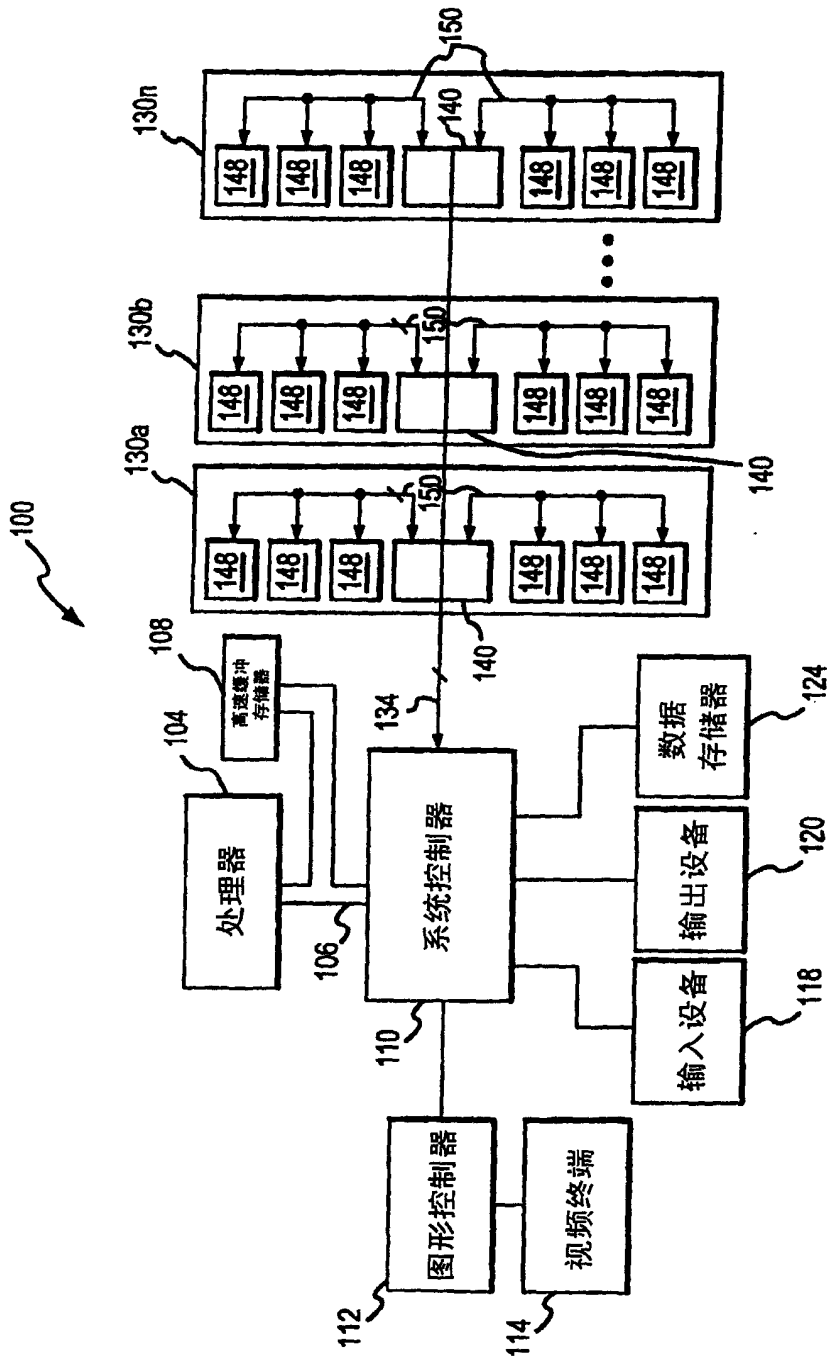


图1

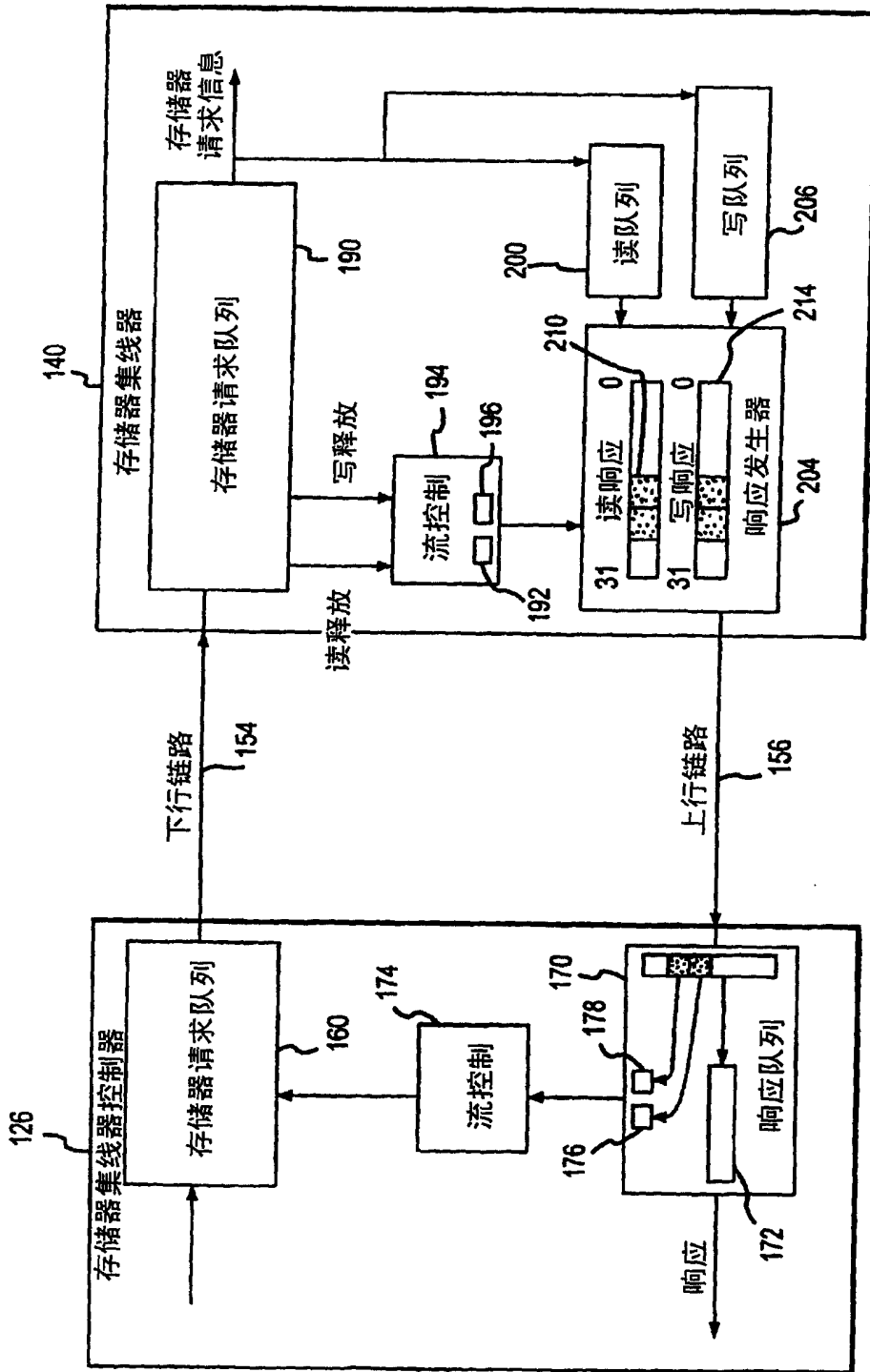


图2

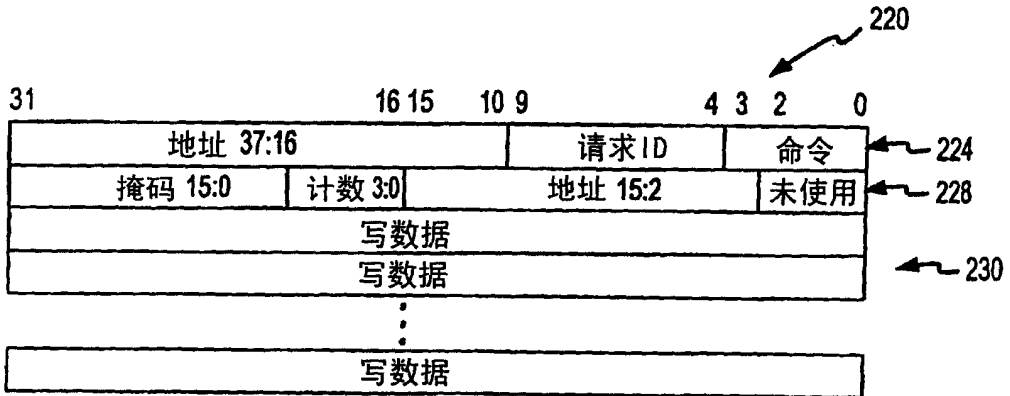


图3A

命令码	命令	控制	注释
0000	空操作	NA	
0001	双字存储器写	计数	写入到存储器的1至16个双字
0010	双字存储器读	计数	从存储器读出的1至16个双字
0011	未使用		
0100	未使用		
0101	字节存储器写	掩码	写入到存储器的1至16个字节
0110	字节存储器读	掩码	从存储器读出的1至16个字节
0111	未使用		
1000	配置读	掩码	
1001	配置写	掩码	
1010-1111	未使用		

图3B

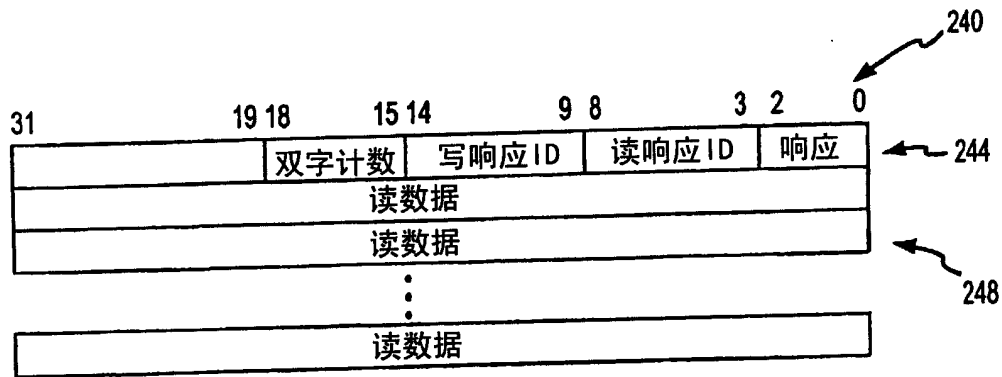


图4A

命令码	命令	注释
000	空操作	
001	读响应	返回读数据
010	写响应	写完成
011	读和写响应	写完成并返回读数据
100	未使用	
101	未使用	
110	未使用	
111	未使用	

图4B