

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. (45) 공고일자 2006년03월28일
H05B 33/00 (2006.01) (11) 등록번호 10-0564197
(24) 등록일자 2006년03월20일

(21) 출원번호	10-2003-0013306	(65) 공개번호	10-2003-0072247
(22) 출원일자	2003년03월04일	(43) 공개일자	2003년09월13일

(30) 우선권주장 JP-P-2002-00057166 2002년03월04일 일본(JP)

(73) 특허권자 산요덴키가부시키가이샤
 일본 오사카후 모리구치시 게이한 혼도오리 2쵸메 5반 5고

(72) 발명자 니시까와류지
 일본기후쿄기후시히노미나미8-41-7

(74) 대리인 주성민
 이중희
 구영창

심사관 : 여운석

(54) 일렉트로 루미네센스 표시 장치 및 그 제조 방법

요약

EL 소자의 실효적인 발광 면적을 증대시켜, 고휘도를 실현한다. 또한, EL 소자의 발광 휘도를 유지하면서 그 수명을 연장시킨다. 평탄화 절연막(22)의 표면에 요철을 형성한다. 양극(22)의 표면은 평탄화 절연막(22)의 요철을 반영하여 요철부가 형성된다. 훌 수송층(23), 발광층(24), 전자 수송층(25) 및 음극(26)은 양극(22) 위에 진공 증착법에 의해 형성된다. 훌 수송층(23), 발광층(24), 전자 수송층(25) 및 음극(26)의 표면에는 양극(22)의 요철 형상이 반영된 결과, 각각 요철부가 형성된다. 이에 따라, 발광층(24)의 실효적인 발광 면적 S1은 종래예의 S0에 비하여 증대한다.

대표도

도 5

색인어

평탄화 절연막, 발광층, 전자 수송층, 진공 증착법

명세서

도면의 간단한 설명

도 1은 본 발명의 제1 실시예에 따른 일렉트로 루미네센스 표시 장치의 제조 방법을 나타내는 단면도.

도 2는 본 발명의 제1 실시예에 따른 일렉트로 루미네센스 표시 장치의 제조 방법을 나타내는 단면도.

도 3은 본 발명의 제1 실시예에 따른 일렉트로 루미네센스 표시 장치의 제조 방법을 나타내는 단면도.

도 4는 본 발명의 제1 실시예에 따른 일렉트로 루미네센스 표시 장치의 제조 방법을 나타내는 단면도.

도 5는 본 발명의 제1 실시예에 따른 일렉트로 루미네센스 표시 장치 및 그 제조 방법을 나타내는 단면도.

도 6은 본 발명의 제2 실시예에 따른 일렉트로 루미네센스 표시 장치의 제조 방법을 나타내는 단면도.

도 7은 본 발명의 제2 실시예에 따른 일렉트로 루미네센스 표시 장치의 제조 방법을 나타내는 단면도.

도 8은 본 발명의 제2 실시예에 따른 일렉트로 루미네센스 표시 장치의 제조 방법을 나타내는 단면도.

도 9는 본 발명의 제2 실시예에 따른 일렉트로 루미네센스 표시 장치의 제조 방법을 나타내는 단면도.

도 10은 본 발명의 제2 실시예에 따른 일렉트로 루미네센스 표시 장치의 제조 방법을 나타내는 단면도.

도 11은 본 발명의 제2 실시예에 따른 일렉트로 루미네센스 표시 장치의 제조 방법을 나타내는 단면도.

도 12는 본 발명의 제2 실시예에 따른 일렉트로 루미네센스 표시 장치 및 그 제조 방법을 나타내는 단면도.

도 13은 본 발명의 제3 실시예에 따른 일렉트로 루미네센스 표시 장치 및 그 제조 방법을 나타내는 단면도.

도 14는 본 발명의 제3 실시예에 따른 일렉트로 루미네센스 표시 장치 및 그 제조 방법을 나타내는 단면도.

도 15는 종래의 EL 표시 장치의 일 화소의 평면도.

도 16은 도 13의 B-B선에 의한 단면도.

도 17은 유기 EL 소자의 수명과 전류 밀도의 관계를 도시한 도면.

<도면의 주요 부분에 대한 부호의 설명>

10 : 절연성 기판

11 : 게이트 전극

13 : 능동층

14 : 스토퍼 절연막

15 : 층간 절연막

16 : 드레인 전극

20 : 평탄화 절연막

20A : 요철부

21 : 컨택트홀

22 : 양극

23 : 홀 수송총

24 : 발광총

25 : 전자 수송총

26 : 음극

30 : 제1 TFT

40 : 제2 TFT

130 : 절연막

131 : 포토레지스트

132 : 볼록부

133 : 평탄화 절연막

134 : 컨택트홀

135 : 양극

136 : 홀 수송총

137 : 발광총

138 : 전자 수송총

139 : 음극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일렉트로 루미네센스 표시 장치 및 그 제조 방법에 관한 것이다.

최근, 일렉트로 루미네센스(Electro Luminescence : 이하, 「EL」이라고 칭함) 소자를 이용한 EL 표시 장치가 CRT나 LCD를 대신하는 표시 장치로서 주목받고 있으며, 예를 들면 그 EL 소자를 구동시키는 스위칭 소자로서 박막 트랜지스터(Thin Film Transistor : 이하, 「TFT」라고 칭함)를 구비한 EL 표시 장치의 연구 개발도 진행되고 있다.

도 15에 종래의 EL 표시 장치의 일 화소의 평면도를 도시하고, 도 16에 도 15의 B-B 선에 의한 단면도를 도시한다. 게이트 전극(11)을 구비한 게이트 신호선(51)과, 드레인 신호선(52)과의 교점 부근에 유기 EL 소자 구동용 TFT를 구비하고 있다. 그 TFT의 드레인은 드레인 신호선(52)에 접속되어 있고, 또한 게이트는 게이트 신호선(51)에 접속되어 있고, 또한 소스는 EL 소자의 양극(61)에 접속되어 있다. 실제의 EL 표시 장치에서는 이 화소가 다수개 매트릭스 형상으로 배치되어 표시 영역을 구성하고 있다.

표시 화소(110)는 유리나 합성 수지 등으로 이루어지는 기판 또는 도전성을 갖는 기판 혹은 반도체 기판 등의 기판(10) 위에 TFT 및 유기 EL 소자를 순차적으로 적층 형성하여 이루어진다. 단, 기판(10)으로서 도전성을 갖는 기판 및 반도체 기판을 이용하는 경우에는, 이들 기판(10) 위에 SiO_2 나 SiN 등의 절연막을 형성한 후에 TFT를 형성한다.

우선, 절연성 기판(10) 위에 크롬(Cr) 등의 고용접 금속으로 이루어지는 게이트 전극(11)을 형성하고, 그 위에 게이트 절연막(12), 및 p-Si막으로 이루어지는 능동층(13)을 순차적으로 형성한다.

그 능동층(13)에는 게이트 전극(11) 상측의 채널(13c)과, 이 채널(13c) 양측에 채널(13c) 위의 스토퍼 절연막(14)을 마스크로 하여 이온 도핑하고 다시 게이트 전극(11) 양측을 레지스트로 커버하여 이온 도핑하여 게이트 전극(11) 양측에 저농도 영역과 그 외측에 고농도 영역의 소스(13s) 및 드레인(13d)이 형성되어 있다. 즉, 소위 LDD(Lightly Doped Drain) 구조이다.

그리고, 게이트 절연막(12), 능동층(13) 및 스토퍼 절연막(14) 위의 전면에 SiO_2 막, SiN 막 및 SiO_2 막의 순서로 적층된 층간 절연막(15)을 형성하고, 드레인(13d)에 대응하여 형성한 컨택트홀에 Al 등의 금속을 충전하여 드레인 전극(16)을 형성한다. 또한 전면에 예를 들면 유기 수지로 이루어지며 표면을 평탄하게 하는 평탄화 절연막(17)을 형성한다.

그리고, 그 평탄화 절연막(17)의 소스(13s)에 대응한 위치에 컨택트홀을 형성하고, 이 컨택트홀을 통해 소스(13s)와 컨택트한 ITO(Indium Tin Oxide)로 이루어지는 소스 전극(18)을 겹한, 양극(61)을 평탄화 절연막(17) 위에 형성한다. 양극(61)은 ITO(Indium Tin Oxide) 등의 투명 전극으로 이루어진다. 이 양극(61) 위에 EL 소자(60)를 형성한다.

유기 EL 소자(60)는 일반적인 구조로서, 양극(61), MTDATA(4, 4-bis(3-methylphenylphenylamino) biphenyl)로 이루어지는 제1 홀 수송층, TPD (4, 4, 4-tris(3-methylphenylphenylamino) triphenylamine)로 이루어지는 제2 홀 수송층으로 이루어지는 홀 수송층(62), 퀴나크리돈(Quinacridone) 유도체를 포함하는 Bebq2(10-벤조 [h] 퀴놀리놀베리륨 착체)로 이루어지는 발광층(63), 및 Bebq2로 이루어지는 전자 수송층(64), 마그네슘·인듐 합금 혹은 알루미늄, 혹은 알루미늄 합금으로 이루어지는 음극(65)이 이 순서로 적층 형성된 구조이다.

유기 EL 소자(60)는 상기한 구동용 TFT를 통해 공급되는 전류에 의해 발광한다. 즉, 양극(61)으로부터 주입된 홀과, 음극(65)으로부터 주입된 전자가 발광층 내부에서 재결합하고, 발광층을 형성하는 유기 분자를 여기하여 여기자가 발생한다. 이 여기자가 방사하여 비활성화되는 과정에서 발광층(63)으로부터 빛이 발하고, 이 빛이 투명한 양극(61)으로부터 투명 절연 기판을 통해 외부로 방출되어 발광한다.

또, 상술한 기술은 예를 들면 특개평11-283182호 공보에 기재되어 있다.

발명이 이루어자 하는 기술적 과제

유기 EL 소자(60)의 발광 면적 S는 도 16에 도시한 바와 같이, 양극(61) 위에 형성된 발광층(63)의 평면적인 면적에 의해 규정된다. 따라서, 발광 면적 S0이 클수록 유기 EL 소자(60)의 휘도는 커진다. 그러나, 발광 면적 S를 크게 하는 것은 화소 면적의 증대를 초래하여, 고정밀화를 저해하는 문제가 있다.

한편, 유기 EL 소자(60)의 수명, 즉 발광 휘도가 소정 휘도 이하로 감쇠할 때까지의 시간은, 도 17에 도시한 바와 같이 유기 EL 소자(60)에 흐르는 전류의 전류 밀도가 낮을수록 길어진다. 그러나, 전류 밀도를 낮추면 유기 EL 소자(60)의 휘도도 저하한다는 문제가 있었다.

그래서, 본 발명의 목적은 화소 면적의 증대를 초래하지 않고 유기 EL 소자(60)의 실효적인 발광 면적을 증대시켜, 고휘도를 실현하는 것이다. 또한, 본 발명의 다른 목적은 유기 EL 소자(60)의 발광 휘도를 유지하면서 그 수명을 연장시키는 것이다.

발명의 구성 및 작용

본 발명은 상기 종래 기술의 과제를 감안하여 이루어진 것으로, 그 특징으로 하는 점은 유기 EL 소자의 발광층의 표면에 요철부를 형성하여, 그 실효적인 표면적을 증대시키는 것이다.

이에 따라, 본 발명의 EL 표시 장치는, 종래예의 요철부가 없는 유기 EL 소자와 동일한 평면적인 면적을 갖고 있어도, 표면의 요철에 의해 실효적인 발광 면적이 증대하므로, 유기 EL 소자의 발광 휘도를 높일 수 있다. 또한, 본 발명의 EL 표시 장치는 종래예와 비교하여 소정의 발광 휘도를 얻기 위한 전류 밀도를 감소시킬 수 있으므로, 발광 휘도를 유지하면서 그 수명을 연장시킬 수 있게 된다.

또한, 유기 EL 소자의 발광층에 요철부를 형성하는 방법에 대하여 개설(概說)하면, 이하와 같다.

구동용 TFT를 피복하고 있는 평탄화 절연막의 표면을 거칠게 하는 것, 즉 요철부를 형성함으로써, 그 평탄화 절연막 상층에 적층되는 유기 EL 소자의, 양극, 발광층, 음극 등은 그 요철을 반영하여 요철부가 형성된다. 평탄화 절연막의 표면에 요철부를 형성하는 방법으로는, 예를 들면 ① 하프 노광을 이용하는 방법, ② 기재(基材)의 패터닝에 의해 절연막의 요철부를 형성한 후에 평탄화 절연막을 형성하는 방법이 적합하다.

이어서, 본 발명의 실시예에 대하여 도면을 참조하면서 상세히 설명하겠다.

(제1 실시예)

이하, 제1 실시예에 대하여 도 1~도 5를 참조하면서 설명한다. 또, 도 15, 도 16과 동일한 구성 부분에 대해서는 동일한 부호를 붙인다.

도 1에 도시한 바와 같이, 절연성 기판(10) 위에 TFT를 형성한다. 즉, 절연성 기판(10) 위에 크롬(Cr) 등의 고용접 금속으로 이루어지는 게이트 전극(11)을 형성하고, 그 위에 게이트 절연막(12), 및 p-Si막으로 이루어지는 능동층(13)을 순차적으로 형성한다.

그 능동층(13)에는 게이트 전극(11) 상측의 채널(13c)과, 이 채널(13c)의 양측에, 채널(13c) 위의 스토퍼 절연막(14)을 마스크로 하여 이온 도핑하고 또한 게이트 전극(11)의 양측을 레지스트로써 커버하여 이온 도핑하여 게이트 전극(11) 양측에 저농도 영역과 그 외측에 고농도 영역의 소스(13s) 및 드레인(13d)이 형성되어 있다. 즉, 소위 LDD(Lightly Doped Drain) 구조이다.

그리고, 게이트 절연막(12), 능동층(13) 및 스토퍼 절연막(14) 위의 전면에, SiO_2 막, SiN 막 및 SiO_2 막의 순서로 적층된 층간 절연막(15)을 형성하고, 드레인(13d)에 대응하여 형성한 컨택트홀에 Al 등의 금속을 충전하여 드레인 전극(16)을 형성한다. 그리고, 감광성 수지로 이루어지는 평탄화 절연막(20)(예를 들면, 니혼 합성 고무제 JSR-315)을 형성한다(이상, 도 1 참조).

이어서, 도 2에 도시한 바와 같이 평탄화 절연막(20) 표면에 하프 노광을 행하고, 현상 처리를 실시함으로써, 이 평탄화 절연막(20)의 표면이 거칠어지고, 다수의 요철부(20A)가 형성된다. 여기서, 하프 노광은 평탄화 절연막(20)에 후술하는 컨택트홀을 형성할 때의 통상 노광에 비하여 20%~40%의 노광량의 노광이다.

이어서, 도 3에 도시한 바와 같이, TFT의 소스(13s) 위에 컨택트홀(21)을 형성한다. 이 공정은 TFT의 소스 s에 대응하는 영역에 개구부를 갖는 마스크(도시되지 않음)를 이용하여, 통상의 100% 노광을 행하고, 현상 처리에 의해 해당 개구부의 평탄화 절연막(20)을 제거한 후 에칭에 의해, 평탄화 절연막(15)을 선택적으로 제거하여, TFT의 소스(13s)의 표면을 노출시킨다.

이어서, 도 4에 도시한 바와 같이 ITO로 이루어지는 양극(22)을 평탄화 절연막(22) 위에 형성한다. 양극(22)은 컨택트홀(21)을 통해 TFT의 소스 s와 접속되도록 패터닝된다. 그러면, 양극(22)의 표면은 평탄화 절연막(22)의 요철을 반영하여, 요철부가 형성된다.

이어서, 도 5에 도시한 바와 같이 요철부가 형성된 양극(22) 위에 MTDATA (4, 4-bis(3-methylphenylphenylamino)biphenyl)로 이루어지는 제1 홀 수송층, TPD(4, 4, 4-tris(3-methylphenylphenylamino)triphenylamine)로 이루어지는 제2 홀 수송층으로 이루어지는 홀 수송층(23), 퀴나크리돈(Quinacridone) 유도체를 포함하는 Bebq2(10-벤조 [h] 퀴놀리놀베리辱(착체)로 이루어지는 발광층(24), 및 Bebq2로 이루어지는 전자 수송층(25), 마그네슘·인듐 합금 혹은 알루미늄, 혹은 알루미늄 합금으로 이루어지는 음극(26)이 이 순서로 적층 형성된다. 이들 홀 수송층(23), 발광층(24), 전자 수송

층(25) 및 음극(26)은 샤파우 마스크를 이용한 진공 증착법에 의해 형성된다. 도 5에서, 발광층(24)은 화소마다 양극(24) 위에 형성되고, 그 밖의 홀 수송층(23), 전자 수송층(25) 및 음극(26)에 대해서는 EL 표시 장치의 표시 영역 전체에 형성되어 있다.

이에 따라, 홀 수송층(23), 발광층(24), 전자 수송층(25) 및 음극(26) 표면에는 양극(22)의 요철 형상이 반영된 결과, 각각 요철부가 형성된다. 이에 따라, 발광층(24)의 실효적인 발광 면적 S1은 종래예의 S0과 비교하여 증대한다. 이 때문에, 단위 면적당 전류 밀도가 동일하면 그 만큼, 휘도 K는 그 비(S1/S0)만큼 증가하게 된다. 또한, 발광 휘도 K가 동일하면, 전류 밀도는 (S0/S1)의 비로 감소한다. 이 때문에, 유기 EL 소자의 수명은 그 만큼 연장된다(도 17 참조).

이상적으로는 발광층(24)의 요철부가 반구면인 경우에 발광 면적은 최대가 된다. 그것은, 요철이 없는 경우와 비교하여 2배의 발광 면적의 증가로 된다. 그 이유는, 구의 반경을 r 로 하면 하나의 볼록부(또는 오목부)의 표면적은 $2\pi r^2$ 이고, 원의 표면적은 πr^2 이므로, 2배의 표면적의 증가로 되기 때문이다. 그 경우, 예를 들면 유기 EL 소자의 수명은 4배가 된다.

(제2 실시예)

이하, 제2 실시예에 대하여 도 6~도 12를 참조하면서 설명한다. 또, 도 15, 도 16과 동일한 구성 부분에 대해서는 동일한 부호를 붙인다.

도 6에, 절연성 기판(10) 위에 TFT, 충간 절연막(15), 드레인 전극(16)을 형성한다. 여기까지의 공정은 제1 실시예와 마찬가지이다.

이어서, 도 7에 도시한 바와 같이, 절연막(130)(예를 들면 SiO_2 막)을 CVD법 등에 의해 형성하고, 이 절연막(30) 위에 다수의 섬 형상으로 패터닝된 포토레지스트(131)를 형성한다.

그리고, 이 포토레지스트(131)를 마스크로 하여 절연막(30)을 에칭하고, 포토레지스트(131)를 제거하면, 도 8에 도시한 바와 같이 충간 절연막(15)에 절연막으로 이루어지는 다수의 볼록부(132)가 형성된다.

이어서, 도 9에 도시한 바와 같이 유기 수지로 이루어지는 평탄화 절연막(133)을 형성한다. 이 평탄화 절연막(133)의 표면은 기재의 다수의 볼록부(32)를 반영하여, 다수의 요철부가 형성된다.

이어서, 도 10에 도시한 바와 같이 평탄화 절연막(133) 및 충간 절연막(15)을 선택적으로 에칭하여, TFT의 소스 S 위에 컨택트홀(134)을 형성한다. 그리고, 도 11에 도시한 바와 같이, ITO로 이루어지는 양극(22)을 평탄화 절연막(22) 위에 형성한다. 양극(22)은 컨택트홀(21)을 통하여 TFT의 소스 S와 접속되도록 패터닝된다. 그러면, 양극(135)의 표면은 평탄화 절연막(135)의 요철을 반영하여, 요철부가 형성된다.

이어서, 도 12에 도시한 바와 같이, 요철부가 형성된 양극(135) 위에, 제1 실시예와 마찬가지로, 유기 EL 소자의 홀 수송층(136), 발광층(137), 전자 수송층(138) 및 음극(139)이 샤파우 마스크를 이용한 진공 증착법에 의해 형성된다. 도 12에서, 발광층(137)은 화소마다 양극(135) 위에 형성되고, 그 밖의 홀 수송층(136), 전자 수송층(138) 및 음극(139)에 대해서는 EL 표시 장치의 표시 영역 전체에 형성되어 있다.

이에 따라, 유기 EL 소자의 홀 수송층(136), 발광층(137), 전자 수송층(138) 및 음극(139)의 표면에는 양극(135)의 요철 형상이 반영되는 결과, 각각 요철부가 형성된다. 따라서, 제1 실시예와 마찬가지로 발광층(137)의 실효적인 발광 면적 S2는 종래예의 S0와 비교하여 증대한다.

(제3 실시예)

상술한 제1, 제2 실시예에서는 하나의 TFT(유기 EL 소자 구동용 TFT)를 포함하는 표시 화소로 이루어지는 표시 장치에 의 적용 예에 대하여 설명했지만 본 발명은 이것에 한정되지 않으며, 2개의 TFT(스위칭용 TFT, 구동용 TFT)를 포함하는 표시 화소로 이루어지는 표시 장치에 대해서도 마찬가지로 적용할 수 있는 것이다. 그래서, 이하에 이러한 제3 실시예에 대하여 도면을 참조하면서 설명한다.

도 13에 유기 EL 표시 장치의 표시 화소 부근을 나타내는 평면도를 도시하고, 도 14의 (a)에 도 13의 A-A 선에 의한 단면도를 도시하고, 도 14의 (b)에 도 13의 B-B 선에 의한 단면도를 도시한다.

도 13 및 도 14에 도시한 바와 같이, 게이트 신호선(51)과 드레인 신호선(52)에 둘러싸인 영역에 표시 화소(111)가 형성되어 있으며, 매트릭스 형상으로 배치되어 있다.

이 표시 화소(111)에는 자발광 소자인 유기 EL 소자(60)와, 이 유기 EL 소자(60)에 전류를 공급하는 타이밍을 제어하는 스위칭용 TFT(30)와, 유기 EL 소자(60)에 전류를 공급하는 구동용 TFT(40)와, 유지 용량이 배치되어 있다. 또, 유기 EL 소자(60)는 제1 전극인 양극(61)과 발광 재료로 이루어지는 발광 소자층과, 제2 전극인 음극(63)으로 이루어져 있다.

즉, 이들 신호선(51, 52)의 교점 부근에는 스위칭용 TFT인 제1 TFT(30)가 구비되어 있고, 그 TFT(30)의 소스(33s)는 유지 용량 전극선(54)과의 사이에서 용량을 이루는 용량 전극(55)을 겹임함과 함께, EL 소자 구동용 TFT인 제2 TFT(40)의 게이트(41)에 접속되어 있고, 제2 TFT의 소스(43s)는 유기 EL 소자(60)의 양극(61)에 접속되며, 다른 쪽의 드레인(43d)은 유기 EL 소자(60)에 공급되는 전류원인 구동 전원선(53)에 접속되어 있다.

또한, 게이트 신호선(51)과 병행하여 유지 용량 전극선(54)이 배치되어 있다. 이 유지 용량 전극선(54)은 크롬 등으로 이루어져 있고, 게이트 절연막(12)을 통하여 TFT의 소스(33s)와 접속된 용량 전극(55)과의 사이에서 전하를 축적하여 용량을 이루고 있다. 이 유지 용량(56)은 제2 TFT(40)의 게이트 전극(41)에 인가되는 전압을 보유하기 위해 형성되어 있다.

도 14에 도시한 바와 같이, 유기 EL 표시 장치는 유리나 합성 수지 등으로 이루어지는 기판 또는 도전성을 갖는 기판 혹은 반도체 기판 등의 기판(100) 위에 TFT 및 유기 EL 소자를 순차적으로 적층 형성하여 이루어진다. 단, 기판(100)으로서도 전성을 갖는 기판 및 반도체 기판을 이용하는 경우에는 이들 기판(100) 위에 SiO_2 나 SiN 등의 절연막을 형성한 후에 제1, 제2 TFT 및 유기 EL 소자를 형성한다. 어느 것의 TFT도 게이트 전극이 게이트 절연막을 통하여 능동층의 상방에 있는 소위 톱 게이트 구조이다.

우선, 스위칭용 TFT인 제1 TFT(30)에 대하여 설명한다.

도 14의 (a)에 도시한 바와 같이, 석영 유리, 무알카리 유리 등으로 이루어지는 절연성 기판(10) 위에 비정질 실리콘막(이하, 「a-Si막」이라고 칭함)을 CVD법 등으로써 성막하고, 그 a-Si막에 레이저광을 조사하여 용융 재결정화시켜 다결정 실리콘막(이하, 「p-Si막」이라고 칭함)으로 하고, 이것을 능동층(33)으로 한다. 그 위에, SiO_2 막, SiN 막의 단층 혹은 적층체를 게이트 절연막(32)으로서 형성한다. 또한 그 위에, Cr, Mo 등의 고용접 금속으로 이루어지는 게이트 전극(31)을 겹힌 게이트 신호선(51) 및 Al로 이루어지는 드레인 신호선(52)을 구비하고 있으며, 유기 EL 소자의 구동 전원이며 Al로 이루어지는 구동 전원선(53)이 배치되어 있다.

그리고, 게이트 절연막(32) 및 능동층(33) 위의 전면에는 SiO_2 막, SiN 막 및 SiO_2 막의 순서로 적층된 층간 절연막(115)이 형성되어 있고, 드레인(33d)에 대응하여 형성한 컨택트홀에 Al 등의 금속을 충전시킨 드레인 전극(36)이 형성되고, 또한 전면에 유기 수지로 이루어지며 표면을 평탄하게 하는 평탄화 절연막(17)이 형성되어 있다.

이어서 유기 EL 소자의 구동용 TFT인 제2 TFT(40)에 대하여 설명한다. 도 14의 (b)에 도시한 바와 같이, 석영 유리, 무알카리 유리 등으로 이루어지는 절연성 기판(10) 위에 a-Si막에 레이저광을 조사하여 다결정화하여 이루어지는 능동층(43), 게이트 절연막(112), 및 Cr, Mo 등의 고용접 금속으로 이루어지는 게이트 전극(41)이 순차적으로 형성되어 있고, 그 능동층(43)에는 채널(43c)과, 이 채널(43c)의 양측에 소스(43s) 및 드레인(43d)이 형성되어 있다. 그리고, 게이트 절연막(12) 및 능동층(43) 위의 전면에 SiO_2 막, SiN 막 및 SiO_2 막의 순서로 적층된 층간 절연막(115)을 형성하고, 드레인(43d)에 대응하여 형성한 컨택트홀에 Al 등의 금속을 충전하여 구동 전원에 접속된 구동 전원선(53)이 배치되어 있다. 또한 전면에 예를 들면 유기 수지로 이루어지며 표면을 평탄하게 하는 평탄화 절연막(17)을 구비하고 있다. 그리고, 이 평탄화 절연막(117) 표면에 요철이 형성되어 있다.

그리고, 이 평탄화 절연막(17)의 소스(43s)에 대응한 위치에 컨택트홀을 형성하고, 이 컨택트홀을 통하여 소스(43s)와 컨택트한 ITO로 이루어지는 투명 전극, 즉 유기 EL 소자(160)의 양극(161)을 평탄화 절연막(17) 위에 형성하고 있다. 이 양극(161)은 각 표시 화소마다 섬 형상으로 분리 형성되어 있다. 그리고, 양극(161)의 표면은 평탄화 절연막(115)의 요철을 반영하여, 요철부가 형성된다.

이어서, 도 14에 도시한 바와 같이 요철부가 형성된 양극(161) 위에 홀 수송층(162), 발광층(163), 전자 수송층(164) 및 음극(165)이 샤파우 마스크를 이용한 진공 증착법에 의해 형성된다.

이에 따라, 홀 수송층(162), 발광층(163), 전자 수송층(164) 및 음극(165)의 표면에는 양극(161)의 요철 형상이 반영된 결과, 각각 요철부가 형성된다. 따라서, 발광층(163)의 실효적인 발광 면적이 증대한다.

발명의 효과

본 발명의 표시 장치 및 표시 장치의 제조 방법에 따르면, EL 소자의 발광층의 표면에 요철부를 형성하여, 그 실효적인 표면적을 증대시키고 있으므로, 화소 면적의 증대를 초래하지 않고 유기 EL 소자(60)의 실효적인 발광 면적을 증대시켜, 고화도를 실현할 수 있다. 또한, EL 소자의 발광 휘도를 유지하면서 그 수명을 연장시킬 수 있다.

(57) 청구의 범위

청구항 1.

기판 위에 형성된 박막 트랜지스터와,

상기 박막 트랜지스터를 회복하는 충간 절연막과,

상기 충간 절연막 상의 평탄화 절연막과,

상기 충간 절연막 및 상기 평탄화 절연막에 형성된 컨택트홀을 통하여 상기 박막 트랜지스터의 소스 또는 드레인과 접속된 양극과,

상기 양극 위에 형성된 발광층과,

상기 발광층 위에 형성된 음극을 포함하는 일렉트로 루미네센스 표시 장치로서,

하프 노광 및 현상 처리를 실시함으로써 상기 평탄화 절연막의 표면에 형성된 요철을 반영하여 상기 발광층의 표면에 요철부가 형성되어 있는 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

청구항 2.

기판 위에 박막 트랜지스터를 형성하는 공정과,

상기 박막 트랜지스터 위에 감광성 재료로 이루어지는 평탄화 절연막을 형성하는 제1 공정과,

상기 평탄화 절연막의 전면에 하프 노광 및 현상 처리를 실시함으로써 상기 평탄화 절연막의 표면에 요철부를 형성하는 제2 공정과,

상기 평탄화 절연막 위에 상기 박막 트랜지스터의 드레인에 대응하는 위치에 개구부를 갖는 포토레지스트를 형성하는 제3 공정과,

통상 노광 및 현상 처리를 실시함으로써 상기 평탄화 절연막에 컨택트홀을 형성하는 제4 공정과,

상기 컨택트홀을 통하여 상기 박막 트랜지스터의 소스 또는 드레인과 접속되는 양극을 형성하는 제5 공정과,

상기 양극 위에 발광층을 형성하는 제6 공정과,

상기 발광층 위에 음극을 형성하는 제7 공정을 포함하며,

상기 양극, 상기 발광층 및 상기 음극의 표면에 요철부가 형성되도록 한 것을 특징으로 하는 일렉트로 루미네센스 표시 장치의 제조 방법.

청구항 3.

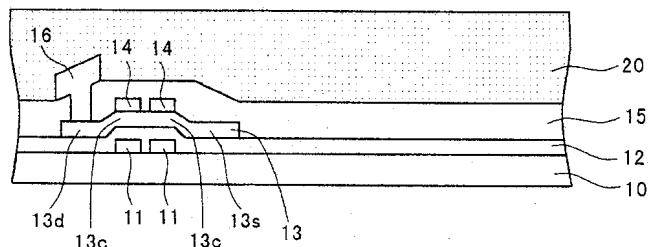
작제

청구항 4.

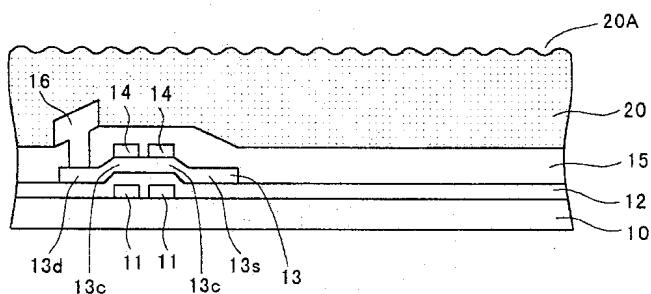
작제

도면

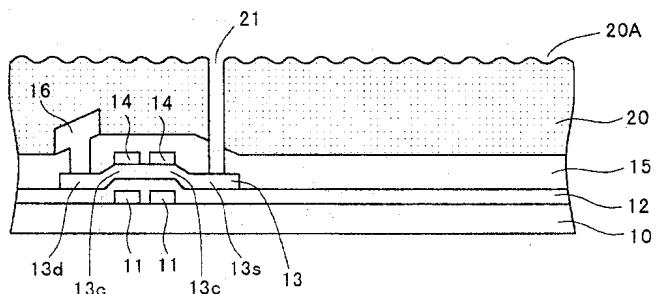
도면1



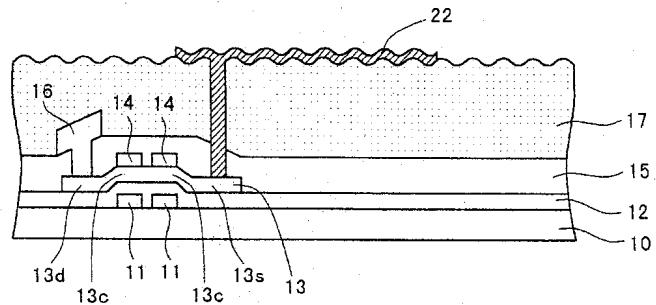
도면2



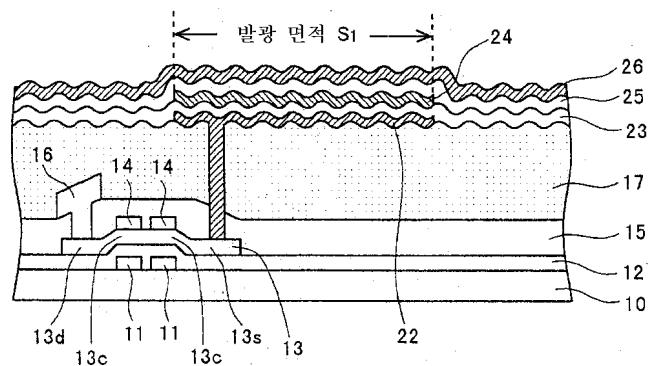
도면3



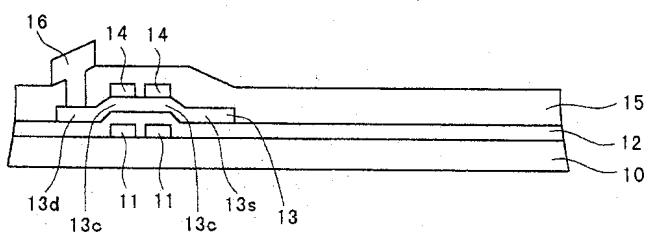
도면4



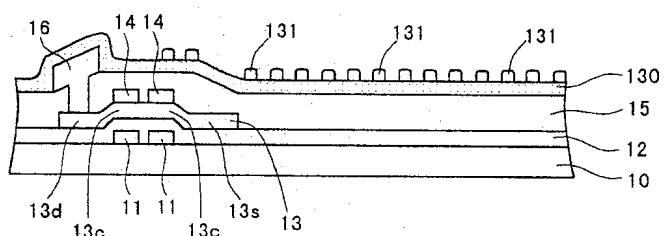
도면5



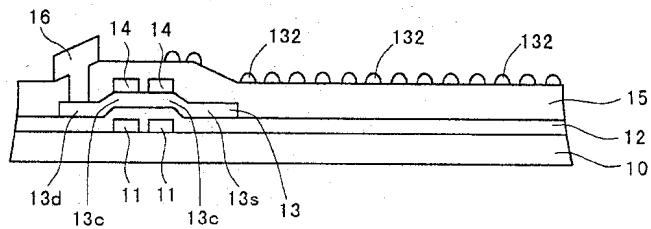
도면6



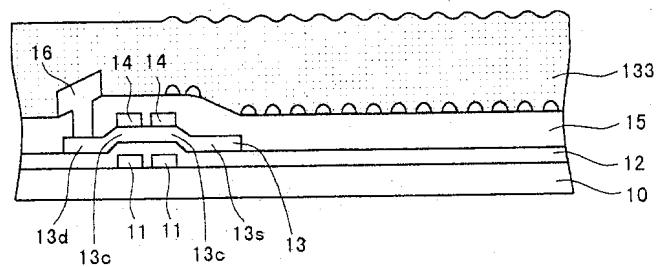
도면7



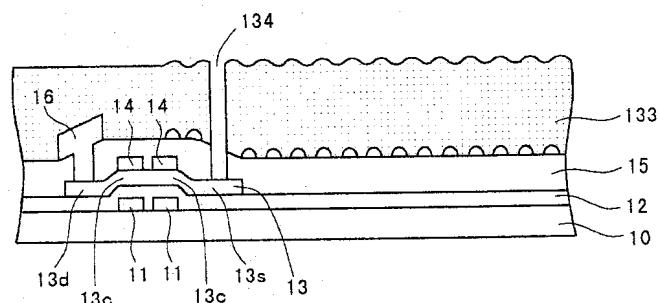
도면8



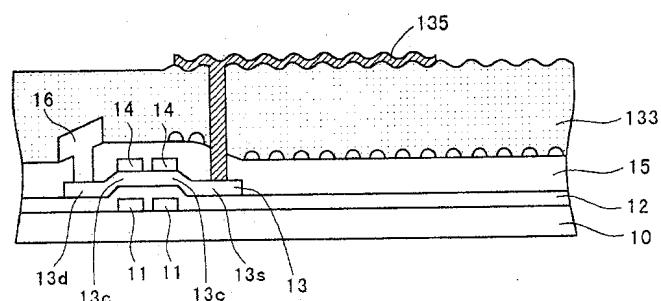
도면9



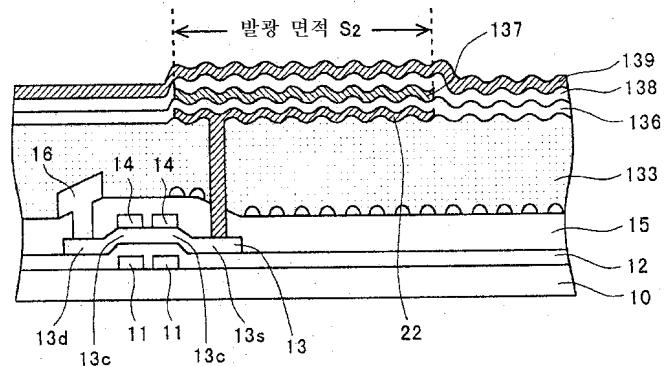
도면10



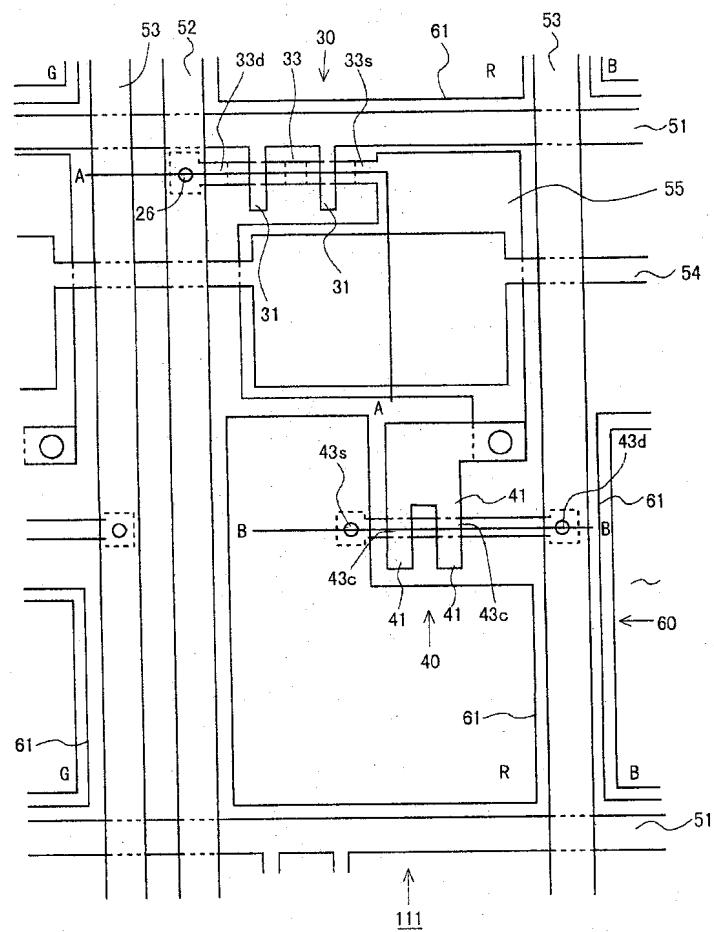
도면11



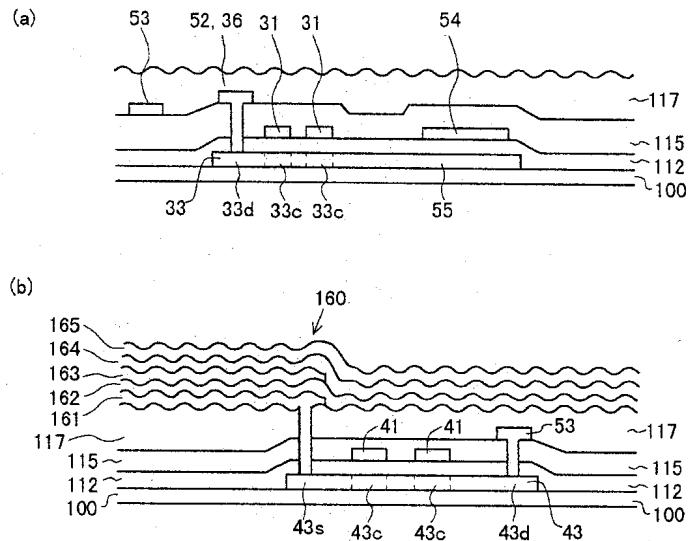
도면12



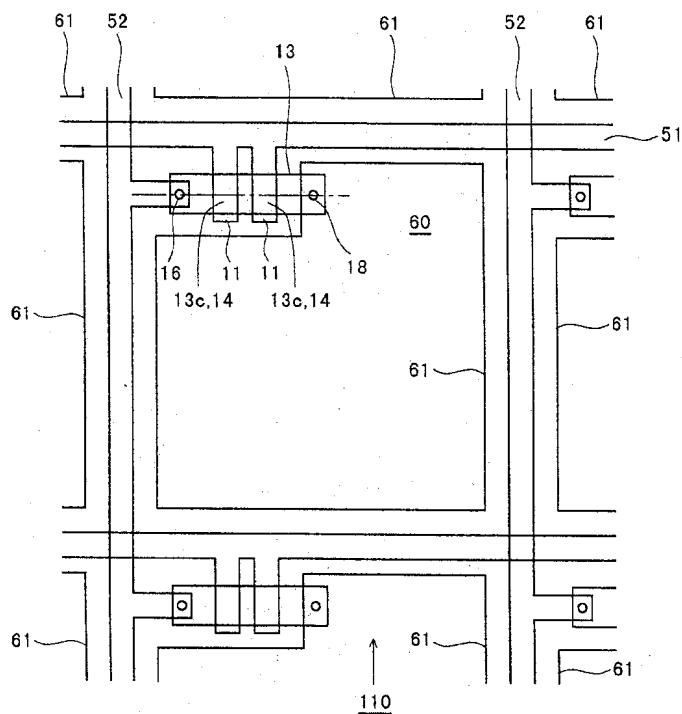
도면13



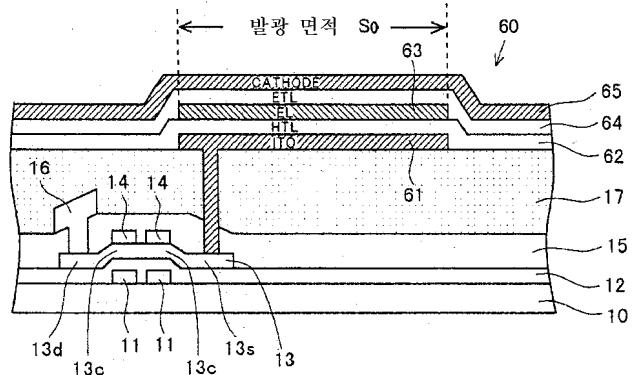
도면14



도면15



도면16



도면17

