

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-219524

(P2007-219524A)

(43) 公開日 平成19年8月30日(2007.8.30)

(51) Int. Cl.	F I	テーマコード (参考)
GO2F 1/1335 (2006.01)	GO2F 1/1335 520	2H091
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H092
HO1L 29/786 (2006.01)	HO1L 29/78 612Z	5F110
HO1L 21/336 (2006.01)		

審査請求 未請求 請求項の数 19 O L (全 14 頁)

(21) 出願番号	特願2007-36260 (P2007-36260)	(71) 出願人	390019839
(22) 出願日	平成19年2月16日 (2007.2.16)		三星電子株式会社
(31) 優先権主張番号	10-2006-0015465		Samsung Electronics
(32) 優先日	平成18年2月17日 (2006.2.17)		Co., Ltd.
(33) 優先権主張国	韓国 (KR)		大韓民国京畿道水原市八達区梅灘洞416番地
		(74) 代理人	110000051
			特許業務法人共生国際特許事務所
		(72) 発明者	林 智 淑
			大韓民国大田広域市中心区太平2洞サンブア
			パート2団地27棟123号
		Fターム(参考)	2H091 FA14Y FC10 FC26 FC29 FD22
			FD23 GA13 HA07

最終頁に続く

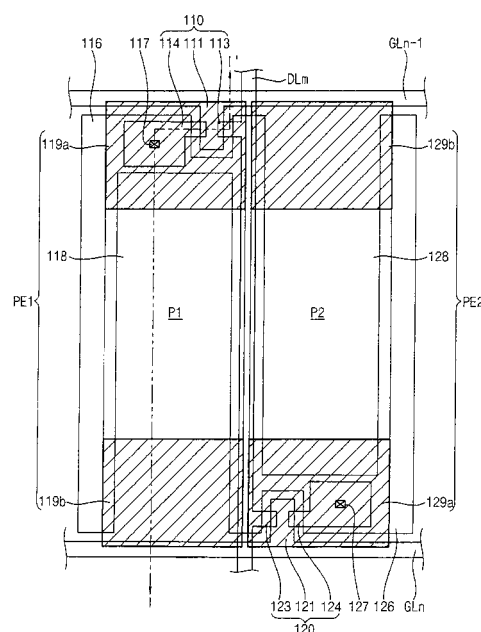
(54) 【発明の名称】 表示基板及びその製造方法、並びに表示パネル

(57) 【要約】

【課題】 開口率を向上させることのできる表示基板及びその製造方法、並びに表示パネルを提供する。

【解決手段】 第1方向に延長されるソース配線と、前記第1方向と交差する第2方向に延長されるゲート配線と、前記ソース配線とゲート配線によって定義された複数の画素部と、前記各画素部に形成され、前記第1方向の前記画素部の両端部にそれぞれ形成され、第1及び第2反射領域を定義する第1及び第2反射電極と、前記第1反射電極と第2反射電極との間に形成され、透過領域を定義する透明電極とを含む画素電極とを有する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 方向に延長されるソース配線と、
前記第 1 方向と交差する第 2 方向に延長されるゲート配線と、
前記ソース配線とゲート配線によって定義された複数の画素部と、
前記各画素部に形成され、前記第 1 方向の前記画素部の両端部にそれぞれ形成され、第 1 及び第 2 反射領域を定義する第 1 及び第 2 反射電極と、前記第 1 反射電極と第 2 反射電極との間に形成され、透過領域を定義する透明電極とを含む画素電極とを有することを特徴とする表示基板。

【請求項 2】

複数の画素部は、 m (m は自然数) 番目のソース配線と $n - 1$ (n は自然数) 番目のゲート配線に連結される第 1 スイッチング素子と、該第 1 スイッチング素子と電氣的に接続される第 1 画素電極とを含む第 1 画素部と、
前記 m 番目のソース配線と n 番目のゲート配線に連結される第 2 スイッチング素子と、該第 2 スイッチング素子と電氣的に接続される第 2 画素電極とを含む第 2 画素部とを含むことを特徴とする請求項 1 に記載の表示基板。

【請求項 3】

前記第 1 スイッチング素子は、前記第 1 反射領域に形成され、前記第 2 スイッチング素子は、第 2 反射領域に形成されることを特徴とする請求項 2 に記載の表示基板。

【請求項 4】

前記第 1 及び第 2 画素部は、第 1 及び第 2 ストレージ電極をそれぞれ更に含み、
前記第 1 及び第 2 ストレージ電極は、前記第 1 及び第 2 スイッチング素子とそれぞれ隣接するように形成されることを特徴とする請求項 3 に記載の表示基板。

【請求項 5】

前記第 1 及び第 2 反射領域に形成される有機絶縁層を更に含み、
前記透過領域と第 1 反射領域との境界部分には第 1 段差領域が形成され、透過領域と第 2 反射領域との境界部分には第 2 段差領域が形成されることを特徴とする請求項 2 に記載の表示基板。

【請求項 6】

前記第 1 反射電極は、前記第 1 段差領域をカバーするように拡張されて形成され、前記第 2 反射電極は、前記第 2 段差領域をカバーするように拡張されて形成されることを特徴とする請求項 5 に記載の表示基板。

【請求項 7】

第 1 方向に延長されるソース配線と、前記第 1 方向と交差する第 2 方向に延長されるゲート配線とを有する表示基板において、
 m (m は自然数) 番目のソース配線と $n - 1$ (n は自然数) 番目のゲート配線に連結される第 1 スイッチング素子と、該第 1 スイッチング素子と電氣的に接続される第 1 画素電極とを含む第 1 画素部と、

前記 m 番目のソース配線と n 番目のゲート配線に連結される第 2 スイッチング素子と、該第 2 スイッチング素子と電氣的に接続される第 2 画素電極とを含む第 2 画素部とを有し、

前記第 1 及び第 2 画素部は、第 1 光を透過する透過領域と、該透過領域の前記第 1 方向の両端部に定義され、第 2 光を反射する第 1 及び第 2 反射領域に分割されることを特徴とする表示基板。

【請求項 8】

前記透過領域に形成される透明電極と、
前記第 1 反射領域に形成される第 1 反射電極と、
前記第 2 反射領域に形成される第 2 反射電極と、
前記第 1 及び第 2 反射領域の第 1 及び第 2 反射電極の下に形成される有機絶縁層とを更に有することを特徴とする請求項 7 に記載の表示基板。

10

20

30

40

50

【請求項 9】

前記透過領域と第 1 反射領域との境界部分には、第 1 段差領域が形成され、透過領域と第 2 反射領域との境界部分には第 2 段差領域が形成され、

前記第 1 反射電極は、前記第 1 段差領域をカバーするように拡張されて形成され、前記第 2 反射電極は、前記第 2 段差領域をカバーするように拡張されて形成されることを特徴とする請求項 8 に記載の表示基板。

【請求項 10】

相互交差するゲート配線とソース配線によって定義される画素部内にスイッチング素子を形成する段階と、

前記スイッチング素子が形成された画素部に有機絶縁層を形成する段階と、

10

前記画素部の両端部に第 1 有機絶縁パターン及び第 2 有機絶縁パターンをそれぞれ形成して前記画素部を第 1 反射領域と、透過領域と、第 2 反射領域とに分割する段階と、

前記透過領域に前記スイッチング素子と電氣的に接続される透明電極を形成する段階と

、
前記第 1 及び第 2 有機絶縁パターン上に第 1 反射電極及び第 2 反射電極を形成する段階とを有することを特徴とする表示基板の製造方法。

【請求項 11】

前記第 1 及び第 2 有機絶縁パターンの内のいずれか一方は前記スイッチング素子上に形成されることを特徴とする請求項 10 に記載の表示基板の製造方法。

【請求項 12】

20

前記第 1 反射電極は、前記第 1 反射領域と透過領域の境界部分まで拡張されて形成されることを特徴とする請求項 10 に記載の表示基板の製造方法。

【請求項 13】

前記第 2 反射電極は、前記第 2 反射領域と透過領域の境界部分まで拡張されて形成されることを特徴とする請求項 10 に記載の表示基板の製造方法。

【請求項 14】

ソース配線とゲート配線によって定義される複数の画素部を有し、各画素部には、第 1 及び第 2 反射領域を定義する第 1 及び第 2 反射電極と、該第 1 反射電極と第 2 反射電極との間に形成されて透過領域を定義する透明電極とを含む画素電極を含むアレイ基板と、

前記アレイ基板と結合して液晶層を受容する対向基板とを有することを特徴とする表示パネル。

30

【請求項 15】

前記画素部は、ゲート配線の延長方向に対して中心領域に前記透過領域が定義され、前記透過領域の両端部に第 1 及び第 2 反射領域が定義されることを特徴とする請求項 14 に記載の表示パネル。

【請求項 16】

前記第 1 及び第 2 反射領域に形成される有機絶縁層を更に有し、

前記透過領域と第 1 反射領域との境界部分には第 1 段差領域が形成され、前記透過領域と第 2 反射領域との境界部分には第 2 段差領域が形成されることを特徴とする請求項 15 に記載の表示パネル。

40

【請求項 17】

前記第 1 反射電極は、前記第 1 段差領域をカバーするように拡張されて形成され、前記第 2 反射電極は前記第 2 段差領域をカバーするように拡張されて形成されることを特徴とする請求項 16 に記載の表示パネル。

【請求項 18】

前記対向基板は、前記画素部に対応するカラーフィルタパターンを更に含み、

前記カラーフィルタパターンは、前記第 1 及び第 2 反射領域に対応する開口ホールが形成されることを特徴とする請求項 14 に記載の表示パネル。

【請求項 19】

前記液晶層は、前記ゲート配線の延長方向にラビングされることを特徴とする請求項 1

50

4 に記載の表示パネル。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示基板及びその製造方法、並びに表示パネルに関し、より詳細には開口率を向上させた表示基板及びその製造方法、並びに表示パネルに関する。

【背景技術】

【0002】

一般的に、低消費電力で高品質の表示の可能な液晶表示装置を実現するために、反射光及び透過光を用いて画像を表示する反射透過型液晶表示装置が用いられている。反射透過型液晶表示装置は、透過モードと反射モードに対応した相互異なるガンマカーブを適用して低消費電力で高品質の画像を表示する。 10

【0003】

現在、反射透過型液晶表示装置に適用される表示パネルは、反射電極が形成された反射領域と、透過電極が形成された透過領域に区分される。反射領域と透過領域は、下部有機膜によって定義される。即ち、反射領域には下部有機膜が形成され、透過領域には下部有機膜が形成されない。したがって、反射領域と透過領域との境界部分には下部有機膜の段差領域が形成される。

【0004】

上記段差領域では、液晶が正常に配列されなく、これによって光漏れ現象が発生するという問題がある。しかしながら、この光漏れ現象を防止するために光漏れ領域を遮断する構造を採用することによって開口率が損失するという問題点がまた発生する。 20

【発明の開示】

【発明が解決しようとする課題】

【0005】

そこで、本発明は上記従来の反射透過型液晶表示装置における問題点に鑑みてなされたものであって、本発明の目的は、開口率を向上させた表示基板を提供することにある。

本発明の他の目的は、上記表示基板の製造方法を提供することにある。

本発明の更に他の目的は、上記表示基板を具備した表示パネルを提供することにある。

【課題を解決するための手段】

【0006】

上記目的を達成するためになされた本発明による表示基板は、第1方向に延長されるソース配線と、前記第1方向と交差する第2方向に延長されるゲート配線と、前記ソース配線とゲート配線によって定義された複数の画素部と、前記各画素部に形成され、前記第1方向の前記画素部の両端部にそれぞれ形成され、第1及び第2反射領域を定義する第1及び第2反射電極と、前記第1反射電極と第2反射電極との間に形成され、透過領域を定義する透明電極とを含む画素電極とを有することを特徴とする。

【0007】

複数の画素部は、 m (m は自然数) 番目のソース配線と $n - 1$ (n は自然数) 番目のゲート配線に連結される第1スイッチング素子と、該第1スイッチング素子と電気的に接続される第1画素電極とを含む第1画素部と、前記 m 番目のソース配線と n 番目のゲート配線に連結される第2スイッチング素子と、該第2スイッチング素子と電気的に接続される第2画素電極とを含む第2画素部とを含むことが好ましい。 40

前記第1スイッチング素子は、前記第1反射領域に形成され、前記第2スイッチング素子は、第2反射領域に形成されることが好ましい。

前記第1及び第2画素部は、第1及び第2ストレージ電極をそれぞれ更に含み、前記第1及び第2ストレージ電極は、前記第1及び第2スイッチング素子とそれぞれ隣接するように形成されることが好ましい。

【0008】

前記第1及び第2反射領域に形成される有機絶縁層を更に含み、前記透過領域と第1反 50

射領域との境界部分には第 1 段差領域が形成され、透過領域と第 2 反射領域との境界部分には第 2 段差領域が形成されることが好ましい。

前記第 1 反射電極は、前記第 1 段差領域をカバーするように拡張されて形成され、前記第 2 反射電極は、前記第 2 段差領域をカバーするように拡張されて形成されることが好ましい。

【 0 0 0 9 】

また、上記目的を達成するためになされた本発明による表示基板は、第 1 方向に延長されるソース配線と、前記第 1 方向と交差する第 2 方向に延長されるゲート配線とを有する表示基板において、 m (m は自然数) 番目のソース配線と $n - 1$ (n は自然数) 番目のゲート配線に連結される第 1 スイッチング素子と、該第 1 スイッチング素子と電氣的に接続される第 1 画素電極とを含む第 1 画素部と、前記 m 番目のソース配線と n 番目のゲート配線に連結される第 2 スイッチング素子と、該第 2 スイッチング素子と電氣的に接続される第 2 画素電極とを含む第 2 画素部とを有し、前記第 1 及び第 2 画素部は、第 1 光を透過する透過領域と、該透過領域の前記第 1 方向の両端部に定義され、第 2 光を反射する第 1 及び第 2 反射領域に分割されることを特徴とする。

10

【 0 0 1 0 】

前記透過領域に形成される透明電極と、前記第 1 反射領域に形成される第 1 反射電極と、前記第 2 反射領域に形成される第 2 反射電極と、前記第 1 及び第 2 反射領域の第 1 及び第 2 反射電極の下に形成される有機絶縁層とを更に有することが好ましい。

前記透過領域と第 1 反射領域との境界部分には、第 1 段差領域が形成され、透過領域と第 2 反射領域との境界部分には第 2 段差領域が形成され、前記第 1 反射電極は、前記第 1 段差領域をカバーするように拡張されて形成され、前記第 2 反射電極は、前記第 2 段差領域をカバーするように拡張されて形成されることが好ましい。

20

【 0 0 1 1 】

上記目的を達成するためになされた本発明による表示基板の製造方法は、相互交差するゲート配線とソース配線によって定義される画素部内にスイッチング素子を形成する段階と、前記スイッチング素子が形成された画素部に有機絶縁層を形成する段階と、前記画素部の両端部に第 1 有機絶縁パターン及び第 2 有機絶縁パターンをそれぞれ形成して前記画素部を第 1 反射領域と、透過領域と、第 2 反射領域とに分割する段階と、前記透過領域に前記スイッチング素子と電氣的に接続される透明電極を形成する段階と、前記第 1 及び第 2 有機絶縁パターン上に第 1 反射電極及び第 2 反射電極を形成する段階とを有することを特徴とする。

30

【 0 0 1 2 】

前記第 1 及び第 2 有機絶縁パターンの内のいずれか一方は前記スイッチング素子上に形成されることが好ましい。

前記第 1 反射電極は、前記第 1 反射領域と透過領域の境界部分まで拡張されて形成されることが好ましい。

前記第 2 反射電極は、前記第 2 反射領域と透過領域の境界部分まで拡張されて形成されること。

【 0 0 1 3 】

上記目的を達成するためになされた本発明による表示パネルは、ソース配線とゲート配線によって定義される複数の画素部を有し、各画素部には、第 1 及び第 2 反射領域を定義する第 1 及び第 2 反射電極と、該第 1 反射電極と第 2 反射電極との間に形成されて透過領域を定義する透明電極とを含む画素電極を含むアレイ基板と、前記アレイ基板と結合して液晶層を受容する対向基板とを有することを特徴とする。

40

【 0 0 1 4 】

前記画素部は、ゲート配線の延長方向に対して中心領域に前記透過領域が定義され、前記透過領域の両端部に第 1 及び第 2 反射領域が定義されることが好ましい。

前記第 1 及び第 2 反射領域に形成される有機絶縁層を更に有し、前記透過領域と第 1 反射領域との境界部分には第 1 段差領域が形成され、前記透過領域と第 2 反射領域との境界

50

部分には第2段差領域が形成されることが好ましい。

前記第1反射電極は、前記第1段差領域をカバーするように拡張されて形成され、前記第2反射電極は前記第2段差領域をカバーするように拡張されて形成されることが好ましい。

前記対向基板は、前記画素部に対応するカラーフィルタパターンを更に含み、前記カラーフィルタパターンは、前記第1及び第2反射領域に対応する開口ホールが形成されることが好ましい。

前記液晶層は、前記ゲート配線の延長方向にラビングされることが好ましい。

【発明の効果】

【0015】

本発明に係る表示基板及びその製造方法、並びに表示パネルによれば、反射透過型表示基板において、単位画素部の中心部に透過領域を定義し、透過領域の両端部に第1及び第2反射領域を定義し、単位画素部を第1反射領域、透過領域、及び第2反射領域に分割することで単位画素部の開口率の損失なしに液晶分子のラビング方向に対し発生する透過領域と反射領域の境界部分である段差領域での光漏れを防止することができるという効果がある。

【発明を実施するための最良の形態】

【0016】

次に、本発明に係る表示基板及びその製造方法、並びに表示パネルを実施するための最良の形態の具体例を図面を参照しながら説明する。

図1は、本発明の実施形態による反射透過型の表示基板の平面図である。

図1を参照すると、反射透過型の表示基板は、ソース配線の数を減少する画素構造を有する。表示基板は、第1方向（図、縦方向）に延長した $M/2$ 個のソース配線（DLm）と第1方向と交差する第2方向（図、横方向）に延長したN個のゲート配線（GLn）と、ソース配線とゲート配線によって定義された $M \times N$ 個の画素部を含む。

【0017】

例えば、 $n-1$ 番目、 n 番目のゲート配線（GL $n-1$ 、GL n ）と m 番目のソース配線（DL m ）によって第2方向に相互隣接する第1画素部（P1）及び第2画素部（P2）が定義される。

【0018】

第1画素部（P1）は、第1スイッチング素子110、第1ストレージ電極116、及び第1画素電極（PE1）を含む。第1画素電極（PE1）は、第1透明電極118、第1反射電極119a、及び第2反射電極119bを含む。

【0019】

第1スイッチング素子110は、 $n-1$ 番目のゲート配線（GL $n-1$ ）から延長された第1ゲート電極111と、 m 番目のソース配線（DL m ）から延長されたソース電極113、及び第1透明電極118と第1コンタクトホール117を通じて連結されたドレイン電極114を含む。第1ストレージ電極116は、第1画素部（P1）内に形成され、第1画素電極（PE1）とともに第1ストレージキャパシタ（図示せず）を定義する。

【0020】

第1画素電極（PE1）のうち、第1透明電極118は、第1画素部（P1）の中心領域に形成され、第1反射電極119aは、第1スイッチング素子110が形成された第1画素部（P1）の一侧の端部領域に形成され、第2反射電極119bは、第1反射電極119aと対向する第1画素部（P1）の他側の端部領域に形成される。これによって、第1画素部（P1）は、透過領域（TA）と、透過領域（TA）の両端部に定義された第1反射領域（RA1）及び第2反射領域（RA2）に区分される。

【0021】

第2画素部（P2）は、第2スイッチング素子120、第2ストレージ電極126、及び第2画素電極（PE2）を含む。第2画素電極（PE2）は、第2透明電極128、第3反射電極129a、及び第4反射電極129bを含む。

【0022】

第2スイッチング素子120は、n番目のゲート配線(GLn)から延長された第2ゲート電極121と、m番目のソース配線(DLm)から延長されたソース電極123及び第2透明電極128と第2コンタクトホール127を通じて連結されたドレイン電極124を含む。第2ストレージ電極126は、第2画素部(P2)内に形成され、第2画素電極(PE2)とともに第2ストレージキャパシタ(図示せず)を定義する。

【0023】

第2画素電極(PE2)のうち、第2透明電極128は、第2画素部(P2)の中心領域に形成され、第3反射電極129aは、第2スイッチング素子120が形成された第2画素部(P2)の一側の端部領域に形成され、第4反射電極129bは、第2反射電極129aと対向する第2画素部(P2)の他側の端部領域に形成される。これによって第2画素部(P2)は透過領域(TA)と、透過領域(TA)の両端部に定義された第3及び第4反射領域(RA1、RA2)に区分される。

【0024】

図2及び図3は、図1のI-I'線に沿って見た断面図である。

図1及び図2に示すように、表示基板はベース基板101を含む。ベース基板101上にゲート金属層としてn-1番目のゲート配線(GLn-1)とn-1番目のゲート配線(GLn-1)から延長されたゲート電極111及びストレージ電極116を含むゲート金属パターンを形成する。

【0025】

ゲート金属パターンが形成されたベース基板101上にゲート絶縁層102を形成する。その後、ゲート電極111に対応するゲート絶縁層102上には半導体層112を形成する。半導体層112は、アモルファスシリコン層である活性層112aと高濃度の不純物がドーピングされたアモルファスシリコン層であるオーミックコンタクト層112bを含む。

【0026】

半導体層112が形成されたベース基板101上にソース金属層としてm番目のソース配線(DLm)と、m番目のソース配線(DLm)から延長されたソース電極113及びストレージ電極116上に重なるように形成されたドレイン電極114を含むソース金属パターンを形成する。ソース金属パターンが形成されたベース基板101上に保護絶縁層103を形成する。

【0027】

保護絶縁層103が形成されたベース基板101上に有機絶縁層を形成する。有機絶縁層は、透過領域(TA)に対応して除去され、第1及び第2反射領域(RA1、RA2)に対応して残留するようにパターンニングされる。即ち、第1反射領域(RA1)には、第1有機絶縁パターン105aが形成され、第2反射領域(RA2)には第2有機絶縁パターン105bが形成される。

【0028】

第1有機絶縁パターン105a及び第2有機絶縁パターン105bは、第1及び第2反射領域(RA1、RA2)に形成されることで透過領域(TA)と第1及び第2反射領域(RA1、RA2)とのセルギャップが相互に異なるように形成される。即ち、透過領域(TA)は、第1光(バックライト等からの光)を透過させ、第1及び第2反射領域(RA1、RA2)は、第2光(外部光等)を反射させるので、相互に異なる光経路を有する。このことに従い、第1及び第2有機絶縁パターン(105a、105b)を、第1及び第2反射領域(RA1、RA2)に形成し、透過領域(TA)と第1、第2反射領域(RA1、RA2)の光経路長を実質的に同一に調節する。

【0029】

その後、第1反射領域(RA1)の一部領域の第1有機絶縁パターン105a及び保護絶縁層103を除去してドレイン電極114を露出させるコンタクトホール117を形成する。

10

20

30

40

50

【0030】

コンタクトホール117の形成されたベース基板101上に第1及び第2有機絶縁パターン(105a、105b)をカバーするように透明導電性物質を蒸着及びパターニングして第1透明電極118を形成する。透明導電性物質としては、インジウムスズ酸化物(ITO)、スズ酸化物(TO)、またはインジウム亜鉛酸化物(IZO)等で形成される。

【0031】

第1透明電極118上に反射電極層を蒸着及びパターニングして、第1反射領域(RA1)に対応した第1反射電極119aを形成し、第2反射領域(RA2)に対応した第2反射電極119bを形成する。ここでは、第1透明電極118上に第1及び第2反射電極(119a、119b)を形成する場合を示したが、電氣的に相互接続された透明電極と、第1反射電極と、第2反射電極とを透過領域(TA)、第1反射領域(RA1)及び第2反射領域(RA2)のそれぞれに形成することも当然可能である。

【0032】

第1反射電極119aは、透過領域(TA)の一部領域まで拡張して形成される。即ち、第1反射電極119aは、第1有機絶縁パターン105aによって形成された第1段差領域(SA1)をカバーするように拡張して形成する。第1反射電極119aを第1段差領域(SA1)まで拡張させることで液晶(L)の正常でない配列によって発生する第1光の漏洩を遮断する。

【0033】

第2反射電極119bは、透過領域(TA)の一部領域まで拡張して形成される。即ち、第2反射電極119bは、第2有機絶縁パターン105bによって形成された第2段差領域(SA2)をカバーするように拡張して形成する。第2反射電極119bを第2段差領域(SA2)まで拡張することで液晶(L)の正常でない配列によって発生する第1光の漏洩を遮断する。

【0034】

具体的には、図2に示すように、第1ラビング方向(R1)に液晶分子(L)がラビングされる場合、第1段差領域(SA1)及び第2段差領域(SA2)で正常でない液晶分子(L)の配列がなされる。第1段差領域(SA1)で液晶分子(L)は、段差面に対して90°以下の傾斜角($0^\circ < 1 < 90^\circ$)に配列されることによって電界の形成時、液晶分子(L)の配列角を容易に調節することができる。したがって、第1段差領域(SA1)は、光漏れ現象に対して良好である。

【0035】

反面、第2段差領域(SA2)で液晶分子(L)は、段差面に対して90°以上の傾斜角($90^\circ < < 180^\circ$)に配列されることによって電界の形成時、液晶分子(L)の配列角を調節しにくくなる。したがって、第2段差領域(SA2)には、光漏れ現象が発生する。これを解決するために第2反射電極119bを第2段差領域(SA2)まで拡張させることで光漏れ現象を防止することができる。結果的に、各画素部(P1)を第1反射領域(RA1)と透過領域(TA)及び第2反射領域(RA2)に分割することで第1ラビング方向(R1)に対して光漏れ現象を防止することができる。

【0036】

図3もまた、図2に示したように、図1のI-I'線に沿って見た断面図である。但し、図2は、第1ラビング方向(R1)を有する一方、図3は、第1ラビング方向(R1)とは逆方向の第2ラビング方向(R2)を有する。

【0037】

図3を参照すると、液晶分子が第2ラビング方向(R2)にラビングされる場合、図示したように、第1段差領域(SA1)及び第2段差領域(SA2)で正常でない液晶分子(L)の配列がなされる。第1段差領域(SA1)で液晶分子(L)は段差面に対して90°以上の傾斜角($90^\circ < 2 < 180^\circ$)に配列されることによって電界の形成時、液晶分子(L)の配列角を容易に調節しにくくなる。したがって、第1段差領域(SA1

10

20

30

40

50

）には光漏れ現象が発生し、光漏れを防止するために、第1反射領域（RA1）に形成された第1反射電極119aを第1段差領域（SA1）まで拡張させる。

【0038】

反面、第2段差領域（SA2）で液晶分子（L）は、段差面に対して90°以下の傾斜角（ $0^\circ < \theta < 90^\circ$ ）に配列されることによって電界の形成時、液晶分子（L）の配列角を調節することが容易になる。したがって、第2段差領域（SA2）では、光漏れに対して第1段差領域（SA1）より良好である。

【0039】

結果的に、各画素部（P1、P2）を第1反射領域（RA1）と透過領域（TA）及び第2反射領域（RA2）に分割することで第2ラビング方向（R2）に対して光漏れ現象を防止することができる。 10

【0040】

図4は、本発明の実施形態による表示パネルの断面図である。

図1及び図4を参照すると、表示パネルは、アレイ基板（表示基板）100、対向基板200、及び液晶層300を含む。

【0041】

アレイ基板100は、図1及び図2で説明したように、第1方向に延長されたM/2個のソース配線（DLm）と第1方向と交差する第2方向に延長されたN個のゲート配線（GLn）と、ソース配線とゲート配線によって定義されたM×N個の画素部を含む。

例えば、n-1番目、n番目のゲート配線（GLn-1、GLn）とm番目のソース配線（DLm）によって第2方向に互いに隣接する第1画素部（P1）及び第2画素部（P2）が定義される。各画素部（P1、P2）は透過領域（TA）と、透過領域（TA）の両端部に第1及び第2反射領域（RA1、RA2）とに分割され、第1及び第2反射領域（RA1、RA2）にはパターンニングされた有機絶縁層（105a、105b）が形成される。有機絶縁層（105a、105b）の表面は、反射率を向上させるために凹レンズ及び/または凸レンズパターンが形成される。 20

【0042】

第1及び第2反射領域（RA1、RA2）に形成された第1及び第2反射電極（119a、119b）が透過領域（TA）の第1及び第2段差領域（SA1、SA2）までそれぞれ拡張して形成される。これによって第1及び第2段差領域（SA1、SA2）で正常でない配列がなされる液晶分子（L）による光漏れを防止する。 30

【0043】

対向基板200は、ベース基板201を含み、ベース基板201上に（図4上では下に、以下同様）遮光層210、カラーフィルタ層220、及び共通電極層230が形成される。

遮光層210は、各画素部に対応して内部空間を定義する。カラーフィルタ層220は、内部空間に形成され、第1及び第2反射領域（RA1、RA2）に対応して一定領域が除去されたライトホール（221a、221b）が形成される。ライトホール（221a、221b）は、第1及び第2反射電極（119a、119b）で反射された第2光の反射率を向上させるために形成される。 40

【0044】

カラーフィルタ層220は、第1及び第2反射領域（RA1、RA2）に対応して第1厚さに形成され、透過領域（TA）に対応して第1厚さより厚い第2厚さに形成して透過領域（TA）で高純度のカラーを表示する。第1及び第2反射領域（RA1、RA2）の第2光の光経路はカラーフィルタ層220を二度通過する反面、透過領域（TA）の第1光の光経路はカラーフィルタ層220を一度通過する。このことに従い、相対的に透過領域（TA）のカラーフィルタ層220を厚く形成することで透過領域（TA）と第1及び第2反射領域（RA1、RA2）の色再現性を実質的に同一にする。

【0045】

共通電極層230は、カラーフィルタ層220上に形成され、アレイ基板100の画素 50

電極（PE1、PE2）に対向して形成される。

液晶層300は、アレイ基板100と対向基板200との間に介在され、透過領域（TA）と反射領域（RA1、RA2）に対応して互いに異なるセルギャップを有する。透過領域（TA）の第1セルギャップ（d1）と反射領域（RA1、RA2）の第2セルギャップ（d2）との関係は、互いに異なる光経路に従い、第1セルギャップ（d1）は、第2セルギャップ（d2）の2倍になるように形成する。

【0046】

液晶層300の液晶分子（L）は、第1ラビング方向（R1）にラビングされる。ここで、液晶分子（L）は、透過領域（TA）と反射領域（RA1、RA2）との間の境界部分である第1及び第2段差領域（SA1、SA2）で正常でない配列がなされる。図示したように、第1及び第2段差領域（SA1、SA2）に第1及び第2反射電極（119a、119b）が拡張して形成されることによって、正常でなく配列された液晶分子（L）による光漏れを防止する。

10

【0047】

図5は、本発明の他の実施形態による表示基板の平面図である。表示基板は、縦ストライプを改善するためのソース配線半減構造である。

図5を参照すると、表示基板は、第1方向に延長されたM/2個のソース配線と第1方向と交差する第2方向に延長されたN個のゲート配線と、ソース配線とゲート配線によって定義されたM×N個の画素部を含む。

【0048】

20

具体的には、n-1番目、n番目のゲート配線（GLn-1、GLn）とm番目のソース配線（DLm）によって第2方向に相互隣接する第1画素部（P1）及び第2画素部（P2）が定義される。

n+1番目、n+2番目のゲート配線（GLn+1、GLn+2）とm番目のソース配線（DLm）によって第1及び第2画素部（P1、P2）に対して第1方向に隣接する第3画素部（P3）及び第4画素部（P4）が定義される。第3画素部（P3）は、第1画素部P1と第2画素部P2との間に対応する位置に配置される。即ち、第1乃至第3画素部（P1、P2、P3）は、逆さのデルタ（ Δ ）形状に配置される。

【0049】

第1画素部（P1）は、第2画素部（P2）に比べて相対的にデータ充電率が高く、第3画素部（P3）は、第4画素部（P4）に比べて相対的にデータ充電率が高い。このことにより、デルタ形状の画素構造を具現することによって充電率差による縦ストライプを視認できないように除去することができる。

30

【0050】

第1画素部（P1）は、n-1番目のゲート配線（GLn-1）とm番目のソース配線（DLm）に連結された第1スイッチング素子（TF1）と、第1スイッチング素子（TF1）に連結された第1画素電極（PE1）を含む。第1画素電極（PE1）は、透明電極（TE）と、透明電極（TE）の両端部に形成された第1及び第2反射電極（RE1、RE2）を含む。したがって、第1画素部（P1）は、透明電極（TE）が形成された透過領域と、第1及び第2反射電極（RE1、RE2）が形成された第1及び第2反射領域（RA1、RA2）に分割される。

40

【0051】

同様の方式で、第2乃至第4画素部（P2、...、P4）のそれぞれは、透過領域と第1及び第2反射領域に分割される。

したがって、第1乃至第4画素部（P1、...、P4）のそれぞれは、透過領域と第1及び第2反射領域の境界部分である、第1段差領域及び第2段差領域まで第1及び第2反射電極を拡張して形成することによって、第1及び第2段差領域で正常でない配列がなされる液晶分子による光漏れを防止することができる。図5に示した表示基板の単位画素部に対する断面図は、図2及び図3に示した断面図と実質的に同一であるので、詳細な説明は省略する。

50

【 0 0 5 2 】

尚、本発明は、上述の実施形態に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

【 0 0 5 3 】

【図 1】本発明の実施形態による反射透過型の表示基板の平面図である。

【図 2】図 1 の I - I ' 線に沿って見た断面図である。

【図 3】図 1 の I - I ' 線に沿って見た断面図である。

【図 4】本発明の実施形態による図 1 の表示基板を具備した表示パネルの断面図である。

【図 5】本発明の他の実施形態による反射透過型の表示基板の平面図である。

10

【符号の説明】

【 0 0 5 4 】

1 0 0 アレイ基板（表示基板）

1 0 1、2 0 1 ベース基板

1 0 2 ゲート絶縁層

1 0 3 保護絶縁層

1 1 2 半導体層

1 1 3 ソース電極

1 1 4 ドレイン電極

1 0 5 a 第 1 有機絶縁パターン

20

1 0 5 b 第 2 有機絶縁パターン

1 1 0、1 2 0 （第 1 及び第 2）スイッチング素子

1 1 6、1 2 6 （第 1 及び第 2）ストレージ電極

1 1 7、1 2 7 コンタクトホール

1 1 8、1 2 8 （第 1 及び第 2）透明電極

1 1 9 a 第 1 反射電極

1 1 9 b 第 2 反射電極

1 2 9 a 第 3 反射電極

1 2 9 b 第 4 反射電極

2 0 0 対向基板

30

2 1 0 遮光層

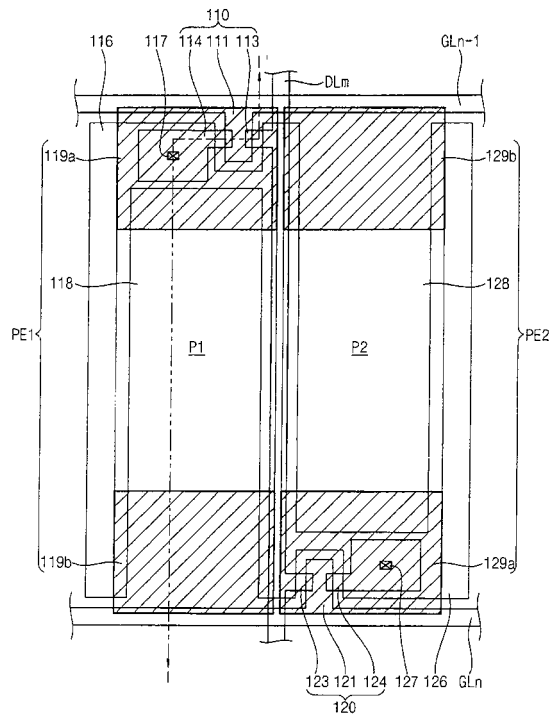
2 2 0 カラーフィルタ層

2 2 1 a、2 2 1 b ライトホール

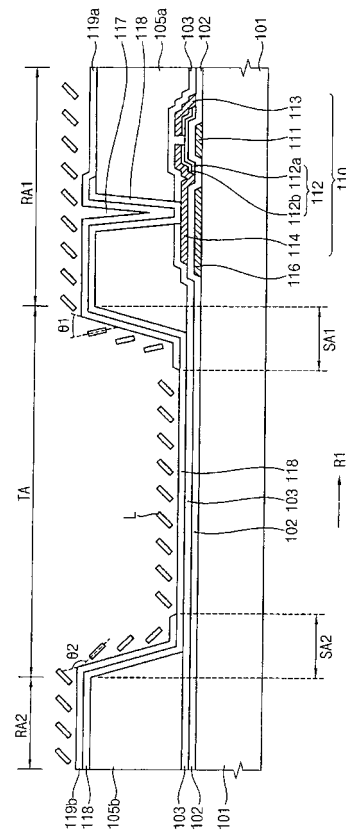
2 3 0 共通電極層

3 0 0 液晶層

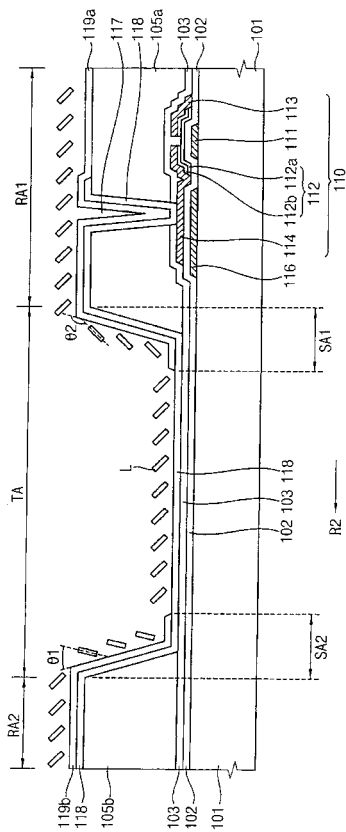
【図 1】



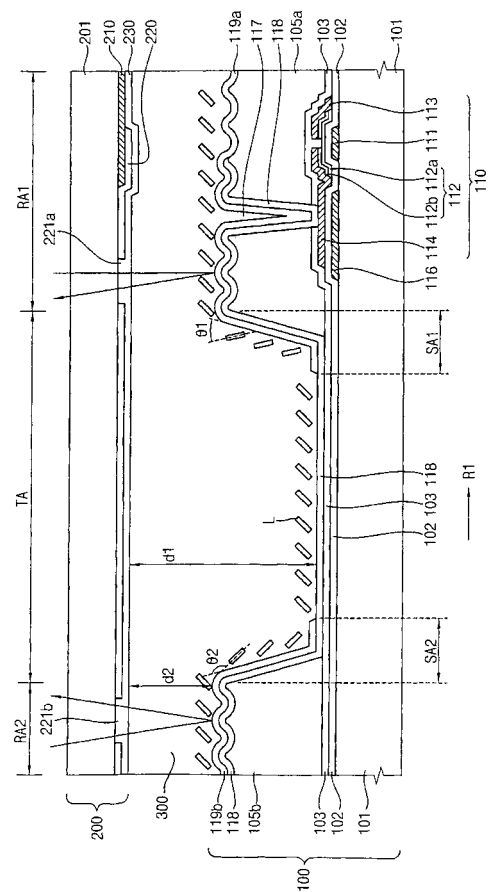
【図 2】



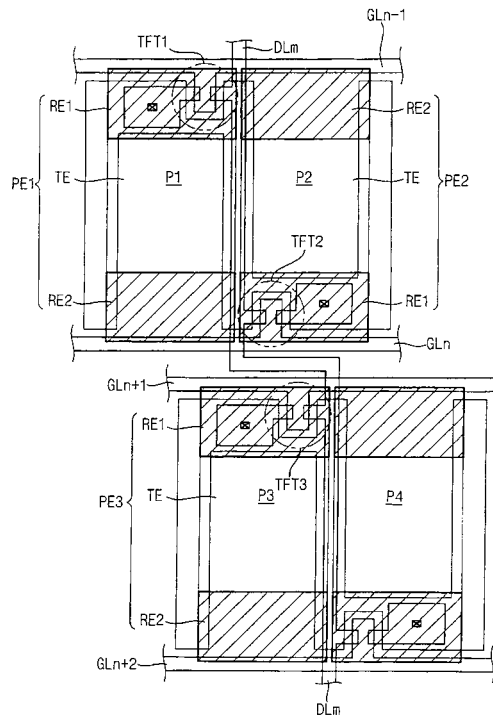
【図 3】



【図 4】



【図 5】



フロントページの続き

F ターム(参考) 2H092 GA13 HA04 HA05 JA26 JB13 JB58 JB63 MA05 MA08 MA13
MA35 MA37 PA12
5F110 AA30 BB01 CC07 GG02 GG15 HK09 HK16 NN44 NN49 NN72
NN73