

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-236003

(P2005-236003A)

(43) 公開日 平成17年9月2日(2005.9.2)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H O 1 L 27/10	H O 1 L 27/10 4 5 1	5 F O 8 3
B 8 2 B 1/00	B 8 2 B 1/00 Z N M	
G 1 1 C 13/00	G 1 1 C 13/00 A	

審査請求 未請求 請求項の数 32 O L (全 24 頁)

(21) 出願番号 特願2004-42849 (P2004-42849)
 (22) 出願日 平成16年2月19日 (2004.2.19)

(71) 出願人 000002185
 ソニー株式会社
 東京都品川区北品川6丁目7番35号
 (74) 代理人 100120640
 弁理士 森 幸一
 (72) 発明者 石田 祐一
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内
 (72) 発明者 磯辺 千春
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内
 (72) 発明者 広中 克行
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内

最終頁に続く

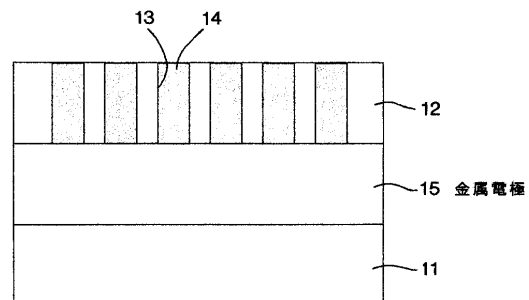
(54) 【発明の名称】 抵抗変化型不揮発性メモリ、抵抗変化型不揮発性メモリの製造方法、記録方法、再生方法、消去方法、抵抗変化材料微細構造体および抵抗変化材料微細構造体の製造方法

(57) 【要約】

【課題】 電子線リソグラフィーや電子線の直接描画を用いずに低コストで高密度の不揮発性メモリを実現する。

【解決手段】 Si基板等の基板11上に形成したPt等の電極15上にナノホール13を有するナノテンプレート層12を形成した後、ナノホール13の内部にCrドープSrTiO₃等の抵抗変化材料を充填してナノドット14を形成する。ナノテンプレート層12は、Al薄膜を陽極酸化したり、ドット状凝集部と他の凝集部とからなるブロックポリマーを形成した後、そのドット状凝集部を除去することにより形成する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

電極上に抵抗変化材料からなる微細なドットを有することを特徴とする抵抗変化型不揮発性メモリ。

【請求項 2】

上記電極上に細孔を有する薄膜を有し、上記細孔の内部に上記抵抗変化材料が存在して上記ドットが形成されていることを特徴とする請求項 1 記載の抵抗変化型不揮発性メモリ。

【請求項 3】

上記薄膜がアルミナからなることを特徴とする請求項 2 記載の抵抗変化型不揮発性メモリ。 10

【請求項 4】

上記薄膜がアルミニウムを陽極酸化することにより形成されたポラスアルミナからなることを特徴とする請求項 2 記載の抵抗変化型不揮発性メモリ。

【請求項 5】

上記薄膜がアルミニウム - ハフニウム合金を陽極酸化することにより形成されたポラス材料からなることを特徴とする請求項 2 記載の抵抗変化型不揮発性メモリ。

【請求項 6】

上記薄膜が、ドット状凝集部と他の凝集部とからなるミクロ相分離構造を有するブロックコポリマーの上記ドット状凝集部を除去したもものからなることを特徴とする請求項 2 記載の抵抗変化型不揮発性メモリ。 20

【請求項 7】

上記薄膜が絶縁体からなることを特徴とする請求項 2 記載の抵抗変化型不揮発性メモリ。

【請求項 8】

上記ドットの直径が 5 ~ 200 nm であることを特徴とする請求項 1 記載の抵抗変化型不揮発性メモリ。

【請求項 9】

上記細孔の直径が 5 ~ 200 nm であることを特徴とする請求項 2 記載の抵抗変化型不揮発性メモリ。 30

【請求項 10】

上記ドットの高さが 10 ~ 250 nm であることを特徴とする請求項 1 記載の抵抗変化型不揮発性メモリ。

【請求項 11】

上記ドットが周期的に配列していることを特徴とする請求項 1 記載の抵抗変化型不揮発性メモリ。

【請求項 12】

上記抵抗変化材料が、遷移金属を 0.01 ~ 10 モル% ドープした化学式 ABO_3 または BO_2 で表される物質であって、A が Mg、Ca、Sr および Ba からなる群より選ばれた少なくとも一種からなり、B が Ti、Zr および Hf からなる群より選ばれた少なくとも一種からなるものからなることを特徴とする請求項 1 記載の抵抗変化型不揮発性メモリ。 40

【請求項 13】

上記遷移金属が、Cr、Mn、V、Fe、Co、Ni および Cu からなる群より選ばれた少なくとも一種からなることを特徴とする請求項 12 記載の抵抗変化型不揮発性メモリ。

【請求項 14】

上記電極が金属電極であることを特徴とする請求項 1 記載の抵抗変化型不揮発性メモリ。

【請求項 15】

上記電極が、Ir、Pt、Ru、Rh、Pd、Au、Cr、Ni、CuおよびAlからなる群より選ばれた少なくとも一種からなる単層構造または多層構造を有することを特徴とする請求項1記載の抵抗変化型不揮発性メモリ。

【請求項16】

上記電極と上記ドットとの間に導電性酸化物層を有することを特徴とする請求項1記載の抵抗変化型不揮発性メモリ。

【請求項17】

上記導電性酸化物層が、LaドーブSrTiO₃、NbドーブSrTiO₃、SrRuO₃、Sr₂RuO₄、SrCrO₃、LaTiO₃、(La, Sr)Cu₂O₄、(Nd, Ce)Cu₂O₄およびYBa₂Cu₃O_{7-x}からなる群より選ばれた少なくとも一種からなることを特徴とする請求項16記載の抵抗変化型不揮発性メモリ。

10

【請求項18】

上記抵抗変化材料が、Crを0.01~10モル%ドーブしたSrTiO₃またはSrZrO₃からなり、上記導電性酸化物層がLaドーブSrTiO₃からなることを特徴とする請求項16記載の抵抗変化型不揮発性メモリ。

【請求項19】

上記電極がシリコン基板上に形成されていることを特徴とする請求項1記載の抵抗変化型不揮発性メモリ。

【請求項20】

電極上に細孔を有する薄膜を形成する工程と、
上記細孔の内部に抵抗変化材料を充填して抵抗変化材料からなる微細なドットを形成する工程とを有することを特徴とする抵抗変化型不揮発性メモリの製造方法。

20

【請求項21】

上記電極上にアルミニウム薄膜を形成した後、このアルミニウム薄膜を陽極酸化することにより上記薄膜を形成することを特徴とする請求項20記載の抵抗変化型不揮発性メモリの製造方法。

【請求項22】

上記電極上にアルミニウム-ハフニウム合金薄膜を形成した後、このアルミニウム-ハフニウム合金薄膜を陽極酸化することにより上記薄膜を形成することを特徴とする請求項20記載の抵抗変化型不揮発性メモリの製造方法。

30

【請求項23】

上記電極上に、ドット状凝集部と他の凝集部とからなるマイクロ相分離構造を有するブロックコポリマーを形成した後、このブロックコポリマーの上記ドット状凝集部を除去することにより上記薄膜を形成することを特徴とする請求項20記載の抵抗変化型不揮発性メモリの製造方法。

【請求項24】

上記電極上に絶縁膜を形成し、次いでこの絶縁膜上にドット状凝集部と他の凝集部とからなるマイクロ相分離構造を有するブロックコポリマーを形成し、次いでこのブロックコポリマーの上記ドット状凝集部を除去した後、このブロックコポリマーをマスクとして上記絶縁膜をエッチングすることにより上記薄膜を形成することを特徴とする請求項20記載の抵抗変化型不揮発性メモリの製造方法。

40

【請求項25】

電極上に抵抗変化材料薄膜を形成する工程と、
上記抵抗変化材料薄膜上に、ドット状凝集部と他の凝集部とからなるマイクロ相分離構造を有するブロックコポリマーを形成し、このブロックコポリマーの上記他の凝集部を除去する工程と、
上記他の凝集部を除去した上記ブロックコポリマーをマスクとして上記抵抗変化材料薄膜をエッチングすることにより微細なドットを形成する工程とを有することを特徴とする抵抗変化型不揮発性メモリの製造方法。

50

【請求項 26】

電極上の抵抗変化材料からなる微細なドットに対し、探針と上記電極とを用いて電圧を印加することにより上記抵抗変化材料の抵抗値を変化させ、これを記録ビットとするようにした

ことを特徴とする記録方法。

【請求項 27】

上記探針が走査型プローブ顕微鏡の探針であることを特徴とする請求項 26 記載の記録方法。

【請求項 28】

電極上の抵抗変化材料からなる微細なドットに探針を接触または接近させることにより記録ビットの内容を読み出すようにした

ことを特徴とする再生方法。

【請求項 29】

電極上の抵抗変化材料からなる微細なドットに対し、探針と上記電極とを用いて電圧を印加することにより記録ビットの内容を消去するようにした

ことを特徴とする消去方法。

【請求項 30】

電極上に抵抗変化材料からなる微細なドットを有する

ことを特徴とする抵抗変化材料微細構造体。

【請求項 31】

電極上に細孔を有する薄膜を形成する工程と、

上記細孔の内部に抵抗変化材料を充填して抵抗変化材料からなる微細なドットを形成する工程とを有する

ことを特徴とする抵抗変化材料微細構造体の製造方法。

【請求項 32】

電極上に抵抗変化材料薄膜を形成する工程と、

上記抵抗変化材料薄膜上に、ドット状凝集部と他の凝集部とからなるミクロ相分離構造を有するブロックコポリマーを形成し、このブロックコポリマーの上記他の凝集部を除去する工程と、

上記他の凝集部を除去した上記ブロックコポリマーをマスクとして上記抵抗変化材料薄膜をエッチングすることにより微細なドットを形成する工程とを有する

ことを特徴とする抵抗変化材料微細構造体の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、抵抗変化型不揮発性メモリ、抵抗変化型不揮発性メモリの製造方法、記録方法、再生方法、消去方法、抵抗変化材料微細構造体および抵抗変化材料微細構造体の製造方法に関する。

【背景技術】

【0002】

不揮発性メモリの分野においては、従来より、フラッシュメモリを筆頭に、強誘電体メモリ (FeRAM)、MRAM (magnetic RAM)、OUM (Ovonic Unified Memory) 等の研究開発が盛んである。

最近、これらの従来の不揮発性メモリと異なる抵抗変化型不揮発性メモリ (RRAM; resistance RAM) が提案されている (非特許文献 1)。この抵抗変化型不揮発性メモリは、電圧パルスの印加によってメモリセルの抵抗変化層の抵抗値を設定することにより情報を書き込むことができ、かつ情報の非破壊読み出しを行うことができる不揮発性メモリであり、セル面積が小さく、かつ多値化が可能なことから、既存の不揮発性メモリを凌ぐ可能性を有する。抵抗変化型不揮発性メモリについては他の提案もなされている (非特許文献 2、特許文献 1)。

10

20

30

40

50

【非特許文献1】W.W.Zhuang et.al., 2002 IEDM, 論文番号7.5, Dec2002

【非特許文献2】A.Beck et.al., Applied Physics Letters, vol.77, 2000, 139

【特許文献1】特表2002-537627

【0003】

抵抗値が変化する材料(以下、抵抗変化材料と略す)として、非特許文献1では、 $\text{Pr}_{0.7}\text{Ca}_{0.3}\text{MnO}_3$ 等のCMR(colossal magnetoresistive)材料が用いられているのに対し、非特許文献2および特許文献1では、遷移金属をドーブした誘電体(例えば、Crをドーブした SrZrO_3 や $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$)が用いられている。このうち、遷移金属をドーブした誘電体を抵抗変化材料として用いる後者の抵抗変化型不揮発性メモリは、抵抗変化材料が一般的な酸化物誘電体材料を母体としている点で、材料選択の幅が

10

【0004】

一方で、CPUやネットワークの高速化により、情報機器で扱われるデータ容量が急速に増大しており、それに伴い、データを格納するストレージデバイスの大容量化が求められている。具体的には、2005年から2010年までには、数百 $\text{Gb}/\text{inch}^2 \sim 1\text{Tb}/\text{inch}^2$ の大容量ストレージデバイス、あるいは16~64Gbのメモリデバイスを低コストで提供することが必要となると予測されている。

【0005】

例えば、今後の進展が期待される電子機器の一つとしてデジタル携帯端末があるが、このデジタル携帯端末において大容量の動画情報やデータファイルのストレージを実現するためには、大容量(10Gb超)かつ小型で消費電力が小さいメモリあるいはストレージデバイスが期待される。

20

既存技術の中では、500円硬貨サイズで500MB程度の容量を有するハードディスクが既に開発されており、前記のようなデジタル携帯端末用途に適用できる見込みがあるものの、ハードディスクには、消費電力が大きいというデメリットがある。すなわち、現状では、消費電力が1W以上であるために、バッテリー駆動時間に大きな負担となる。

【0006】

一方、フラッシュメモリに代表される半導体不揮発性メモリは、集積化が進み、最近では、各種携帯機器、特に携帯電話のメモリとして使用されている。現在、この半導体不揮発性メモリの記憶容量は製品レベルで256Mb~1Gbである。今後の高集積化・多値化の進行にもよるが、前述の大容量ストレージとして使用するためには、多数のチップ実装が必要となり、小型軽量のPDA(personal digital assistant)機器への適用には相応しくない。また、既に述べたFeRAM、MRAM、OUM等の研究開発が盛んに行われているが、DRAMやフラッシュメモリ等の集積度にははるかに及ばない。

30

【0007】

以上のように、次世代PDA等に適用可能なストレージデバイスが期待されている一方で、現状の技術によっては、望まれるスペックを満たすようなストレージデバイスは実現されておらず、新しい大容量ストレージを実現することができる新技術が必要となる。

近い将来に、数百 $\text{Gb}/\text{inch}^2 \sim 1\text{Tb}/\text{inch}^2$ の高密度メモリを実現するためには、1ビット当たり数nm~数十nmの大きさの記憶ビットを規則正しく高密度に形成する技術が必要不可欠である。従来半導体微細加工に用いられる光リソグラフィでは、加工寸法100nm程度まで技術が進展しているものの、数nm~数十nmの寸法の加工は困難である。数nm~数十nmの寸法のパターン形成の方法は、現状では電子線リソグラフィあるいは電子線による直接描画が唯一の方法であるが、コストが非常に高くなるという欠点がある。

40

【0008】

なお、アルミニウムの陽極酸化条件を制御することにより、長距離にわたって規則的に配列した直径数十nm~数百nmの柱状の細孔を形成する方法が知られている(非特許文献3)。

50

【非特許文献3】Masuda et.al., Applied Physics Letters, vol.71, 1997, 2770

【0009】

また、ポリスチレンとポリイソブレンとのブロックコポリマー（ブロック共重合体）を基板上に展開して海島型のミクロ相分離構造を形成し、次いでそのポリイソブレンをオゾン酸化によって分解して除去してナノ細孔を形成し、こうして得られたナノ細孔膜をマスクとして用いて基板をエッチングすることにより、ナノ構造を基板上に転写する方法が知られている（非特許文献4）。

【非特許文献4】P.Mansky et.al., Applied Physics Letters, vol.68, No.18, 2586

【0010】

また、ポリスチレンとポリイソブレンとのブロックコポリマーからなる海島型のミクロ相分離膜を基板上に形成し、次いで気相反応によりポリイソブレン相に酸化オスミウムを選択的にドーブしてエッチング耐性を向上させた後、この酸化オスミウムが選択的にドーブされたポリイソブレン相をマスクとして用いてエッチングを行うことにより、基板上にパターンを形成する方法が知られている（非特許文献5）。

【非特許文献5】M.Park et.al., Science, vol.276, 1404

【0011】

また、ペロブスカイト型酸化物表面を有する基板上に絶縁膜を有し、この絶縁膜が表面から基体表面まで達する複数の細孔を有するナノ構造体において、その細孔中にペロブスカイト型酸化物が存在するナノ構造体が知られている（特許文献2）。

【特許文献2】特開2001-278700号公報

【0012】

また、 CF_4 ガスを用いたドライエッチングによりP M M Aをエッチングする方法が知られている（非特許文献6）。

【非特許文献6】Jpn.J.Appl.Phys., Vol.41(2002), p.6112

【発明の開示】

【発明が解決しようとする課題】

【0013】

上述のように、数百 $G b / i n c h^2 \sim 1 T b / i n c h^2$ の高密度メモリを実現するためには、1ビット当たり数 $n m \sim$ 数十 $n m$ の大きさの記憶ビットを規則正しく高密度に形成する技術が必要不可欠であるところ、これを電子線リソグラフィーや電子線の直接描画を用いずに低コストで実現する方法は提案されていなかった。

【0014】

したがって、この発明が解決しようとする課題は、電子線リソグラフィーや電子線の直接描画を用いずに低コストで高密度の不揮発性メモリを実現することができる抵抗変化型不揮発性メモリおよびその製造方法ならびにそのような抵抗変化型不揮発性メモリに用いて好適な抵抗変化材料微細構造体およびその製造方法を提供することにある。

この発明が解決しようとする他の課題は、上記の抵抗変化型不揮発性メモリに好適な記録方法、再生方法および消去方法を提供することにある。

【課題を解決するための手段】

【0015】

本発明者らは、上記課題を解決するために鋭意検討を行った結果、優れた特性を有し、可能性にも富み、材料選択の幅も広い等の点で有利で抵抗変化材料をメモリ材料として用いるとともに、微細構造の形成に従来のリソグラフィー技術に代えて自己組織化現象を利用したナノテクノロジーを応用することが有効であるという結論に至った。

すなわち、最近進展が著しいナノテクノロジーに着目すると、自然に生成される規則的な微細構造、いわゆる分子・原子の自己組織化によってナノオーダーの微細構造を実現しようという試みがなされている。これらの試みのいくつかは、記録媒体の大容量化に適したナノ構造を作り出している。

【0016】

例えば、第一の方法として、アルミニウムの陽極酸化条件を制御することにより、長距

10

20

30

40

50

離にわたって規則的に配列した直径数十nm～数百nmの柱状の細孔を得るという方法がある（非特許文献3）。この細孔の径および間隔は、陽極酸化時の電流、電圧、電解質の種類、電解質濃度等に応じて変化させることができる。

また、第二の方法として、二種類のポリマー鎖が連結したブロックコポリマーを用いる手法がある。ブロックコポリマーは、数十nm程度の周期を持つミクロ相分離構造と呼ばれる規則的な相分離構造を有する。例えば、ブロックコポリマーがAというポリマー鎖とBというポリマー鎖とからできている場合、このブロックコポリマーを適切な基板上に展開して乾燥すると、Aポリマーが凝集したA相とBポリマーが凝集したB相とが空間的に互いに分離したミクロ相分離構造を形成する。この単位セルは、分子鎖の大きさより大きくなり、その大きさは数nm～数十nmのオーダーである。

10

【0017】

このブロックコポリマーによるナノ構造においてA相あるいはB相のいずれか一方のみを溶解して取り去ることにより、ナノオーダーの細孔を形成することができる。例えば、P.Manskyらは、非特許文献4において、次のようなパターン形成方法を報告している。この方法においては、まず、ポリスチレンとポリイソプレンとのブロックコポリマーを基板上に展開し、海島型のミクロ相分離構造を形成する。次いで、ポリイソプレンをオゾン酸化によって分解して除去することにより、ナノ細孔を形成する。こうして得られたナノ細孔膜をマスクとして用い、基板をエッチングすることにより、ナノ構造を基板上に転写する。

【0018】

また、M.Parkらは、非特許文献5において、ポリスチレンとポリイソプレンとのブロックコポリマーを用いたパターン形成方法を報告している。この方法においては、まず、前述のブロックコポリマーからなる海島型のミクロ相分離膜を基板上に形成する。次いで、気相反応によりポリイソプレン相に酸化オスミウムを導入してエッチング耐性を向上させる。その後、酸化オスミウムが選択的にドーブされたポリイソプレン相をマスクとして用いてエッチングを行うことにより、基板上にパターンを形成する。

20

【0019】

上記のようなアルミナナノ細孔やブロックコポリマーミクロ相分離構造を用いたナノ構造の作製方法は、リソグラフィ法と比較して簡便で低コストである。

そして、電極となる金属上、もしくは導電性酸化物上に、上述のような陽極酸化アルミナ、あるいはブロックコポリマーを形成し、そこに生じるナノサイズの細孔内にメモリ材料である抵抗変化材料を充填し、ひとつひとつの独立したナノドットを形成することができる。

30

【0020】

あるいは、抵抗変化材料薄膜上に形成したブロックコポリマーの「海」部分をエッチングして得られる「島」よりなるナノドットをマスクとして抵抗変化材料薄膜をエッチング加工することにより、ひとつひとつの独立したナノドットを形成することができる。

こうして形成される抵抗変化材料からなるナノドットは、一般に、直径が200nm以下、配列間隔が200nm以下の2次元ナノ構造を有し、各ナノドットが抵抗変化材料に特有のI（電流）-V（電圧）ヒステリシスあるいはパルス電圧による抵抗変化特性を示す。

40

この発明は、以上のような本発明者らによる検討に基づいて案出されたものである。

【0021】

すなわち、上記課題を解決するために、この発明の第1の発明は、
電極上に抵抗変化材料からなる微細なドットを有する
ことを特徴とする抵抗変化型不揮発性メモリである。

【0022】

この抵抗変化型不揮発性メモリにおいては、典型的には、上記電極上に細孔を有する薄膜を有し、この細孔の内部に抵抗変化材料が埋め込まれる等して存在している。この薄膜は、細孔を形成することができる限り、基本的にはどのようなものであってもよいが、好

50

適には、アルミナ、特に、アルミニウム (Al) を陽極酸化することにより形成されるポーラスアルミナからなるものや、アルミニウム (Al) - ハフニウム (Hf) 合金を陽極酸化することにより形成されたポーラス材料からなるものが用いられる。後者のアルミニウム - ハフニウム合金におけるハフニウムの含有率は好適には 1 ~ 30 原子%、より好適には 5 原子% 以上である。ここで、アルミニウム - ハフニウム合金におけるハフニウムの含有率は、一般的には大きいほど、このアルミニウム - ハフニウム合金を陽極酸化することにより形成されるポーラス材料からなる薄膜の表面平坦性が良くなり、探針で記録等を行う際に望ましい表面状態となるが、30 原子% を超えると表面平坦性の向上の効果が少なくなる一方、高価なハフニウムの使用量が増えてコストの上昇をもたらすだけでなく、細孔の形成にも支障が生じるおそれが高くなる。ハフニウムの含有率が 5 原子% 以上であるのが好ましいのは、上記の薄膜の表面平坦性の向上の効果が著しいためである。

10

【0023】

上記の薄膜としては、上記のようなアルミニウムやアルミニウム - ハフニウム合金を陽極酸化することにより形成されるポーラス材料からなる薄膜だけでなく、例えば、二種類以上の混合ポリマーの自己組織化で生じる、ドット状凝集部と他の凝集部とからなるミクロ相分離構造を有するブロックコポリマーのドット状凝集部を除去したもからなるものを用いてもよい。さらには、上記の薄膜として SiO₂ 膜や Si₃N₄ 膜等の絶縁膜を用いてもよい。

【0024】

抵抗変化材料からなる微細なドットは一般的には柱状の形状を有し、その直径は例えば 5 ~ 200 nm、高さは 10 ~ 250 nm、好適には 10 ~ 120 nm、より好適には 20 ~ 100 nm、さらに好適には 50 ~ 100 nm である。これに対応して、上記の薄膜の細孔も一般的には柱状の形状を有し、その直径は例えば 5 ~ 200 nm、高さは 10 ~ 250 nm、好適には 10 ~ 120 nm、より好適には 20 ~ 100 nm、さらに好適には 50 ~ 100 nm である。ただし、ドットと細孔とは、形状や直径、高さが正確に一致していることは必ずしも必要ではない。これらのドットあるいは細孔は、典型的には、二次元アレイ状に周期的に配列される。

20

【0025】

抵抗変化材料は、基本的にはどのようなものであってもよいが、典型的には、例えば、遷移金属を 0.01 ~ 10 モル% ドープした化学式 ABO₃ または BO₂ で表される物質 (酸化物) であって、A が Mg、Ca、Sr および Ba からなる群より選ばれた少なくとも一種からなり、B が Ti、Zr および Hf からなる群より選ばれた少なくとも一種からなるものからなる。ドープする遷移金属は、一般的には、Cr、Mn、V、Fe、Co、Ni および Cu からなる群より選ばれた少なくとも一種からなる。この抵抗変化材料の具体例を挙げると、Cr を 0.01 ~ 10 モル% ドープした SrTiO₃ または SrZrO₃ である。この化学式 ABO₃ または BO₂ で表される物質からなる抵抗変化材料は、材料選択の幅が広いこと、抵抗変化型不揮発性メモリの設計自由度が高く、所望の特性の抵抗変化型不揮発性メモリを得る上で有利である。抵抗変化材料としては、上記のもののほか、CMR 材料として知られている一群の物質 (Pr_{0.7}Ca_{0.3}MnO₃、La_{0.7}Ca_{0.3}MnO₃、La_{0.7}Sr_{0.3}MnO₃ 等) 等を用いることもできる。

30

40

【0026】

電極は、種々の材料によって形成することができるが、典型的には金属電極である。この電極は、好適には、Ir、Pt、Ru、Rh、Pd、Au、Cr、Ni、Cu および Al からなる群より選ばれた少なくとも一種 (単体金属または合金) からなる単層構造または多層構造を有する。後述の基板として導電性基板を用いる場合には、この導電性基板により電極を兼用することもできる。

【0027】

電極とドットの間には、好適には、バッファ層として導電性酸化物層が設けられる。これは、導電性酸化物層は熱的および化学的に安定であるため、この導電性酸化物層が電極と抵抗変化材料からなるドットとの間に設けられると、これがバッファ層として働く結

50

果、基板としてシリコン基板を用いたり、電極として金属電極を用いたりした場合においても、成膜時あるいはその後のプロセスにおける抵抗変化材料と基板や電極との間の反応等を防止することができ、ドットと電極との接合を電氣的に良好なものとする事ができるためである。このように良好な電氣的接合を得ることができることにより、抵抗変化型不揮発性メモリの電気特性を良好にすることができ、安定したメモリ特性を得ることができる。この導電性酸化物層は、種々の導電性酸化物からなるものであってよく、必要に応じて選ばれるが、具体的には、ペロブスカイト構造を基本とした酸化物群、例えば、LaドーブSrTiO₃、NbドーブSrTiO₃、SrRuO₃、Sr₂RuO₄、SrCrO₃、LaTiO₃、(La, Sr)Cu₂O₄、(Nd, Ce)Cu₂O₄ およびYBa₂Cu₃O_{7-x} からなる群より選ばれた少なくとも一種からなり、これらの物質を1種または2種以上用いた単層構造または多層構造を有する。この導電性酸化物としては、上記の導電性酸化物層とドットとがそれらの界面で結晶学的により整合するようにし、良好な結晶構造を得る観点より、好適には、使用する抵抗変化材料と似通った結晶構造および組成を有するものが選ばれる。例えば、CrドーブSrTiO₃ を抵抗変化材料として用いる場合には、導電性酸化物として、LaドーブSrTiO₃ あるいはNbドーブSrTiO₃ を用いる。

10

20

30

40

50

【0028】

電極とドットとの間に導電性酸化物層を設けるだけでなく、ドット上にも導電性酸化物層を設けてもよい。すなわち、ドットの上下にこのドットを挟むように導電性酸化物層を設けてもよい。この場合、これらの導電性酸化物層は、抵抗変化型不揮発性メモリの経時劣化を最も有効に防止する観点より、最も好適には、結晶構造、結晶方位、組成および厚さともほぼ同一とする。このように、物質的に見て抵抗変化材料からなるドットに関して対称な構造とすることにより、ドットの上部あるいは下部の一方にだけ導電性酸化物層を設けた場合に比べて、経時劣化を有効に防止することができる。後述のように、導電性酸化物基板を用いる場合、ドットの下部の導電性酸化物層はこの導電性酸化物基板で兼用することができる。

【0029】

電極は、一般的には基板上に形成される。この基板は、導電性のものであっても非導電性のものであってもよい。この基板としては、好適には、従来 of LSI 技術と整合し、酸化物単結晶基板と比較して安価で大口径のものも容易に得られ、しかも結晶性にも優れた単結晶のシリコン基板が用いられるが、他の基板、例えば、酸化物単結晶基板、ガラス基板、金属基板等を用いてもよい。導電性基板としては、LaドーブSrTiO₃ 等からなる導電性酸化物基板や金属基板等を用いることができる。

【0030】

この発明の第2の発明は、

電極上に細孔を有する薄膜を形成する工程と、

上記細孔の内部に抵抗変化材料を充填して抵抗変化材料からなる微細なドットを形成する工程とを有する

ことを特徴とする抵抗変化型不揮発性メモリの製造方法である。

【0031】

この第2の発明において、細孔を有する薄膜は、基本的にはどのような方法により形成してもよいが、典型的には、電極上にアルミニウム薄膜またはアルミニウム-ハフニウム合金薄膜を形成した後、これを陽極酸化することにより形成する。この陽極酸化に際しては、必要に応じて、細孔の形成位置の制御性の向上を図るための公知の技術を使用することができる。例えば、所望の配列パターンで規則的に配列された突起を有するSiC等からなるモールドをアルミニウム薄膜またはアルミニウム-ハフニウム合金薄膜の表面に押し付けることにより規則的な浅い窪みの配列を形成しておくことで、その後に陽極酸化を行う際にこの浅い窪みが孔の発生開始点となり、欠陥のない理想的な配列の細孔を有するポーラス層を得ることができる。細孔を有する薄膜は、電極上に、ドット状凝集部と他の凝集部とからなるミクロ相分離構造を有するブロックコポリマーを形成した後、このブ

ックコポリマーのドット状凝集部を除去することにより形成することもできる。さらに、細孔を有する薄膜は、電極上に絶縁膜を形成し、次いでこの絶縁膜上にドット状凝集部と他の凝集部とからなるマイクロ相分離構造を有するブロックコポリマーを形成し、次いでこのブロックコポリマーのドット状凝集部を除去した後、このブロックコポリマーをマスクとして絶縁膜をエッチングすることにより形成することもできる。

【0032】

抵抗変化材料は、基本的にはどのような方法により形成してもよいが、具体的には、例えば、有機金属分解(MOD: Metal Organic Decomposition)法、スパッタリング法、レーザーアブレーション法、化学気相成長(CVD: Chemical Vapor Deposition)法、有機金属化学気相成長(MOCVD: Metal Organic Chemical Vapor Deposition)法、分子線エピタキシー(MBE: Molecular Beam Epitaxy)等を用いることができ、このうち有機金属分解法は大面積の成膜を簡便に行うことができる点で有利である。

10

この第2の発明においては、上記以外のことについては、その性質に反しない限り、第1の発明に関連して述べたことが成立する。

【0033】

この発明の第3の発明は、

電極上に抵抗変化材料薄膜を形成する工程と、

上記抵抗変化材料薄膜上に、ドット状凝集部と他の凝集部とからなるマイクロ相分離構造を有するブロックコポリマーを形成し、このブロックコポリマーの上記他の凝集部を除去する工程と、

20

上記他の凝集部を除去した上記ブロックコポリマーをマスクとして上記抵抗変化材料薄膜をエッチングすることにより微細なドットを形成する工程とを有する

ことを特徴とする抵抗変化型不揮発性メモリの製造方法である。

この第3の発明においては、上記以外のことについては、その性質に反しない限り、第1および第2の発明に関連して述べたことが成立する。

【0034】

この発明の第4の発明は、

電極上の抵抗変化材料からなる微細なドットに対し、探針と電極とを用いて電圧を印加することにより抵抗変化材料の抵抗値を変化させ、これを記録ビットとするようにしたことを特徴とする記録方法である。

30

【0035】

この発明の第5の発明は、

電極上の抵抗変化材料からなる微細なドットに探針を接触または接近させることにより記録ビットの内容を読み出すようにした

ことを特徴とする再生方法である。

【0036】

この発明の第6の発明は、

電極上の抵抗変化材料からなる微細なドットに対し、探針と電極とを用いて電圧を印加することにより記録ビットの内容を消去するようにした

ことを特徴とする消去方法である。

40

【0037】

第4～第6の発明において、探針としては、例えば、走査型プローブ顕微鏡(SPM)の探針(プローブ)が用いられる。

第4～第6の発明においては、上記以外のことについては、その性質に反しない限り、第1の発明に関連して述べたことが成立する。

【0038】

この発明の第7の発明においては、

電極上に抵抗変化材料からなる微細なドットを有する

ことを特徴とする抵抗変化材料微細構造体である。

【0039】

50

この発明の第 8 の発明においては、
 電極上に細孔を有する薄膜を形成する工程と、
 上記細孔の内部に抵抗変化材料を充填して抵抗変化材料からなる微細なドットを形成する工程とを有することを特徴とする抵抗変化材料微細構造体の製造方法である。

【0040】

この発明の第 9 の発明においては、
 電極上に抵抗変化材料薄膜を形成する工程と、
 上記抵抗変化材料薄膜上に、ドット状凝集部と他の凝集部とからなるミクロ相分離構造を有するブロックコポリマーを形成し、このブロックコポリマーの上記他の凝集部を除去する工程と、
 上記他の凝集部を除去した上記ブロックコポリマーをマスクとして上記抵抗変化材料薄膜をエッチングすることにより微細なドットを形成する工程とを有することを特徴とする抵抗変化材料微細構造体の製造方法である。

第 7 ~ 第 9 の発明においては、上記以外のことについては、その性質に反しない限り、第 1 ~ 第 3 の発明に関連して述べたことが成立する。

【0041】

上述のように構成されたこの発明においては、様々な点で優れている抵抗変化材料をメモリ材料として用いつつ、電子線リソグラフィーや電子線の直接描画を用いずに、ナノテクノロジーの手法により抵抗変化材料からなる微細なドットを簡便に形成することができる。例えば、陽極酸化アルミナあるいはブロックコポリマーをナノ細孔を有するナノテンプレートとして用いて、そのナノ細孔中に Cr ドープ SrTiO₃ や Cr ドープ SrZrO₃ や Pr_{0.7}Ca_{0.3}MnO₃ 等の抵抗変化材料を充填することにより、直径 100 nm 以下のナノドットを形成することができる。あるいは、陽極酸化アルミナあるいはブロックコポリマーをナノ細孔を有するナノテンプレートとして用いて、その細孔構造を SiO₂ 膜等に転写し、形成されたナノ細孔に抵抗変化材料を充填することにより、直径 100 nm 以下のナノドットを形成することができる。あるいは、ブロックコポリマーのナノドットテンプレートをエッチングマスクとして用いて、マスク部以外の抵抗変化材料層をエッチング除去することにより、直径 100 nm 以下のナノドットを形成することができる。

【発明の効果】

【0042】

この発明によれば、電子線リソグラフィーや電子線の直接描画を用いずに低コストで高密度の不揮発性メモリを実現することができる。そして、この抵抗変化型不揮発性メモリにおいては、SPM 探針等の探針を用いて記録、再生、消去等の動作を容易に行うことができる。

【発明を実施するための最良の形態】

【0043】

以下、この発明の実施形態について図面を参照しながら説明する。なお、実施形態の全図において、同一または対応する部分には同一の符号を付す。

図 1 はこの発明の第 1 の実施形態による抵抗変化型不揮発性メモリを示す。

図 1 に示すように、この抵抗変化型不揮発性メモリにおいては、基板 11 上にナノテンプレート層 12 が設けられている。このナノテンプレート層 12 にはナノホール 13 が二次元アレイ状の配列、例えば六方格子や正方格子状の配列で設けられている。そして、ナノホール 13 の内部に抵抗変化材料からなるナノドット 14 が埋め込まれている。ナノテンプレート層 12 は、Al 薄膜を陽極酸化することにより形成されるポーラスアルミナ、Al-Hf 合金薄膜を陽極酸化することにより形成されるポーラス酸化物、ブロックコポリマーのミクロ層分離構造、SiO₂ 膜等からなる。ナノドット 14 を構成する抵抗変化材料は、例えば、既に挙げたものの中から必要に応じて選ぶことができる。ナノホール 13 の直径あるいはナノドット 14 の直径は例えば 5 ~ 200 nm、高さは例えば 10 ~ 2

50 nm、好適には50 ~ 120 nm、配列間隔は例えば200 nm程度以下である。

【0044】

基板11として導電性を有するものを用いる場合には、それをナノドット14の電極として用いることができるが、導電性を有していないものを用いる場合には、図2に示すように、基板11上に金属電極15が設けられ、この金属電極15上にナノテンプレート層12が設けられる。基板11としては、具体的には、例えば、導電性または非導電性のSi基板のほか、導電性または非導電性のガラス基板、金属基板、導電性または非導電性の酸化物基板等を用いることができる。導電性酸化物基板としては、例えば、LaドープSrTiO₃等からなるものを用いることができる。金属電極15としては、Ir、Pt、Ru、Rh、Pd、Au、Cr、Ni、Cu等の単体金属あるいはこれらの合金からなるものを用いることができるが、その他の金属または合金からなるものを用いてもよい。この金属電極15は、これらの材料からなる単層膜または多層膜からなる。

10

【0045】

図3に示すように、基板11と金属電極15との間には、必要に応じて密着層16が設けられる。この密着層16は、基板11と金属電極15との密着性を向上させ、それらの間の接合を良好に形成するためのものであり、具体的には、例えば、SiO₂、Ti、TiO₂、IrO₂、RuO₂、TiAlN等からなる膜やこれらの膜を2層以上積層したものをを用いることができる。これは、基板11としてSi基板を用いる場合に好適なものである。

【0046】

図4に示すように、金属電極15とナノテンプレート層12の間には、必要に応じて導電性酸化物層17が設けられる。この導電性酸化物層17に用いる導電性酸化物としては、好適には、その上にあるナノドット14に用いる抵抗変化材料と似通った結晶構造および組成を有するものを用いることができる。例えば、ナノドット14に用いる抵抗変化材料としてCrをドープしたSrTiO₃を選択した場合、導電性酸化物層17に用いる導電性酸化物としてはLaをドープしたSrTiO₃あるいはNbをドープしたSrTiO₃が適している。導電性酸化物層17に用いる導電性酸化物の体積抵抗率は室温で1 cm以下であることが望ましい。

20

【0047】

上述のように構成された抵抗変化型不揮発性メモリは、例えば次のような方法で製造することができる。ここでは、一例として、図3に示す抵抗変化型不揮発性メモリの製造方法を説明する。

30

まず、基板11上にCVD法、スパッタリング法等により密着層16を形成した後、その上にスパッタリング法、真空蒸着法等により金属電極15を形成する。

【0048】

次に、金属電極15上にナノホール13を有するナノテンプレート層12を形成する。このナノテンプレート層12は、Al薄膜またはAl-Hf合金薄膜を陽極酸化してポラス層を形成したり、自己組織化で生じる、ドット状凝集部と他の凝集部とからなるミクロ相分離構造を有するブロックコポリマーのドット状凝集部を除去したり、SiO₂膜等の絶縁膜上に上記のブロックコポリマーを形成し、そのドット状凝集部を除去した後、このブロックコポリマーをマスクとして絶縁膜をエッチングしたりすることにより形成することができる。

40

【0049】

次に、ナノテンプレート層12上に抵抗変化材料を成膜してナノホール13の内部に抵抗変化材料を充填し、その後必要に応じて、ナノホール13からはみ出した部分の抵抗変化材料を除去することによりナノドット14を形成する。抵抗変化材料の成膜方法としては、既に述べたように、MOD法、スパッタリング法、レーザーアブレーション法、MOCVD法、MBE法等が用いられるが、その中でも、MOD法は組成制御性に優れ、最も簡便で、大面積基板への展開にも有利な成膜手法である。ナノホール13からはみ出した部分の抵抗変化材料の除去方法としては、反応性イオンエッチング(RIE: Reactive I

50

on Etching) 法、機械的研磨法、化学的機械研磨法等を用いることができる。

【0050】

上記のMOD法の詳細を説明すると次のとおりである。

MOD法では、金属カルボン酸塩、金属アルコキシド、金属アセチルアセトナート等の金属錯体を適当な溶媒と組み合わせて使用する例が多い。例えば、CrをドーブしたSrTiO₃やLaをドーブしたSrTiO₃を成膜する場合、Sr成分の原料としてはカルボン酸ストロンチウム、Ti成分の原料としてはチタンアルコキシド、Cr成分の原料としてはカルボン酸クロム、La成分の原料としてはカルボン酸ランタンをそれぞれ用いることができる。カルボン酸ストロンチウム、カルボン酸クロム、カルボン酸ランタンの一般式はそれぞれSr(C_nH_{2n-1}COO)₂、Cr(C_nH_{2n-1}COO)₃、La(C_nH_{2n-1}COO)₃で表され、具体的には下記のカルボン酸のSr塩、Cr塩、La塩が挙げられる。すなわち、これらのカルボン酸は、2-エチルヘキシル酸、酢酸、n-酪酸、n-カプロン酸、2-メチルブタン、2-エチル酪酸、2,2-ジメチルブタン、イソ吉草酸、3,3-ジメチル酪酸、2,3-ジメチル酪酸、4-メチルペンタン酸、n-吉草酸、2-メチル吉草酸、3-メチル吉草酸、n-ヘキサノ酸、n-カプリル酸、2-エチルヘキシル酸、5-メチルカプロン酸、イソカプリル酸、乳酸、-オキシ酪酸、-オキシ酪酸、-オキシイソ酪酸、ペラルゴン酸、カプリン酸、ラウリン酸等である。

10

【0051】

チタンアルコキシドの一般式はTi(C_nH_{2n+1}O)₄で表され、具体的には下記のチタンのアルコキシドが挙げられる。すなわち、これらのアルコキシドは、メトキシ、エトキシ、プロポキシ、イソプロキシ、ブトキシ、イソブトキシ、アミロキシド等である。

20

【0052】

これらのMOD原料を溶解させる有機溶剤としては、エステル、アルコール、カルボン酸のいずれか、あるいはこれらを混合したものをを用いることができる。例えば、有機溶剤のエステルとしては、酢酸イソアミル、酢酸エチル、酢酸プロピル、酢酸n-ブチル、酢酸sec-ブチル、酢酸tert-ブチル、酢酸イソアミル、酢酸n-アミル、酢酸tert-アミル等がある。有機溶剤のアルコールとしては、1-プロパノール、1-ブタノール、1-ペンタノール、2-プロパノール、2-ブタノール、2-ペンタノール、2-メチル-2-ペンタノール、イソブチルアルコール、イソアミルアルコール等がある。カルボン酸としては、カルボン酸ストロンチウム、カルボン酸クロム、カルボン酸ランタンを構成するカルボン酸の例として先に挙げたものが望ましい。

30

【0053】

このような有機溶媒に上記有機金属を、所定の組成比で、かつ酸化物換算の合計濃度が所定の重量%となるように溶解させて得られた溶液がMOD溶液である。

MOD法では、このMOD溶液をナノテンプレート層12上に塗布し、乾燥、仮焼、本焼成を行うことにより所望の組成を有する抵抗変化材料を形成する。

以上のようにして、目的とする抵抗変化型不揮発性メモリが製造される。

なお、図4に示すように金属電極15とナノテンプレート層12との間に導電性酸化物層17を設ける場合には、金属電極15上に導電性酸化物層17を形成した後、その上にナノテンプレート層12を形成する。この導電性酸化物層17の形成方法としては、抵抗変化材料の成膜方法と同様な方法を用いることができる。

40

【0054】

次に、抵抗変化型不揮発性メモリの動作方法について説明する。ここでは、一例として図3に示す抵抗変化型不揮発性メモリを用いる場合について説明する。この抵抗変化型不揮発性メモリを用いる記録再生システムの一例を図5に示す。

図5に示すように、この記録再生システムにおいては、走査型プローブ顕微鏡の探針21と抵抗変化型不揮発性メモリの金属電極15との間に電圧を印加することにより、各ナノドット14に対する情報の書き込み(記録)、読み出し(再生)および消去を行う。この走査型プローブ顕微鏡は、探針21と抵抗変化型不揮発性メモリの金属電極15との間に電圧を印加することができればよく、原子間力を検出する原子間力顕微鏡(AFM: At

50

omic Force Microscope)、トンネル電流を検出する走査型トンネル顕微鏡(AFM: Scanning Tunneling Microscope)等、どのような原理のものを利用してよい。図2に示す例では、AFMを利用して、導電性カンチレバー探針としての探針21の先端を抵抗変化型不揮発性メモリの抵抗変化材料からなるナノドット14の上部に接触させて適切な電圧を印加することができる構造になっている。ナノドット14への情報の書き込みは、具体的には、探針21と金属電極15との間に所定の電圧パルスを印加してナノドット14の抵抗値を所定の値に設定することにより行う。ナノドット14からの情報の読み出しは、具体的には、探針21と金属電極15との間に所定の電圧を印加した時に流れる電流を検出することにより行う。また、ナノドット14の情報の消去は、具体的には、探針21と金属電極15との間に所定の電圧パルスを印加してナノドット14の抵抗値を所定の初期値に設定することにより行う。 10

【0055】

以上のように、この第1の実施形態によれば、陽極酸化や、自己組織化で生じるミクロ相分離構造を有するブロックコポリマーを利用することにより形成することができる、ナノホール13を有するナノテンプレート層12を用い、そのナノホール13の内部に抵抗変化材料を充填してナノドット14を形成することにより、例えば数十nm以下の直径のナノドット14を電子線リソグラフィーや電子線の直接描画を用いることなく得ることができる。高密度の抵抗変化型不揮発性メモリを低コストで実現することができる。また、ナノドット14の形成に電子線リソグラフィーや電子線の描画を必要としないため、低コストで抵抗変化型不揮発性メモリを容易に得ることができる。さらに、ナノドット14に用いる抵抗変化材料の選択範囲が広いので、設計の自由度が大きい。また、この抵抗変化型不揮発性メモリに対する情報の書き込み、読み出しおよび消去は走査型プローブ顕微鏡を用いて容易に行うことができる。 20

【0056】

また、金属電極15とナノドット14との間に導電性酸化物層17を設けた場合には、この導電性酸化物層17がバッファ層として働く結果、抵抗変化材料の成膜時やその後のプロセスにおいてこの抵抗変化材料が金属電極15やSi等からなる基板11と反応するのを有効に防止することができ、金属電極15とナノドット14との接合を電氣的に良好なものとすることができる。このため、安定した抵抗変化特性、したがって安定したメモリ特性を得ることができる。 30

【0057】

さらに、MOD法という簡便な成膜方法を用いて ABO_3 、または BO_2 系の物質からなる抵抗変化材料をナノドット14の材料として成膜することにより、抵抗変化特性、したがってメモリ特性を得ることができ、しかも基板11として、既に述べたような多くの利点を有するSi基板を用いることができる。このようにMOD法をSi基板上の抵抗変化材料からなるナノドット14の形成に適用することができることは、産業上極めて大きな利点となる。

【0058】

次に、この発明の第2の実施形態による抵抗変化型不揮発性メモリについて説明する。図6はこの抵抗変化型不揮発性メモリを示す。 40

図6に示すように、この抵抗変化型不揮発性メモリにおいては、基板11上に抵抗変化材料からなるナノドット14が立設して設けられており、ナノテンプレート層12は設けられていない。これらのナノドット14の間の部分には、必要に応じて SiO_2 膜等の絶縁体が埋め込まれる。

【0059】

図7に示すように、基板11上に金属電極15を設け、その上にナノドット14を設けてもよい。また、図8に示すように、基板11上に密着層16を介して金属電極15を設け、その上にナノドット14を設けてもよい。さらに、図9に示すように、基板11上に密着層16を介して金属電極15を設け、その上に導電性酸化物層17を設け、その上にナノドット14を設けてもよい。 50

上記以外の構成は第 1 の実施形態と同様であるので、説明を省略する。

【0060】

この抵抗変化型不揮発性メモリは、例えば次のようにして製造することができる。ここでは、一例として、図 8 に示す抵抗変化型不揮発性メモリの製造方法を説明する。

まず、第 1 の実施形態と同様にして、基板 11 上に密着層 16 を形成した後、その上に金属電極 15 を形成する。

次に、図 10 に示すように、金属電極 15 上に抵抗変化材料薄膜 31 を成膜する。

【0061】

次に、図 11 に示すように、抵抗変化材料薄膜 31 上に、ナノドット状部 32 を有するナノテンプレート層 33 を形成する。このナノテンプレート層 33 は、例えば、二種類以上の混合ポリマーの自己組織化で生じる、ドット状凝集部と他の凝集部とからなるミクロ相分離構造を有するブロックコポリマー層を形成した後、そのドット状凝集部以外の部分をエッチングにより除去することにより形成することができる。

10

【0062】

次に、図 12 に示すように、ナノテンプレート層 33 をマスクとして抵抗変化材料薄膜 31 をエッチングすることによりナノドット 14 を形成する。

この後、ナノテンプレート層 33 をエッチングにより除去する。

以上のようにして、目的とする抵抗変化型不揮発性メモリが製造される。

この第 2 の実施形態によれば、第 1 の実施形態と同様な利点を得ることができる。

【0063】

20

次に、抵抗変化型不揮発性メモリの回路構成の一例について説明する。

抵抗変化材料は、一つのコンデンサ状構造を一つのメモリ素子として使用することが可能であり、クロスポイント型と称されるメモリセル構造を適用することができる。一つのメモリ素子中にトランジスタを必要とするフラッシュメモリや F e R A M 等の従来の不揮発性メモリと比べて、回路およびプロセスを簡素化できるので、集積度の向上とコスト低減とが見込まれる。

【0064】

基本的なクロスポイント型メモリセルの概略構成を図 13 に、そのブロック図を図 14 に示す。図 13 および図 14 に示すように、互いに平行に配置される複数のワード線 41 と、これらのワード線 41 と交差するように互いに平行に配置される複数のビット線 42 との各交差点（クロスポイント）に、抵抗変化材料 43 を用いたメモリセルを配置する。この抵抗変化メモリセルは、抵抗変化材料 43 の両面を金属電極あるいは導電性酸化物電極で挟んだコンデンサ状構造を基本としている。抵抗変化材料 43 の両面を導電性酸化物電極で挟み、さらにその上に金属電極を配した構造でもよい。また、ワード線 41 とビット線 42 とを電極として抵抗変化材料 42 に直接接触させてもよい。このメモリセルアレイにおいては、一对のワード線 41 およびビット線 42 をワード線デコーダ 44 およびビット線デコーダ 45 により選択し、両者に適切なパルス電圧を与えることにより、その交差点に存在するメモリセル 46 に対する書き込み、読み出しおよび消去を行うことができる。

30

【実施例 1】

40

【0065】

実施例 1 は第 1 の実施形態に対応する実施例であり、陽極酸化ポラスアルミナによるナノテンプレート層の形成とナノホールへの液相法による抵抗変化材料の充填とを用いた例である。

実施例 1 に基づいて製造した抵抗変化型不揮発性メモリの構造を図 15 に示す。

この抵抗変化型不揮発性メモリの製造方法は次のとおりである。

基板 11 として S i (0 0 1) 基板を用い、その上に S i O₂ 膜 16 a および T i O₂ 膜 16 b を順次形成して密着層 16 を形成し、さらにその上に厚さ約 100 nm の P t 膜を形成して金属電極 15 を形成した。T i O₂ 膜 16 b の代わりに T i 膜を用いることもできる。

50

【0066】

次に、金属電極15上に高周波(RF)スパッタリング法によりAl薄膜(図示せず)を形成する。このときの条件は、到達真空度 5×10^{-7} Torr、RF入力パワー300Wであり、Al薄膜の膜厚は200nmである。

次に、このAl薄膜の陽極酸化を以下のようにして行う。上記のSi基板11上のAl薄膜を陽極にし、対向電極となるPt板を陰極にして、0.3~0.5Mのシュウ酸水溶液中、5~15において、50Vの直流電圧を5分印加して、ポラスアルミナからなるナノプレート層12のナノホール13がPt膜からなる金属電極15の表面に達するまで陽極酸化を行った。金属電極15へのナノホール13の到達はモニターしている電流値により確認した。陽極酸化後、純水およびイソプロピルアルコールによる洗浄を行った。

10

【0067】

上記の陽極酸化により形成されたナノホール13の孔径を広げるために、上記のSi基板11を5重量%濃度のリン酸溶液に20分~1時間浸漬し、ナノホール13の径を約100nmとした。

以上の陽極酸化工程により、直径約100nm以下、深さ約200nmのナノホール13を有するポラスアルミナからなるナノプレート層12を形成することができる。

【0068】

次に、MOD法により、以下のようにしてナノホール13に抵抗変化材料を充填する。MOD溶液としては、酢酸イソアミルを主溶媒とし、2-エチルヘキシル酸ストロンチウム、2-エチルヘキシル酸クロム、チタンイソプロポキシドを溶質とし、金属組成比がSr:Ti:Cr=100:100:0.2となるように、かつ、酸化物に換算した濃度が6重量%濃度となるように調製したものをを用いた。このMOD溶液をナノプレート層12のナノホール13に均一に流し込み、電気炉にて酸素中700で10分の熱処理を行い、抵抗変化材料であるCrドープSrTiO₃層を得た。この過程を数回繰り返すことによりナノホール13を完全に抵抗変化材料で埋めることができる。さらに、その表面を機械的に研磨することにより、表面を平滑化することができる。こうして、ナノホール13の内部にナノドット14が形成される。

20

図16に、二次元アレイ状に配列したナノホール13にナノドット14が充填されたナノプレート層12の一例を示す。

30

【0069】

次に、上記のようにして得られた抵抗変化型不揮発性メモリのCrドープSrTiO₃からなる個々のナノドット14に、SPMを用い、カンチレバー探針を電極としてコンタクトさせ、ナノドット14を構成するCrドープSrTiO₃の抵抗値を変化、保持させる方法について説明する。

まず、SPMのカンチレバー探針を電源ソースの出力端子の一方に接続し、CrドープSrTiO₃からなるナノドット14の下の金属電極15をもう一方の端子に接続する。そして、所望のナノドット14の位置にSPMのカンチレバー探針をコンタクトさせ、DC電圧+5Vまたは-5Vを1秒間印加する。この作業を所望のナノドット14に対して行うことにより各ナノドット14に所望の抵抗値を書き込み、保持させることができる。このようにして、抵抗変化を利用した記録ビットの書き込みが完了する。

40

【0070】

抵抗変化により情報が記録された各記録ビットに対し、そのナノドット14にSPMのカンチレバー探針を電極としてコンタクトさせ、0.5V程度の低電圧を印加して電流値を計測することにより、読み出しを行うことが可能である。

【実施例2】

【0071】

実施例2は第1の実施形態に対応する実施例であり、陽極酸化ポラスアルミナによるナノプレート層の形成とナノホールへの気相法による抵抗変化材料の充填とを用いた例である。

50

実施例 2 に基づいて製造した抵抗変化型不揮発性メモリの構造は図 1 5 に示すものと同じである。

この抵抗変化型不揮発性メモリの製造方法は次のとおりである。

ナノホール 1 3 を有するポラスアルミナからなるナノテンプレート層 1 2 の形成までは実施例 1 と同様にして行う。

【 0 0 7 2 】

次に、気相法として P L D (パルスレーザーアブレーション) 法を用い、以下のようにしてナノホール 1 3 に抵抗変化材料を充填する。Cr を 0 . 2 原子 % ドープした S r T i O₃ 焼結体ターゲットと、出力 2 0 0 m J の A r F エキシマレーザーとを用い、その Cr ドープ S r T i O₃ 焼結体ターゲットへの A r F エキシマレーザーによるパルスレーザービームの照射により、Cr ドープ S r T i O₃ 焼結体ターゲットに対向する位置に設置した上記の基板 1 1 のナノテンプレート層 1 2 上に Cr ドープ S r T i O₃ 膜を堆積した。こうしてナノホール 1 3 を完全に Cr ドープ S r T i O₃ で埋めた後、その表面を機械的に研磨して表面を平滑化し、ナノドット 1 4 を形成した。

実施例 1 と同様の方法により、Cr ドープ S r T i O₃ からなるナノドット 1 4 を記録ビットとした書き込み、読み出しが可能である。

【 実施例 3 】

【 0 0 7 3 】

実施例 3 は第 1 の実施形態に対応する実施例であり、ブロックコポリマーによるナノテンプレート層の形成とナノホールへの気相法による抵抗変化材料の充填とを用いた例である。

実施例 3 に基づいて製造した抵抗変化型不揮発性メモリの構造は図 1 5 に示すものと同じである。

この抵抗変化型不揮発性メモリの製造方法は次のとおりである。

金属電極 1 5 の形成までは実施例 1 と同様にして行う。

【 0 0 7 4 】

次に、図 1 7 に示すように、金属電極 1 5 上に以下のようにしてブロックコポリマー薄膜 5 1 を形成する。

平均分子量が約 6 5 0 0 0 のポリスチレン (P S) とポリメタクリレート (P M M A) とからなり、P M M A の体積分率が約 2 0 体積 % であるブロックコポリマーを 1 ~ 1 0 重量 % のトルエン溶液として調製し、上記の基板 1 1 上にスピコート法により形成した。このとき、得られるブロックコポリマー薄膜 5 1 の膜厚はブロックコポリマー溶液の濃度やスピコートの回転数に依存する。典型的には、溶液濃度 2 重量 % 、回転数 3 0 0 0 r p m にて成膜すると約 2 0 0 n m の膜厚のブロックコポリマー薄膜 5 1 が形成される。

【 0 0 7 5 】

ブロックコポリマー薄膜 5 1 の成膜後、2 1 0 にて 4 時間の熱処理を加え、さらに 1 3 5 、 4 0 時間の熱処理を施す。これらの熱処理により、図 1 8 に示すように、ブロックコポリマー薄膜 5 1 において、3 0 n m 径の P M M A からなるドット状凝集部 5 1 a を有するマイクロ相分離構造が生成する。図 1 9 にこのマイクロ相分離構造が生成する過程を示す。

【 0 0 7 6 】

次に、上記のマイクロ相分離構造を有するブロックコポリマー薄膜 5 1 にハロゲンランプにより紫外線照射を行い、続いて酢酸中 (1 N) 超音波処理を 1 0 分間行うことにより、ドット状凝集部 5 1 a を構成する P M M A 部をエッチングする。その結果、上記のマイクロ相分離構造と同サイズのナノホール 1 3 (直径 3 0 n m 、間隔 3 0 ~ 4 0 n m 、深さ 1 0 0 n m) を有するナノテンプレート層 1 2 が形成される。P M M A 部のエッチングには、非特許文献 6 に記述されているように、C F₄ ガスによるドライエッチングを用いることができる。

【 0 0 7 7 】

次に、実施例 2 と同様にして、P L D 法により、ナノホール 1 2 に抵抗変化材料として

10

20

30

40

50

CrドーブSrTiO₃膜を室温で堆積した。CrドーブSrTiO₃膜の膜厚は、ブロックコポリマー薄膜51の膜厚100nmを越えない膜厚として70nmとした。

次に、基板11をトルエン溶液中に30分間浸漬することにより、ブロックコポリマー薄膜51を溶解除去する。その結果、直径30nm、ドット間隔30~40nm、高さ70nmの円柱状のCrドーブSrTiO₃からなるナノドット14が形成される。

続いて、電気炉にて、酸素雰囲気下、700において1時間熱処理して、ナノドット14を構成するCrドーブSrTiO₃の結晶化を促した。

この実施例3では、実施例1と同様の方法によりCrドーブSrTiO₃からなるナノドット14を記録ビットとした書き込み、読み出しが可能である。

【実施例4】

【0078】

実施例4は第1の実施形態に対応する実施例であり、ブロックコポリマーによるナノテンプレート層の形成とSiO₂膜へのナノ構造の転写とそのSiO₂膜のナノホールへの抵抗変化材料の充填とを用いた例である。

実施例4に基づいて製造した抵抗変化型不揮発性メモリの構造は図15に示すものと同じである。

この抵抗変化型不揮発性メモリの製造方法は次のとおりである。

金属電極15の形成までは実施例1と同様に行う。

【0079】

次に、図20に示すように、金属電極15上にSiO₂膜61を約100nmの膜厚に形成する。このSiO₂膜61は、SiH₄、Si₂H₆等を用いるCVD法、TEOS (Tetraethyl-ortho-silicate)を用いるMOCVD法、スピンオンガラス(SOG)法等により形成することができる。

次に、実施例3と同様に、SiO₂膜61上にブロックコポリマーを利用してナノホール62を有するナノテンプレート層63を形成する。

【0080】

次に、図21に示すように、ナノテンプレート層63をマスクとしてSiO₂膜61をドライエッチングすることによりナノホール64を形成する。こうして、ナノテンプレート層63のナノホール62がSiO₂膜61に転写される。このドライエッチングは、エッチングガスとしてCHF₃ (20sccm)を用い、RF出力を200W、圧力15m Torrの条件下にて行った。必要なエッチング時間は、SiO₂膜61の成膜方法や成膜条件等により決まる膜質に依存するが、およそ数分以内で100nmの膜厚を全てエッチング除去することができ、下層の金属電極15に到達した。

【0081】

次に、基板11をトルエン溶液中に30分間浸漬することにより、ナノテンプレート層63を溶解除去する。

次に、実施例2と同様にして、PLD法により、SiO₂膜61のナノホール64に抵抗変化材料としてCrドーブSrTiO₃膜を室温で堆積し、ナノドット14を形成した。CrドーブSrTiO₃膜の膜厚は、SiO₂膜61の膜厚100nmを越えない膜厚として70nmとした。

続いて、電気炉にて、酸素雰囲気下、700において1時間熱処理して、ナノドット14を構成するCrドーブSrTiO₃の結晶化を促した。

この実施例4では、実施例1と同様の方法によりCrドーブSrTiO₃からなるナノドット14を記録ビットとした書き込み、読み出しが可能である。

【実施例5】

【0082】

実施例5は第2の実施形態に対応する実施例であり、ブロックコポリマーによるナノテンプレート層の形成とこれをマスクにした抵抗変化材料薄膜のエッチングとを用いた例である。

実施例5に基づいて製造した抵抗変化型不揮発性メモリの構造は図8に示すものと同じ

10

20

30

40

50

である。

この抵抗変化型不揮発性メモリの製造方法は次のとおりである。

金属電極 15 の形成までは実施例 1 と同様に行う。

【0083】

次に、金属電極 15 上に、実施例 2 と同様にして PLD 法により膜厚約 70 nm の Cr ドープ SrTiO₃ 膜を抵抗変化材料薄膜 31 として堆積した (図 10 参照)。

次に、この Cr ドープ SrTiO₃ 膜の上に、ブロックコポリマーによるナノテンプレート層 33 を形成する (図 11 参照)。実施例 3 および 4 で用いたブロックコポリマーによるナノテンプレート層は、ポリスチレンが構成する海に PMMA の島が存在し、その PMMA を除去した結果形成されるナノテンプレート層であったが、この実施例 5 では、その二つがネガ・ポジ反転したブロックコポリマーによるナノテンプレート層を用いる。

【0084】

このブロックコポリマーによるナノテンプレート層は具体的には次のようにして形成する。

平均分子量が約 65000 のポリスチレン (PS) とポリメタクリレート (PMMA) とからなり、PMMA の体積分率が約 80 体積% であるブロックコポリマーを 1 ~ 10 重量% のトルエン溶液として調製し、上記の基板 11 上にスピコート法により形成した。このとき、得られるブロックコポリマー薄膜の膜厚はブロックコポリマー溶液の濃度やスピコートの回転数に依存する。典型的には、溶液濃度 2 重量%、回転数 3000 rpm にて成膜すると約 200 nm の膜厚のブロックコポリマー薄膜が形成される。

【0085】

ブロックコポリマー薄膜の成膜後、210 °C にて 4 時間の熱処理を加え、さらに 135 °C、40 時間の熱処理を施す。これらの熱処理により、ブロックコポリマー薄膜において、30 nm 径の PS よりなるドット状凝集部を有するマイクロ相分離構造が生成する。

次に、上記のマイクロ相分離構造を有するブロックコポリマー薄膜にハロゲンランプにより紫外線照射を行い、続いて酢酸中 (1 N) 超音波処理を 10 分間行うことにより、PMMA 部をエッチングする。その結果、PS からなるドット状凝集部が残り、ナノドットテンプレート層が形成される。

【0086】

次に、このナノドットテンプレート層をマスクとして、下層の Cr ドープ SrTiO₃ 薄膜をドライエッチングすることによりドット形状の Cr ドープ SrTiO₃ 膜を形成してナノドット 14 を形成する。

この実施例 5 では、実施例 1 と同様の方法により Cr ドープ SrTiO₃ からなるナノドット 14 を記録ビットとした書き込み、読み出しが可能である。

【0087】

以上、この発明の実施形態および実施例について具体的に説明したが、この発明は上述の実施形態および実施例に限定されるものではなく、この発明の技術的思想に基づく各種の変形が可能である。

例えば、上述の実施形態および実施例において挙げた数値、構造、材料、プロセスなどはあくまでも例に過ぎず、必要に応じてこれらと異なる数値、構造、材料、プロセスなどを用いてもよい。

【図面の簡単な説明】

【0088】

【図 1】この発明の第 1 の実施形態による抵抗変化型不揮発性メモリを示す断面図である。

【図 2】この発明の第 1 の実施形態による抵抗変化型不揮発性メモリを示す断面図である。

【図 3】この発明の第 1 の実施形態による抵抗変化型不揮発性メモリを示す断面図である。

【図 4】この発明の第 1 の実施形態による抵抗変化型不揮発性メモリを示す断面図である

。

【図 5】この発明の第 1 の実施形態による抵抗変化型不揮発性メモリの動作方法を説明するための断面図である。

【図 6】この発明の第 2 の実施形態による抵抗変化型不揮発性メモリを示す断面図である

。

【図 7】この発明の第 2 の実施形態による抵抗変化型不揮発性メモリを示す断面図である

。

【図 8】この発明の第 2 の実施形態による抵抗変化型不揮発性メモリを示す断面図である

。

【図 9】この発明の第 2 の実施形態による抵抗変化型不揮発性メモリを示す断面図である 10

。

【図 10】この発明の第 2 の実施形態による抵抗変化型不揮発性メモリの製造方法を説明するための断面図である。

【図 11】この発明の第 2 の実施形態による抵抗変化型不揮発性メモリの製造方法を説明するための断面図である。

【図 12】この発明の第 2 の実施形態による抵抗変化型不揮発性メモリの製造方法を説明するための断面図である。

【図 13】抵抗変化型不揮発性メモリのメモリセルの構成を示す略線図である。

【図 14】抵抗変化型不揮発性メモリのメモリセルアレイの構成を示す略線図である。

【図 15】この発明の第 1 の実施形態に対応する実施例 1 による抵抗変化型不揮発性メモリを示す断面図である。 20

【図 16】この発明の第 1 の実施形態に対応する実施例 1 による抵抗変化型不揮発性メモリの製造方法を説明するための略線図である。

【図 17】この発明の第 1 の実施形態に対応する実施例 3 による抵抗変化型不揮発性メモリの製造方法を説明するための断面図である。

【図 18】この発明の第 1 の実施形態に対応する実施例 3 による抵抗変化型不揮発性メモリの製造方法を説明するための断面図である。

【図 19】この発明の第 1 の実施形態に対応する実施例 3 による抵抗変化型不揮発性メモリの製造方法を説明するための略線図である。

【図 20】この発明の第 2 の実施形態に対応する実施例 4 による抵抗変化型不揮発性メモリの製造方法を説明するための断面図である。 30

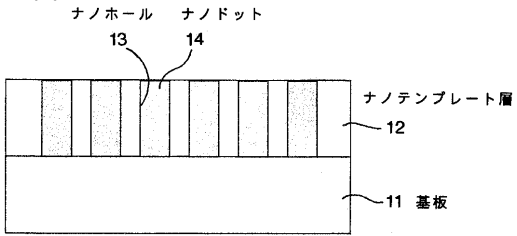
【図 21】この発明の第 2 の実施形態に対応する実施例 4 による抵抗変化型不揮発性メモリの製造方法を説明するための断面図である。

【符号の説明】

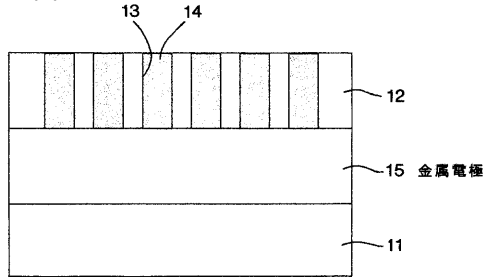
【0089】

11 ... 基板、12 ... ナノテンプレート層、13 ... ナノホール、14 ... ナノドット、15 ... 金属電極、16 ... 密着層、17 ... 導電性酸化層、21 ... SPM 探針、31 ... 抵抗変化材料薄膜、32 ... ナノドット部、33 ... ナノテンプレート層、51 ... ブロックコポリマー薄膜、51a ... ドット状凝集部

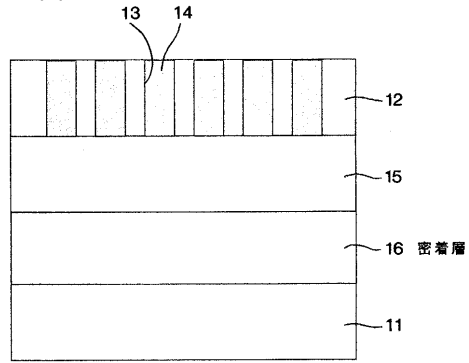
【図1】



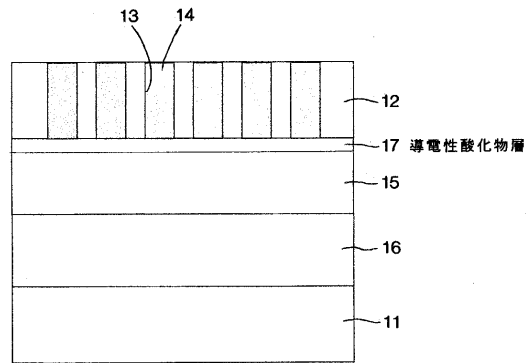
【図2】



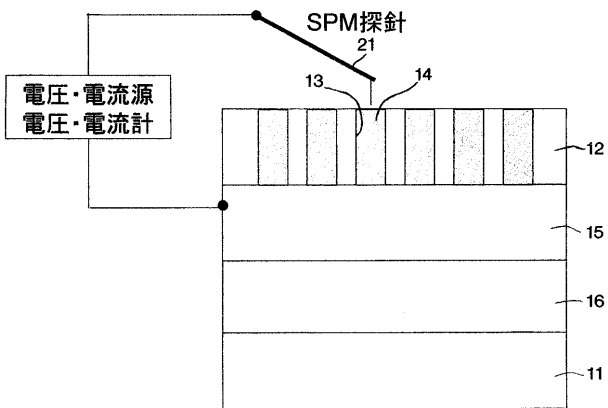
【図3】



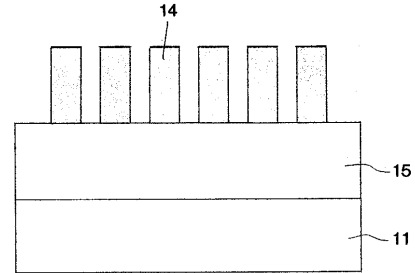
【図4】



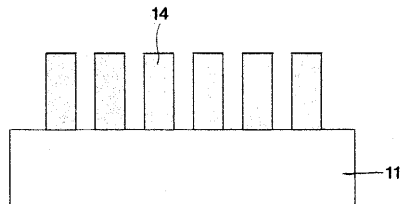
【図5】



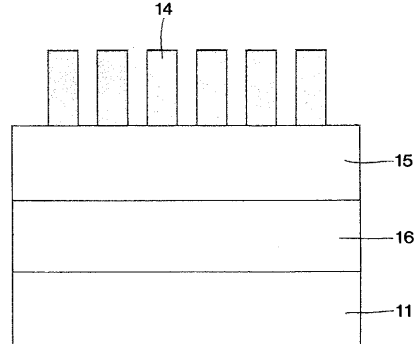
【図7】



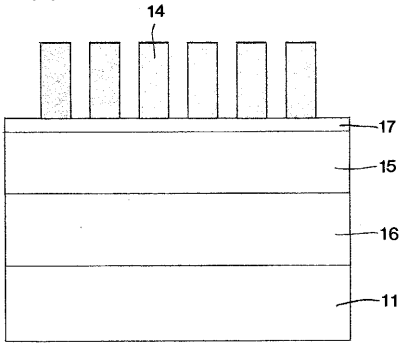
【図6】



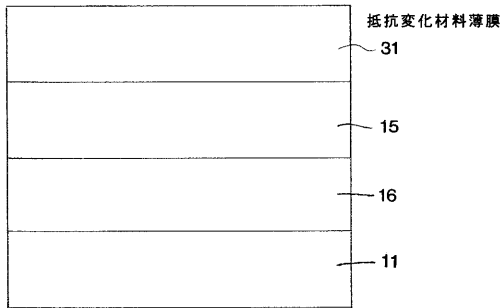
【図8】



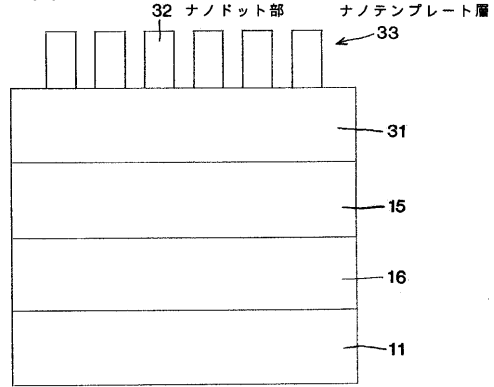
【図 9】



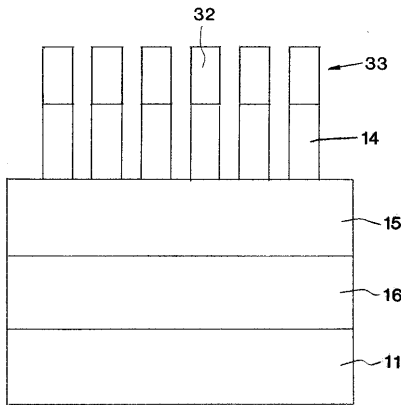
【図 10】



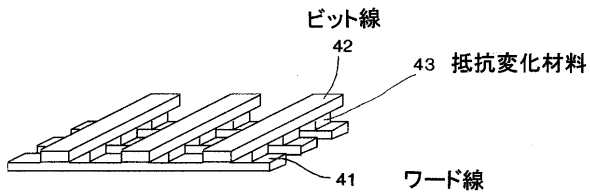
【図 11】



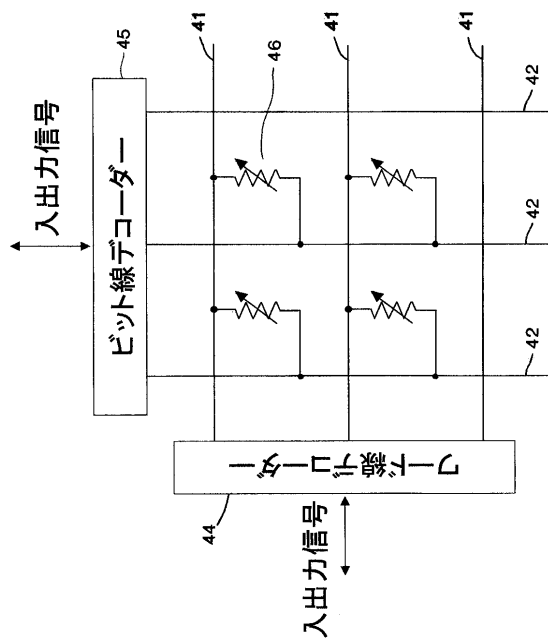
【図 12】



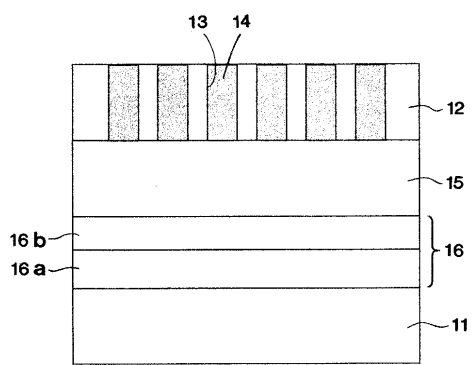
【図 13】



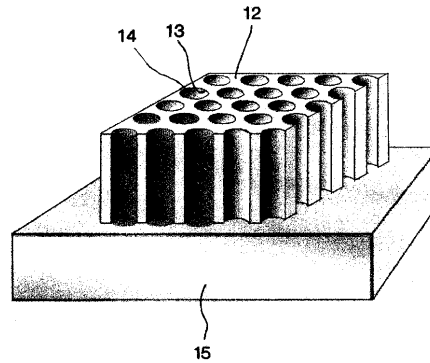
【図 14】



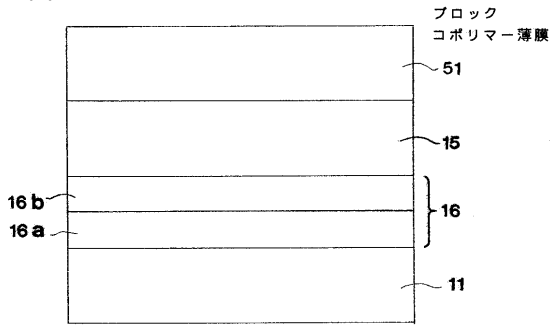
【図 15】



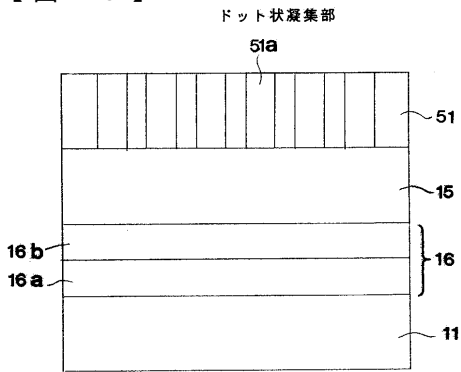
【図 16】



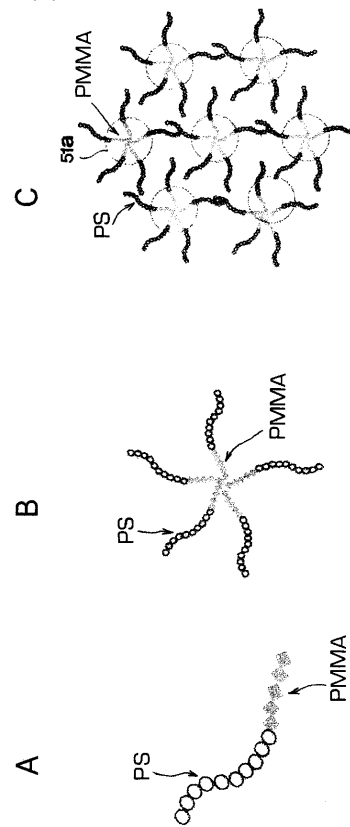
【図17】



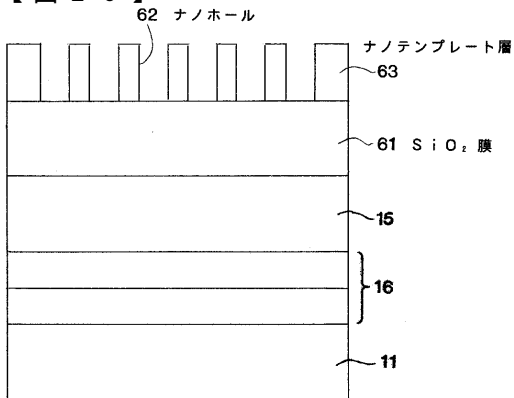
【図18】



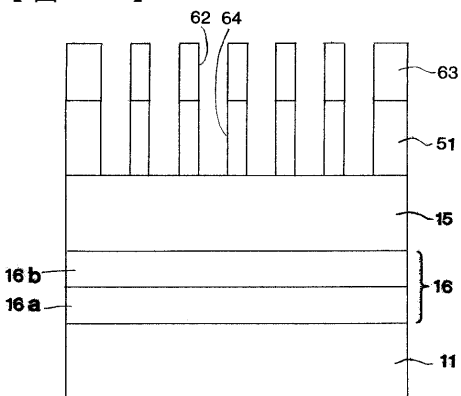
【図19】



【図20】



【図21】



フロントページの続き

(72)発明者 鈴木 真之

東京都品川区北品川6丁目7番35号 ソニー株式会社内

Fターム(参考) 5F083 FZ02 FZ10 JA36 JA37 JA38 JA39 JA40 JA42 JA43 JA45
LA04 LA05 PR03 PR05 PR21 PR22 PR23 PR33