

(12) 发明专利

(10) 授权公告号 CN 101185379 B

(45) 授权公告日 2010. 11. 03

(21) 申请号 200680018808. 6

(22) 申请日 2006. 04. 27

(30) 优先权数据

11/120, 025 2005. 05. 02 US

(85) PCT申请进入国家阶段日

2007. 11. 28

(86) PCT申请的申请数据

PCT/US2006/016099 2006. 04. 27

(87) PCT申请的公布数据

W02006/118971 EN 2006. 11. 09

(73) 专利权人 3M 创新有限公司

地址 美国明尼苏达州

(72) 发明人 乔治·F·扬博尔

迈克尔·J·罗布瑞特

(74) 专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 顾红霞 张天舒

(51) Int. Cl.

H05K 1/00 (2006. 01)

H05K 3/46 (2006. 01)

(56) 对比文件

CN 1457227 A, 2003. 11. 19, 全文.

GB 2207815 A, 1989. 02. 08, 全文.

CN 1475964 A, 2004. 02. 18, 全文.

CN 1366445 A, 2002. 08. 28, 全文.

US 6305073 B1, 2001. 10. 23, 全文.

US 4307961, 1981. 12. 29, 全文.

EP 0471149 A2, 1992. 02. 19, 说明书第 13 栏第 24 行至第 14 栏第 29 行, 附图 11-14.

US 3773989, 1973. 11. 20, 说明书第 2 栏第 37 行至第 45 行, 说明书第 4 栏第 27 行至第 5 栏第 55 行、附图 7a-7b.

审查员 陆然

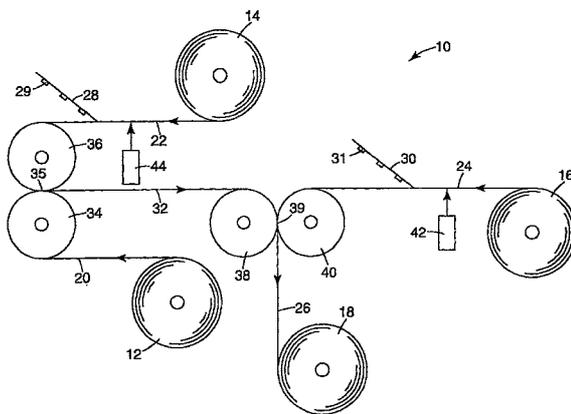
权利要求书 2 页 说明书 8 页 附图 8 页

(54) 发明名称

用于可定制电子器件的通用图案化导体

(57) 摘要

本发明公开一种制造具有重复导电图案的多层产品 (26) 的方法, 所述方法包括: 确定用于多种有源元件构造的重复图案构造, 例如导电迹线格栅; 形成多层产品的连续薄片, 所述连续薄片包括根据所确定的重复导电图案构成的至少一个导电材料层。所述连续薄片适合用于多种有源元件构造。所述方法还可以包括改变所述连续薄片以形成定制的有源元件。形成所述连续薄片的步骤可以包括: 提供第一卷 (12) 连续薄片坯料 (20), 所述第一卷连续薄片坯料上面形成有所述重复导电图案的至少一部分; 提供第二卷 (14) 连续薄片坯料 (22), 所述第二卷连续薄片坯料上面形成有所述重复导电图案的至少一部分; 将所述第一卷和第二卷连续薄片坯料层压在一起。



CN 101185379 B

1. 一种制造具有重复导电图案的多层产品的方法,所述方法包括:  
确定用于多种有源元件构造的重复图案构造;以及  
形成多层产品的连续薄片,所述连续薄片包括至少一个图案化导电材料层,所述图案化导电材料层构造成在组装后形成所述重复导电图案,从而使得可以从所述连续薄片形成任一种所述多种有源元件构造,  
其中,所述重复导电图案构造成使得所述多层产品能够进行定制,以用于利用所述重复导电图案作为有源元件的多种不同终端产品中的任一产品中。
2. 根据权利要求 1 所述的方法,还包括:  
改变所述连续薄片以形成定制的有源元件,其中,  
改变所述连续薄片的步骤包括:穿过所述连续薄片的至少一层切割出至少一个导通孔,以露出所述导电材料的一部分。
3. 根据权利要求 2 所述的方法,其中,  
形成所述连续薄片的步骤包括在所述连续薄片上面形成层压层,改变所述连续薄片的步骤包括穿过所述层压层切割出至少一个导通孔,以露出所述导电材料的一部分,所述方法还包括与所述重复导电图案上的预定位置对齐地排列所述连续薄片的所述至少一层和所述层压层的导通孔。
4. 根据权利要求 1 所述的方法,其中,  
形成所述连续薄片的步骤包括:  
提供第一卷连续薄片坯料,所述第一卷连续薄片坯料上面形成有所述重复导电图案的第一部分;  
提供第二卷连续薄片坯料,所述第二卷连续薄片坯料上面形成有所述重复导电图案的第二部分;以及  
将所述第一卷和第二卷连续薄片坯料层压在一起。
5. 根据权利要求 4 所述的方法,其中,  
在形成所述连续薄片的步骤中,使所述重复导电图案的第一部分和第二部分彼此对齐。
6. 根据权利要求 4 所述的方法,其中,  
所述第一卷连续薄片坯料的重复图案部分包括沿所述第一卷连续薄片坯料的长度延伸的多个平行导电迹线,所述第二卷连续薄片坯料的重复图案部分包括沿所述第二卷连续薄片坯料的宽度横向延伸的多个平行导电迹线。
7. 根据权利要求 1 所述的方法,其中,  
所述重复导电图案的特征在于:其包括导电迹线的格栅,并且在整个所述多层产品的连续薄片上连续地延伸。
8. 一种制造多种不同构造的电子元件的方法,所述方法包括:  
限定为所述多种电子元件所共有的重复导电图案;  
形成多层产品的连续薄片,所述连续薄片具有一起构成所述重复导电图案的至少两个分开的导电材料层;  
提供不同电子元件构造的设计参数;以及  
在形成所述多层产品的连续薄片时,根据所述设计参数修改所述多层产品以包括所述

多种电子元件的特征，

其中，所述重复导电图案构造成使得所述多层产品能够进行定制，以用于利用所述重复导电图案作为有源元件的多种不同终端产品中的任一产品中。

9. 根据权利要求 8 所述的方法，其中，

所述重复导电图案包括导电迹线的格栅，形成所述多层产品的连续薄片的步骤包括将所述格栅的多个部分形成为分开的导电材料层。

10. 根据权利要求 8 所述的方法，还包括：

多层产品的连续薄片包括第一卷和第二卷连续薄片坯料，以及提供层压层，并将所述层压层层压到所述第一卷或第二卷连续薄片坯料上。

11. 一种具有重复导电图案的连续多层产品，所述多层产品包括：

第一连续薄片层，其上形成有所述重复导电图案的至少第一部分；以及第二连续薄片层，其上形成有所述重复导电图案的至少第二部分，

其中，所述重复导电图案构造成使得所述多层产品能够进行定制，以用于利用所述重复导电图案作为有源元件的多种不同终端产品中的任一产品中。

12. 根据权利要求 11 所述的多层产品，其中，

所述重复导电图案包括导电迹线的格栅，所述格栅的沿所述多层产品的长度延伸的多个间隔迹线形式的部分形成在所述连续薄片层中的一个层上，所述格栅的沿所述多层产品的宽度延伸的多个间隔迹线形式的部分形成在所述连续薄片层中的另一个层上。

13. 根据权利要求 11 所述的多层产品，其中，

所述第一连续薄片层和第二连续薄片层层压在一起，所述重复导电图案的分别形成于所述第一连续薄片层和第二连续薄片层上的部分彼此电绝缘，并且所述终端产品是触摸敏感器件。

14. 根据权利要求 13 所述的多层产品，其中，

所述重复导电图案的第一部分或第二部分封装在所述第一连续薄片层和第二连续薄片层之间，所述第一连续薄片层和第二连续薄片层中至少之一包括形成于其中的导通孔，并且所述终端产品是触摸敏感器件。

## 用于可定制电子器件的通用图案化导体

### 技术领域

[0001] 本发明涉及形成用于多种不同电子元件构造中的多层产品的制造方法以及相关产品。

### 背景技术

[0002] 用于电子元器件的多层产品通常包括形成于分开的多层柔性聚合物基薄膜、薄片或绝缘层压层上的间隔开的导电电路。制造该产品的一种常用方法是,在各塑料薄膜片材上形成定制电路,然后在两个电路完全形成之后将两个薄膜片材连接在一起。例如可以利用层压方法将两个片材连接在一起。该技术可能是昂贵的,并且需要难而耗时的手铺和对齐操作,特别是当塑料薄膜非常薄,例如厚度在约 1 密耳至 10 密耳(25 至 250 微米)的范围内时尤其如此。通常将分开的薄膜以层叠形式手工对齐,然后在加热和加压条件下采用轧辊或者在压力机或高压处理器中进行层压。

[0003] 另一项形成多层产品的技术包括将薄片卷与其它薄片层或层压层进行层压。可以将成品卷切割成任何需要的长度。该项技术也存在一些缺陷。可能难以触及置于层压薄片的连续卷中的电路,以使其与电路板或硬线连接件相连接。如美国专利 5,062,016 中所述,可以将电路元件设置为这样,即:使得元件的尾部区域沿着薄片的侧边露出以便于进行连接。如果将该技术用于导电迹线沿正交的 X 和 Y 方向排列的格栅型电路中,则为了使导电迹线露出以便于随后进行连接,就会导致导电迹线必须延伸到薄片的侧边。这种对于导电迹线的布线和接入点的限制会导致涉及如下方面的局限性:制造效率,制造元件的成本,以及电路元件和使用这些元件的电子器件的设计选择性。

[0004] 触摸屏和电磁数字转换器是两类使用多层产品的电子传感元件。在过去几年里,使用这种传感器的技术的普及程度已经大大提高。为了制造可靠而节省成本的高质量传感器,已经开发出很多不同的技术。传感器技术的例子包括电容式、电阻式、近场成像(NFI)式、声波式、红外式以及力式传感器技术。这种传感器的常见应用场合包括计算机监视器和移动式手持装置,例如个人数字助理(PDA)和平板计算机等。

[0005] 像使用多层产品的很多其它类型的电子元器件一样,传感器可能存在很多不同的尺寸和形状上的限制。不同的传感器对于多层产品中的导电元件和有源特征(active feature)可能具有不同的要求。可以定制为用于不同终端产品中的单个多层产品以及制造这种产品的相关方法在本领域中是一项进步。

### 发明内容

[0006] 本发明总体上涉及形成用于多种不同电子元件构造中的多层产品的系统及制造方法,即使在制造过程接近结束之前没有完成最终定制步骤,该多层产品也允许在形成过程中对层进行至少某些定制或改变。多层产品包括通用重复导电图案的形成于分开的薄片层上的不同部分。薄片层利用例如层压技术以如下方式进行结合,即:对齐重复导电图案的各部分以便以相对较高的精度提供通用重复导电图案。完成的多层产品优选地包括为很多

不同终端产品构造所共有或通用的导电图案。

[0007] 本发明的另一方面涉及制造具有重复导电图案的多层产品的方法。所述方法包括确定用于多种有源元件构造的重复图案构造（例如导电迹线格栅）。所述方法还包括形成多层产品的连续薄片，所述连续薄片包括根据所确定的重复导电图案构成的至少一个导电材料层。所述连续薄片适合用于多种有源元件构造。所述方法还包括改变所述连续薄片以形成定制的有源元件。形成所述连续薄片的步骤可以包括：提供第一卷连续薄片坯料，所述第一卷连续薄片坯料上面形成有所述重复导电图案的至少一部分；提供第二卷连续薄片坯料，所述第二卷连续薄片坯料上面形成有所述重复导电图案的至少一部分；将所述第一卷和第二卷连续薄片坯料层压在一起。

[0008] 本发明的另一方面涉及具有重复导电图案的连续多层产品。所述多层产品包括第一层连续薄片以及第二层连续薄片，在所述第一层以及第二层连续薄片上都形成所述重复导电图案的至少一部分。所述多层产品构造成被定制以用于需要所述重复导电图案的多种终端产品中的任一产品中。一个终端产品实例是触摸式传感器。

[0009] 本发明的另一方面涉及制造多种不同构造的电子元件的方法。所述方法包括：限定为所述多种电子元件所共有的重复导电图案，以及形成多层产品的连续薄片，所述连续薄片具有一起构成所述重复导电图案的至少两个分开的导电材料层。所述方法的其它步骤包括：提供不同电子元件构造的设计参数，以及根据所述设计参数修改所述多层产品以制造多种电子元件。可以在形成所述多层产品的过程中执行一些修改操作，以提供为不同电子元件所共有的特征，可以在形成所述多层产品的连续薄片的步骤之后执行另一些修改操作，以提供为不同电子元件所特有的特征。

## 附图说明

[0010] 图 1 是示出根据本发明原理的实例系统的示意图；

[0011] 图 2 示出用于图 1 所示系统中的第一载体层实例的一部分，在该第一载体层上面形成有第一导电图案；

[0012] 图 3 示出用于图 1 所示系统中的第二载体层实例的一部分，在该第二载体层上面形成有第二导电图案；

[0013] 图 4 示出利用图 1 所示系统以及图 2 和图 3 所示的载体层形成的连续多层产品实例的一部分；

[0014] 图 5 示出沿指示线 5-5 截取的图 4 所示多层产品的剖视图；

[0015] 图 6 示出利用图 1 所示系统以及图 2 和图 3 所示的载体层形成的另一连续多层产品实例的一部分，图中还示出不同有源元件的轮廓；

[0016] 图 7A 至图 7C 示出另一多层产品实例的不同层；

[0017] 图 8 示出利用图 7A 至图 7C 所示层形成的多层产品；

[0018] 图 9 是示出根据本发明原理形成多层产品的方法实例的步骤的流程图；

[0019] 图 10 是示出根据本发明原理形成多层产品的另一方法实例的步骤的流程图；以及

[0020] 图 11 是示出根据本发明原理形成电子器件的方法实例的步骤的流程图。

## 具体实施方式

[0021] 本发明总体上涉及形成用于多种不同电子元件构造中的多层产品的制造过程及方法。构造成用于实施该制造过程及方法的系统也包含在本发明的范围内。多层产品实例可以包括组装在一起的一个或多个连续薄片构件、层压层以及重复导电图案的一个或多个部分。形成多层产品的过程可以包括将设置于每个薄片构件上的导电迹线对齐或以其它方式相对定位,以形成多层产品的重复导电图案。重复导电图案可以沿着多层产品的长度或宽度是连续的或半连续的。形成过程还可以包括预定制多层产品,以便包括为由多层产品形成的多种不同电子元件所通用的特征。形成过程还可以包括将导电迹线的多个部分与多层产品的其它特征(例如导通孔或图形等)对齐或以其它方式相对定位。

[0022] 根据本发明的方法使得能够进行流水线制造,同时还提供高度的灵活性,即使在制造高度定制的产品时也如此。本发明不是将单个电子元件构造所特有的预设计的并且完全或近乎完全定制的层进行组装,而是允许将图案化层组装到多层结构中,该多层结构可以包括一些预定制特征,但是仍然是为多种电子元件构造所通用的。在多层产品的形成过程中可以提供的一些多层产品的定制特征实例包括:在多层产品的一部分(例如,层压层、连续薄片构件等)中印刷图形以及切割导通孔。

[0023] 根据可以在最终器件构造的预期范围内使用的“最小公分母”设计每个层的图案,可以将图案的连续薄片层压或以其它方式组装到大的片材、卷或薄片,这些大的片材、卷或薄片紧接着可以进行转化或者存储以备后续定制。结果能够以更少的浪费更有效地制造,并且允许执行卷式制造过程,此前,由于存在保持单个电子元件构造所特有的预定制部件对齐的问题而难以执行这样的过程。

[0024] 对于包括多个薄片层以及在各层之间间隔的多层导电材料的电子元器件,其现有的制造方法包括至少如下步骤:

[0025] • 设计与特定最小存货单元(SKU)相应的部件,该部件具有特定设计的电子元件图案,该步骤包括布置导电材料、触及导电材料以及制造诸如遮罩、模板或模具等相关定制工具;

[0026] • 基于SKU特定设计制造各层并且提供电子元件的特征,该步骤包括对齐或排列每一层上的导电材料图案,切割出导通孔或开口以露出导电材料,将元件添加或连接到导电材料上,以及编制所述特定导电元件的清单;

[0027] • 组装,包括分割电子元件层;以及

[0028] • 在组装或层压中机械排列所述层。

[0029] 这一方法涉及几个潜在的不利方面。首先,必须为每一SKU特定设计改变制造多层电子元件所需的工具和机器设置。各个设置操作所花费的时间和精力以及准备不同工具可能导致在每单位成本中增加相对较高的成本。其次,必须为每一SKU特定设计执行所有制造步骤。这导致在不同设置操作之间出现耗费成本的功能重复,从而进一步增加成本和制造时间。第三,在分开薄片层之间对齐导电材料的过程中所涉及的不利的旋进(precession)问题,使得不能对所述层进行薄片层压或组装。在很多情况下,旋进可能是与制造多层电子元件相关的最耗费成本和时间的的问题之一。修正旋进包括移位、铺展、拉伸或以其它方式移动薄片层以对齐每个薄片层上的导电材料,以便为导电材料的布局提供需要的精度水平。第四,当电子元件比多层坯料尺寸小时,这些高度定制的过程可能导致薄片和

其它材料的巨大浪费。

[0030] 触摸式传感器和电磁数字转换器是利用诸如前面段落中所述的方法制造的典型的定制电子元件。定制传感器至少包括在组装之前和组装过程中,在传感器的各层上印刷和图案化有源区和导电迹线。导电迹线的常见图案是正交线条的格栅。定制传感器需要针对传感器的每一应用和尺寸的定制工具。改变和定制工具需要相对较长的准备时间用于子部件和子组件的加工,并且可能需要更长的准备时间用于与工具和原型相关的设计和工程作业。此外,例如由于工具的变化、温度的变化或者湿度的变化等,导致薄片加工所通常固有的旋进问题,从而使得难以对齐传感器的各层之间的导电迹线。

[0031] 制造传感器的通用构成元件是有益的。在制造传感器的最终阶段,这种通用元件可能需要几个定制步骤,例如将通用元件切割成特定尺寸,以便从单个通用元件提供多种不同的传感器构造。通用元件的这一“单个步骤”或“最终步骤”定制操作通常需要较少的SKU特定工具。此外,可以采用诸如计算机控制激光切割等软加工方法。下面将参考附图中示出的几个实例来说明本发明,本发明涉及在多种电子元件中使用的这种通用元件以及这种通用元件的制造和构成方法。本发明的原理所提供的多项优点包括:提高电子元件的制造效率,例如减少制造时间、降低成本、使定制步骤在空间和时间上与通用构成元件的制造相分开、等等。

[0032] 参考图 1,图中示出构造成用于制造具有两层导电元件的多层产品的实例系统 10。系统 10 仅仅是示例性的,并可以以各种方式进行修改或变动以提供具有不同层数、不同类型和不同图案的导电元件的不同的多层产品,以及在利用系统 10 组合各层的过程中监视和/或改变各种层的手段。在共同转让的美国专利申请 No. 11/025559 中示出并描述了可以结合本发明原理使用的另一实例系统,该美国专利申请于 2004 年 12 月 29 日提交,名称为“REGISTERED LAMINATION OF WEBS USING LASER CUTTING (利用激光切割对齐的薄片层压件)”,其全部内容以引用的方式并入本文。

[0033] 系统 10 包括:第一卷 12,其包括第一连续薄片层 20,该第一连续薄片层具有第一导电图案或者导电图案的第一部分;第二卷 14,其包括第二连续薄片层 22 以及可移除衬片 28,该第二连续薄片层具有第二导电图案或者导电图案的第二部分;第三卷 16,其包括带有可移除衬片 30 的连续层压层 24;第四卷 18,其包括连续多层产品 26,该连续多层产品具有可以用于成品的多种有源元件构造中的连续通用导电图案(第一图案和第二图案的组合)。

[0034] 系统 10 还包括限定第一咬合点 35 的第一对咬合辊 34、36。咬合辊 34、36 分别将第一薄片层 20 和第二薄片层 22 朝向咬合点 35 引导,在咬合点处,薄片层 20、22 彼此接合以形成组合层 32。

[0035] 系统 10 还包括限定第二咬合点 39 的第二对咬合辊 38、40。咬合辊 38、40 分别将组合层 32 和层压层 24 朝向咬合点 39 引导,在咬合点处,层 32、24 彼此接合以形成连续多层产品 26。

[0036] 系统 10 还可以包括分别与薄片层 22 和层压层 24 相关的第一切割装置 44 和第二切割装置 42。这些切割装置可以进行编程,以便在与形成于薄片层 22 和薄片层 20 上的导电图案的位置相应的位置处切割薄片层 22 和层压层 24。该系统还可以包括如上所述的美国专利申请 No. 11/025 559 中所述的编码器(未示出)和成像装置(未示出),以帮助确保

适当对齐由切割装置 44、42 形成的切口或导通孔。优选的是,当组合层 32 与层压层 24 在咬合点 39 处接合时,由激光器 44 形成的切口或导通孔与由切割装置 42 形成的切口或导通孔对齐。这种对齐使得能够通过薄片层 22 和层压层 24 触及形成于薄片层 20 上的导电图案。

[0037] 与薄片层 22 和层压层 24 相关的可移除衬片 28、30 可以用于覆盖粘接剂并移除切割装置 44、42 进行切割所产生的废屑。通过轻触切割可移除衬片来移除废屑,从而可以消除处理薄片层 22 和层压层 24 以移除废屑的中间步骤。

[0038] 在多层产品 26 的形成过程中切割导通孔以及对齐导电图案多个部分的操作,可以看作用于上述电子元件构造中的多层产品的“预定制”操作。虽然可以采用这些步骤以及其它预定制步骤来提供多层产品中需要的特征,但是所得特征仍然应该是一个以上电子元件构造所通用的。在多层产品形成之后需要进一步定制,以提供具有不同构造的成品电子元件。

[0039] 现在参考图 2,该图为第一连续薄片层 20 的一部分的俯视图。薄片层 20 包括限定第一导电图案 50 的多个纵向排列的迹线 51。图案 50 仅仅是适用于本发明的多种导电图案的一个实例。导电迹线 51 沿着薄片层 20 的整个长度  $L_1$  (X 方向) 连续地延伸而不断开。另外,迹线 51 在宽度  $W_1$  (Y 方向) 上等距间隔。

[0040] 在一些实施例中,导电迹线 51 在宽度  $W_1$  上可以具有不相等的间距,或者可以具有重复的间距图案。在很多实施例中,与对宽度  $W_1$  上的间距的要求相比,使各迹线 51 之间的间距沿薄片层 20 的长度  $L_1$  保持恒定的要求更重要。这样,导电图案 50 沿长度  $L_1$  保持通用性,从而使得能够避免出现设计旋进并使得能够层压薄片。在其它实施例中,导电迹线 51 可以具有不同的构造,例如为非线性的、沿长度  $L_1$  断开、或者具有在宽度  $W_1$  上延伸的多个部分。迹线 51 的这些实施例或构造中的每一种都是可行的,只要各迹线或者导电图案 50 的一部分沿长度  $L_1$  重复其构造即可。

[0041] 现在参考图 3,该图为第二连续薄片层 22 的一部分的俯视图。薄片层 22 包括限定第二导电图案 52 的多个横向延伸的迹线 53。导电迹线 53 在薄片层 22 的基本上整个宽度  $W_2$  上延伸,并且沿长度  $L_2$  等距间隔。第二导电图案 52 的构造仅仅是示例性的,并且可以修改为包括与上面参考第一导电图案 50 所述相同或相似的构造。例如,导电迹线 53 可以沿长度  $L_2$  非等距地间隔、可以是非线性的、或者具有在宽度  $W_2$  上非线性的一些部分、或者可以在宽度  $W_2$  上是断开的。图案 52 可以包括成形几何形状,诸如菱形、波形、直线形或任何其它需要的图案,例如在美国专利 No. 5, 418, 551、No. 5, 491, 706、No. 5, 543, 589、No. 5, 543, 590 和 No. 5, 945, 980 中所述的图案,上述专利的全部内容都以引用的方式并入本文。第二导电图案 52 可以具有这些构造或者任何其它构造,并且只要沿长度  $L_2$  存在迹线 53 的重复图案就非常适于根据本发明的原理使用。

[0042] 当使用薄片层 20 和 22 制造传感器的电子元件时,第一导电图案 50 和第二导电图案 52 的构造特别可用于形成如图 4 所示的导电格栅。关于 X 方向和 Y 方向上(分别沿宽度  $W$  和沿长度  $L$ ) 的图案,这种格栅是通用的。这种等间距的迹线 51、53 形成格栅,该格栅可以用于确定施加于利用格栅图案的装置上的手指触摸、或者感应供电的或系绳的触控笔或坐标输入设备的位置。

[0043] 图 4 示出可以利用系统 10 通过组合薄片层 20、22 以及层压层 24 而得到的多层产

品 26 的一部分的俯视图。图 4 仅仅示出多层产品 26 的一部分。沿长度 L 在 X 方向上形成多个导通孔 46, 沿宽度 W 在 Y 方向上形成多个导通孔 48。优选的是, 如图 5 中的横截面所示, 每个导通孔 46、48 都延伸穿过薄片层 22 和层压层 24。在其它实施例中, 导通孔 46、48 可以仅仅延伸穿过薄片层 22 和层压层 24 之一, 或者可以延伸完全穿过薄片层 20、22 和层压层 24。

[0044] 如上所述, 提供穿过多层产品 26 的某些层的导通孔使得能够触及导电迹线 51、53。在迹线 51、53 的一部分露出的情况下, 通过采用诸如焊料、导电胶、连接端子或连接构件等导电材料填充导通孔可以形成电连接, 由此采用电连接将迹线 51、53 连接至连接件。迹线 51、53 可以电连接至另一电子元件。在传感器应用中, 这种电连接可以实现迹线 51、53 与控制器的连接, 该控制器用于确定手指触摸、或者感应供电的或系绳的触控笔或坐标输入设备在迹线 51、53 所限定的格栅内的位置。

[0045] 由类似于系统 10 的系统制造的多层产品可以只包括单个薄片构件, 该薄片构件具有被例如分开的层压层覆盖的单个导电图案。在该实施例以及其它实施例中, 层压层可以具有这样的尺寸: 使导电图案的一部分露出以进行电连接。层压层还可以包括沿连续薄片的长度或宽度的诸如图 4 所示的导通孔, 以便能够触及导电图案的位于特定位置的部分。同样地, 可以以各种方式, 诸如采用层压层在分开的薄片层上设置三个或更多个彼此分开的导电图案。

[0046] 现在参考图 6, 图中示出包括多个导电迹线 151、153 的连续多层产品 126 的实例, 导电迹线 151、153 限定连续通用格栅图案 154。图 6 示出如何由连续多层产品 126 上的单个连续通用导电图案形成多种不同的电子元件构造。图 6 示出各自具有不同形状和尺寸的第一、第二和第三电子元件构造 170、172 和 174。电子元件构造 170、172 和 174 都包括格栅图案 154 的一部分, 并且还包括沿 X 方向的多行导通孔 146 以及沿 Y 方向延伸的多个导通孔 148。通过沿着电子元件构造 170、172 和 174 之间的边界切割 170、172 和 174, 可以利用同一连续多层产品 126 制造几种导电器件或产品。

[0047] 图 6 还示出可以沿多层产品 126 的 Y 方向以及 X 方向上的长度方向上设置几种不同的电子元件构造。因此, 在形成需要的电子元件构造以及最高效地利用全部多层产品 126 (例如, 只产生很少废料) 方面, 可以提供更大的灵活性。多层产品 126 的“连续”性以及重复导电图案的“连续”性都足够高, 使得可以沿多层产品 126 的宽度或长度切割一种以上的不同电子元件构造。重复导电图案还可以具有“半连续”性, 同时还使得可以从多层产品切割一种以上的不同电子元件构造。半连续图案可以包括沿多层产品的长度或宽度断开的或不连续的导电图案。然而, 这种断开处或不连续处优选地以可预知的间距设置或者设置在如下位置, 即减少与对齐图案的各部分或将图案的各部分与多层产品的其它特征 (例如, 导通孔和图形) 对齐相关的问题的位置。

[0048] 虽然在图 6 中示出使用尺寸作为定制参数, 但是在其它实施例中也可以使用其它定制参数。例如, 可以通过如下方式修改多层产品 126, 即: 在切割步骤之前或代替切割步骤提供另外的导通孔、增加附加层、与格栅图案 154 进行电连接、拉伸、挤压或采用其它手段修改多层产品 126。

[0049] 在一个示例性实施例中, 格栅 154 的导电迹线 151、153 之间的间隔或间距为约 1mm 至约 25mm。优选的是, X 方向和 Y 方向上的间隔都为约 2mm 至 4mm, 最优选地为约 3mm。约

3mm 的标准间距是可以用于很多传感器应用场合的格栅间距。一些其它的标准间隔可以用于特殊传感器应用场合。在除传感器之外的其它应用场合使用的格栅可以具有甚至更宽的间距范围,并且在 X 方向和 Y 方向取向的导电迹线之间可以具有不同的间距。

[0050] 现在参考图 7A 至图 7C 和图 8 描述制造多层产品的另一个方法实例。参考 7A 至图 7C 和图 8 所述的方法利用从薄片卷切割的片材,薄片上面形成有通用导电图案。图 7A 示出具有导电图案 250 的第一片材 220,导电图案 250 上面形成有多个导电迹线 251。迹线 251 沿长度  $L_3$  延伸并且在宽度  $W_3$  上等距间隔。图 7B 示出具有导电图案 252 的第二片材 222,导电图案 252 包括多个导电迹线 253。迹线 253 沿宽度  $W_4$  延伸并且在长度  $L_4$  上等距间隔。图 7C 示出用作覆盖片材并且具有宽度  $W_5$  和长度  $L_5$  的第三片材 224。片材 220 由包括迹线 251 的薄片的连续卷形成。片材 222 从具有迹线 253 的连续薄片切割而成。片材 224 从任何需要的坯料切割而成。

[0051] 片材 222 的长度  $L_4$  稍小于片材 220 的长度  $L_3$ 。长度  $L_5$  和宽度  $W_5$  分别小于片材 220 的长度  $L_3$  和宽度  $W_3$ 。片材 220、222 可以对齐切割,从而使得导电迹线 251、253 相对于切割片材 220、222 的边缘处于已知位置。

[0052] 将三个片材 220、222 和 224 层压在一起成为如图 8 所示的多层产品 226。由于长度  $L_3$ 、 $L_4$  和  $L_5$  之间的差异,迹线 251 沿多层产品 226 的一侧露出。由于宽度  $W_4$  和  $W_5$  之间的差异,导电迹线 253 沿多层产品 226 的另一侧露出。采用这样的构造,迹线 251 和 253 可以露出以进行电连接,同时还提供可以用作所需应用的目标表面(例如传感器触摸表面)的相当大的表面积。此外,图 8 所示片材组合体的任一侧都可以用作目标表面。如果迹线 251 和 253 的通用图案相同,那么可以使用如图 2 或图 3 举例示出的相同基础图案化基材来制造片材 220 和 222。

[0053] 在制造多层产品 226 时所涉及的方法可以利用标准的片材制造和层压设备来使导电迹线 251、253 露出需要的区域。这样,不需要为了露出导电迹线以进行电连接而采用诸如参考图 1 所述的切割装置 42、44 等相对昂贵的切割设备。

[0054] 现在参考图 9 至图 11 描述与本发明原理相关的一些方法实例。图 9 示出一种制造多种不同构造的电子元件的方法的步骤。该方法的一个步骤包括限定为多种电子元件所共有的重复导电图案。该方法提高了制造多层产品的意义,其中重复导电图案可以在不同电子元件构造中使用,从而提高多层产品制造中的总体价值。所得到的多层产品的使用和应用场合越多,就可越多地将在工具、设备、工程作业和设计的成本方面和在其它考虑因素方面的节省添加到制造该多次使用的多层产品的净值上。

[0055] 图 9 所示方法中涉及的另一个步骤包括形成多层产品的连续薄片,该连续薄片具有一起构成重复导电图案的至少两个分开的导电材料层。可以通过很多不同的方式完成该形成步骤,包括例如操作前述系统所涉及的步骤。多层产品的薄片的连续性使其可以用于很多不同的定制电子元件,其中连续产品的卷可以通过很多不同的方法或加工设备供给,以制造需要的终端产品。重复图案构造的有利之处在于,其可以用于很多不同的有源元件构造,并且可以从单个连续卷制成多种产品。

[0056] 如前所述,在多层产品中提供至少两个分开的导电材料层的优点涉及旋进问题。通过在形成多层产品的同时解决各导电材料层的旋进问题(例如变化、振动、未对准),在制造定制产品的过程中可以避免类似的旋进问题。此外,当制造连续通用多层产品时经常

更容易解决旋进问题,这是因为可以在层压过程中实时地补偿这些问题。

[0057] 图 9 所示方法的另一个步骤包括提供不同电子元件构造的设计参数。如果连续薄片仅适于单一电子元件构造,那么连续薄片的总体价值将降低。

[0058] 图 9 所述方法的另一步骤包括:在形成多层产品的连续薄片的步骤之后根据设计参数修改多层产品,以便制造多种电子元件。如上所述,上述步骤提供利用同一多层产品制造多种电子元件的优点。

[0059] 图 10 示出制造多层产品的另一方法实例的步骤。与关于图 9 所述的方法类似,该方法的重要步骤包括确定用于多种有源元件构造中的重复图案构造。这种确定步骤可以包括确定可以用于多种不同有源元件的导电迹线之间的间距。图 10 所示方法的另一步骤包括提供第一卷连续薄片坯料,其中第一卷连续薄片坯料上面形成有重复图案的至少一部分。重复图案的该部分可以包括例如沿薄片坯料的长度延伸的连续导电迹线,或者可以包括位于某一图案中的离散电气元件的图案,其中该图案本身沿薄片坯料的长度重复。

[0060] 图 10 所示方法的另一步骤包括提供第二卷连续薄片坯料,其中第二卷连续薄片坯料包括重复图案的另一部分。在一个实例中,形成于第二卷连续薄片坯料上的重复图案的该部分是导电迹线组,该导电迹线组沿着与第一卷薄片坯料的导电迹线的取向不平行的方向在第二卷连续薄片坯料的宽度上延伸。第二卷连续薄片坯料可具有很多其它特性和特征。

[0061] 图 10 所示方法的另一步骤包括根据预定重复图案构造将第一卷和第二卷连续薄片坯料层压在一起以形成具有导体的多层产品的连续薄片。在将第一卷和第二卷连续薄片坯料层压在一起的过程中或刚好在该层压操作之前,可以利用例如机器视觉系统获得图案构造在每个卷上的位置,并且可以与一个或两个连续薄片坯料上的图案对齐地改变或者切割至少一个连续薄片坯料。如果需要的话,这种对齐操作可以包括在横向上相对于一个连续薄片坯料调节另一个连续薄片坯料的位置。

[0062] 根据图 10 所示方法的另一步骤,可以改变多层产品以形成定制的有源元件。改变连续薄片坯料的步骤可以包括对连续薄片坯料进行任意数量的不同修改或改变。一个改变实例包括将连续薄片坯料切割成定制的有源元件所需要的具体尺寸。

[0063] 现在参考图 11 描述制造各自具有不同构造的多种电子器件的方法。该方法包括形成多层产品的连续薄片,该连续薄片具有有限重复导电图案的至少两个分开的导电材料层。多层产品优选地包括为最佳数量的不同电子元件所通用的构造和结构。该方法的另一步骤包括提供不同电子元件构造的设计参数。该方法还包括:在形成多层产品的连续薄片的步骤之后,根据设计参数修改多层产品,以便制造多种电子元件。

[0064] 利用上述步骤,可以使用具有通用导电图案的连续薄片的相同坯料制造全部电子元件。此外,每个电子元件的设计参数可以得到简化,这是因为每组设计参数包括共有的通用导电图案,该图案已经在定制步骤之前完成。该方法还提供如下可能性,即:在与形成通用导电图案的连续薄片的步骤完全分开的时间和位置上进行定制步骤。结果,可以优化形成连续多层产品的方法以改善成本、时间和材料的利用率以及精度,并且可以在分开的优选条件下完成定制。

[0065] 上述说明、实例和数据完整地描述了本发明的制造和使用。由于可以在不脱离本发明的精髓和范围的情况下实施本发明的很多实施例,因此本发明由后附权利要求书限定。



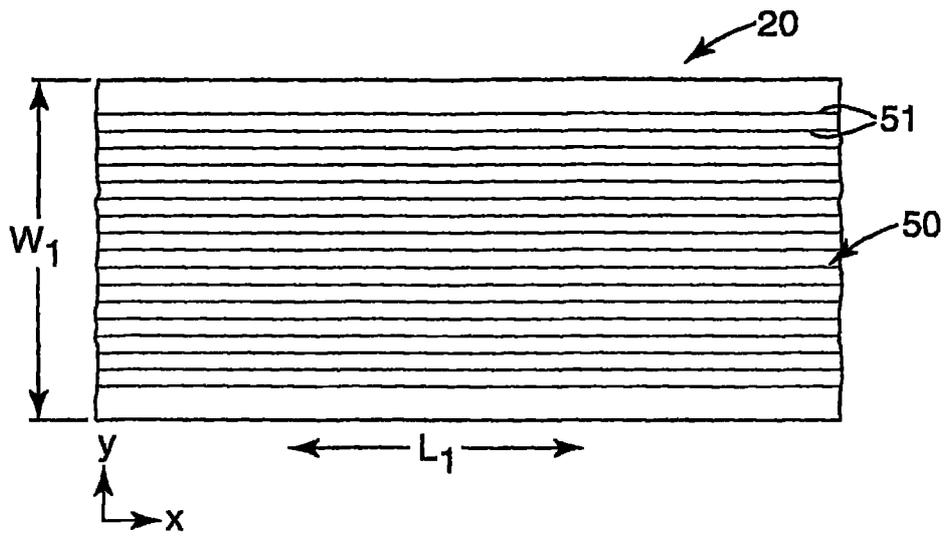


图 2

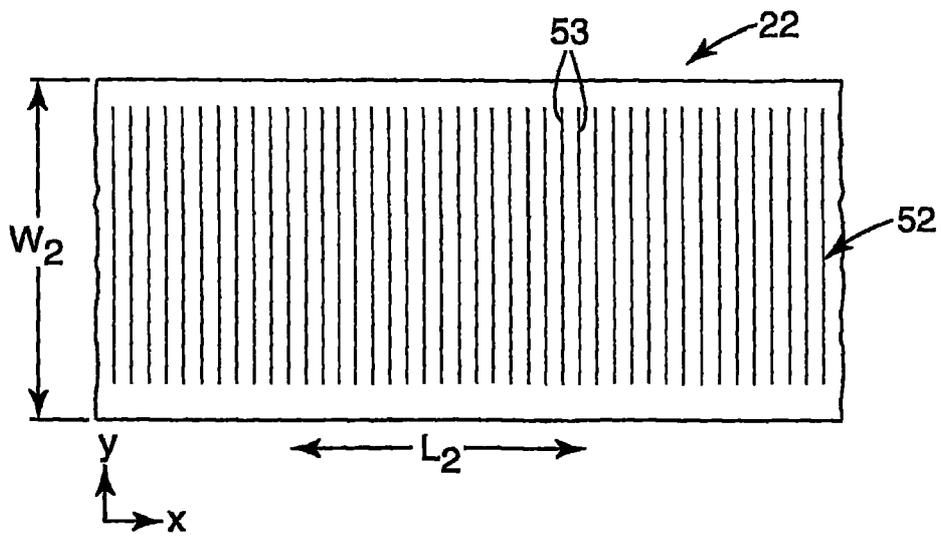


图 3

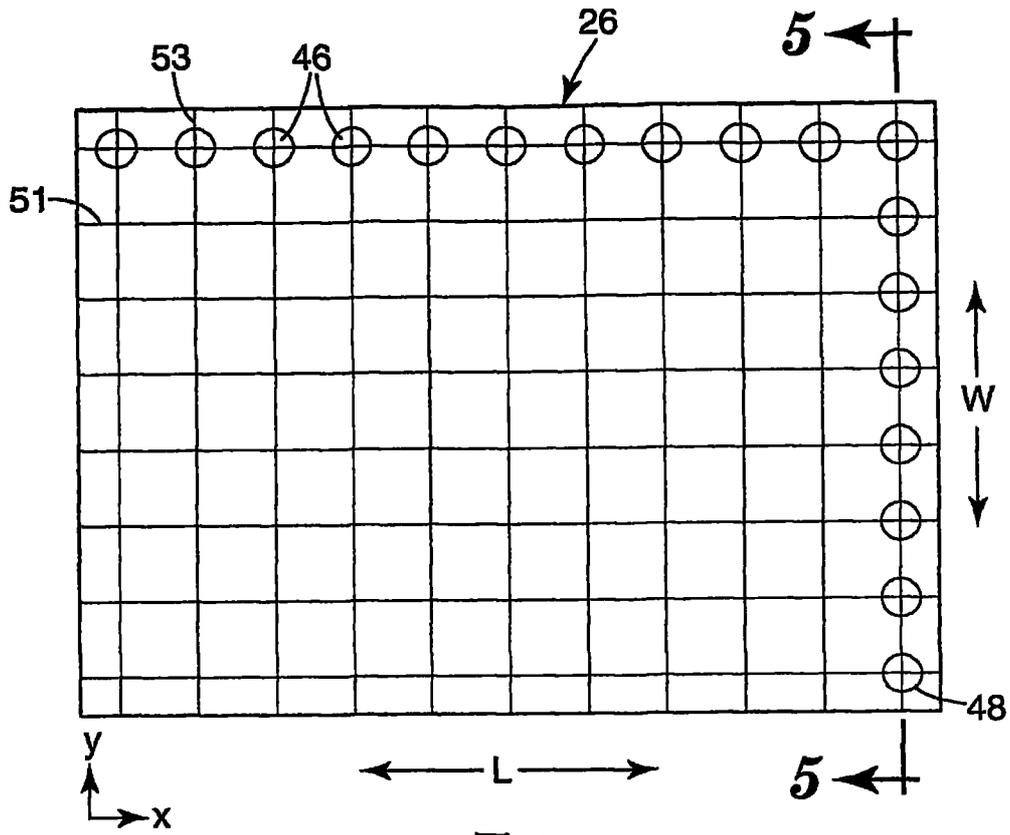


图 4

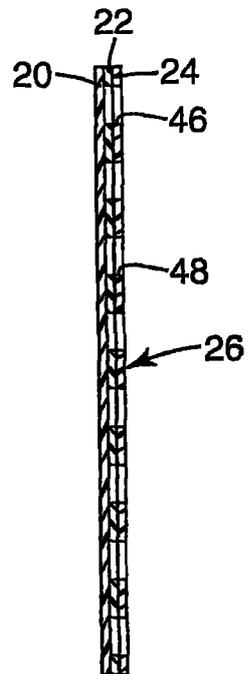


图 5

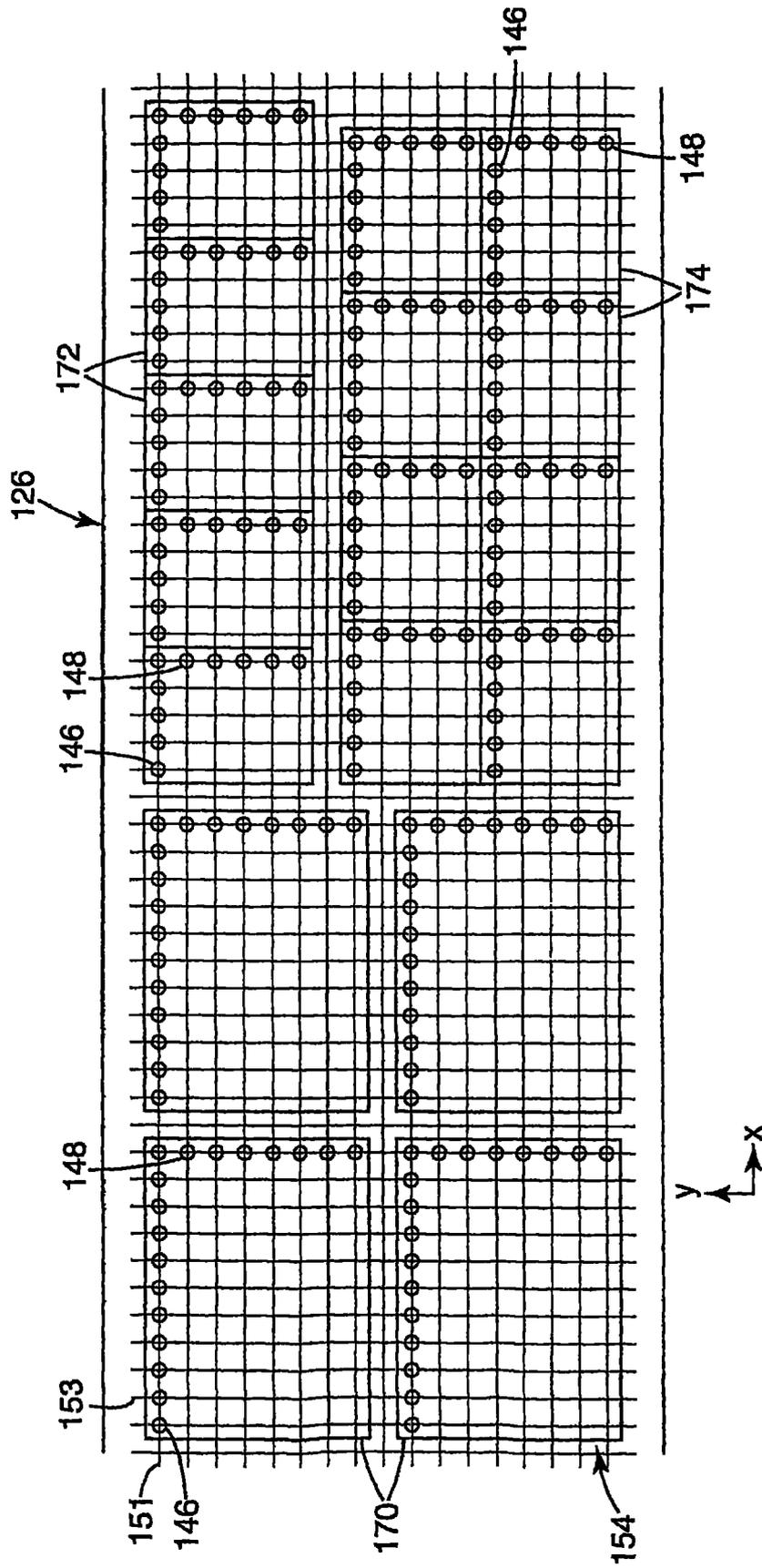


图6

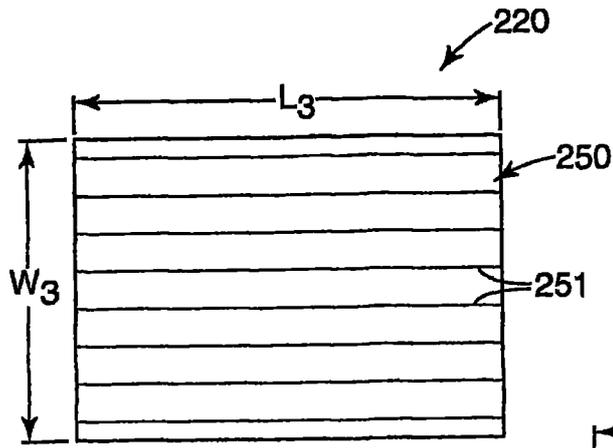


图 7A

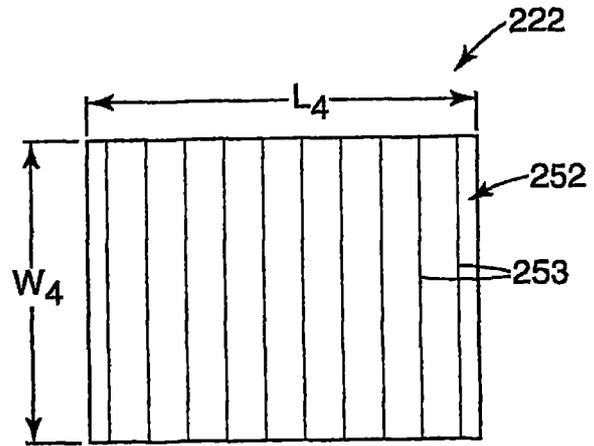


图 7B

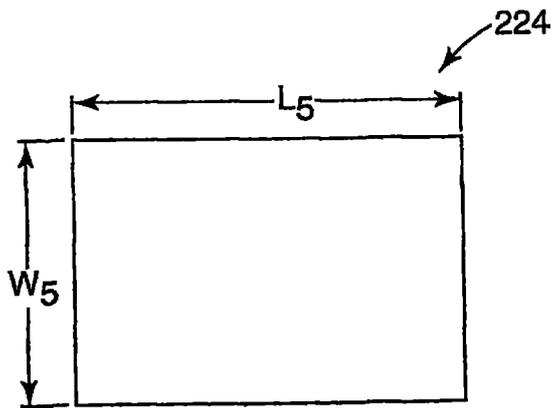


图 7C

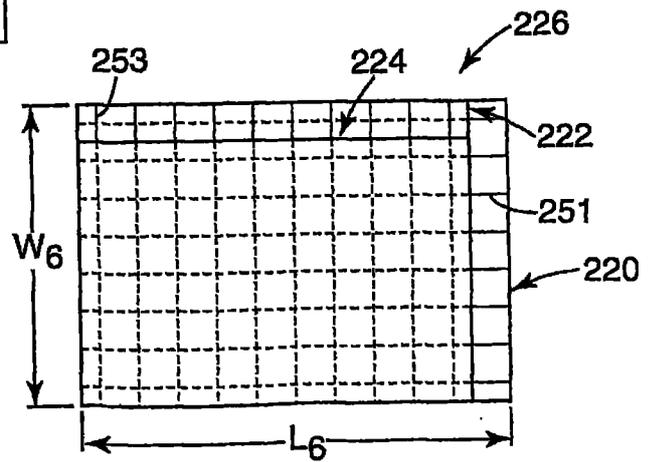


图 8

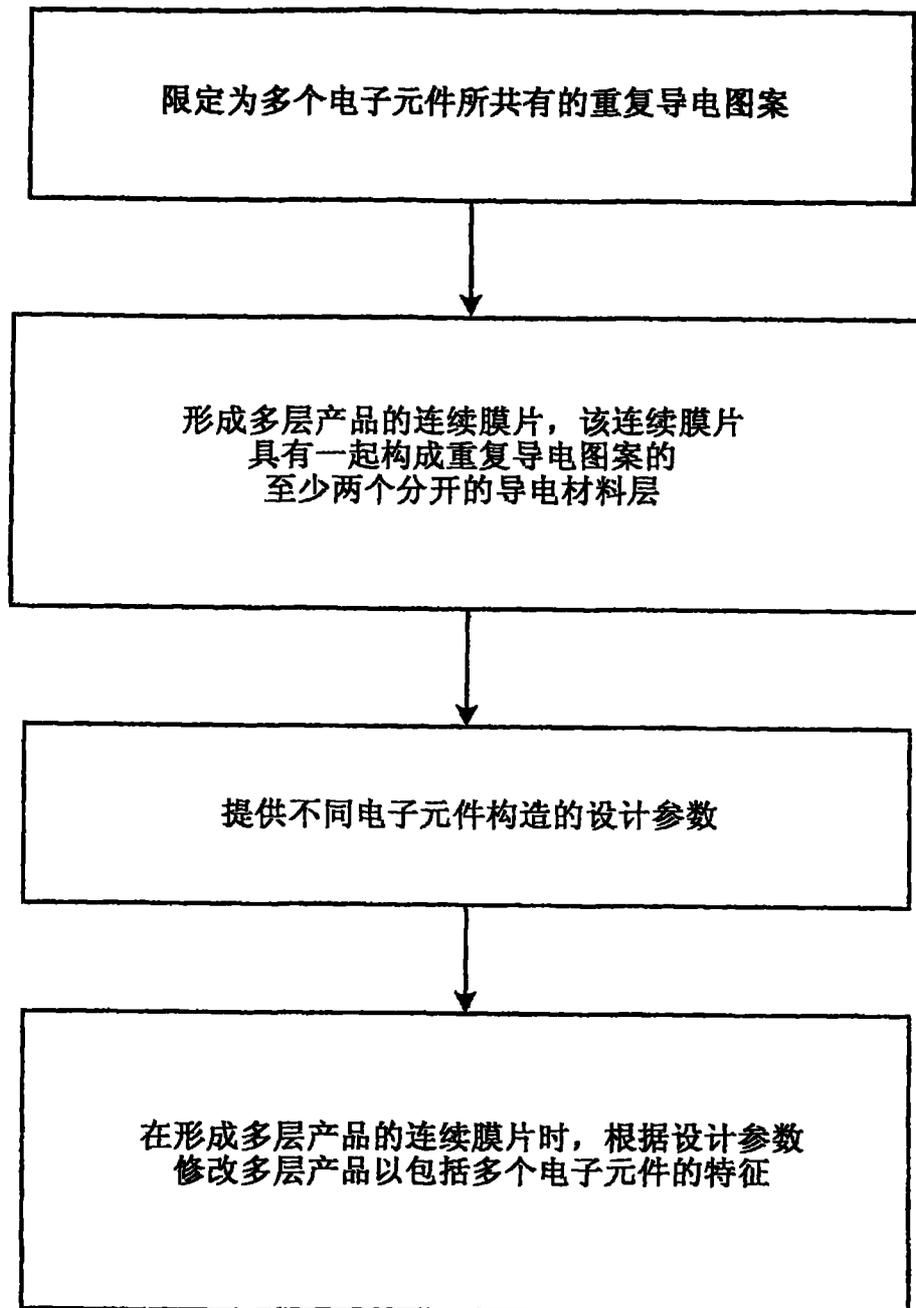


图 9

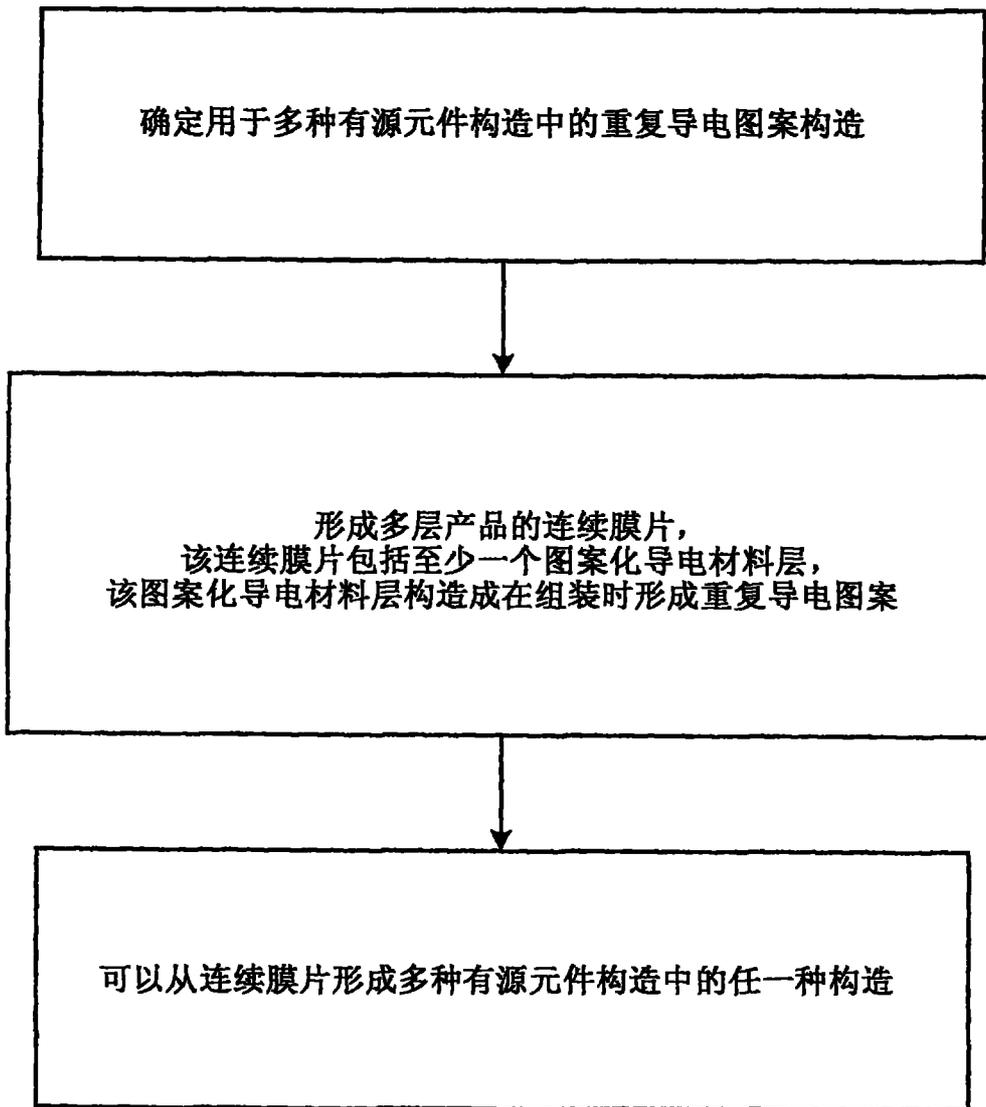


图 10

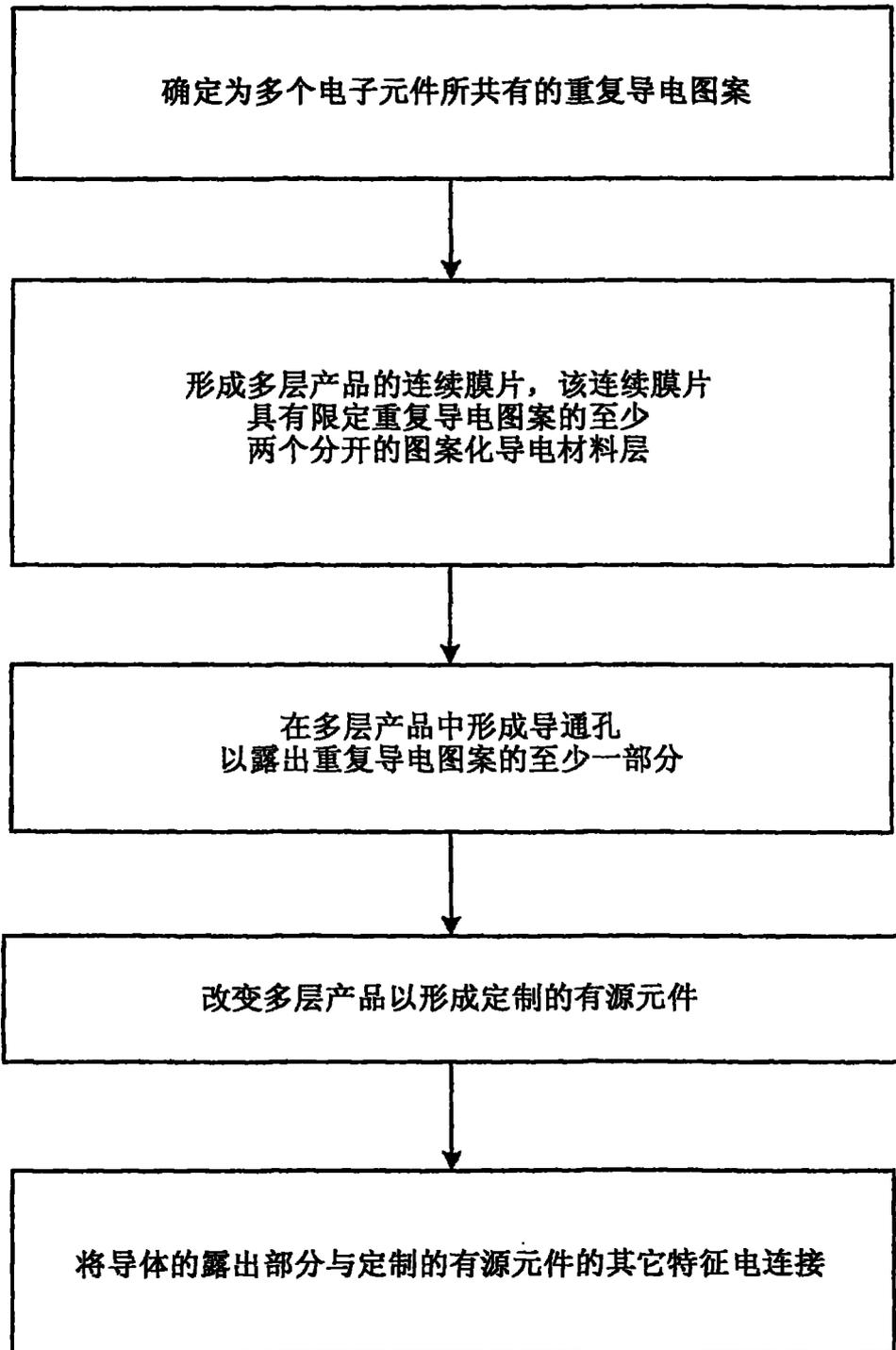


图 11