

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 7 月 5 日 (05.07.2018)



(10) 国际公布号
WO 2018/121371 A1

(51) 国际专利分类号:
G01R 19/25 (2006.01) **G01R 19/00** (2006.01)

(21) 国际申请号: PCT/CN2017/117396

(22) 国际申请日: 2017 年 12 月 20 日 (20.12.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201611247084.4 2016 年 12 月 29 日 (29.12.2016) CN

(71) 申请人: 比亚迪股份有限公司 (BYD COMPANY LIMITED) [CN/CN]; 中国广东省深圳市坪山新区比亚迪路 3009 号, Guangdong 518118 (CN)。

(72) 发明人: 蒋幸福 (JIANG, Xingfu); 中国广东省深圳市坪山新区比亚迪路 3009 号, Guangdong 518118 (CN)。 王文情 (WANG, Wenqing); 中国广东省深圳市坪山新区比亚迪路 3009 号, Guangdong 518118 (CN)。

(74) 代理人: 北京清亦华知识产权代理事务所 (普通合伙) (TSINGYIHUA INTELLECTUAL PROPERTY LLC); 中国北京市海淀区清华园清华大学照澜院商业楼 301 室, Beijing 100084 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,

(54) Title: SWITCH-MODE POWER SUPPLY AND VOLTAGE SAMPLING CIRCUIT THEREOF

(54) 发明名称: 开关电源及其电压采样电路

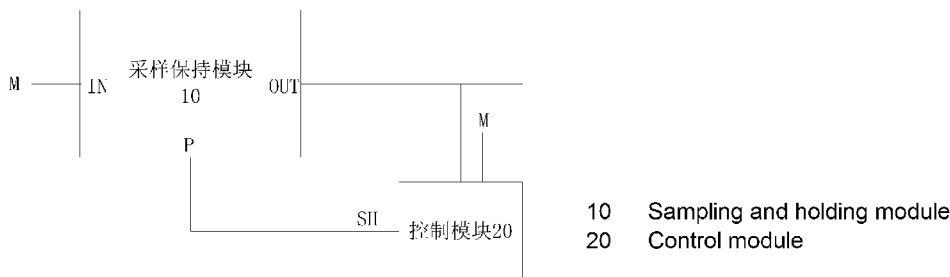


图 2

(57) Abstract: A switch-mode power supply and a voltage sampling circuit thereof are provided. The voltage sampling circuit comprises: a sampling and holding module (10), having a sampling input end (IN), a sampling output end (OUT), and a sampling control end (P), and used to sample a voltage (V1) at a voltage sampling point (M) in a sampling phase to enable a sampled voltage (V2) at the sampling output end (OUT) to change with the voltage (V1) at the voltage sampling point (M), and hold the sampled voltage (V2) at the sampling output end (OUT) after the sampling phase ends; and a control module (20), used to control the sampling and holding module (10) to enter the sampling phase when it is determined, according to the voltage (V1) at the voltage sampling point (M), that the voltage (V1) at the voltage sampling point (M) is within a voltage sampling range, and control the sampling and holding module (10) to end the sampling phase when it is determined, according to the voltage (V1) at the voltage sampling point (M) and the sampled voltage (V2) at the sampling output end (OUT), that the voltage (V1) at the voltage sampling point (M) is at a voltage inflection point, to enable the sampled voltage (V2) at the sampling output end (OUT) to be held at a voltage corresponding to the voltage inflection point. The voltage sampling circuit samples the voltage at the voltage inflection point, such that the value of an output voltage is accurately reflected, improving voltage regulation accuracy of a switch-mode power supply.

CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种开关电源及其电压采样电路，电压采样电路包括：采样保持模块(10)，具有采样输入端(IN)、采样输出端(OUT)和采样控制端(P)，用于在采样阶段采样电压采样点(M)的电压(V1)，以使采样输出端(OUT)的采样电压(V2)跟随电压采样点(M)的电压(V1)，并在采样阶段结束后保持采样输出端(OUT)的采样电压(V2)；控制模块(20)，用于在根据电压采样点(M)的电压(V1)判断电压采样点(M)的电压(V1)处于可采样电压段时，控制采样保持模块(10)进入采样阶段，以及在根据电压采样点(M)的电压(V1)和采样输出端(OUT)的采样电压(V2)判断电压采样点(M)的电压(V1)处于电压拐点时，控制采样保持模块(10)的采样阶段结束以使采样输出端(OUT)的采样电压(V2)保持在电压拐点对应的电压，从而通过采样电压拐点的电压，能够准确反映输出电压的大小，提高了开关电源的恒压精度。

开关电源及其电压采样电路

技术领域

5 本发明涉及开关电源技术领域，特别涉及一种电压采样电路和一种具有该电路的开关电源。

背景技术

开关电源由于体积小、效率高且电流大的等优点，被广泛应用于手机充电器和适配器等电源方案中。相关技术中开关电源的电压采样电路通常通过电压反馈引脚采样反馈
10 线圈的电压变化，并根据采样到的电压值控制功率开关管的工作频率和导通的占空比，以调整次级线圈的输出电压。

但是，相关技术存在的缺点是，负载大小会影响电压反馈引脚的电压，导致采样到的电压值发生变化，不能准确表示输出电压的大小，因此，次级线圈的输出电压难以保持稳定，降低了开关电源的恒压精度。

15 因此，相关技术需要进行改进。

发明内容

本发明旨在至少在一定程度上解决相关技术中的技术问题之一。为此，本发明的一个目的在于提出一种电压采样电路，该电路能够提高开关电源的恒压精度。

20 本发明的另一个目的在于提出一种开关电源。

为达到上述目的，本发明一方面实施例提出的电压采样电路，包括：采样保持模块，所述采样保持模块具有采样输入端、采样输出端和采样控制端，所述采样输入端与电压采样点相连，所述采样保持模块用于在采样阶段采样所述电压采样点的电压，以使所述采样输出端的采样电压跟随所述电压采样点的电压，并在所述采样阶段结束后保持所述采样
25 输出端的采样电压；控制模块，所述控制模块分别与所述电压采样点以及所述采样保持模块的控制端和采样输出端相连，所述控制模块用于在根据所述电压采样点的电压判断所述电压采样点的电压处于可采样电压段时，控制所述采样保持模块进入所述采样阶段，以及在根据所述电压采样点的电压和所述采样输出端的采样电压判断所述电压采样点的电压处于电压拐点时，控制所述采样保持模块的采样阶段结束以使所述采样输出端的
30 采样电压保持在所述电压拐点对应的电压。

根据本发明实施例提出的电压采样电路，控制模块在电压采样点的电压处于可采样电压段时控制采样保持模块进入采样阶段，以使采样输出端的采样电压跟随电压采样点的电压，并在电压采样点的电压处于电压拐点时控制采样保持模块的采样阶段结束，以使采样输出端的采样电压保持在电压拐点对应的电压，从而通过采样电压拐点的电压，
35 能够准确反映输出电压的大小，避免开关电源的负载变化对采样电压产生影响，改善了控制系统的稳定性和准确性，提高了开关电源输出电压的恒压精度，提升了用户体验。

为达到上述目的，本发明另一方面实施例提出的一种开关电源，包括上述的电压采样电路。

根据本发明实施例提出的开关电源，通过上述电压采样电路采样电压拐点的电压，能够准确反映输出电压的大小，避免开关电源的负载变化对采样电压产生影响，改善了控制系统的稳定性和准确性，提高了开关电源输出电压的恒压精度，提升了用户体验。

附图说明

图 1 是相关技术中的电压采样电路的波形示意图；

图 2 是根据本发明实施例的电压采样电路的方框示意图；

10 图 3 是根据本发明一个具体实施例的电压采样电路的波形示意图；

图 4 是根据本发明一个具体实施例的电压采样电路的电路原理图；

图 5 是根据本发明实施例的开关电源的方框示意图；

图 6 是根据本发明一个具体实施例的开关电源的电路原理图；以及

图 7 是图 6 所示的开关电源的电源控制芯片的方框示意图。

15 附图标记：

采样保持模块 10 和控制模块 20；

触发器 201、第一控制单元 202 和第二控制单元 203；

第一比较器 CMP1、第二比较器 CMP2 和延时单元 210；

采样保持单元 101、开关单元 102 和触发单元 103；

20 第一电阻 R1、第一电容 C1、第二电阻 R2 和第二电容 C2；

第一 MOS 管 MOS1 和第二 MOS 管 MOS2；前沿消隐电路 110。

具体实施方式

下面详细描述本发明的实施例，所述实施例的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的，旨在用于解释本发明，而不能理解为对本发明的限制。

为便于理解，先简单介绍相关技术中的电压采样电路的工作原理。

在相关技术中，电压采样电路通过 RC 进行滤波处理，以滤除电压采样点的电压 $V1'$ 波形中的高频干扰。当电压采样点的电压 $V1'$ 上升超过预设阈值例如 0.1V 时，电压采样电路的比较器的输出信号从低电平跳变为高电平，由于电压采样点的电压 $V1'$ 波形的初期存在谐振波动，可通过延时电路将比较器的输出信号延时预设延时时间 T' 以避免采样谐振波动区域的电压，延时预设延时时间 T' 后，可采样到电压采样点的电压 $V1'$ 电压平台中段的电压，该电压更接近电压采样点的电压 $V1'$ 的平均值。进一步地，前沿消隐 LEB 模块根据延时后的输出信号生成脉冲很小的 PWM 信号 SH' ，PWM 信号 SH' 控制传输门 TR，当 PWM 信号 SH' 为高电平时，传输门 TR 导通，电压采样电路进入采样阶段，以获取当前的电压值；当 PWM 信号 SH' 为低电平时，传输门 TR 关

闭,电压采样电路采样阶段结束,并进入保持阶段,整个采样过程的时序逻辑如图 1 所示。

如图 1 所示,在一个周期时间内,电压采样点的电压 $V1'$ 波形的电压平台并不是完全相等的,而存在下降趋势的,因此,当延时电路的预设延时时间不同时,电压采样电路采样到的电压 $V1'$ 可能不同。另外,由于电压采样点的电压平台时间的长短实际对应的是次级绕组消磁时间的长短,开关电源的负载不同,则电压采样点的电压平台时间长短发生变化,当开关电源的负载较重时,电压采样点的电压平台时间较长;当开关电源的负载较轻时,电压采样点的电压平台时间较短。因此,当开关电源的负载不同时,延时电路延时预设延时时间后,电压采样点的电压可能并不能准确表示输出电压的大小,电压采样电路输出的采样电压 $V2'$ 不准确,则误差放大器接收到采样电压 $V2'$ 存在偏差,导致电源控制芯片的控制失效,系统输出的电压出现偏差即开关电源输出的电压并非预设电压值,导致开关电源的恒压精度降低。

基于此,本发明实施例提出了一种开关电源及其电压采样电路。

下面参考附图来描述本发明实施例提出的开关电源及其电压采样电路。

图 2 是根据本发明实施例的电压采样电路的方框示意图。如图 2 所示,该电压采样电路包括:采样保持模块 10 和控制模块 20。其中,电压采样电路可设置于开关电源的电源控制芯片。

其中,采样保持模块 10 具有采样输入端 IN、采样输出端 OUT 和采样控制端 P,采样输入端 IN 与电压采样点 M 相连,采样保持模块 10 用于在采样阶段采样电压采样点 M 的电压 $V1$,以使采样输出端的采样电压 $V2$ 跟随电压采样点 M 的电压 $V1$,并在采样阶段结束后保持采样输出端的采样电压 $V2$;控制模块 20 分别与电压采样点 M 以及采样保持模块 10 的采样控制端 P 和采样输出端 OUT 相连,控制模块 20 用于在根据电压采样点 M 的电压 $V1$ 判断电压采样点 M 的电压 $V1$ 处于可采样电压段时,控制采样保持模块 10 进入采样阶段,以及在根据电压采样点 M 的电压 $V1$ 和采样输出端的采样电压 $V2$ 判断电压采样点 M 的电压 $V1$ 处于电压拐点时,控制采样保持模块 10 的采样阶段结束以使采样输出端的采样电压 $V2$ 保持在电压拐点对应的电压。

也就是说,控制模块 20 接收电压采样点 M 的电压 $V1$ 并判断电压采样点 M 的电压 $V1$ 是否处于可采样的电压段,当电压采样点 M 的电压 $V1$ 处于可采样的电压段时,控制模块 20 输出开通控制信号 SH 例如高电平至采样保持模块 10 的采样控制端 P,采样保持模块 10 在接收到开通控制信号 SH 时进入采样阶段,此时,采样保持模块 10 采样电压采样点 M 的电压 $V1$,以使采样输出端的采样电压 $V2$ 跟随电压采样点 M 的电压 $V1$ 。当电压采样点 M 的电压 $V1$ 变化至电压拐点时,控制模块 20 输出关断控制信号 SH 例如低电平至采样保持模块 10 的采样控制端 P,采样保持模块 10 在接收到关断控制信号 SH 时结束采样阶段并进入保持阶段,此时,采样输出端的采样电压 $V2$ 保持在电压拐点对应的电压。

需要说明的是,结合图 6 的实施例,电压采样点 M 可为开关电源中反馈线圈的电

压反馈端 Q 即图 6 所示的电源控制芯片的电压反馈引脚 VFB (voltage feed back)，由于电压采样点 M 的电压平台时间的长短实际对应的是次级绕组消磁时间的长短，当次级线圈消磁结束时，流过次级线圈的电流为 0，此时，次级线圈上不产生压降，次级线圈的输出线路也不产生压降，反馈线圈可以准确映射次级线圈的输出电压，如果电压采样电路此时采样反馈线圈的电压反馈引脚 VFB 的电压，则可通过电压采样点 M 的电压准确映射输出电压的大小，如图 3 所示，在 t3 时刻，次级线圈消磁结束，电压反馈引脚 VFB 的电压即将开始下降即电压采样点 M 的电压 V1 波形出现电压拐点。由此，无论电压采样点 M 的电压平台时间长短，不管轻载还是重载，最终采样到的电压均是电压拐点对应的电压，能够准确映射次级线圈的输出电压的大小。

由此，采样保持模块 10 可采样电压拐点对应的电压，并将电压拐点对应的电压作为最终的采样电压输出至误差放大器，以及根据采样电压调整电源控制芯片输出的控制信号，以调整功率开关管的工作频率和导通的占空比，使次级线圈的输出电压保持稳定，从而能够避免开关电源的负载变化对采样电压产生影响，改善了控制系统的稳定性和准确性，提高了开关电源输出电压的恒压精度，提升了用户体验。

下面结合图 3 和图 4 来具体描述本发明实施例的电压采样电路的电路结构和工作原理。

根据本发明的一个实施例，如图 4 所示，控制模块 20 包括：触发器 201、第一控制单元 202 和第二控制单元 203。

其中，触发器 201 具有置位端 S、复位端 R 和输出端 O，触发器 201 的输出端 O 与采样保持模块 10 的采样控制端 P 相连；第一控制单元 202 的输入端 IN1 与电压采样点 M 相连，第一控制单元 202 的输出端 OUT1 与触发器 201 的置位端 S 相连，第一控制单元 202 用于在判断电压采样点 M 的电压 V1 处于可采样电压段时控制触发器 201 置位以控制采样保持模块 10 进入采样阶段；第二控制单元 203 的输入端 IN2 分别与电压采样点 M 以及采样输出端相连，第二控制单元 203 的输出端 OUT2 与触发器 201 的复位端 R 相连，第二控制单元 203 用于在判断电压采样点 M 的电压处于电压拐点时控制触发器 201 复位，以控制采样保持模块 10 的采样阶段结束。

具体来说，当电压采样点 M 的电压 V1 处于可采样电压段时，第一控制单元 202 的输出端 OUT1 输出采样信号例如高电平至触发器 201 的置位端 S，以控制触发器 201 置位，触发器 201 输出开通控制信号 SH 至采样保持模块 10 的采样控制端 P，以控制采样保持模块 10 进入采样阶段；当电压采样点 M 的电压处于电压拐点时，第二控制单元 203 的输出端 OUT2 输出采样结束信号例如高电平至触发器 201 的复位端 R，以控制触发器 201 复位，触发器 201 输出关断控制信号 SH 至采样保持模块 10 的采样控制端 P，以控制采样保持模块 10 的采样阶段结束即进入保持阶段。

需要说明的是，可采样电压段可指电压采样点 M 的电压 V1 的电压平台中段，在本发明实施例中，将电压采样点 M 的电压 V1 与预设电压 V0 进行比较，并在电压采样点 M 的电压 V1 大于预设电压 V0 后延时预设延时时间判断电压采样点 M 的电压 V1 处于

可采样电压段即电压平台中段。

根据本发明的一个实施例，如图 4 所示，第一控制单元 202 包括：第一比较器 CMP1 和延时单元 210，其中，第一比较器 CMP1 的第一输入端与电压采样点 M 相连，第一比较器 CMP1 的第二输入端与预设电压提供端 Vref 相连，第一比较器 CMP1 用于在电压采样点 M 的电压 V1 大于预设电压 V0（例如由 Vref 提供）时输出采样信号；延时单元 210 的一端与第一比较器 CMP1 的输出端相连，延时单元 210 的另一端与触发器 201 的置位端 S 相连，延时单元 210 用于将采样信号延时预设延时时间 T 后输出至触发器 201 以控制触发器 201 置位。另外，第一比较器 CMP1 的电源端与预设电源 VCC 相连，第一比较器 CMP1 的接地端接地。

具体来说，预设电压提供端 Vref 提供的预设电压 V0 可为 0.1V，当电压采样点 M 的电压 V1 小于等于 0.1V 时，第一比较器 CMP1 输出第一采样信号例如低电平；当电压采样点 M 的电压 V1 大于 0.1V 时，第一比较器 CMP1 的输出发生翻转即输出第二采样信号例如高电平。延时电路 210 将第一比较器 CMP1 输出的采样信号延时预设延时时间 T 后输出至触发器 201 的置位端 S，从而在第一比较器 CMP1 输出高电平后延时预设延时时间 T 控制触发器 201 置位，采样保持模块 10 进入采样阶段。

需要说明的是，如图 3 所示，由于电压采样点 M 的电压 V1 在一个周期内的初始阶段存在振荡波动，延时电路 210 将采样信号延时预设延时时间 T 能够避免采样保持模块 10 采样到电压平台初期干扰较大的电压。

根据本发明的一个实施例，如图 4 所示，第二控制单元 203 包括：第二比较器 CMP2，第二比较器 CMP2 的第一输入端与采样输出端相连，第二比较器 CMP2 的第二输入端与电压采样点 M 相连，第二比较器 CMP2 的输出端与触发器 201 的复位端 R，第二比较器 CMP2 用于在采样输出端输出的采样电压 V2 与电压采样点 M 的电压 V1 之间的差值大于预设阈值时，输出采样结束信号至触发器 201 以控制触发器 201 复位。另外，第二比较器 CMP2 的电源端与预设电源 VCC 相连，第二比较器 CMP2 的接地端接地。

根据本发明的一个具体实施例，第二比较器 CMP2 可为输入端存在微小失配的比较器，也就是说，当第二比较器 CMP2 的第一输入端和第二输入端的差值较小时第二比较器 CMP2 输出的电平不翻转。

具体来说，在电压采样阶段，采样输出端输出的采样电压 V2 变化滞后于电压采样点 M 的电压 V1 变化，如图 3 所示，在电压采样点 M 的电压平台的中段，电压采样点 M 的电压 V1 变化比较缓慢，此时，采样输出端输出的采样电压 V2 与电压采样点 M 的电压 V1 之间的差值小于预设阈值，即第二比较器 CMP2 的第一输入端和第二输入端的电压差值小于预设阈值，第二比较器 CMP2 输出第一采样结束信号例如低电平至触发器 201 的复位端 R，触发器 201 保持置位即继续输出高电平。如图 3 所示，在电压采样点 M 的电压处于电压拐点时，电压采样点 M 的电压 V1 突然减小，采样输出端输出的采样电压 V2 变化滞后于电压采样点 M 的电压 V1 变化，因此，采样输出端输出的采样电压 V2 与电压采样点 M 的电压 V1 之间的差值大于预设阈值，即第二比较器 CMP2 的第一

输入端和第二输入端的电压差值大于预设阈值，第二比较器 CMP2 输出第二采样结束信号例如高电平至触发器 201 的复位端 R，触发器 201 复位即输出低电平。

根据本发明的一个实施例，如图 4 所示，采样保持模块 10 包括：采样保持单元 101、开关单元 102 和触发单元 103。

5 其中，采样保持单元 101 分别与电压采样点 M 和控制模块 20 相连，采样保持单元 101 包括传输门 TR，其中，控制模块 20 通过控制传输门 TR 导通以控制采样保持模块 10 进入采样阶段，并通过控制传输门 TR 关断以控制采样阶段结束；开关单元 102 与采样保持单元 101 并联连接；触发单元 103 分别与控制模块 20 和开关单元 102 相连，触发单元 103 用于在采样保持模块 10 进入采样阶段时生成触发信号以触发开关单元 102
10 导通预设时间，以使采样保持模块 10 的输出端先通过开关单元 102 跟随电压采样点 M 的电压，再在预设时间后通过采样保持单元 101 跟随电压采样点 M 的电压。

由此，能够避免电压采样点 M 的电压平台已经结束而采样输出端 OUT 输出的采样电压 V2 还未跟上电压采样点 M 的电压 V1 的情况出现，从而可保证电压采样电路采样到电压拐点的电压。

15 根据本发明的一个实施例，如图 4 所示，采样保持单元 101 还包括：第一电阻 R1、第一电容 C1、第二电阻 R2 和第二电容 C2，其中，第一电阻 R1 的第一端与电压采样点 M 相连，第一电阻 R1 的第二端与传输门 TR 的一端相连，传输门 TR 的控制端与控制模块 20 相连；第一电容 C1 的一端与传输门 TR 的另一端相连，第一电容 C1 的另一端接地，第一电容 C1 与传输门 TR 之间具有第一节点；第二电阻 R2 的第一端与第一节点
20 相连，第二电阻 R2 的第二端与控制模块 20 相连；第二电容 C2 的一端与第二电阻 R2 的第二端相连，第二电容 C2 的另一端接地，第二电容 C2 与第二电阻 R2 之间具有第二节点。

具体来说，第一电阻 R1 和第一电容 C1 可构成第一级 RC 滤波电路，第二电阻 R2 和第二电容 C2 可构成第二级 RC 滤波电路，其中，第一电阻 R1 的第一端可作为采样保持模块 10 的采样输入端 IN，传输门 TR 的控制端可作为采样保持模块 10 的采样控制端
25 P，第一节点可作为采样保持模块 10 的第一采样输出端 OUT'，第二节点可作为采样保持模块 10 的第二采样输出端 OUT''，其中，可通过第一采样输出端 OUT' 将采样电压输出至开关电源的误差放大器，可通过第二采样输出端 OUT'' 将采样电压输出至控制模块 20。

30 应当理解的是，也可通过第二采样输出端 OUT'' 将采样电压输出至开关电源的误差放大器。

根据本发明的一个实施例，如图 4 所示，开关单元 102 包括：第一 MOS 管 MOS1 和第二 MOS 管 MOS2，其中，第一 MOS 管 MOS1 的源极 S 分别与第一电阻 R1 的第一端和电压采样点 M 相连，第一 MOS 管 MOS1 的漏极 D 与第一节点相连，第一 MOS 管
35 MOS1 的栅极 G 与触发单元 103 相连；第二 MOS 管 MOS2 的源极 S 与第一节点相连，第一 MOS 管 MOS1 的漏极 D 与第二节点相连，第二 MOS 管 MOS2 的栅极 G 分别与第

一 MOS 管 MOS1 的栅极 G 和触发单元 103 相连。

根据本发明的一个实施例，如图 4 所示，触发单元 103 包括前沿消隐电路 110。

根据本发明的一个具体实施例，如图 3 所示，在 t_1 时刻，电压采样点 M 的电压 V_1 大于预设电压 V_0 例如 0.1V，在 t_1 至 t_3 时间段内，电压采样点 M 的电压平台初始阶段的电压波形存在振荡波动，随后电压采样点 M 的电压平台存在缓慢下降趋势，在 t_3 时刻，电压采样点 M 的电压有快速下降趋势，也就是说，在 t_3 时刻，电压采样点 M 的电压处于电压拐点。在本发明的实施例中，可在 t_2 时刻进行采样，即，在 t_2 时刻，延时单元 210 将采样信号输出至触发器 201 的置位端 S，电压采样电路开始进入采样阶段，以避免采样到振荡波动，此时，延时单元 210 的预设延时时间 $T=t_2-t_1$ 。

具体来说，在 t_1 时刻，电压采样点 M 的电压 V_1 大于 0.1V，第一比较器 CMP1 输出采样信号例如高电平，延时单元 210 在图 3 所示的 t_2 时刻将采样信号输出至触发器 201 的置位端 S，触发器 201 的输出置高即触发器 201 的输出端 O 输出开通控制信号 SH 例如高电平。传输门 TR 在接收到开通控制信号 SH 时导通以控制采样保持模块 10 进入采样阶段，在采样开始阶段，触发单元 103 接收开通控制信号 SH 以生成触发信号例如脉冲很小的 PWM 信号 SHFA，触发信号 SHFA 的脉冲宽度小于开通控制信号 SH 的脉冲宽度，当 PWM 信号 SHFA 为高电平时，第一 MOS 管 MOS1 和第二 MOS 管 MOS2 导通，开关单元 102 导通预设时间，以使采样保持单元 101 中的传输门 TR、第一电阻 R1、第一电容 C1、第二电阻 R2 和第二电容 C2 均短路预设时间，此时，采样输出端 OUT 输出的采样电压 V_2 不经过 RC 滤波电路，采样电压 V_2 通过开关单元 102 迅速跟随电压采样点 M 的电压 V_1 ，在电压采样点 M 的电压平台时间较短时，能够避免电压采样点 M 的电压平台已经结束而采样输出端 OUT 输出的采样电压 V_2 还未跟上电压采样点 M 的电压 V_1 的情况出现，从而可保证电压采样电路采样到电压拐点的电压。

在 PWM 信号 SHFA 变为低电平时，第一 MOS 管 MOS1 和第二 MOS 管 MOS2 关断，采样输出端 OUT 输出的采样电压 V_2 通过采样保持单元 101 跟随电压采样点 M 的电压 V_1 。具体地，传输门 TR 在开通控制信号 SH 的控制下导通，传输门 TR 和第一级 RC 滤波电路对电压采样点 M 的电压 V_1 进行处理后输出采样电压 V_2 至开关电源的误差放大器，且传输门 TR、第一级 RC 滤波电路和第二级 RC 滤波电路对电压采样点 M 的电压 V_1 进行处理后输出采样电压 V_2 至第二比较器 CMP2 的第一输入端。由于 RC 滤波电路的时间常数较大，因此，采样输出端 OUT 输出的采样电压 V_2 的变化滞后于电压采样点 M 的电压 V_1 的变化。

在 t_2 - t_3 时间段内，电压采样点 M 的电压 V_1 变化比较缓慢，采样电压 V_2 与电压采样点 M 的电压 V_1 之间的差值小于预设阈值，第二比较器 CMP2 输出第一采样结束信号例如低电平至触发器 201 的复位端 R，触发器 201 保持置位即继续输出高电平，控制传输门 TR 保持导通以持续进行采样，采样电压 V_2 跟随电压采样点 M 的电压 V_1 。如果电压采样点 M 的电压 V_1 变化较大，则在采样电压 V_2 与电压采样点 M 的电压 V_1 之间产生差值，在 t_3 时刻，电压采样点 M 的电压 V_1 有迅速下降的趋势即电压采样点 M 的

电压 V1 处于电压拐点，此时，采样输出端输出的采样电压 V2 与电压采样点 M 的电压 V1 之间的差值大于预设阈值，第二比较器 CMP2 输出第二采样结束信号例如高电平至触发器 201 的复位端 R，触发器 201 复位即输出低电平，控制传输门 TR 关断以控制采样阶段结束，进入保持阶段，采样电压 V2 保持在电压拐点对应的电压。

5 综上，根据本发明实施例提出的电压采样电路，控制模块在电压采样点的电压处于可采样电压段时控制采样保持模块进入采样阶段，以使采样输出端的采样电压跟随电压采样点的电压，并在电压采样点的电压处于电压拐点时控制采样保持模块的采样阶段结束，以使采样输出端的采样电压保持在电压拐点对应的电压，从而通过采样电压拐点的电压，能够准确反映输出电压的大小，避免开关电源的负载变化对采样电压产生影响，
10 改善了控制系统的稳定性和准确性，提高了开关电源输出电压的恒压精度，提升了用户体验。

图 5 是根据本发明实施例提出的开关电源的方框示意图。如图 5 所示，开关电源 200 包括电压采样电路 100。

根据本发明的一个实施例，如图 6 所示，开关电源 200 包括整流模块 30、电源控制
15 芯片 40、功率开关管 Q1 和变压器组件 50。其中，电压采样电路 100 集成在电源控制芯片 40 内部；变压器组件 50 包括初级线圈 501、次级线圈 502 和反馈线圈 503，次级线圈 502 的一端与开关电源 200 的第一输出端 V+ 相连，次级线圈 502 的另一端与开关电源 200 的第二输出端 V- 相连，反馈线圈 503 的一端与电源控制芯片 40 相连，反馈线圈 503 的另一端与整流模块 30 相连。

20 具体来说，电源控制芯片 40 用于输出控制信号以控制功率开关管 Q1（例如 Q1 可为 MOS 管）的导通或关断，以实现变压器组件 50 的初、次级能量传递，并通过控制功率开关管 Q1 的工作频率和导通的占空比控制次级线圈 502 的输出电压和输出电流。电源控制芯片 40 还用于通过反馈线圈 503 采样次级线圈 502 的输出电压，进而调节控制信号的输出频率和占空比，以使次级线圈 502 的输出电压保持稳定。

25 根据本发明的一个具体实施例，如图 7 所示，电源控制芯片 40 包括以下端口：供电引脚 VDD、接地引脚 VSS、电流输入引脚 CS、输出引脚 OUT 和电压反馈引脚 VFB。其中，供电引脚 VDD 作为电源控制芯片 40 供电端用于给控制芯片供电；电流输入引脚 CS 用于检测流过变压器组件 50 的初级线圈的电流；输出引脚 OUT 用于输出控制信号以控制功率开关管 Q1 的导通或关断；采样引脚 VFB 用于采样反馈线圈的反馈电压，即，
30 电压反馈引脚 VFB 为上述实施例中电压采样电路的电压采样点。

在本发明的实施例中，如图 7 所示，电源控制芯片 40 可进一步包括：基准偏置模块 401、启动模块 402、时间采样电路 403、误差放大器 404、脉冲调制模块 405、逻辑处理模块 406、驱动模块 407 和过流保护模块 408。

其中，电压采样电路 100 的输入端与电压反馈引脚 VFB 相连，电压采样电路 100
35 的输出端（例如图 4 实施例中的 OUT'）与误差放大器 404 的第一输入端相连；误差放大器 404 的第二输入端与基准电压提供端相连；时间采样电路 403 的输入端与电压反馈

引脚 VFB 相连，时间采样电路 403 的输出端与误差放大器 404 的输出端相连，时间采样电路 403 的输出端与误差放大器 404 的输出端之间具有第三节点；脉冲调制模块 405 的第一输入端与第三节点相连，脉冲调制模块 405 的第二输入端与时间采样电路 403 的输出端相连；逻辑处理模块 406 的第一输入端与脉冲调制模块 405 的输出端相连；驱动模块 407 的输入端与逻辑处理模块 406 的输出端相连，驱动模块 407 的输出端与输出引脚 OUT 相连；过流保护模块 408 的第一输入端与电流输入引脚 CS 相连，过流保护模块 408 的第二输入端与基准电流提供端相连，过流保护模块 408 的输出端与逻辑处理模块 406 的第二输入端相连。

具体来说，基准偏置模块 401 用于提供电源控制芯片 40 内部所需的电压基准和电流偏置；启动模块 402 用于控制源控制芯片 40 的启动和关断；电压采样电路 100 用于采样反馈绕组的电压 V1 并输出采样电压 V2；时间采样电路 403 用于采样电压采样点的电压平台时间以对开关电源进行恒流控制；误差放大器 404 用于将采样电压 V2 和基准电压进行比较，并进行误差放大；脉冲调制模块 405 用于进行脉冲宽度调制和脉冲频率调制，以将误差放大器 404 输出的模拟信号输出转化为 PWM 信号，并将 PWM 信号输出至逻辑处理模块 406，逻辑处理模块 406 对 PWM 信号进行逻辑处理以生成相应的控制信号，驱动模块 407 用于生成驱动控制信号以驱动功率开关管 Q1；过流保护模块 408 用于检测初级电流的峰值电流，当初级电流的峰值电流超过预设电流阈值时生成功率开关管关断信号，以对开关电源进行过流保护。

这样，开关电源可通过反馈线圈采样次级线圈的输出电压，其中，电压采样电路根据电压采样点 M 的电压 V1 生成相应的采样电压 V2，并将采样电压 V2 输出至误差放大器，误差放大器 404 对采样电压 V2 进行处理，并根据采样电压 V2 调节整个系统环路，以及根据采样电压 V2 调整电源控制芯片 40 输出的控制信号，以调整功率开关管 Q1 的工作频率和导通的占空比，使次级线圈的输出电压保持稳定。

综上，根据本发明实施例提出的开关电源，通过上述电压采样电路采样电压拐点的电压，能够准确反映输出电压的大小，避免开关电源的负载变化对采样电压产生影响，改善了控制系统的稳定性和准确性，提高了开关电源输出电压的恒压精度，提升了用户体验。

在本发明的描述中，需要理解的是，术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针”、“逆时针”、“轴向”、“径向”、“周向”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本发明和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。

此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括至少一个该特征。在本发明的描述中，“多个”的含义是至少

两个，例如两个，三个等，除非另有明确具体的限定。

在本发明中，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”、“固定”等术语应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或成一体；可以是机械连接，也可以是电连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通或两个元件的相互作用关系，除非另有明确的限定。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本发明中的具体含义。

在本发明中，除非另有明确的规定和限定，第一特征在第二特征“上”或“下”可以是第一和第二特征直接接触，或第一和第二特征通过中间媒介间接接触。而且，第一特征在第二特征“之上”、“上方”和“上面”可是第一特征在第二特征正上方或斜上方，或仅仅表示第一特征水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”可以是第一特征在第二特征正下方或斜下方，或仅仅表示第一特征水平高度小于第二特征。

在本说明书的描述中，参考术语“一个实施例”、“一些实施例”、“示例”、“具体示例”、或“一些示例”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本发明的至少一个实施例或示例中。在本说明书中，对上述术语的示意性表述不必须针对的是相同的实施例或示例。而且，描述的具体特征、结构、材料或者特点可以在任一个或多个实施例或示例中以合适的方式结合。此外，在不相互矛盾的情况下，本领域的技术人员可以将本说明书中描述的不同实施例或示例以及不同实施例或示例的特征进行结合和组合。

尽管上面已经示出和描述了本发明的实施例，可以理解的是，上述实施例是示例性的，不能理解为对本发明的限制，本领域的普通技术人员在本发明的范围内可以对上述实施例进行变化、修改、替换和变型。

权利要求书

1、一种电压采样电路，其特征在于，包括：

采样保持模块，所述采样保持模块具有采样输入端、采样输出端和采样控制端，所述采样输入端与电压采样点相连，所述采样保持模块用于在采样阶段采样所述电压采样点的电压，以使所述采样输出端的采样电压跟随所述电压采样点的电压，并在所述采样阶段结束后保持所述采样输出端的采样电压；

控制模块，所述控制模块分别与所述电压采样点以及所述采样保持模块的控制端和采样输出端相连，所述控制模块用于在根据所述电压采样点的电压判断所述电压采样点的电压处于可采样电压段时，控制所述采样保持模块进入所述采样阶段，以及在根据所述电压采样点的电压和所述采样输出端的采样电压判断所述电压采样点的电压处于电压拐点时，控制所述采样保持模块的采样阶段结束以使所述采样输出端的采样电压保持在所述电压拐点对应的电压。

2、根据权利要求1所述的电压采样电路，其特征在于，所述控制模块包括：

触发器，所述触发器具有置位端、复位端和输出端，所述触发器的输出端与所述采样保持模块的采样控制端相连；

第一控制单元，所述第一控制单元的输入端与所述电压采样点相连，所述第一控制单元的输出端与所述触发器的置位端相连，所述第一控制单元用于在判断所述电压采样点的电压处于可采样电压段时控制所述触发器置位以控制所述采样保持模块进入所述采样阶段；

第二控制单元，所述第二控制单元的输入端与所述电压采样点以及所述采样输出端相连，所述第二控制单元的输出端与所述触发器的复位端相连，所述第二控制单元用于在判断所述电压采样点的电压处于电压拐点时控制所述触发器复位，以控制所述采样保持模块的采样阶段结束。

3、根据权利要求2所述的电压采样电路，其特征在于，所述第一控制单元包括：

第一比较器，所述第一比较器的第一输入端与所述电压采样点相连，所述第一比较器的第二输入端与预设电压提供端相连，所述第一比较器用于在所述电压采样点的电压大于所述预设电压时输出采样信号；

延时单元，所述延时单元的一端与所述第一比较器的输出端相连，所述延时单元的另一端与所述触发器的置位端相连，所述延时单元用于将所述采样信号延时预设延时时后输出至所述触发器以控制所述触发器置位。

4、根据权利要求2或3所述的电压采样电路，其特征在于，所述第二控制单元包括：

第二比较器，所述第二比较器的第一输入端与所述采样输出端相连，所述第二比较器的第二输入端与所述电压采样点相连，所述第二比较器的输出端与所述触发器的复位端，所述第二比较器用于在所述采样输出端输出的采样电压与所述电压采样点的电压之间的差值大于预设阈值时，输出采样结束信号至所述触发器以控制所述触发器复位。

5

5、根据权利要求 1-4 中任一项所述的电压采样电路，其特征在于，所述采样保持模块包括：

采样保持单元，所述采样保持单元分别与所述电压采样点和所述控制模块相连，所述采样保持单元包括传输门，其中，所述控制模块通过控制所述传输门导通来控制所述采样保持模块进入所述采样阶段，并通过控制所述传输门关断来控制所述采样阶段结束；

开关单元，所述开关单元与所述采样保持单元并联连接，且所述开关单元被触发单元控制；

15 触发单元，所述触发单元分别与所述控制模块和所述开关单元相连，所述触发单元用于在所述采样保持模块进入所述采样阶段时生成触发信号以触发所述开关单元导通预设时间，以使所述采样保持模块的输出端先通过所述开关单元跟随所述电压采样点的电压，再在所述预设时间后通过采样保持单元跟随所述电压采样点的电压。

20 6、根据权利要求 5 所述的电压采样电路，其特征在于，所述采样保持单元还包括：第一电阻，所述第一电阻的第一端与所述电压采样点相连，所述第一电阻的第二端与所述传输门的一端相连，所述传输门的控制端与控制模块相连；

第一电容，所述第一电容与所述传输门的另一端相连，所述第一电容的另一端接地，所述第一电容与所述传输门之间具有第一节点；

25 第二电阻，所述第二电阻的第一端与所述第一节点相连，所述第二电阻的第二端与所述控制模块相连；

第二电容，所述第二电容的一端与所述第二电阻的第二端相连，所述第二电容的另一端接地，所述第二电容与所述第二电阻之间具有第二节点。

7、根据权利要求 6 所述的电压采样电路，其特征在于，所述开关单元包括：

30 第一 MOS 管，所述第一 MOS 管的源极分别与所述第一电阻的第一端和所述电压采样点相连，所述第一 MOS 管的漏极与所述第一节点相连，所述第一 MOS 管的栅极与所述触发单元相连；

35 第二 MOS 管，所述第二 MOS 管的源极与所述第一节点相连，所述第一 MOS 管的漏极与所述第二节点相连，所述第二 MOS 管的栅极分别与所述第一 MOS 管的栅极和所述触发单元相连。

8、根据权利要求 5 所述的电压采样电路，其特征在于，所述触发单元包括前沿消隐电路。

9、一种开关电源，其特征在于，包括根据权利要求 1-8 中任一项所述的电压采样
5 电路。

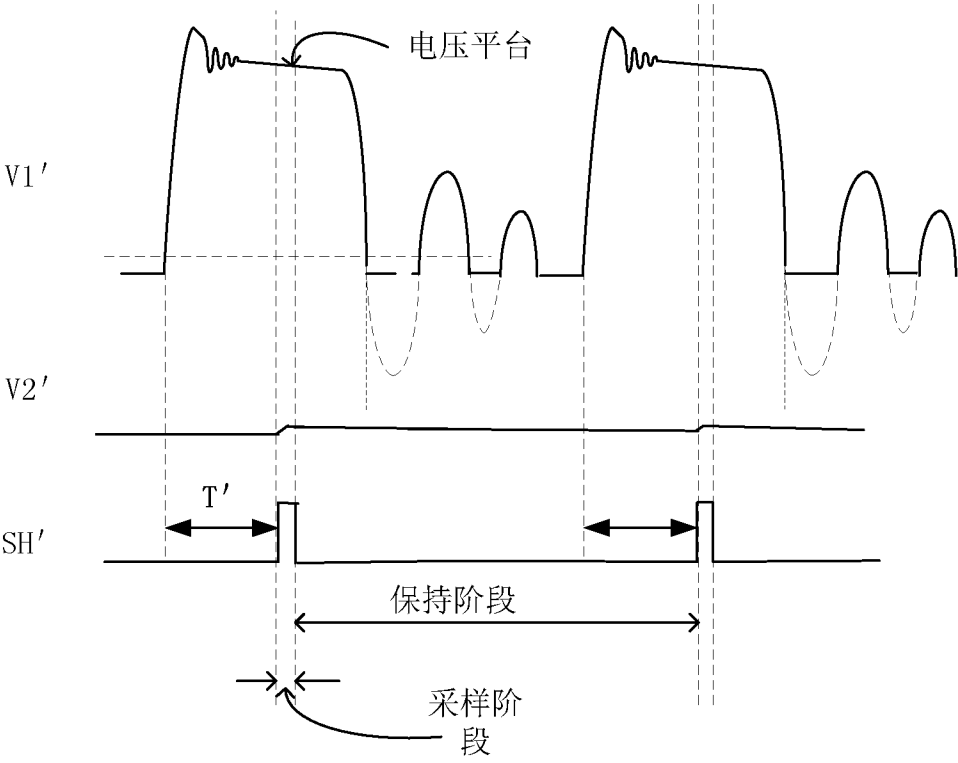


图 1

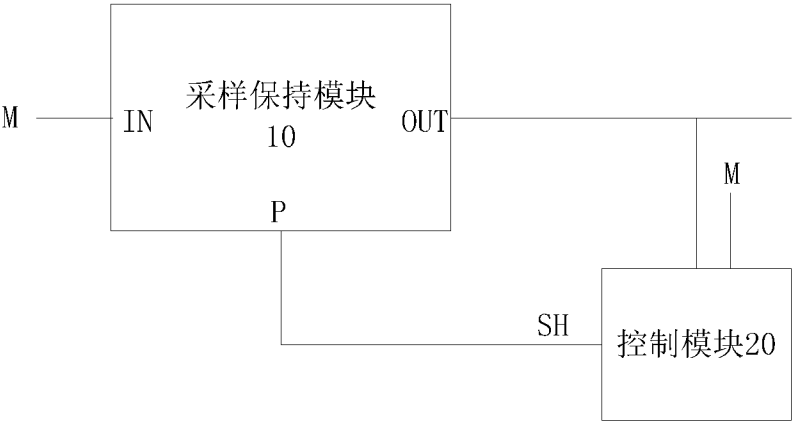


图 2

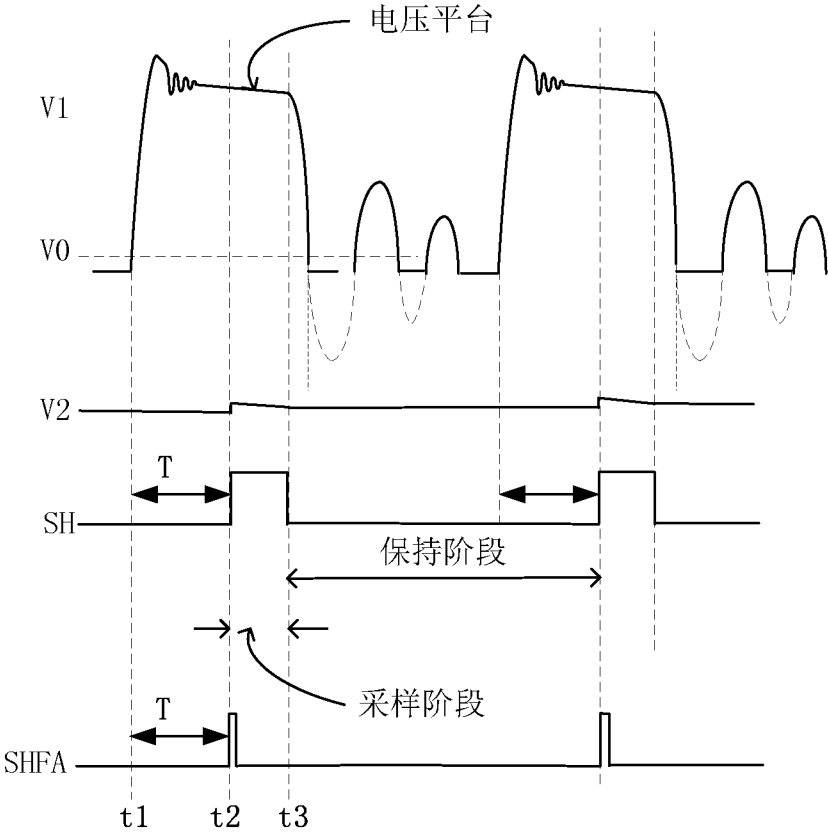


图 3

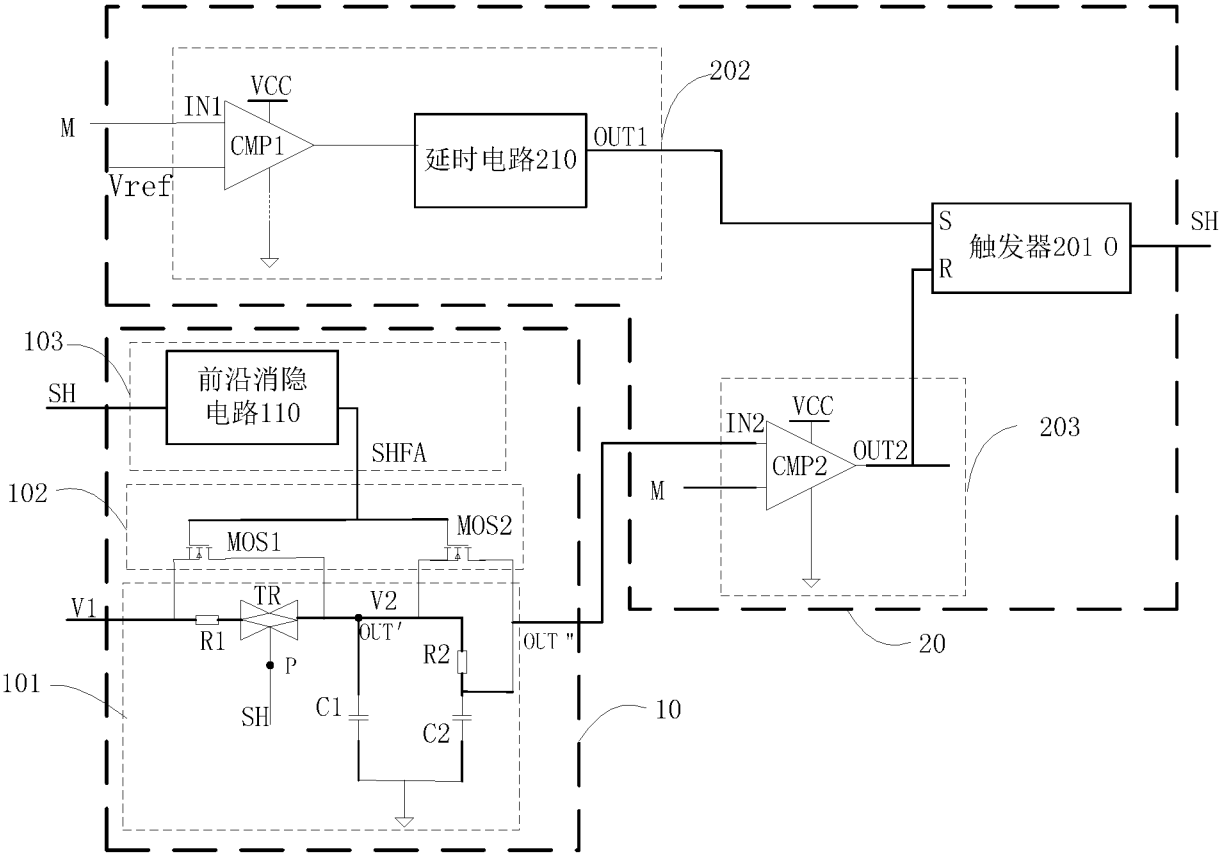


图 4



图 5

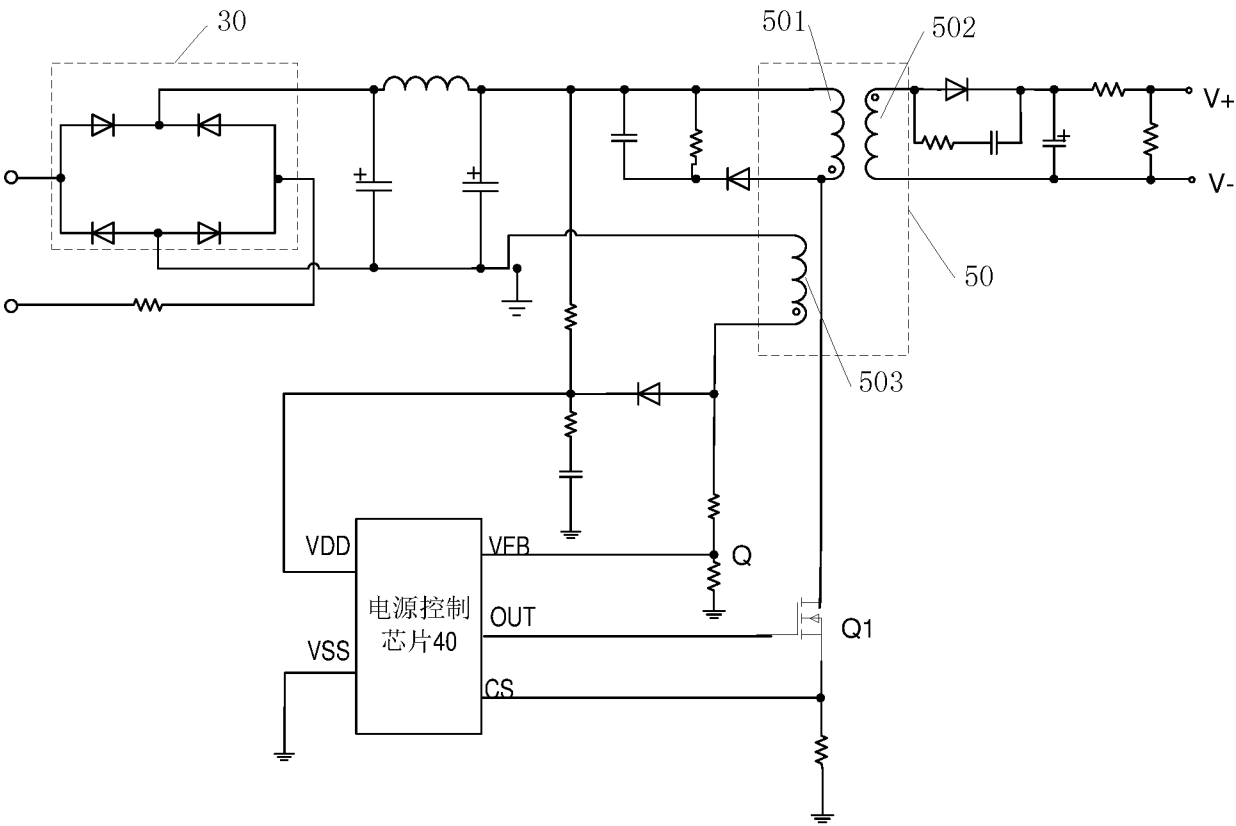


图 6

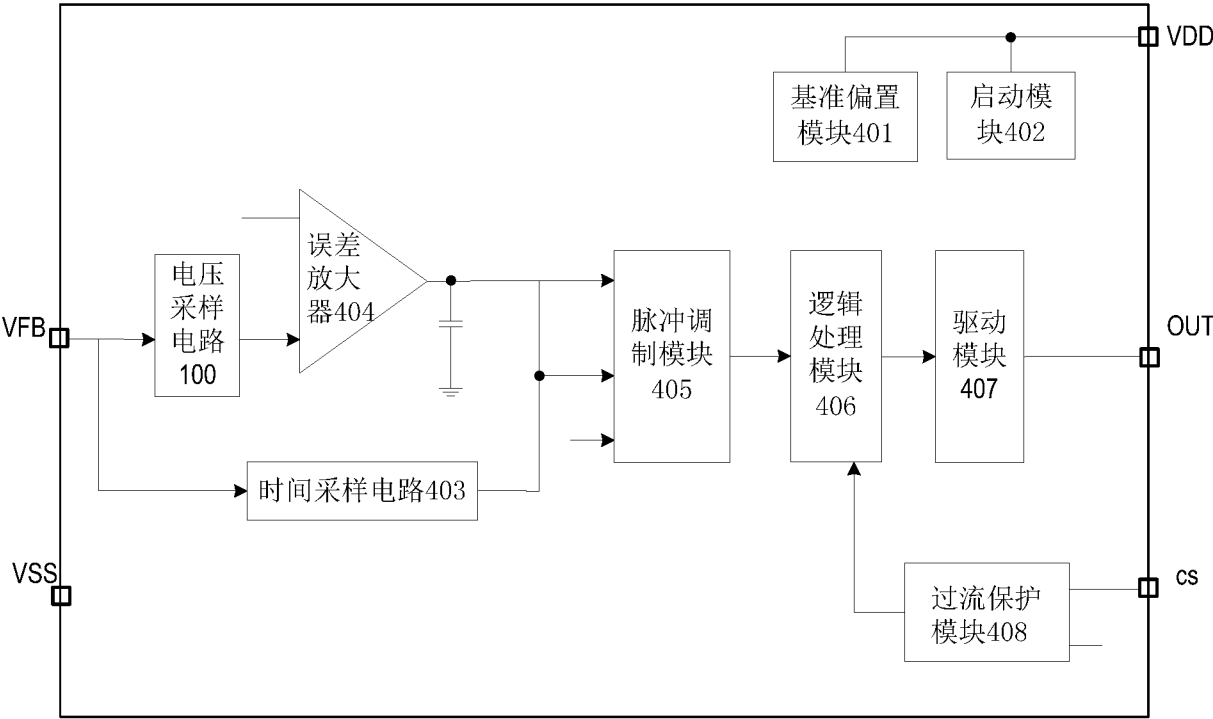


图 7

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/117396

A. CLASSIFICATION OF SUBJECT MATTER

G01R 19/25 (2006.01) i; G01R 19/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R 19

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, EPODOC, WPI, CNKI: 比亚迪, 蒋幸福, 王文情, 电压, 采样, 保持, 触发, 拐点, 突变, 变化, 比较器, 阈值, 延时, 开关管, 开关元件, voltage, sampl+, keep+, point, variant?, compar+, threshold, delay+, switch+, MOS, mosfet

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 104422808 A (BYD COMPANY LIMITED), 18 March 2015 (18.03.2015), claims 1-12, description, paragraphs [0018]-[0020], and figures 1-5	1-9
A	CN 104578792 A (BYD COMPANY LIMITED), 29 April 2015 (29.04.2015), entire document	1-9
A	CN 204154882 U (CHINA ELECTRONICS TECHNOLOGY GROUP CORPORATION NO. 38 RESEARCH INSTITUTE), 11 February 2015 (11.02.2015), entire document	1-9
A	CN 101841250 A (SHANGHAI SIM-BCD SEMICONDUCTOR MANUFACTURING CO., LTD.), 22 September 2010 (22.09.2010), entire document	1-9
A	JP 2005094884 A (SHINDENGEN ELECTRIC MFG. K.K.), 07 April 2005 (07.04.2005), entire document	1-9

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 26 February 2018	Date of mailing of the international search report 19 March 2018
---	---

Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer XU, Zexin Telephone No. (86-10) 53962570
---	---

International application No.
PCT/CN2017/117396

Form PCT/ISA/210 (patent family annex) (July 2009)

国际检索报告

国际申请号

PCT/CN2017/117396

A. 主题的分类

G01R 19/25(2006.01)i; G01R 19/00(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G01R19

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, EPODOC, WPI, CNKI; 比亚迪, 蒋幸福, 王文情, 电压, 采样, 保持, 触发, 拐点, 突变, 变化, 比较器, 阈值, 延时, 开关管, 开关元件, voltage, sampl+, keep+, point, variant?, compar+, threshold, delay+, switch+, MOS, mosfet

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 104422808 A (比亚迪股份有限公司) 2015年 3月 18日 (2015 - 03 - 18) 权利要求1-12、说明书第[0018]-[0020]段、附图1-5	1-9
A	CN 104578792 A (比亚迪股份有限公司) 2015年 4月 29日 (2015 - 04 - 29) 全文	1-9
A	CN 204154882 U (中国电子科技集团公司第三十八研究所) 2015年 2月 11日 (2015 - 02 - 11) 全文	1-9
A	CN 101841250 A (上海新进半导体制造有限公司) 2010年 9月 22日 (2010 - 09 - 22) 全文	1-9
A	JP 2005094884 A (SHINDENGEN ELECTRIC MFG. K.K.) 2005年 4月 7日 (2005 - 04 - 07) 全文	1-9

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 2月 26日

国际检索报告邮寄日期

2018年 3月 19日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

徐泽昕

电话号码 (86-10)53962570

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/117396

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104422808	A	2015年 3月 18日	CN	104422808	B	2017年 9月 29日
CN	104578792	A	2015年 4月 29日	CN	104578792	B	2017年 11月 28日
CN	204154882	U	2015年 2月 11日	无			
CN	101841250	A	2010年 9月 22日	US	2011261596	A1	2011年 10月 27日
				US	9083246	B2	2015年 7月 14日
				CN	101841250	B	2012年 8月 15日
JP	2005094884	A	2005年 4月 7日	JP	4221264	B2	2009年 2月 12日

表 PCT/ISA/210 (同族专利附件) (2009年7月)