



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVEDČENIU

248487

(11)

(B1)

(22) Prihlášené 26 10 84
(21) {PV 8163-84}

(40) Zverejnené 17 07 86

(45) Vydané 15 03 88

(51) Int. Cl.⁴
G 05 F 3/02

(75)

Autor vynálezu

VAJS STANISLAV ing., HUMENNÉ

(54) Zapojenie výkonového stupňa regulátora stabilizovaného napätia

1

Vynález sa týka zapojenia výkonového stupňa regulátora stabilizovaného napätia, napr. trojpásmového regulátora stabilizovaného napätia opatreného regulátorom, stabilizačnými prvkami, spínacími prvkami a odporami.

V doposiaľ známych zopajeniach výkonových stupňov regulátorov stabilizovaného napätia, v ktorých je použitá kombinácia monolitického regulátora, napr. typu MAA 723, stabilizačných prvkov, spínacích prvkov a odporov, sa používa vo výkonovom stupni sériového stabilizačného tranzistora, ktoré je nevýhodné pre svoju nízku energetickú účinnosť a ktorú je síce možné zväčšiť použitím tyristorovej predregulácie, ale za cenu zväčšenej obvodovej zložitosti. Pri použití týchto klasických stabilizovaných zdrojov napätia s pravouhlou výstupnou volt-ampérovou charakteristikou je veľkosť stabilizovaného napätia a odporu záťaže obmedzená hodnotou dovoleného napätia medzi kolektorom a emitorom dostupného stabilizačného tranzistora a jeho maximálnou kolektorovou stratou.

Pri použití doteraz známeho viac pásmového výkonového stupňa regulátora stabilizovaného napätia, je nevýhodou obvodová komplikovanosť napájania báz stabilizačných tranzistorov zapojených v sérii, ktorá

2

rýchle narastá s pribúdajúcim počtom stupňov.

Pri použití spínaných zdrojov je nevýhodou taktiež pomalšia reakcia na dynamické zmeny, väčšia obvodová zložitnosť, možnosť vzniku nadprúdu pri skrate na výstupe a taktiež rušivé zložky na výstupe, ktoré sa nedajú úplne potlačiť ani pri dobrej filtrácii.

Vynález si kladie za úlohu vytvoriť jednoduchšie zapojenie výkonového stupňa regulátora stabilizovaného napätia, ktoré umožní odstrániť uvedené nevýhody.

Vytýčená úloha je riešená zapojením podľa vynálezu, ktorého podstata spočíva v tom, že anóda prvej stabilizačnej diódy je pripojená k zápornému napájacímu vstupu regulátora, ktorého vstup je pripojený k báze prvého stabilizačného tranzistora, ktorého emitor je spojený s obmedzovacím vstupom regulátora, zatiaľ čo kladný napájací vstup regulátora je spojený s kladným pólom samostatného napájacieho zdroja a regulačný vstup regulátora je vez regulačný odpor pripojený k zápornému pólu prvého napájacieho zdroja.

Hlavná výhoda zapojenia podľa vynálezu spočíva v tom, že v dôsledku zjednodušeného napájania báz stabilizačných tranzistorov radených do série, vzniká možnosť lubo-

voľne zvyšovať počet napájacích stupňov, pričom vzniknuté zapojenie je ako celok obvodovo jednoduché.

Zapojenie podľa vynálezu okrem toho umožňuje dosahovať kolenovú aj pravouhlú volt-ampérovú charakteristiku bez nebezpečia deštrukcie stabilizačných tranzistorov, vyššiu účinnosť oproti klasickým doposiaľ známym riešeniam, lepších dynamických vlastností stabilizovaného zdroja a väčších prakticky neobmedzených dynamických zmien odporu záťaže. Môže pracovať s ľubovoľne veľkým výkonom bez napäťového obmedzenia, nepotrebuje komplikované ochrany a nevzniká u neho nebezpečie nadprúdu.

V ďalšom je vynález podrobnejšie vysvetlený na príklade prevedenia v spojení s výkresovou časťou.

Na pripojenom výkrese je schématicky znázornený príklad zapojenia podľa vynálezu.

Ako je z pripojeného výkresu zrejmé, je zapojenie podľa vynálezu tvorené tromi stupňami, napájanými z troch zdrojov napätia, zapojených do série a somostatným zdrojom napätia, ktorým je zabezpečené napájanie regulátora 21 a stabilizačných diód. Kladný pól 16 samostatného napájacieho zdroja 20 je spojený s kladným pólom regulátora 24 a cez pracovný odpor 9, druhú stabilizačnú diódu 7 a prvú stabilizačnú diódu 6 spojený so záporným pólom 15 samostatného napájacieho zdroja 10, ku ktorému je tiež pripojený záporný napájací vstup regulátora 23. Katóda druhej stabilizačnej diódy 7 je pripojená k báze tretieho stabilizačného npn tranzistora 3, ktorého kolektor je spojený s kladným pólom 14 tretieho napájacieho zdroja 19. Emitor tretieho stabilizačného npn tranzistora 3 je spojený s katódou druhej vypínacej diódy 5, ktorej anóda je spojená s druhým prípojným bodom 4, ku ktorému sú zároveň pripojené záporný pól tretieho napájacieho zdroja 19 a kladný pól druhého zdroja 18. Katóda prvej stabilizačnej diódy 6 je spojená jednak s anódou druhej stabilizačnej diódy 7 a jednak s bazou druhého stabilizačného npn tranzistora 2, ktorého kolektor je spojený s emitorom tretieho stabilizačného npn tranzistora 3. Emitor druhého stabilizačného npn tranzistora 2 je spojený s katódou prvej vypínacej diódy 4, ktorej anóda je spojená prípojným bodom 12, ku ktorému sú zároveň pripojené záporný pól druhého napájacieho zdroja 18 a kladný pól prvého napájacieho zdroja 17. Regulačný výstup regulátora 25 je spojený s bazou prvého stabilizačného npn tranzistora 1, ktorého kolektor je spojený s emitorom druhého stabilizačného npn tranzistora 2. Emitor prvého stabilizačného npn tranzistora 1 je spojený s obmedzovacím vstupom regulátora 26, ďalej je cez stabilizačný odpor 8 spojený jednak so záporným pólom 15 samostatného napájacieho zdroja 20 a jednak s prvým vývodom zaťažovacie-

ho odporu 10, ktorého druhý vývod je spojený so vzácným napájacím bodom 11, ku ktorému sú zároveň pripojené záporný pól prvého napájacieho zdroja 11 a jeden koniec regulačného odporu 27. Druhý koniec regulačného odporu 27 je spojený s regulačným vstupom regulátora 22. Anóda prvej stabilizačnej diódy 6 je spojená so záporným pólom 15 samostatného napájacieho zdroja 20.

Činnosť popísaného zapojenia spočíva v tom, že napätie na zaťažovacom odpore 10 je priamo úmerné nastavenej hodnote regulačného odporu 27 a stabilizované cez regulačný vstup regulátora 22, regulačný výstup regulátora 25 a prvý stabilizačný npn tranzistor 1 regulátorom 21. Prúd tečúci zaťažovacím odporom 10 je priamo úmerný úbytku napätia vytvorenému na stabilizačnom odpore 8, ktorým je spätne ovládaný obmedzovací vstup regulátora 26. Prostredníctvom kaskády tvorenej prvou stabilizačnou diódou 6 a druhou stabilizačnou diódou 7 je napätie na bazách druhého stabilizačného npn tranzistora 2 a tretieho stabilizačného npn tranzistora 3 taktiež priamo úmerne nastavenému napätiu na zaťažovacom odpore 10. V prípade, že napätie nastavené na zaťažovacom odpore 10 je menšie ako napätie v prvom prípojnóm bode 12, je druhý stabilizačný npn tranzistor 2 aj tretí stabilizačný npn tranzistor 3 uzavretý, nakoľko napätia na emitoroch druhého stabilizačného npn tranzistora 2 a tretieho stabilizačného npn tranzistora 3 sú prostredníctvom prvej vypínacej diódy 4 a druhej vypínacej diódy 5 približne rovné potenciálu prvého prípojného bodu 12 a druhého prípojného bodu 13, sú prechody n-p, emitor — báza, druhého stabilizačného npn tranzistora 2 a tretieho stabilizačného npn tranzistora 3 polarizované v závernom smere. Naproti tomu je prvý stabilizačný npn tranzistor 1 kladným napätím na báze z regulačného výstupu regulátora 25 otvorený a energia do zaťažovacieho odporu 10 je v tomto prípade dodávaná z kladného pólu prvého napájacieho zdroja 17 cez otvorenú prvú vypínaciu diódu 4, prvý stabilizačný npn tranzistor 1 a stabilizačný odpor 8.

Akonáhle sa začne regulačným odporom 27 zväčšovať napätie na zaťažovacom odpore 10, rastie aj napätie na bazách druhého stabilizačného npn tranzistora 2 a tretieho stabilizačného npn tranzistora 3. V prípade, že napätie na báze druhého stabilizačného npn tranzistora 2 bude kladnejšie než na jeho emitore, začne sa druhý stabilizačný npn tranzistor 2 otvárať. Prvá vypínacia dióda 4 je polarizovaná v závernom smere a je teda uzavretá. Energia do zaťažovacieho odporu 10 je v tomto prípade dodávaná z kladného pólu druhého napájacieho zdroja 18, cez otvorenú druhú vypínaciu diódu 5, druhý stabilizačný npn tranzistor 2, úplne otvorený prvý stabilizačný npn tranzistor 1 a stabilizačný odpor 8. Ďalším zväčšovaním

napätia na zaťažovacom odpore **10** regulačným odporom **27** sa dosiahne stav, keď prvý stabilizačný npn tranzistor **1** a druhý stabilizačný npn tranzistor **2** sú úplne otvorené a začne sa kladným napätím na báze otvárať tretí stabilizačný npn tranzistor **3**. Druhá vypínacia dióda **5** sa uzavrie a energia je do zaťažovacieho odporu **10** dodávaná z kladného pólu **14** tretieho napájacieho zdroja **19**, cez kaskádu tvorenú tretím stabilizačným npn tranzistorom **3**, druhým stabilizačným npn tranzistorom **2** a prvým stabilizačným npn tranzistorom **1**, cez stabilizačný odpor **8**. Akonáhle sa v tomto stave hodnota zaťažovacieho odporu **10** skokom zmení napr. na nulu, druhý stabilizačný npn tranzistor **2** a tretí stabilizačný npn tranzistor **3**

sa okamžite uzavrujú vplyvom záporného predpätia na bázach proti emitorom a energia je dodávaná z kladného pólu prvého napájacieho zdroja **17** cez otvorenú prvú vypínaciu diódu **4**, pričom prúd tečúci zaťažovacím odporom **10** sa obmedzí prvým stabilizačným npn tranzistorom **1** na hodnotu nastvenú obmedzovacím vstupom regulátora **28**.

Zapojenie podľa vynálezu je možné využiť najmä pri konštrukcii regulovateľných stabilizovaných zdrojov napätia s obvodovo jednoducho zapojenými výkonovými stupňami, u ktorých práve v dôsledku tejto jednoduchosti odpadne rad nevýhod, sprevádzajúcich doposiaľ známe riešenia.

P R E D M E T V Y N Á L E Z U

Zapojenie výkonového stupňa regulátora stabilizovaného zdroja napätia, napríklad pre trojstupňový stabilizovaný zdroj napätia, v ktorom je kladný pól samostatného napájacieho zdroja pripojený cez pracovný odpor ku katóde druhej stabilizačnej diódy a k báze tretieho stabilizačného npn tranzistora, ktorého kolektor je spojený s kladným pólom tretieho napájacieho zdroja a ktorého emitor je spojený s kolektorom druhého stabilizačného npn tranzistora a cez druhú vypínaciu diódu so záporným pólom tretieho napájacieho zdroja a kladným pólom druhého napájacieho zdroja, pričom emitor druhého stabilizačného npn tranzistora, ktorého báza je pripojená k anóde druhej stabilizačnej diódy a katóde prvej stabilizačnej diódy, je spojený s kolektorom prvého stabilizačného npn tranzistora a cez prvú vypínaciu diódu sa záporným pólom

druhého napájacieho zdroja a kladným pólom prvého napájacieho zdroja, ktorého záporný pól je cez zaťažovací odpor pripojený k zápornému pólu samostatného napájacieho zdroja a k prvému vývodu stabilizačného odporu, ktorého druhý vývod je pripojený k emitoru prvého stabilizačného npn tranzistora, vyznačený tým, že anóda prvej stabilizačnej diódy (6) je pripojená k zápornému napájaciemu vstupu (23) regulátora (21), ktorého výstup (25) je pripojený k báze prvého stabilizačného npn tranzistora (1), ktorého emitor je spojený s obmedzovacím vstupom (26) regulátora (21), zatiaľ čo kladný napájací vstup (24) regulátora (21) je spojený s kladným pólom samostatného napájacieho zdroja (20) a regulačný vstup (22) regulátora (21) je cez regulačný odpor (27) pripojený k zápornému pólu prvého napájacieho zdroja (17).

248487

