

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年1月30日(30.01.2020)



(10) 国際公開番号

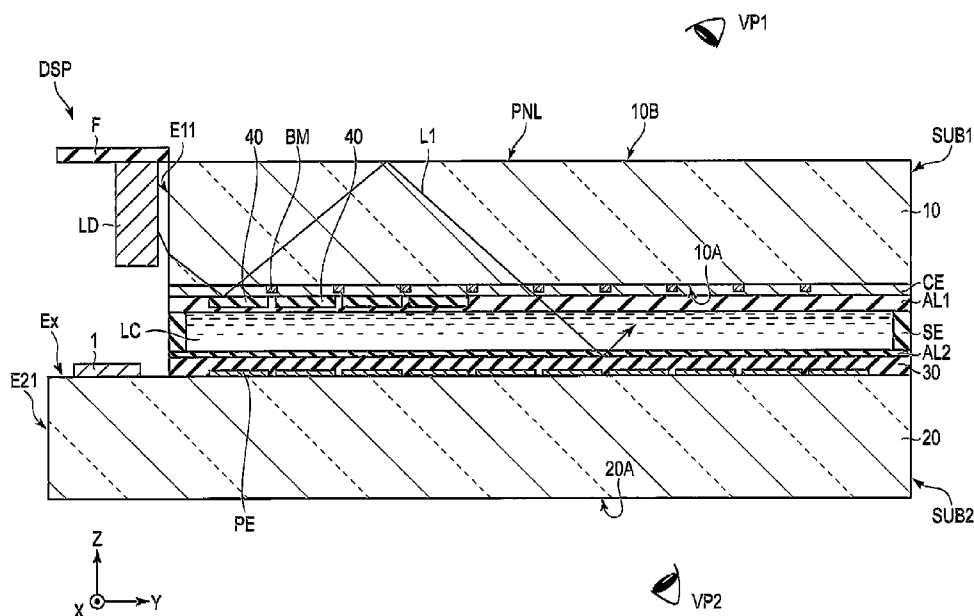
WO 2020/022112 A1

- (51) 国際特許分類:
G02F 1/13357 (2006.01) *G02F 1/137* (2006.01)
- (21) 国際出願番号: PCT/JP2019/027822
- (22) 国際出願日: 2019年7月12日(12.07.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-137541 2018年7月23日(23.07.2018) JP
- (71) 出願人:株式会社ジャパンディスプレイ(JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).
- (72) 発明者:沼田 雄大(NUMATA, Yudai); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).
- (74) 代理人:特許業務法人スズエ国際特許事務所(S & S INTERNATIONAL PPC); 〒1050001 東京都港区虎ノ門一丁目12番9号 スズエ・アンド・スズエビル Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置

[図5]



(57) Abstract: The purpose of one embodiment of the present invention is to provide a display device which is capable of suppressing decrease in the display quality. A display device according to one embodiment of the present invention is provided with: a first substrate which is provided with a first transparent substrate that has a lateral surface and a main surface, a first alignment film that is arranged along the main surface, and a first transparent layer that is positioned between the first transparent substrate and the first alignment film; a second substrate which is provided with a second

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

transparent substrate, a scanning line, a signal line that intersects with the scanning line, a switching element that is electrically connected to the scanning line and the signal line, and a pixel electrode that is electrically connected to the switching element; a liquid crystal layer which is held between the first substrate and the second substrate, and which contains a linear polymer and liquid crystal molecules; and a light emitting element which faces the lateral surface. This display device is configured such that the first transparent layer overlaps with a part of the pixel electrode, while having a lower refractive index than the first transparent substrate.

(57) 要約：本実施形態の目的は、表示品位の低下を抑制することが可能な表示装置を提供することにある。本実施形態の表示装置は、側面及び主面を有する第1透明基板と、前記主面に沿って配置された第1配向膜と、前記第1透明基板と前記第1配向膜との間に位置する第1透明層と、を備えた第1基板と、第2透明基板と、走査線と、前記走査線と交差する信号線と、前記走査線及び前記信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備えた第2基板と、前記第1基板と前記第2基板との間に保持され、筋状のポリマー及び液晶分子を含む液晶層と、前記側面に対向する発光素子と、を備え、前記第1透明層は、前記画素電極の一部に重畳し、前記第1透明基板より低い屈折率を有している。

明 細 書

発明の名称：表示装置

技術分野

[0001] 本発明の実施形態は、表示装置に関する。

背景技術

[0002] 近年、様々な形態の表示装置が提案されている。導光板に接着された光変調素子内に、光学異方性を有したバルクおよび微粒子を含んだ光変調層を備える照明装置が開示されている。その他の例では、高分子分散型液晶を含み、入射光の強度を変換する光変換部を備える光源装置が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2010-92682号公報

特許文献2：特開2016-57338号公報

発明の概要

発明が解決しようとする課題

[0004] 本実施形態の目的は、表示品位の低下を抑制することが可能な表示装置を提供することにある。

課題を解決するための手段

[0005] 本実施形態によれば、

側面及び主面を有する第1透明基板と、前記主面に沿って配置された第1配向膜と、前記第1透明基板と前記第1配向膜との間に位置する第1透明層と、を備えた第1基板と、第2透明基板と、走査線と、前記走査線と交差する信号線と、前記走査線及び前記信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備えた第2基板と、前記第1基板と前記第2基板との間に保持され、筋状のポリマー及び液晶分子を含む液晶層と、前記側面に対向する発光素子と、を備え、前記第1透明層は、前記画素電極の一部に重畳し、前記第1透明基板より低

い屈折率を有している、表示装置が提供される。

[0006] 本実施形態によれば、

側面及び主面を有する第1透明基板と、前記主面に沿って配置された第1配向膜と、を備えた第1基板と、第2透明基板と、走査線と、前記走査線と交差する信号線と、前記走査線及び前記信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、前記画素電極の上に位置する第2配向膜と、前記スイッチング素子と前記第2配向膜との間に位置する第2透明層と、を備えた第2基板と、前記第1基板と前記第2基板との間に保持され、筋状のポリマー及び液晶分子を含む液晶層と、前記側面に対向する発光素子と、を備え、前記第2透明層は、前記画素電極に重畳し、前記第1透明基板より低い屈折率を有している、表示装置が提供される。

[0007] 本実施形態によれば、

第1基板と、第2基板と、前記第1基板と前記第2基板との間に保持され、筋状のポリマー及び液晶分子を含む液晶層と、発光素子と、マトリクス状に配列された画素と、を備え、前記第1基板は、前記発光素子と対向する側面を有する第1透明基板と、前記液晶層に接する第1配向膜と、前記第1透明基板と前記第1配向膜との間に位置する第1透明層と、を備え、前記第2基板は、第2透明基板と、前記液晶層に接する第2配向膜と、前記第2透明基板と前記第2配向膜との間に位置する第2透明層と、を備え、前記第1透明層及び前記第2透明層は、絶縁層であり、前記第1透明層の一面素あたりの設置面積は、前記第2透明層の一面素あたりの設置面積より小さい、表示装置が提供される。

発明の効果

[0008] 本実施形態によれば、表示品位の低下を抑制することが可能な表示装置を提供することができる。

図面の簡単な説明

[0009] [図1]図1は、本実施形態の表示装置DSPの一構成例を示す平面図である。

[図2]図2は、図1に示した表示装置DSPの主要部を示す斜視図である。

[図3]図3は、図1に示した表示パネルPNLの一構成例を示す断面図である。

[図4]図4は、図1に示した表示パネルPNLの一構成例を示す平面図である。

[図5]図5は、本実施形態の表示装置DSPの一構成例を示す断面図である。

[図6]図6は、図5に示した表示装置DSPの他の構成例を示す断面図である。

[図7]図7は、図5に示した表示装置DSPの他の構成例を示す断面図である。

[図8]図8は、図5に示した表示装置DSPの他の構成例を示す断面図である。

[図9]図9は、図4に示した透明層40の他の構成例を示す平面図である。

[図10]図10は、図4に示した透明層40の他の構成例を示す平面図である。

発明を実施するための形態

[0010] 以下、本実施形態について、図面を参照しながら説明する。なお、開示はあくまで一例に過ぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は、説明をより明確にするため、実際の態様に比べて、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する詳細な説明を適宜省略することがある。

[0011] 図1は、本実施形態の表示装置DSPの一構成例を示す平面図である。一例では、第1方向X、第2方向Y、及び、第3方向Zは、互いに直交しているが、90度以外の角度で交差していてもよい。第1方向X及び第2方向Y

は、表示装置DSPを構成する基板の主面と平行な方向に相当し、第3方向Zは、表示装置DSPの厚さ方向に相当する。本明細書において、第2基板SUB2から第1基板SUB1に向かう方向を「上側」（あるいは、単に上）と称し、第1基板SUB1から第2基板SUB2に向かう方向を「下側」（あるいは、単に下）と称する。「第1部材の上の第2部材」及び「第1部材の下第2部材」とした場合、第2部材は、第1部材に接していてもよいし、第1部材から離間していてもよい。また、第3方向Zを示す矢印の先端側に表示装置DSPを観察する観察位置があるものとし、この観察位置から、第1方向X及び第2方向Yで規定されるX-Y平面に向かって見ることを平面視という。

[0012] 本実施形態においては、表示装置DSPの一例として、高分子分散型液晶を適用した液晶表示装置について説明する。表示装置DSPは、表示パネルPNLと、ICチップ1と、配線基板2と、を備えている。

[0013] 表示パネルPNLは、第1基板SUB1と、第2基板SUB2と、液晶層LCと、シールSEと、を備えている。第1基板SUB1及び第2基板SUB2は、X-Y平面と平行な平板状に形成されている。第1基板SUB1及び第2基板SUB2は、平面視で、重畳している。第1基板SUB1及び第2基板SUB2は、シールSEによって接着されている。液晶層LCは、第1基板SUB1と第2基板SUB2との間に保持され、シールSEによって封止されている。図1において、液晶層LC及びシールSEは、異なる斜線で示している。

[0014] 図1において拡大して模式的に示すように、液晶層LCは、ポリマー31と、液晶分子32と、を含む高分子分散型液晶を備えている。一例では、ポリマー31は、液晶性ポリマーである。ポリマー31は、第1方向Xに沿って延出した筋状に形成されている。液晶分子32は、ポリマー31の隙間に分散され、その長軸が第1方向Xに沿うように配向される。ポリマー31及び液晶分子32の各々は、光学異方性あるいは屈折率異方性を有している。ポリマー31の電界に対する応答性は、液晶分子32の電界に対する応答性

より低い。

[0015] 一例では、ポリマー 3 1 の配向方向は、電界の有無にかかわらずほとんど変化しない。一方、液晶分子 3 2 の配向方向は、液晶層 L C にしきい値以上の高い電圧が印加された状態では、電界に応じて変化する。液晶層 L C に電圧が印加されていない状態では、ポリマー 3 1 及び液晶分子 3 2 のそれぞれの光軸は互いに平行であり、液晶層 L C に入射した光は、液晶層 L C 内ではほとんど散乱されることなく透過する（透明状態）。液晶層 L C に電圧が印加された状態では、ポリマー 3 1 及び液晶分子 3 2 のそれぞれの光軸は互いに交差し、液晶層 L C に入射した光は、液晶層 L C 内で散乱される（散乱状態）。

[0016] 表示パネル P N L は、画像を表示する表示部 D A と、表示部 D A を囲む縁状の非表示部 N D A と、を備えている。シール S E は、非表示部 N D A に位置している。表示部 D A は、第 1 方向 X 及び第 2 方向 Y にマトリクス状に配列された画素 P X を備えている。

[0017] 図 1 において拡大して示すように、各画素 P X は、スイッチング素子 S W 、画素電極 P E 、共通電極 C E 、液晶層 L C 等を備えている。スイッチング素子 S W は、例えば薄膜トランジスタ（T F T）によって構成され、走査線 G 及び信号線 S と電氣的に接続されている。走査線 G は、第 1 方向 X に並んだ画素 P X の各々におけるスイッチング素子 S W と電氣的に接続されている。信号線 S は、第 2 方向 Y に並んだ画素 P X の各々におけるスイッチング素子 S W と電氣的に接続されている。画素電極 P E は、スイッチング素子 S W と電氣的に接続されている。画素電極 P E の各々は、共通電極 C E と対向し、画素電極 P E と共通電極 C E との間に生じる電界によって液晶層 L C （特に、液晶分子 3 2）を駆動している。容量 C S は、例えば、共通電極 C E と同電位の電極、及び、画素電極 P E と同電位の電極の間に形成される。

[0018] 第 2 基板 S U B 2 は、延出部 E x を有している。図示した例において、延出部 E x は、第 2 基板 S U B 2 が第 1 基板 S U B 1 と重畳しない領域に相当する。

[0019] ICチップ1及び配線基板2は、それぞれ延出部Exに接続されている。

ICチップ1は、例えば、画像表示に必要な信号を出力するディスプレイドライバなどを内蔵している。配線基板2は、折り曲げ可能なフレキシブルプリント回路基板である。なお、ICチップ1は、配線基板2に接続されていてもよい。ICチップ1及び配線基板2は、表示パネルPNLからの信号を読み出す場合もあるが、主として表示パネルPNLに信号を供給する信号源として機能する。

[0020] 図2は、図1に示した表示装置DSPの主要部を示す斜視図である。表示装置DSPは、表示パネルPNLの他に、複数の発光素子LDを備えている。

[0021] 第1基板SUB1及び第2基板SUB2は、それぞれ透明基板10及び20を備えている。透明基板10及び20は、それぞれ側面E11及びE21を有している。側面E11及びE21は、第1方向Xに沿って延出しており、第3方向Zにおいて重畳していない。延出部Exは、側面E11と側面E21との間において第2方向Yに沿って延出している。複数の発光素子LDは、第1方向Xに間隔をおいて並び、側面E11に対向している。図示した例では、複数の発光素子LDは、延出部Exに重畳している。複数の発光素子LDは、配線基板Fに接続されている。発光素子LDは、例えば、発光ダイオードである。発光素子LDは、詳述しないが、赤発光部、緑発光部、及び、青発光部を備えている。発光素子LDから出射される光は、第2方向Yを示す矢印の向きに沿って進行する。

[0022] 図3は、図1に示した表示パネルPNLの一構成例を示す断面図である。ここでは、第1方向X及び第3方向Zによって規定されるX-Z平面の断面について説明する。

第2基板SUB2は、透明基板20と、絶縁膜21及び22と、容量電極23と、スイッチング素子SWと、画素電極PEと、透明層30と、配向膜AL2と、を備えている。第2基板SUB2は、さらに、図1に示した走査線G及び信号線Sを備えている。透明基板20は、主面（下面）20Aと、

主面20Aの反対側の主面（上面）20Bと、を備えている。主面20A及び20Bは、X-Y平面とほぼ平行な面である。スイッチング素子SWは、主面20Bに配置されている。絶縁膜21は、スイッチング素子SWを覆っている。容量電極23は、絶縁膜21及び22の間に位置している。画素電極PEは、絶縁膜22の上において、画素PX毎に配置されている。画素電極PEは、容量電極23の開口部OPを介してスイッチング素子SWと電氣的に接続されている。画素電極PEは、絶縁膜22を挟んで、容量電極23と重畳し、画素PXの容量CSを形成している。透明層30は、第1方向Xに沿って途切れることなく連続的に設けられ、複数の画素電極PEを覆っている。配向膜AL2は、透明層30を覆っている。図示した例では、透明層30は、画素PXの全域に設けられ、画素電極PEと配向膜AL2との間に位置し、しかも、画素電極PE及び配向膜AL2の双方と接している。また、第1方向Xに隣接する画素電極PEの間においては、透明層30は、絶縁膜22に接している。なお、透明層30と画素電極PEとの間、及び、透明層30と配向膜AL2との間には、他の絶縁層または他の導電層が配置されてもよい。また、透明層30は、図示した例に限らず、透明基板20と配向膜AL2との間、もしくは、スイッチング素子SWと配向膜AL2との間に位置していればよい。

[0023] 第1基板SUB1は、透明基板10と、遮光層BMと、共通電極CEと、透明層40と、配向膜AL1と、を備えている。透明基板10は、主面（下面）10Aと、主面10Aの反対側の主面（上面）10Bと、を備えている。主面10A及び10Bは、X-Y平面とほぼ平行な面である。透明基板10の主面10Aは、透明基板20の主面20Bと向かい合っている。遮光層BM及び共通電極CEは、主面10Aに配置されている。遮光層BMは、例えば、スイッチング素子SWの直上、及び、図示しない走査線G及び信号線Sの直上にそれぞれ位置している。共通電極CEは、複数の画素PXに亘って配置され、遮光層BMを直接覆っている。共通電極CEは、容量電極23と電氣的に接続されており、容量電極23とは同電位である。透明層40は

、共通電極C Eの下において部分的に設けられ、画素電極P Eの一部に重畳している。配向膜A L 1は、透明層4 0を覆うとともに、透明層4 0が設けられていない部分では共通電極C Eを覆っている。図示した例では、透明層4 0は、画素P Xの右側の領域において、共通電極C Eと配向膜A L 1との間に位置し、しかも、共通電極C E及び配向膜A L 1の双方と接している。なお、透明層4 0と共通電極C Eとの間、及び、透明層4 0と配向膜A L 1との間には、他の絶縁層または他の導電層が配置されてもよい。また、透明層4 0は、図示した例に限らず、透明基板1 0と配向膜A L 1との間に位置していればよい。

[0024] 液晶層L Cは、第1基板S U B 1と第2基板S U B 2との間に位置し、配向膜A L 1及びA L 2のそれぞれに接している。

[0025] 透明基板1 0及び2 0は、ガラス基板やプラスチック基板などの絶縁基板である。絶縁膜2 1は、シリコン酸化物、シリコン窒化物、シリコン酸窒化物、アクリル樹脂などの透明な絶縁材料によって形成されている。一例では、絶縁膜2 1は、無機絶縁膜及び有機絶縁膜を含んでいる。絶縁膜2 2は、シリコン窒化物などの無機絶縁膜である。容量電極2 3、画素電極P E、及び、共通電極C Eは、インジウム錫酸化物（I T O）やインジウム亜鉛酸化物（I Z O）などの透明導電材料によって形成された透明電極である。遮光層B Mは、例えば、共通電極C Eよりも低抵抗な導電層である。一例では、遮光層B Mは、モリブデン、アルミニウム、タングステン、チタン、銀などの不透明な金属材料によって形成されている。透明層3 0及び4 0は、例えば、シロキサン系樹脂や、フッ素系樹脂などの有機材料によって形成された絶縁層である。配向膜A L 1及びA L 2は、X-Y平面に略平行な配向規制力を有する水平配向膜である。一例では、配向膜A L 1及びA L 2は、第1方向Xに沿って配向処理されている。なお、配向処理とは、ラビング処理であってもよいし、光配向処理であってもよい。

屈折率に関して、透明基板1 0及び2 0は、屈折率 n_{10} 及び n_{20} を有している。透明層3 0及び4 0は、屈折率 n_{30} 及び n_{40} を有している。

屈折率 n_{30} 及び n_{40} は、屈折率 n_{10} 及び n_{20} より低い。一例では、透明層 30 及び 40 は、同一材料によって形成されており、屈折率 n_{30} 及び n_{40} は同等である。ここでの「同等」とは、屈折率差がゼロの場合に限らず、屈折率差が 0.03 以下の場合を含む。例えば、屈折率 n_{10} 及び n_{20} は 1.5 程度であり、屈折率 n_{30} 及び n_{40} は、1.0 以上 1.41 以下である。

なお、図 3 に示した例では、透明基板 10 の主面 10B は空気に接しているが、透明層 40 と同等の屈折率を有する他の透明層が主面 10B の全面に配置されてもよい。また、透明基板 20 の主面 20A の全面にも透明層 30 と同等の屈折率を有する他の透明層が配置されてもよい。

[0026] 図 4 は、図 1 に示した表示パネル PNL の一構成例を示す平面図である。ここでは、マトリクス状に配列された 4 つの画素 PX_1 乃至 PX_4 に着目して説明する。走査線 G_1 乃至 G_3 は、第 1 方向 X に沿って延出し、第 2 方向 Y に沿って間隔をおいて並んでいる。信号線 S_1 乃至 S_3 は、第 2 方向 Y に沿って延出し、第 1 方向 X に沿って間隔をおいて並んでいる。画素 PX_1 乃至 PX_4 の各々は、走査線 G_1 乃至 G_3 及び信号線 S_1 乃至 S_3 によって区画された領域に相当する。画素 PX_1 及び PX_3 は、第 1 方向 X に隣接し、画素 PX_2 及び PX_4 よりも発光素子 LD に近接している。画素 PX_1 は、スイッチング素子 SW_1 と、画素電極 PE_1 と、を備えている。同様に、画素 PX_2 乃至 PX_4 は、それぞれ、スイッチング素子 SW_2 乃至 SW_4 と、画素電極 PE_2 乃至 PE_4 と、を備えている。画素電極 PE_1 及び PE_2 は、第 2 方向 Y に沿って間隔をおいて並んでいる。画素電極 PE_1 及び PE_3 は、第 1 方向 X に沿って間隔をおいて並んでいる。画素電極 PE_1 及び PE_3 は発光素子 LD に近接し、画素電極 PE_2 及び PE_4 は発光素子 LD から離間している。

[0027] 透明層 30 は、画素 PX_1 乃至 PX_4 に亘って連続的に設けられている。つまり、透明層 30 は、走査線 G_1 乃至 G_3 、信号線 S_1 乃至 S_3 、スイッチング素子 SW_1 乃至 SW_4 、及び、画素電極 PE_1 乃至 PE_4 に重畳して

いる。詳述しないが、透明層30は、第2基板SUB2において表示部DAの全域に亘って設けられている。

[0028] 透明層40は、画素PX1乃至PX4の各々に設けられた透明層41乃至44を有している。図示した例では、透明層41乃至44は、それぞれ第2方向Yに沿って延出した島状に形成され、互いに離間している。例えば、透明層41及び43は第1方向Xに間隔IV1を置いて並び、透明層42及び44は第1方向Xに間隔IV2を置いて並んでいる。間隔IV1は、間隔IV2より小さい。透明層41及び42は、第2方向Yに沿って間隔を置いて並び、透明層43及び44は、第2方向Yに沿って間隔を置いて並んでいる。なお、透明層41及び42は連続的に形成されてもよく、同様に、透明層43及び44は連続的に形成されてもよい。

[0029] 透明層41は画素電極PE1に重畳し、透明層42は画素電極PE2に重畳している。透明層41は、透明層42より大きい面積を有している。このため、透明層41が画素電極PE1と重畳する面積は、透明層42が画素電極PE2と重畳する面積より大きい。同様に、透明層43及び44は、それぞれ画素電極PE3及びPE4に重畳している。透明層41が画素電極PE1に重畳する面積は透明層43が画素電極PE3に重畳する面積と同等であり、透明層42が画素電極PE2に重畳する面積は透明層44が画素電極PE4に重畳する面積と同等である。

一画素あたりの設置面積を、平面視において画素電極PEと重畳する面積として定義すると、例えば、第1画素PX1において、透明層30は画素電極PE1のほぼ全体と重畳しているのに対して、透明層41は画素電極PE1の一部に重畳しており、透明層41の設置面積は、透明層30の設置面積より小さい。他の画素PX2乃至PX4についても同様である。

[0030] 遮光層BMは、格子状に形成されている。遮光層BMは、走査線G1乃至G3、信号線S1乃至S3、及び、スイッチング素子SW1乃至S4に重畳している。また、遮光層BMは、透明層41の一对の端部E1、透明層42の一对の端部E2、透明層43の一对の端部E3、及び、透明層44の一对

の端部E 4に重畳している。これらの端部E 1乃至E 4は、第1方向Xに沿って延出した端部である。

[0031] 図5は、本実施形態の表示装置DSPの一構成例を示す断面図である。なお、表示パネルPNLについては、主要部のみを図示している。図5を参照しながら、発光素子LDからの出射光について説明する。

発光素子LDは、側面E 11に向けて光L 1を出射する。発光素子LDと側面E 11との間には空気層が存在するため、発光素子LDから出射された光L 1は、側面E 11で屈折し、透明基板10に入射する。透明基板10に入射した光L 1のうち主面10Bに向かって進行する光は、透明基板10と空気層との界面で反射される。また、透明基板10に入射した光L 1のうち遮光層BMに向かって進行する光は、遮光層BMで反射される。また、透明基板10に入射した光L 1のうち透明層40に向かって進行する光は、共通電極CEと透明層40との界面で反射され、配向膜AL 1、液晶層LC、及び、第2基板SUB 2には到達しない。このように、光L 1は、側面E 11の近傍（あるいは、透明層40が存在する領域）では、繰り返し反射されながら透明基板10の内部を進行する。進行する光L 1のうち、透明層40が存在しない領域、つまり、共通電極CEと配向膜AL 1が接する領域に向かって進行する光は、液晶層LCに入射する。

[0032] 図4を参照して説明したように、発光素子LDに近接した領域においては、発光素子LDから離間した領域と比較して、透明層40の画素あたりの設置面積が小さい。このため、発光素子LDに近接した領域においては、発光素子LDからの光L 1の液晶層LCへの入射が抑制される一方で、発光素子LDから離間した領域においては、光L 1の液晶層LCへの入射が促進される。なお、発光素子LDに近接した領域においては、光L 1が液晶層LCに全く入射しないわけではなく、図4に示したように、透明層40が画素電極PEに重畳しない領域から光L 1が液晶層LCに入射する。

[0033] 液晶層LCに入射した光のうち、透明層30に向かって進行する光は、配向膜AL 2と透明層30との界面で反射される。液晶層LCに入射した光L

1 は、透明状態の画素を透過し、散乱状態の画素で散乱される。表示装置 D S P は、主面 1 0 B 側の観察位置 V P 1 から観察可能であるとともに、主面 2 0 A 側の観察位置 V P 2 から観察可能である。また、表示装置 D S P は、観察位置 V P 1 から観察した場合であっても、観察位置 V P 2 から観察した場合であっても、表示装置 D S P を介して、表示装置 D S P の背景を観察可能である。

[0034] 本実施形態によれば、透明層 4 0 が存在する領域においては、透明基板 1 0 内を進行してきた光が、配向膜 A L 1 に入射せず、そのまま透明基板 1 0 内を進行していく。これにより、配向膜 A L 1 及び A L 2 での不所望な吸収や散乱を抑制することができ、発光素子 L D からの光の利用効率の低下を抑制することができる。

特に、発光素子 L D からの光の輝度分布に着目すると、発光素子 L D から離間すると急激に輝度が低下する傾向にある。このような輝度低下の一因は、不所望な吸収にある。このため、配向膜 A L 1 及び A L 2 における吸収を抑制することにより、輝度低下を抑制することができる。

[0035] また、画素電極 P E、容量電極 2 3、スイッチング素子 S W、信号線 S、及び、走査線 G は、透明層 3 0 と透明基板 2 0 との間に位置している。液晶層 L C に入射した光 L 1 のうち、透明層 3 0 に向かって進行する光は、配向膜 A L 2 と透明層 3 0 との界面で反射されるため、画素電極 P E、容量電極 2 3、スイッチング素子 S W、信号線 S、及び、走査線 G での不所望な吸収や散乱が抑制される。したがって、本実施形態によれば、表示品位の低下を抑制することができる。

[0036] また、透明層 4 0 が画素電極 P E に重畳する領域は、発光素子 L D からの光が配向膜 A L 1 及び液晶層 L C にほとんど入射しない領域に相当し、透明層 4 0 が画素電極 P E に重畳しない領域（あるいは、隣接する透明層 4 0 の間の領域）は、発光素子 L D からの光が配向膜 A L 1 を介して、液晶層 L C に入射する領域に相当する。発光素子 L D に近接した領域では、発光素子 L D から離間した領域と比較して、透明層 4 0 の一画素あたりの設置面積が小

さい。このため、発光素子LDに近接した領域では、光の画素への入射が抑制される一方で、発光素子LDから離間した領域では、光の画素への入射が促進される。上記の通り、発光素子LDからの光は、発光素子LDから離間するにしたがって減衰する。発光素子LDに近接した領域における光の輝度を第1輝度と称し、発光素子LDから離間した領域における光の輝度を第2輝度と称する。第2輝度は、第1輝度より低い。図4に示した画素PX1に設置された透明層40の設置面積は、画素PX2に設置された透明層40の設置面積より大きい。このため、光が画素PX1に入射可能な領域の面積は、光が画素PX2に入射可能な領域の面積より小さい。一方で、画素PX1に入射する光の第1輝度は、画素PX2に入射する光の第2輝度より高い。このため、画素PX1及び画素PX2における照明光量を同等化することができる。

[0037] 図1乃至図5に示した構成例において、透明基板10は第1透明基板に相当し、配向膜AL1は第1配向膜に相当し、透明層40は第1透明層に相当し、透明基板20は第2透明基板に相当し、透明層30は第2透明層に相当し、配向膜AL2は第2配向膜に相当し、画素電極PE1は第1画素電極に相当し、画素電極PE2は第2画素電極に相当する。なお、走査線G、信号線S、スイッチング素子SW、及び、画素電極PEが第1基板SUB1に設けられ、共通電極CEが第2基板SUB2に設けられていてもよい。

[0038] 次に、本実施形態の他の構成例について説明する。

図6は、図5に示した表示装置DSPの他の構成例を示す断面図である。図6に示した構成例は、図5に示した構成例と比較して、第1基板SUB1が絶縁膜50を備えている点で相違している。透明層40は、主面10Aに形成され、絶縁膜50によって覆われている。共通電極CEは、絶縁膜50の下に位置し、配向膜AL1によって覆われている。絶縁膜50は、例えば、アクリル樹脂などの有機材料によって形成された有機絶縁膜である。共通電極CEが接する絶縁膜50の下面は平坦化されている。図示した例において、透明層40は、共通電極CEと透明基板10との間に位置している。

このような構成例においても、図5に示した構成例と同様の効果が得られる。加えて、透明層40が透明基板10と共通電極CEとの間に位置しているため、透明層40が共通電極CEと配向膜AL1との間に位置している場合と比較して、共通電極CEが第3方向Zに沿って画素電極PEに接近し、画素電極PEと共通電極CEとの電界強度の低下を抑制することができる。

[0039] 図7は、図5に示した表示装置DSPの他の構成例を示す断面図である。図7に示した構成例は、図5に示した構成例と比較して、画素電極PEが透明層30の上に形成されている点で相違している。透明層30は、スイッチング素子SWと画素電極PEとの間に位置している。

このような構成例においても、図5に示した構成例と同様の効果が得られる。加えて、透明層30が透明基板20と画素電極PEとの間に位置しているため、透明層30が画素電極PEと配向膜AL2との間に位置している場合と比較して、画素電極PEが第3方向Zに沿って共通電極CEに接近し、画素電極PEと共通電極CEとの電界強度の低下を抑制することができる。

なお、図示した例では、絶縁膜21が透明基板20と透明層30との間に位置しているが、絶縁膜21は省略してもよい。

[0040] 図8は、図5に示した表示装置DSPの他の構成例を示す断面図である。図8に示した構成例は、図6に示した第1基板SUB1と図7に示した第2基板SUB2とを組み合わせた例に相当する。

このような構成例においても、図5に示した構成例と同様の効果が得られる。加えて、透明層30及び透明層40が画素電極PEと共通電極CEとの間に位置していないため、共通電極CEと画素電極PEとが第3方向Zに沿って接近し、画素電極PEと共通電極CEとの電界強度の低下をさらに抑制することができる。

[0041] 次に、図9及び図10を参照して、透明層40の他の構成例について説明する。

図9は、図4に示した透明層40の他の構成例を示す平面図である。図9

に示した構成例は、図４に示した構成例と比較して、透明層４３及び４４が信号線Ｓ２に近接している点で相違している。なお、透明層４１乃至４４は連続的に形成されてもよい。

図１０は、図４に示した透明層４０の他の構成例を示す平面図である。図１０に示した構成例は、図４に示した構成例と比較して、透明層４１が信号線Ｓ１に近接し、透明層４４が信号線Ｓ２に近接している点で相違している。なお、透明層４２及び４４は、連続的に形成されてもよい。

図９及び図１０に示した構成例においても、上記したのと同様の効果が得られる。

[0042] 以上説明したように、本実施形態によれば、表示品位の低下を抑制することが可能な表示装置を提供することができる。

[0043] なお、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これらの新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これらの実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

[0044] 本明細書にて開示した構成から得られる表示装置の一例を以下に付記する。

(１)

側面及び主面を有する第１透明基板と、前記主面に沿って配置された第１配向膜と、前記第１透明基板と前記第１配向膜との間に位置する第１透明層と、を備えた第１基板と、

第２透明基板と、走査線と、前記走査線と交差する信号線と、前記走査線及び前記信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備えた第２基板と、

前記第１基板と前記第２基板との間に保持され、筋状のポリマー及び液晶

分子を含む液晶層と、

前記側面に対向する発光素子と、を備え、

前記第 1 透明層は、前記画素電極の一部に重畳し、前記第 1 透明基板より低い屈折率を有している、表示装置。

[0045] (2)

前記第 1 透明層は、1.0 以上 1.41 以下の屈折率を有している、(1) に記載の表示装置。

[0046] (3)

前記第 1 基板は、さらに、前記画素電極に対向する共通電極を備え、

前記第 1 透明層は、前記共通電極と前記第 1 配向膜との間に位置している、(1) または (2) に記載の表示装置。

[0047] (4)

前記第 1 基板は、さらに、前記画素電極に対向する共通電極を備え、

前記第 1 透明層は、前記共通電極と前記第 1 透明基板との間に位置している、(1) または (2) に記載の表示装置。

[0048] (5)

前記第 2 基板は、さらに、前記液晶層に接する第 2 配向膜と、前記スイッチング素子と前記第 2 配向膜との間に位置する第 2 透明層と、を備え、

前記第 2 透明層は、前記第 1 透明層と同等の屈折率を有している、(1) 乃至 (4) のいずれか 1 項に記載の表示装置。

[0049] (6)

前記第 2 透明層は、前記画素電極と前記第 2 配向膜との間に位置している、(5) に記載の表示装置。

[0050] (7)

前記第 2 透明層は、前記スイッチング素子と前記画素電極との間に位置している、(5) に記載の表示装置。

[0051] (8)

側面及び主面を有する第 1 透明基板と、前記主面に沿って配置された第 1

配向膜と、を備えた第1基板と、

第2透明基板と、走査線と、前記走査線と交差する信号線と、前記走査線及び前記信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、前記画素電極の上に位置する第2配向膜と、前記スイッチング素子と前記第2配向膜との間に位置する第2透明層と、を備えた第2基板と、

前記第1基板と前記第2基板との間に保持され、筋状のポリマー及び液晶分子を含む液晶層と、

前記側面に対向する発光素子と、を備え、

前記第2透明層は、前記画素電極に重畳し、前記第1透明基板より低い屈折率を有している、表示装置。

[0052] (9)

第1基板と、

第2基板と、

前記第1基板と前記第2基板との間に保持され、筋状のポリマー及び液晶分子を含む液晶層と、

発光素子と、

マトリクス状に配列された画素と、を備え、

前記第1基板は、前記発光素子と対向する側面を有する第1透明基板と、前記液晶層に接する第1配向膜と、前記第1透明基板と前記第1配向膜との間に位置する第1透明層と、を備え、

前記第2基板は、第2透明基板と、前記液晶層に接する第2配向膜と、前記第2透明基板と前記第2配向膜との間に位置する第2透明層と、を備え、

前記第1透明層及び前記第2透明層は、絶縁層であり、

前記第1透明層の一面素あたりの設置面積は、前記第2透明層の一面素あたりの設置面積より小さい、表示装置。

[0053] (10)

前記第2基板は、さらに、前記発光素子に近接した第1画素に配置された

第 1 画素電極と、前記発光素子から離間した第 2 画素に配置された第 2 画素電極と、を備え、

前記第 1 透明層が前記第 1 画素電極と重畳する面積は、前記第 1 透明層が前記第 2 画素電極と重畳する面積より小さい、(9)に記載の表示装置。

[0054] (11)

前記第 1 基板は、さらに、前記第 1 画素電極及び前記第 2 画素電極に対向する共通電極を備え、

前記第 1 透明層は、前記共通電極と前記第 1 配向膜との間に位置している、(10)に記載の表示装置。

[0055] (12)

前記第 1 基板は、さらに、前記第 1 画素電極及び前記第 2 画素電極に対向する共通電極を備え、

前記第 1 透明層は、前記共通電極と前記第 1 透明基板との間に位置している、(10)に記載の表示装置。

[0056] (13)

前記第 2 基板は、さらに、走査線と、前記走査線と交差する信号線と、前記走査線及び信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備え、

前記走査線、前記信号線、及び、前記スイッチング素子は、前記第 2 透明基板と前記第 2 透明層との間に位置している、(9)に記載の表示装置。

[0057] (14)

前記第 2 透明層は、前記画素電極と前記第 2 配向膜との間に位置している、(13)に記載の表示装置。

[0058] (15)

前記第 2 透明層は、前記スイッチング素子と前記画素電極との間に位置している、(13)に記載の表示装置。

[0059] (16)

前記第 1 透明層及び前記第 2 透明層は、前記第 1 透明基板より低い屈折率

を有している、（９）乃至（１５）のいずれか１項に記載の表示装置。

[0060] （１７）

前記第１透明層及び前記第２透明層は、１．０以上１．４１以下の屈折率を有している、（１６）に記載の表示装置。

[0061] （１８）

前記第１透明層及び前記第２透明層は、同等の屈折率を有している、（１７）に記載の表示装置。

[0062] （１９）

前記側面は、第１方向に沿って延出し、

前記第１透明層は、前記第１方向に沿って間隔をおいて並んでいる、（９）に記載の表示装置。

[0063] （２０）

前記発光素子に近接した側における前記間隔は、前記発光素子から離間した側における前記間隔より小さい、（１９）に記載の表示装置。

符号の説明

[0064] D S P…表示装置 P N L…表示パネル １０、２０…透明基板 G…走査線 S…信号線 S W…スイッチング素子 P E…画素電極 C E…共通電極 A L…配向膜 ３０、４０…透明層 B M…遮光層 n…屈折率

請求の範囲

- [請求項1] 側面及び主面を有する第1透明基板と、前記主面に沿って配置された第1配向膜と、前記第1透明基板と前記第1配向膜との間に位置する第1透明層と、を備えた第1基板と、
- 第2透明基板と、走査線と、前記走査線と交差する信号線と、前記走査線及び前記信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備えた第2基板と、
- 前記第1基板と前記第2基板との間に保持され、筋状のポリマー及び液晶分子を含む液晶層と、
- 前記側面に対向する発光素子と、を備え、
- 前記第1透明層は、前記画素電極の一部に重畳し、前記第1透明基板より低い屈折率を有している、表示装置。
- [請求項2] 前記第1透明層は、1.0以上1.4以下屈折率を有している、請求項1に記載の表示装置。
- [請求項3] 前記第1基板は、さらに、前記画素電極に対向する共通電極を備え、
- 前記第1透明層は、前記共通電極と前記第1配向膜との間に位置している、請求項1に記載の表示装置。
- [請求項4] 前記第1基板は、さらに、前記画素電極に対向する共通電極を備え、
- 前記第1透明層は、前記共通電極と前記第1透明基板との間に位置している、請求項1に記載の表示装置。
- [請求項5] 前記第2基板は、さらに、前記液晶層に接する第2配向膜と、前記スイッチング素子と前記第2配向膜との間に位置する第2透明層と、を備え、
- 前記第2透明層は、前記第1透明層と同等の屈折率を有している、請求項1に記載の表示装置。

- [請求項6] 前記第2透明層は、前記画素電極と前記第2配向膜との間に位置している、請求項5に記載の表示装置。
- [請求項7] 前記第2透明層は、前記スイッチング素子と前記画素電極との間に位置している、請求項5に記載の表示装置。
- [請求項8] 側面及び主面を有する第1透明基板と、前記主面に沿って配置された第1配向膜と、を備えた第1基板と、
第2透明基板と、走査線と、前記走査線と交差する信号線と、前記走査線及び前記信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、前記画素電極の上に位置する第2配向膜と、前記スイッチング素子と前記第2配向膜との間に位置する第2透明層と、を備えた第2基板と、
前記第1基板と前記第2基板との間に保持され、筋状のポリマー及び液晶分子を含む液晶層と、
前記側面に対向する発光素子と、を備え、
前記第2透明層は、前記画素電極に重畳し、前記第1透明基板より低い屈折率を有している、表示装置。
- [請求項9] 第1基板と、
第2基板と、
前記第1基板と前記第2基板との間に保持され、筋状のポリマー及び液晶分子を含む液晶層と、
発光素子と、
マトリクス状に配列された画素と、を備え、
前記第1基板は、前記発光素子と対向する側面を有する第1透明基板と、前記液晶層に接する第1配向膜と、前記第1透明基板と前記第1配向膜との間に位置する第1透明層と、を備え、
前記第2基板は、第2透明基板と、前記液晶層に接する第2配向膜と、前記第2透明基板と前記第2配向膜との間に位置する第2透明層と、を備え、

前記第 1 透明層及び前記第 2 透明層は、絶縁層であり、

前記第 1 透明層の一画素あたりの設置面積は、前記第 2 透明層の一画素あたりの設置面積より小さい、表示装置。

[請求項10] 前記第 2 基板は、さらに、前記発光素子に近接した第 1 画素に配置された第 1 画素電極と、前記発光素子から離間した第 2 画素に配置された第 2 画素電極と、を備え、

前記第 1 透明層が前記第 1 画素電極と重畳する面積は、前記第 1 透明層が前記第 2 画素電極と重畳する面積より小さい、請求項 9 に記載の表示装置。

[請求項11] 前記第 1 基板は、さらに、前記第 1 画素電極及び前記第 2 画素電極に対向する共通電極を備え、

前記第 1 透明層は、前記共通電極と前記第 1 配向膜との間に位置している、請求項 10 に記載の表示装置。

[請求項12] 前記第 1 基板は、さらに、前記第 1 画素電極及び前記第 2 画素電極に対向する共通電極を備え、

前記第 1 透明層は、前記共通電極と前記第 1 透明基板との間に位置している、請求項 10 に記載の表示装置。

[請求項13] 前記第 2 基板は、さらに、走査線と、前記走査線と交差する信号線と、前記走査線及び信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備え、

前記走査線、前記信号線、及び、前記スイッチング素子は、前記第 2 透明基板と前記第 2 透明層との間に位置している、請求項 9 に記載の表示装置。

[請求項14] 前記第 2 透明層は、前記画素電極と前記第 2 配向膜との間に位置している、請求項 13 に記載の表示装置。

[請求項15] 前記第 2 透明層は、前記スイッチング素子と前記画素電極との間に位置している、請求項 13 に記載の表示装置。

[請求項16] 前記第 1 透明層及び前記第 2 透明層は、前記第 1 透明基板より低い

屈折率を有している、請求項 9 に記載の表示装置。

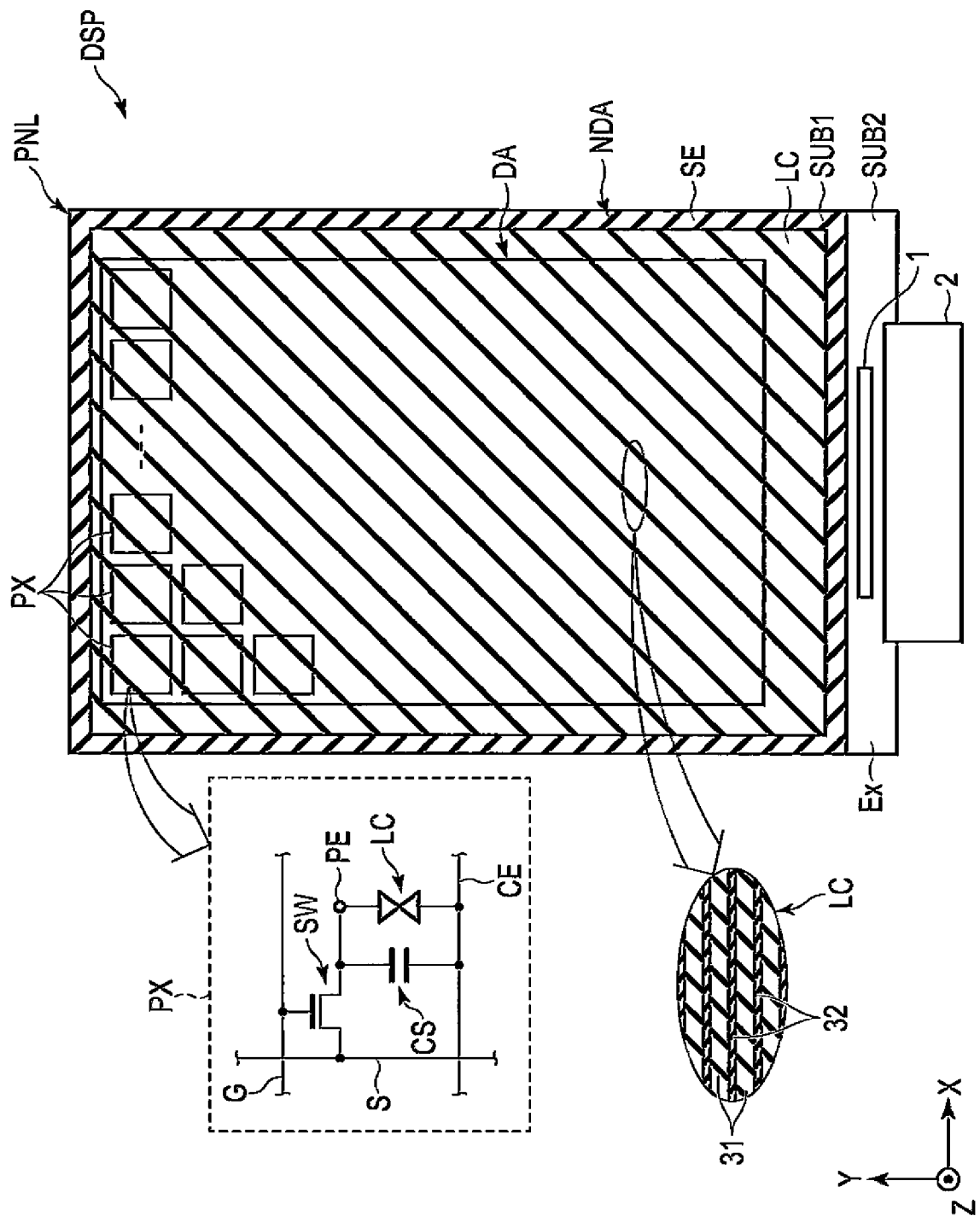
[請求項17] 前記第 1 透明層及び前記第 2 透明層は、1.0 以上 1.41 以下の屈折率を有している、請求項 16 に記載の表示装置。

[請求項18] 前記第 1 透明層及び前記第 2 透明層は、同等の屈折率を有している、請求項 17 に記載の表示装置。

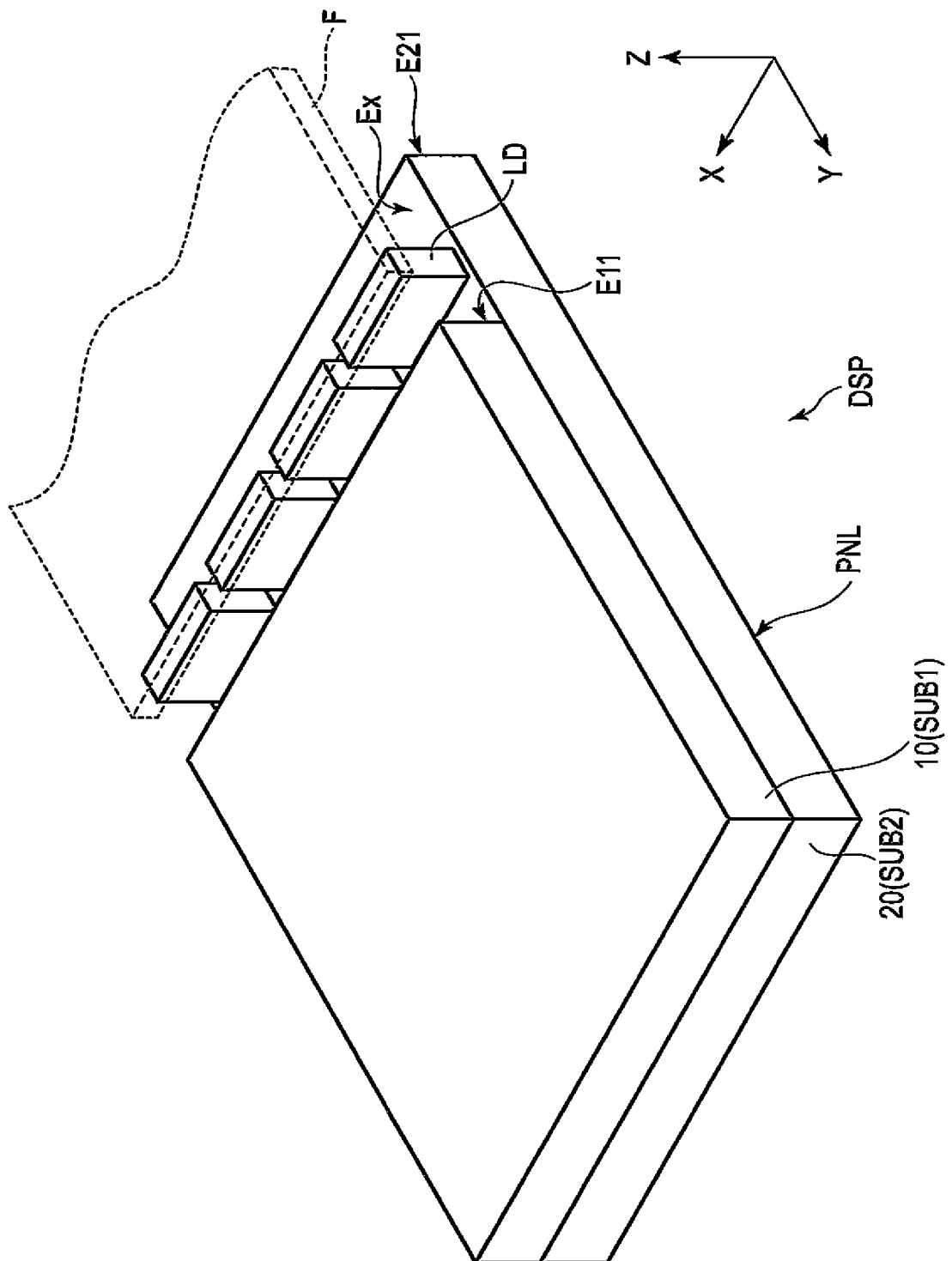
[請求項19] 前記側面は、第 1 方向に沿って延出し、
前記第 1 透明層は、前記第 1 方向に沿って間隔をおいて並んでいる、請求項 9 に記載の表示装置。

[請求項20] 前記発光素子に近接した側における前記間隔は、前記発光素子から離間した側における前記間隔より小さい、請求項 19 に記載の表示装置。

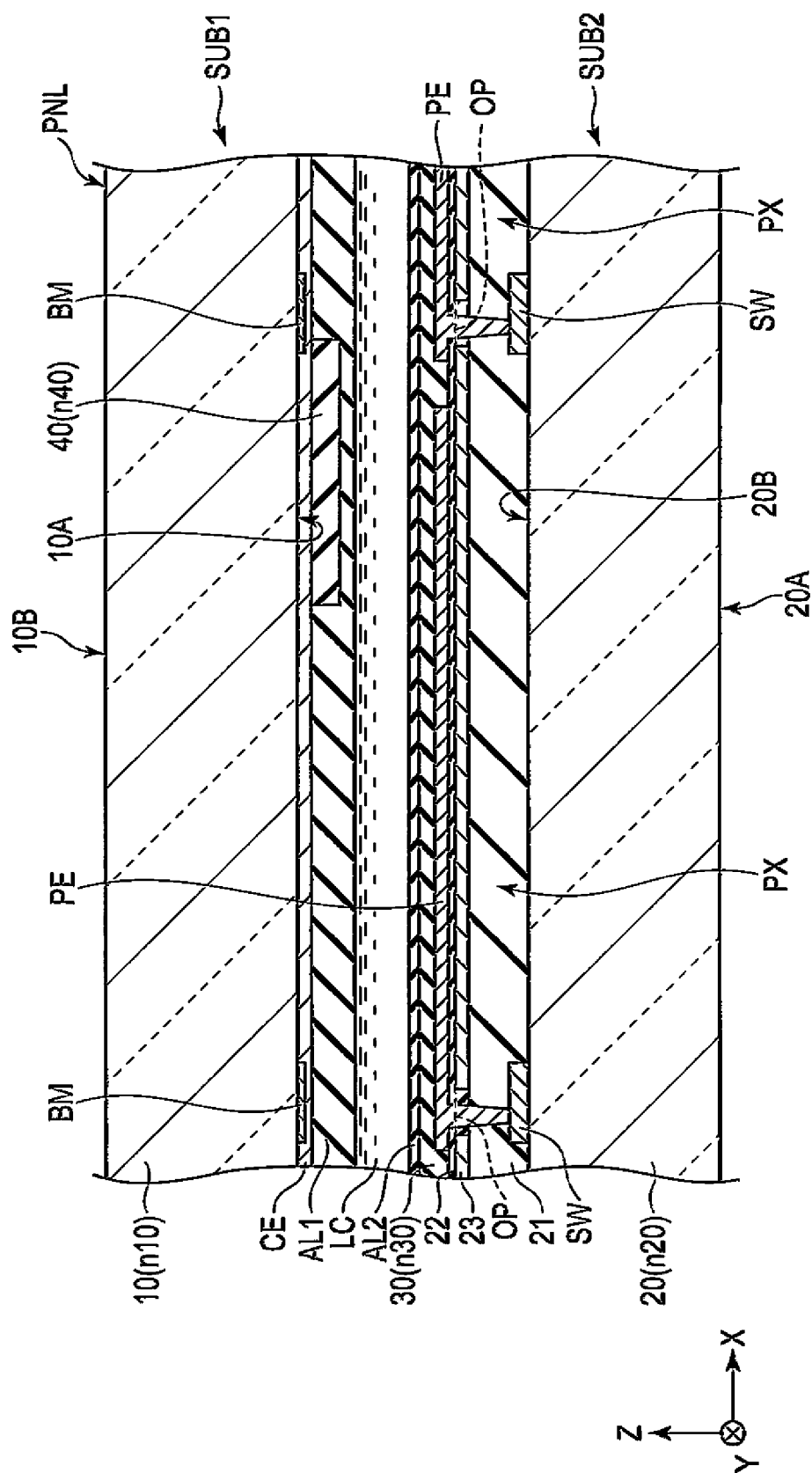
[図1]



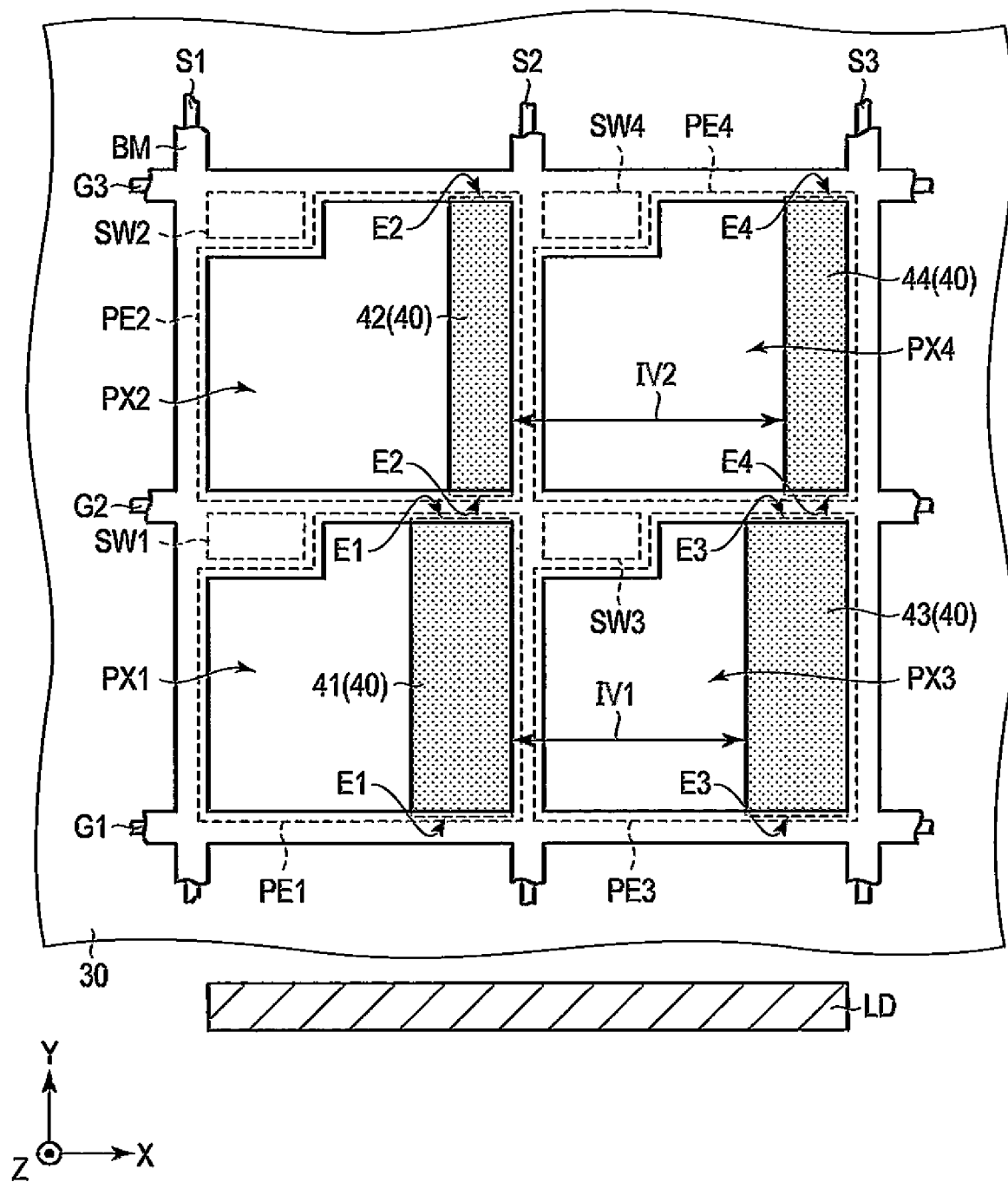
[図2]



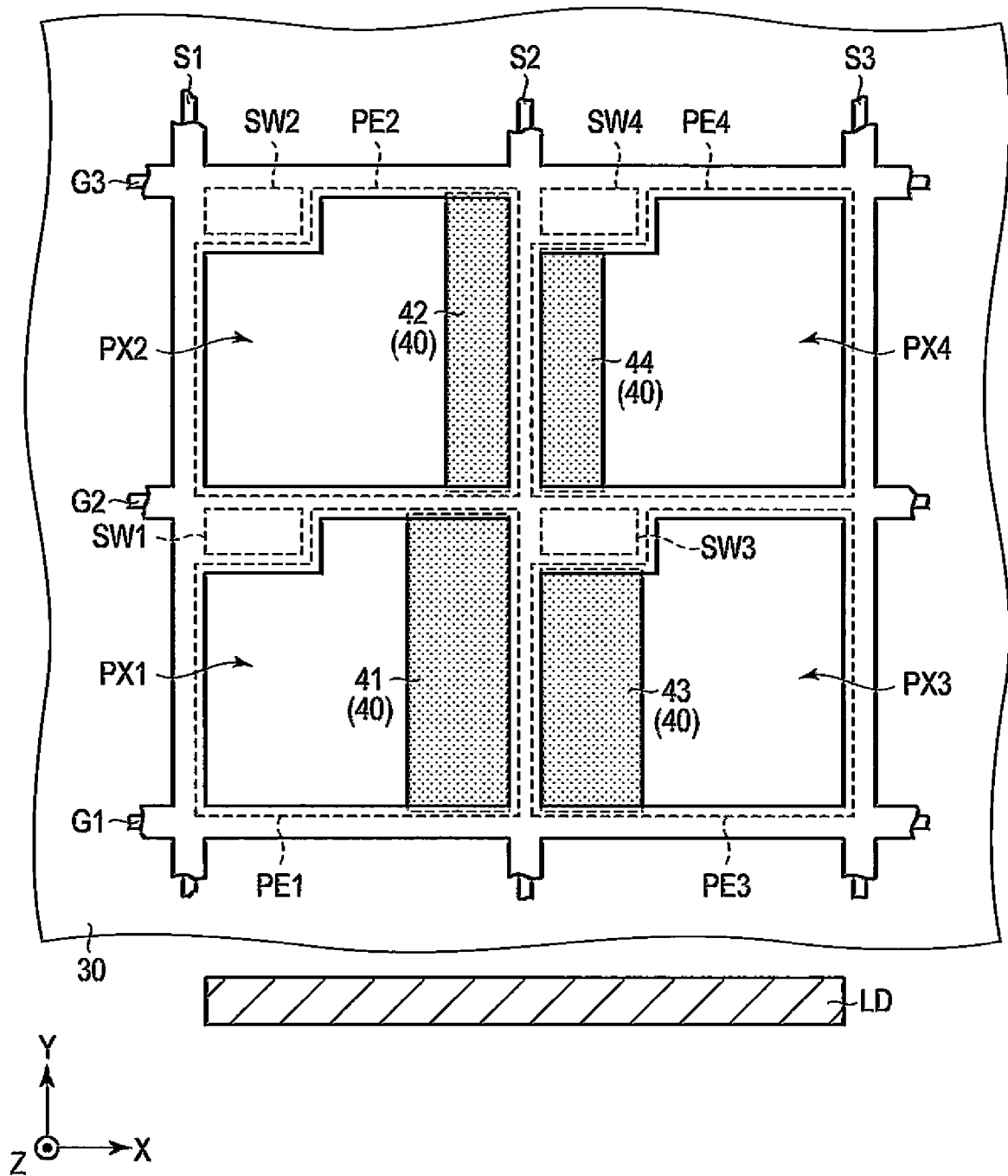
[図3]



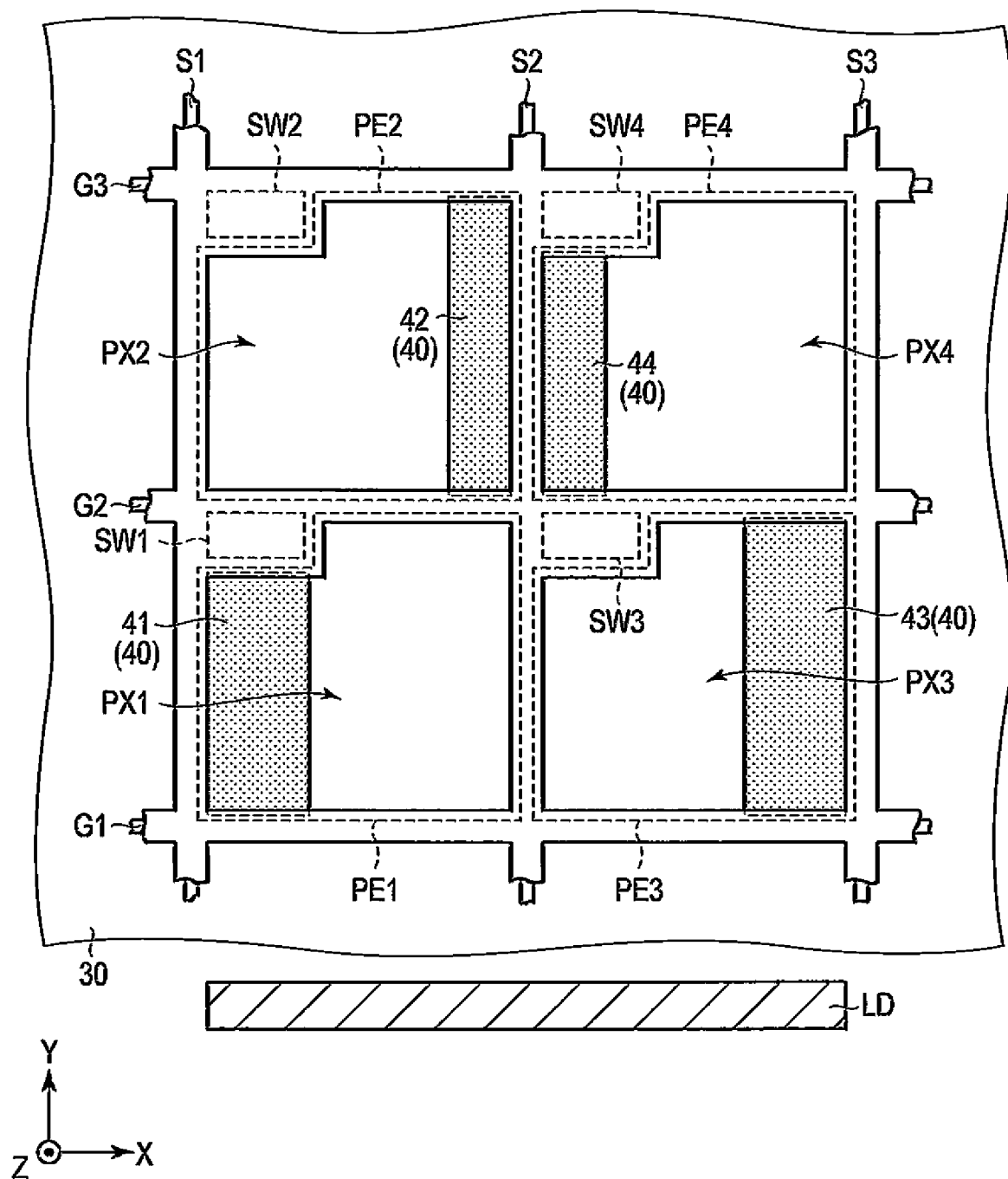
[図4]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/027822

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G02F1/13357 (2006.01) i, G02F1/137 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G02F1/13357, G02F1/137

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 2012/20669 A1 (SHARP CORPORATION) 16 February 2012, paragraphs [0063]-[0093], [0135]-[0147], fig. 3, 4, 7 (Family: none)	1-8 9-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

08.08.2019

Date of mailing of the international search report

20.08.2019

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/027822

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2018-49089 A (JAPAN DISPLAY INC.) 29 March 2018, paragraphs [0039]-[0058], [0109]-[0118], fig. 7-12, 21-23 & US 2018/0081248 A1, paragraphs [0060]-[0079], [0130]-[0140], fig. 7-12, 21-23	1-8 9-20
Y	JP 2014-35448 A (SONY CORPORATION) 24 February 2014, paragraphs [0089]-[0093], [0168], fig. 2, 88-90 & US 2015/0293402 A1, paragraphs [0328], [0329], fig. 88-90 & WO 2014/024688 A1 & EP 2884332 A1 & TW 201407196 A & CN 104508546 A	5-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G02F1/13357(2006.01)i, G02F1/137(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G02F1/13357, G02F1/137

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	W0 2012/20669 A1 (シャープ株式会社) 2012.02.16, [0063]~[0093][図3][図4][0135]~[0147][図7] (ファミリーなし)	1-8 9-20

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

08.08.2019

国際調査報告の発送日

20.08.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

廣田 かおり

2 L

3812

電話番号 03-3581-1101 内線 3295

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2018-49089 A (株式会社ジャパンディスプレイ) 2018.03.29, [0039]~[0058][図7]~[図12]、[0109]~[0118][図21]~[図23] & US 2018/0081248 A1 [0060]~[0079][FIG. 7]~[FIG. 12][0130]~[0140][FIG. 21]~[FIG. 23]	1-8 9-20
Y	JP 2014-35448 A (ソニー株式会社) 2014.02.24, [0089]~[0093][図2][0168][図88]~[図90] & US 2015/0293402 A1 [0328]~[0329][FIG. 88]~[FIG. 90] & WO 2014/024688 A1 & EP 2884332 A1 & TW 201407196 A & CN 104508546 A	5-8