

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5269902号
(P5269902)

(45) 発行日 平成25年8月21日 (2013. 8. 21)

(24) 登録日 平成25年5月17日 (2013. 5. 17)

(51) Int. Cl.	F I
HO 1 P 5/20 (2006. 01)	HO 1 P 5/20 A
HO 1 P 3/12 (2006. 01)	HO 1 P 3/12
HO 1 P 5/107 (2006. 01)	HO 1 P 5/107 Z
HO 4 B 1/38 (2006. 01)	HO 4 B 1/38

請求項の数 9 (全 18 頁)

(21) 出願番号	特願2010-522729 (P2010-522729)	(73) 特許権者	000006633
(86) (22) 出願日	平成21年7月28日 (2009. 7. 28)		京セラ株式会社
(86) 国際出願番号	PCT/JP2009/063442		京都市伏見区竹田鳥羽殿町 6 番地
(87) 国際公開番号	W02010/013721	(74) 代理人	100075557
(87) 国際公開日	平成22年2月4日 (2010. 2. 4)		弁理士 西教 圭一郎
審査請求日	平成22年10月12日 (2010. 10. 12)	(72) 発明者	中水流 和美
(31) 優先権主張番号	特願2008-199059 (P2008-199059)		京都府相楽郡精華町光台 3 丁目 5 番地 3 号
(32) 優先日	平成20年7月31日 (2008. 7. 31)		京セラ株式会社中央研究所内
(33) 優先権主張国	日本国 (JP)		

審査官 岸田 伸太郎

最終頁に続く

(54) 【発明の名称】 高周波基板および高周波モジュール

(57) 【特許請求の範囲】

【請求項 1】

第 1 の誘電体層と、前記第 1 の誘電体層を挟む第 1 の一対の導体層と、前記第 1 の誘電体層を貫通し前記第 1 の一対の導体層の間を電氣的に接続する複数のビアホール導体を備える第 1 の側壁導体群と、を備える第 1 の導波路と、

前記第 1 の一対の導体層の一方はその厚み方向に貫通する開口を備え、前記開口を介して前記第 1 の導波路と電磁的に接続されてハイブリッド回路を構成する第 2 の導波路と、

第 1 の端子と第 2 の端子とを備える高周波素子の前記第 1 の端子に電氣的に接続され、前記第 1 の導波路の一方端部に電磁的または電氣的に接続され、信号伝送モードを変換する第 1 の変換部と、

前記第 2 の端子に電氣的に接続され、前記第 1 の導波路の他方端部に電磁的または電氣的に接続され、信号伝送モードを変換する第 2 の変換部と、
を備える高周波基板。

【請求項 2】

前記第 2 の導波路は、第 2 の誘電体層と、前記第 2 の誘電体層を挟む第 2 の一対の導体層と、前記第 2 の一対の導体層の間を電氣的に接続する複数のビアホール導体を備える第 2 の側壁導体群と、を備える、請求項 1 記載の高周波基板。

【請求項 3】

前記第 2 の導波路は、複数のビアホール導体によって、前記第 2 の誘電体層の一部を筒状に取り囲むビアホール導体群を備える、請求項 2 記載の高周波基板。

10

20

【請求項 4】

前記第 2 の導波路は線状導体を備える、請求項 1 記載の高周波基板。

【請求項 5】

前記第 1 の側壁導体群は一对の列として配列し、

前記第 1 の導波路は、前記第 1 の一对の導体層の間に前記第 1 の一对の導体層と略平行に位置し且つ前記一对の列のそれぞれと電氣的に接続する一对の副導体層をさらに備える、請求項 1 記載の高周波基板。

【請求項 6】

前記高周波素子、前記第 1 の変換部および前記第 2 の変換部を気密封止するカバー部材をさらに備える、請求項 1 記載の高周波基板。

10

【請求項 7】

前記ハイブリッド回路を複数備える、請求項 1 記載の高周波基板。

【請求項 8】

前記第 1 の変換部は、第 3 の誘電体層を挟んで対向する一对の導体板を含み、

前記第 1 の一对の導体板の一方は、平面状であり、

前記第 1 の一对の導体板の他方は、異なる平面上に配置され且つ平面視で互い一部重畳する一对の副導体板と、前記一对の副導体板同士を前記重畳領域で接続する変換用ビアホール導体とを備える、請求項 1 記載の高周波基板。

【請求項 9】

請求項 1 に記載の高周波基板と、

前記高周波基板上に位置し、複数の端子を有する高周波素子と、
を備える高周波モジュール。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、高周波基板および高周波モジュールに関するものである。特に、マイクロ波・ミリ波等の高周波回路において、複数のポートを持つ高周波半導体素子と誘電体導波路を用いた高周波基板および高周波モジュールに関する。

【背景技術】

【0002】

近年、情報伝達に用いられる信号の周波数は 1 ～ 30 GHz のマイクロ波領域から 30 ～ 300 GHz のミリ波領域まで活用することが検討されており、例えば、車間レーダーのようなミリ波を用いた応用システムも提案されている。

30

【0003】

車間レーダーのようなミリ波を用いた応用システムに用いる高周波半導体素子として、GaAs を用いた MMIC (Microwave Monolithic Integrated Circuit) や SiGe を用いた MMIC が開発されている。

【0004】

SiGe を用いた MMIC として差動出力ポートを持つものがある。差動出力ポートを持つ高周波半導体素子から高周波回路基板に信号を取り出す際、差動出力ポートからの出力の位相が互いに 180° 反転しているため、180° ハイブリッド回路を用いることによって位相が反転した 2 つの差動出力信号の一方の信号の位相を反転させて同相の信号とし、これらを結合することで取り出し効率を増大させる事ができる。

40

【発明の概要】

【発明が解決しようとする課題】

【0005】

ここで、差動出力信号を合成するための 180° ハイブリッド回路を高周波回路基板に構成する場合、例えば、マイクロストリップ線路でラットレースやマジック T を構成する。そのため、180° ハイブリッド回路の大きさは伝送信号の波長によるので、マイクロストリップ線路で構成した 180° ハイブリッド回路の基板表面における占有面積は大き

50

くなり、高周波回路基板が大型化する。また、マイクロストリップ線路で構成した180°ハイブリッド回路は、不要な放射が生じやすいという問題がある。

【0006】

本発明の目的の一つは、高周波回路基板を小型化するとともに、不要な放射を抑制することができる高周波基板および高周波モジュールを提供することである。

【課題を解決するための手段】

【0007】

本発明の第1の態様の高周波基板は、第1の導波路と、第2の導波路と、第1の変換部と、第2の変換部とを備える。

【0008】

第1の導波路は、第1の誘電体層と、前記第1の誘電体層を挟む第1の一对の導体層と、前記第1の誘電体層を貫通し前記第1の一对の導体層の間を電氣的に接続する複数のビアホール導体を備える第1の側壁導体群とを備える。第2の導波路は、前記第1の一对の導体層の一方はその厚み方向に貫通する開口を備え、前記開口を介して前記第1の導波路と電磁的に接続されてハイブリッド回路を構成する。第1の変換部は、第1の端子と第2の端子とを備える高周波素子の前記第1の端子に電氣的に接続され、前記第1の導波路の一方端部に電磁的または電氣的に接続され、信号伝送モードを変換する。第2の変換部は、前記第2の端子に電氣的に接続され、前記第1の導波路の他方端部に電磁的または電氣的に接続され、信号伝送モードを変換する。

10

20

【0009】

また本発明の第2の態様の高周波モジュールは、上記の高周波基板と、前記高周波基板上に位置し、複数の端子を有する高周波素子と、を備える。

【発明の効果】

【0010】

本発明の第1および第2の態様によれば、ハイブリッド回路を基板内部に形成した積層型導波管で構成することによって、高周波基板を小型化することができるとともにハイブリッド回路からの不要輻射を抑えることができる。

【図面の簡単な説明】

【0011】

本発明の目的、特色、および利点は、下記の詳細な説明と図面とからより明確になるであろう。

【図1A】本発明の第1の実施形態に係る高周波基板を示す平面図である。

【図1B】図1Aの高周波基板を示す断面図である。

【図2】図1Aの高周波基板のハイブリッド回路を示す斜視図である。

【図2A】図1Aの高周波基板のハイブリッド回路を示す斜視図である。

【図2B】図2Aのハイブリッド回路を示す断面図である。

【図2C】本発明の第2の実施形態に係る高周波基板のハイブリッド回路を示す斜視図である。

【図2D】図2Cのハイブリッド回路を示す断面図である。

【図2E】本発明の第3の実施形態に係る高周波基板のハイブリッド回路を示す斜視図である。

【図2F】図2Eのハイブリッド回路を示す断面図である。

【図3A】図1Aの高周波基板の変換部を説明するための平面図である。

【図3B】図3Aの変換部を説明するための断面図である。

【図3C】本発明の第4の実施形態に係る高周波基板の変換部を示す斜視図である。

【図3D】図3Cの高周波基板の変換部を示す断面図である。

【図4A】図1Aの高周波基板の変換部を含む接続構造を構成する一の誘電体層を示す分解平面図である。

【図4B】図1Aの高周波基板の変換部を含む接続構造を構成する他の誘電体層を示す分

30

40

50

解平面図である。

【図4C】図1Aの高周波基板の変換部を含む接続構造を構成する他の誘電体層を示す分解平面図である。

【図4D】図1Aの高周波基板の変換部を含む接続構造を構成する他の誘電体層を示す分解平面図である。

【図4E】図1Aの高周波基板の変換部を含む接続構造を構成する他の誘電体層を示す分解平面図である。

【図5A】本発明の第5の実施形態に係る高周波基板を示す平面図である。

【図5B】図5Aの高周波基板を示す断面図である。

【発明を実施するための形態】

10

【0012】

以下図面を参考にして本発明の好適な実施形態を詳細に説明する。

《第1の実施形態にかかる高周波基板》

図1Aおよび図1Bは、本発明の第1の実施形態である高周波基板1の構成を示す図である。図1Aは平面図を示し、図1Bは断面図を示す。

【0013】

なお、図1Aの平面図では、基板の内部およびキャップ（カバー部材）の内部の構造がわかるように、内層配線、MMIC、ボンディングワイヤなどを実線で示した。

【0014】

ここで、高周波基板1の表面にMMIC2が実装されることによって高周波モジュールが構成される。MMIC2は、たとえばSiGeなどの化合物半導体で構成される高周波半導体素子であり、高周波信号の送信用に差動出力ポートを有する送受信機能一体型のMMICである。

20

【0015】

差動出力ポートから出力される出力信号は、位相が互いに180°反転しているため、MMIC2から高周波基板1に信号を取り出す際、180°ハイブリッド回路を用いる。180°ハイブリッド回路は、ラットレース、マジックTなどで実現することができ、1つの入力ポートに入力された信号を、位相が反転した2つの信号に分離して2つの出力ポートから出力する分配回路である。この2つの出力ポートを、2つの入力ポートとし、1つの入力ポートを1つの出力ポートとして用いた場合、結合回路として機能する。

30

【0016】

位相が反転した2つの差動出力信号を2つの入力ポートそれぞれに入力すると、入力された差動出力信号の一方の信号の位相を180°反転させ、入力されたもう一方の信号の位相はそのまま出力する。このとき、2つの出力信号は同相となるので結合した1つの出力信号として1つの出力ポートから出力される。

【0017】

なお、ハイブリッド回路は、180°ハイブリッド回路に限定されない。ハイブリッド回路は、複数のポートから出力される異なる位相の信号を、同相の信号に変換するとともに結合して出力するか、または、外部から入力された信号を、異なる位相の信号に分離するとともに、複数のポートに入力させるものであればよい。

40

【0018】

本実施形態の高周波基板1は、結合回路として180°ハイブリッド回路等のハイブリッド回路3を備えており、さらにハイブリッド回路3を、積層型導波管線路で構成する。これにより、ハイブリッド回路をマイクロストリップ線路で構成した場合に比べ、不要な放射を抑制できる。さらに、ハイブリッド回路を表層に設けずに、内層して設けることができ、高周波基板を小型化することができる。本実施形態では、ハイブリッド回路3を、導波管分岐回路であるマジックT回路によって実現している。以下、ハイブリッド回路3を、マジックT回路3と表記する。マジックT回路3は、分枝線路4～6、200の4つの積層型導波管線路で構成される。

【0019】

50

分枝線路 4, 5 は、MMIC 2 の差動出力ポートにそれぞれ接続され、逆相の差動出力信号がそれぞれ分枝線路 4, 5 によって伝送される。分枝線路 4, 5 によって伝送された 2 つの差動出力信号は、分枝線路 6 および分枝線路 200 との接続部分において、同相の 2 つの出力信号が結合された 1 つの出力信号として分枝線路 6 を伝送する。分枝線路 6 を伝送する出力信号は、MMIC 2 が実装された面とは反対側の面に設けられた出力部 7 から取り出し可能に構成され、出力部 7 は、たとえばスロットアンテナ、パッチアンテナなどで構成される。

【0020】

分枝線路 4 ~ 6, 200 は、いずれも積層型導波管線路であり、その基本的構成は同様である。分枝線路 4, 5 は、第一誘電体基板 8 の厚み方向と長さが一致するように形成された二列のビアホール導体群 9 と、前記二列のビアホール導体群 9 を挟みこむように前記第一誘電体基板 8 の両主面に設けられた一対の導体層 10 を有する。

10

【0021】

ビアホール導体群 9 は、積層型導波管線路を伝送する伝送信号の遮断波長の $1/2$ 以下の間隔で信号伝送方向に沿って配列し、積層型導波管線路における電氣的な側壁を形成し、この側壁と一対の導体層 10 によって導波管が構成される。

【0022】

分枝線路 4, 5 は、それぞれ略円弧状の積層型導波管線路で構成され、互いに円弧が外方に向って凸となるように配置される。分枝線路 4 の一方端部 4a は、ボンディングワイヤ 11、マイクロストリップ線路 12 およびマイクロストリップ線路から積層型導波管線路への伝送変換部（以下、単に「変換部」という）13 を介して MMIC 2 の差動出力ポートの 1 つに接続される。分枝線路 4 の他方端部 4b は、分枝線路 5 の他方端部 5b に接続される。

20

【0023】

分枝線路 5 の一方端部 5a は、ボンディングワイヤ 14、マイクロストリップ線路 15 および変換部 16 を介して MMIC 2 の差動出力ポートのもう 1 つに接続される。分枝線路 5 の他方端部 5b は、分枝線路 4 の他方端部 4b に接続される。

【0024】

変換部 13 は、ボンディングワイヤ 11 やマイクロストリップ線路 12 を伝送する TEM モードと、積層型導波管線路を伝送する TE モードまたは TM モードとの伝送モードの変換を行う部分である。

30

【0025】

変換部 13 の構成については後述する。分枝線路 4 と MMIC 2 とを接続するにあたって、ボンディングワイヤ 11 と変換部 13 とは、直接的に接続してもよいし、本実施形態のように、マイクロストリップ線路 12 を介して接続してもよい。また、マイクロストリップ線路 12 には、インピーダンス整合用のスタブなどを設けてもよい。

【0026】

分枝線路 5 と MMIC 2 との接続も同様に、ボンディングワイヤ 14 および変換部 16 を介して行われる。

【0027】

40

ボンディングワイヤ 14 と変換部 16 とは、直接的に接続してもよいし、マイクロストリップ線路 15 を介して接続してもよく、マイクロストリップ線路 15 には、インピーダンス整合用のスタブなどを設けてもよい。

【0028】

分枝線路 6 は、第二誘電体基板 17 の厚み方向と長さが一致するように形成された二列のビアホール導体群 18 と、前記二列のビアホール導体群 18 を挟みこむように前記第二誘電体基板 17 の両主面に設けられた一対の導体層 19 を有する。

【0029】

第二誘電体基板 17 は、第一誘電体基板 8 に、MMIC 2 の実装面とは反対側の面に積層され、高周波基板 1 を平面視したときに分枝線路 4, 5 の一部と、分枝線路 6 の一部と

50

が、重複するように配置される。分枝線路4, 5と分枝線路6との重複部分は、分枝線路4, 5の他方端部4bと分枝線路5の他方端部5bとの接続部分と、分枝線路6の一方端部6aとの重複部分である。なお分枝線路6の他方端部6bは、出力部7に接続される。

【0030】

このような重複部分において、たとえば、分枝線路6の上面側の導体層19に設けたスロット6cを介することで、分枝線路4, 5を伝送した2つの差動出力信号が結合されて分枝線路6を伝送することができる。

【0031】

分枝線路200は、分枝線路4, 5と同様、第一誘電体基板8の厚み方向と長さが一致するように形成された二列のビアホール導体群9と、前記二列のビアホール導体群9を挟みこむように前記第一誘電体基板8の両主面に設けられた一对の導体層10を有する。分枝線路200の一方端部200aは分枝線路4, 5と接続されてT字型の分岐路を形成している。また、分枝線路200の他方端部200bは終端回路によって終端されている。終端回路は、例えば、マイクロストリップ線路202と、開放端を有するマイクロストリップ線路204と、これらを接続する終端抵抗203とを備える。分岐線路200とマイクロストリップ線路202との接続は変換部201により行われる。変換部201も変換部13および変換部16と同様の機能を有するものが用いられる。

【0032】

また、MMIC2は、送受信機能を備えており、上記のように送信用の出力信号は、差動出力ポートから出力される逆相の差動出力信号であり、受信信号は、差動信号でなくともよい。

【0033】

受信信号は、外部から受信した信号を、受信信号用の伝送線路で伝送してMMIC2に入力する。本実施形態では、受信信号用の伝送線路を、ハイブリッド回路3と同様に積層型導波管線路（以下、受信用導波管という）20で構成する。

【0034】

受信用導波管20は、第1の受信用導波管21と第2の受信用導波管22とで構成される。第1の受信用導波管21は、分枝線路4, 5と同様に、第一誘電体基板8の厚み方向と長さが一致するように形成された二列のビアホール導体群23と、前記二列のビアホール導体群23を挟みこむように前記第一誘電体基板8の両主面に設けられた一对の導体層24を有する。第2の受信用導波管22は、分枝線路6と同様に、第二誘電体基板17の厚み方向と長さが一致するように形成された二列のビアホール導体群25と、前記二列のビアホール導体群25を挟みこむように前記第二誘電体基板17の両主面に設けられた一对の導体層26を有する。

【0035】

第1の受信用導波管21の一方端部21aは、ボンディングワイヤ27、マイクロストリップ線路28および変換部29を介してMMIC2の入力ポートの1つに接続される。第1の受信用導波管21の他方端部21bは、第2の受信用導波管22の一方端部22aに接続される。第2の受信用導波管22の他方端部22bは、MMIC2が実装された面とは反対側の面に設けられた入力部30から取り出し可能に構成され、入力部30は、たとえばスロットアンテナ、パッチアンテナなどで構成される。

【0036】

第1の受信用導波管21とMMIC2とを接続するにあたって、ボンディングワイヤ27と変換部29とは、直接的に接続してもよいし、本実施形態のように、マイクロストリップ線路28を介して接続してもよい。また、マイクロストリップ線路28には、インピーダンス整合用のスタブなどを設けてもよい。

【0037】

高周波基板1を平面視したときに第1の受信用導波管21の他方端部21bと、第2の受信用導波管22の一方端部22aとが、重複するように配置される。このような重複部分において、たとえば、階段状にビアホール導体を配し、階段状に接続される積層型導波

10

20

30

40

50

管構造を用いた接続構造を介することで、第2の受信用導波管22を伝送された入力信号が第1の受信用導波管21を伝送することができる。

【0038】

以上のように、ハイブリッド回路3を構成する分枝線路4, 5はいずれも積層型導波管線路で構成されるため、ハイブリッド回路を表層に設けずに、内層して設けることが可能になる。その結果、MMIC2を保護するためのキャップ130のサイズを小さくすることができる。キャップ130は、MMIC2を収納するキャビティを有しており、高周波基板表面に接合されることにより、キャビティ内を気密に封止することができる。キャップ130はアルミニウムなどの金属からなる金属筐体によって形成するのが好ましい。キャップ130を金属筐体とすることによって、電磁波の遮蔽性が高く、放熱性がよくなる。また、金属筐体に限らず、樹脂筐体やセラミックス筐体の内面に金属めっきや金属メタライズを施したものでよい。また、キャップは樹脂筐体やセラミックス筐体のように絶縁体のみで形成してもよい。

10

【0039】

基板表面に露出し、キャップ130によって保護すべき箇所は、MMIC2、ボンディングワイヤ11, 14, 27、変換部13, 16, 29、マイクロストリップ線路12, 15, 28のみである。

【0040】

このように、キャップ130は、半導体デバイスと変換部、およびこれらを接続する接続体とをその収容空間内に収めるようにすれば十分に保護機能を実現することができる。そして、これらを収容するための収容空間は、面積が、高周波基板1表面のうち、半導体デバイスと、この半導体デバイスに接続する変換部と、これらを接続するための接続体とが設けられた最小限の領域であり、高さが、キャップ130の高さとなるような空間である。

20

【0041】

さらに、キャップ130の大きさ、すなわちキャップ130の収容空間の体積を従来に比べて大幅に小さくすることができる。これにより、高周波デバイスから放射された電磁波の収容空間内における不要な共振の発生を防止することができる。

【0042】

キャップ130の収容空間内で生じる共振は、矩形共振器による共振と同様に考えることができる。不要な共振の発生を防止するためには、収容空間内部には1/4誘電体導波管共振器の共振モード(TE101モード)と類似したモードが発生するため、そのモードの最低次のモードの共振周波数を動作周波数範囲外に設定する。

30

【0043】

TE101モードに類似したモードの最低次のモードの共振周波数は式(1)で与えられる。

【0044】

【数1】

$$f = 150 \times \sqrt{\frac{\left(\frac{1}{a}\right)^2 + \left(\frac{1}{2c}\right)^2}{\epsilon_r}} \quad \dots (1)$$

40

【0045】

ここで、fは共振周波数(GHz)を示し、aは矩形共振器の長手方向の寸法(mm)を示し、cは矩形共振器の高さ方向の寸法(mm)を示し、εrは、共振器内の誘電体の比誘電率を示す。

【0046】

式(1)からわかるように、長手方向のサイズaおよび高さ方向のサイズcが小さければ小さいほど共振周波数は高くなる。

【0047】

50

矩形共振器のサイズは、すなわちキャップ 130 の収容空間の大きさと同じと考えられるので、キャップ 130 の収容空間を小さくすることで、共振周波数を、使用動作周波数の最大周波数よりも高い周波数側に設定することもできる。

【0048】

キャップ 130 を小さくするために、変換部 13, 16, 29 は、全てを収容空間内に収める必要はなく、変換部 29 上に接触するようにキャップ 130 を設けることも可能である。

【0049】

これにより、キャップ 130 の収容空間を小さくするとともに、変換部 29 とキャップとの間での熱移動を容易にし、MMIC2 の冷却効率を向上させることができる。MMIC2 で発生した熱は、実装される基板の誘電体層への移動、ボンディングワイヤを介した伝送線路への移動、空気中への放散により冷却される。ボンディングワイヤを介した伝送線路への移動において、変換部 29 がキャップ 130 と接触することで、キャップ 130 への熱移動が生じ、キャップ 130 から空気中へ熱が放散される。

【0050】

以下、高周波基板 1 に設けられる複数の変換部のうち、ハイブリッド回路 3 について説明する。

【0051】

ハイブリッド回路 3 は、積層型導波管線路から成る第 1 の導波路を有するとともに、この第 1 の導波路を構成する一対の導体層の一方に形成した開口を介して第 1 の導波路と電磁的に接続された第 2 の導波路を有する。

【0052】

このようなハイブリッド回路 3 の一例を図 2、図 2A および図 2B に示す。図 2 はハイブリッド回路 3 の主要部の構成を示す斜視図である。図 2 では、ハイブリッド回路 3 の構成がわかりやすいように、導体層を表示せず、ビアホール導体群のみを表示している。また、図 2A はハイブリッド回路 3 の斜視図であり、図 2B はその平面透視図である。

【0053】

図 2、図 2A および図 2B において、ハイブリッド回路 3 は、分岐線路 4、5、6 を含んで構成されており、これらの分岐線路 4、5、6 はすべて積層型導波管線路で構成されている。分岐線路 4 と分岐線路 5 とが接続されて第 1 の導波路を構成している。この第 1 の導波路に分岐線路 6 (第 2 の導波路) が積層されている。そして、分岐線路 4 と分岐線路 5 との接続部における導体層 10 に開口 (スリット) 6c が形成されており、この開口 6c を介して第 1 の導波路と第 2 の導波路が電磁的に接続されてハイブリッド回路 3 を構成している。

【0054】

このような構成により、ハイブリッド回路 3 を構成する導波路をすべて積層型導波管で構成しているので、伝送特性が良好となる。さらに、積層型導波管をすべて層方向に構成できるので、ハイブリッド回路 3 を薄型化できる。よって、伝送特性と薄型化を両立することができる。

【0055】

次に、高周波基板 1 に設けられる複数の変換部のうち、変換部 13 について説明するが、他の変換部 16, 29, 201 も同様に構成することができる。

【0056】

図 3A および図 3B は、変換部 13 の構成を説明するための図である。図 3A は、変換部 13 の平面図であり、図 3B は、変換部 13 の断面図である。

【0057】

高周波基板 1 は、複数の誘電体層が積層され、これらの誘電体層間に導体層が設けられ内層配線が形成される。たとえば、複数の誘電体層 31, 32, 33, 34 が、高周波基板 1 の MMIC2 が実装された表面側からこの順に積層され、誘電体層のうち、基板表面を含む誘電体層 31 上にマイクロストリップ線路 12 が形成される。また、複数の誘電体

10

20

30

40

50

層（本実施形態では誘電体層 32, 33, 34）を含み、マイクロストリップ線路 12 に変換部 13 を介して接続する分岐線路 4 が形成される。

【0058】

マイクロストリップ線路 12 は、誘電体層 31 を厚み方向に挟んで対向するストリップ導体 12b とグランド（接地）導体 12c とで構成されている。

【0059】

変換部 13 は、マイクロストリップ線路 12 と分岐線路 4 との接続部分を構成する。変換部 13 はマイクロストリップ線路 12 と分岐線路 4 とを直接接続したものであってもよいが、伝送損失を少なくするという観点からは、インピーダンスが漸次あるいは段階的に変化するものであるのがよい。このような変換部としては、例えば、図 3A、図 3B に示すような、積層型導波管の断面積を段階的に変えた構造がある。

10

【0060】

変換部 13 は、好ましくは図 3A、図 3B に示すような積層型導波管の断面積を段階的に変えた構造がよい。このような構造とすることで、インピーダンスの急激な変換を抑制することができるとともに、高周波信号の漏れを有効に抑制でき、伝送損失を非常に小さくすることができる。

【0061】

図 3A、図 3B に示す変換部 13 は、第 1 の積層型導波管線路部 210、第 2 の積層型導波管線路部 220、積層型導波管線路部 230 を有する。第 1 の積層型導波管線路部 210、第 2 の積層型導波管線路部 220、積層型導波管線路部 230 のそれぞれの一对の導体層（導体板）のうち、高周波基板 1 の表面に設けられる上側導体層 211, 221, 231 は、平面状に構成され、これら上側導体層 211, 221, 231 が一体的に形成されたものである。第 1 の積層型導波管線路部 210、第 2 の積層型導波管線路部 220、積層型導波管線路部 230 のそれぞれの一对の導体層（導体板）のうち、上側導体層 211, 221, 231 に対向する下側導体層 212, 222, 232 は、一部が互いに平面視で重畳するように異なる平面上に配置されている。そして、これらの下側導体層同士は、上記重畳領域において、ビアホール導体 41 で互いに接続されている。

20

【0062】

変換部 13 の信号伝送方向に対する幅方向寸法 W は、分岐線路 4 の幅方向寸法と同一であり、伝送信号の周波数などによって適宜設定すればよく、また、幅寸法は伝送させる高周波信号の遮断周波数を考慮して設定される。たとえば、伝送信号の周波数が 76.5 GHz のときは $W = 1.15 \text{ mm}$ であり、遮断周波数は約 43 GHz で設定される。

30

【0063】

また、下側導体層 212, 222, 232 の信号伝送方向端部は、伝送信号の波長 λ の $1/4$ ずつ信号伝送方向にずれて設けられる。変換部 13 の信号伝送方向に平行な長さ方向寸法 L は、平面視したときに下側導体層 212, 222, 232 を覆うように $3\lambda/4$ に設定される。たとえば、伝送信号の周波数が 70 ~ 85 GHz のときは $L = 0.9 \text{ mm}$ である。

【0064】

なお、変換部 13 の上記幅方向寸法 W および長さ方向寸法 L は、変換部として最小限必要な寸法であって、変換部 13 は、幅方向寸法が両側に大きくなるように形成されてもよい。

40

【0065】

変換部 13 を構成する積層型導波管線路は、上記のような一对の導体層（上側導体層および下側導体層）とともにビアホール導体群 41, 42 を含んで構成される。

【0066】

ビアホール導体群 41, 42 は、積層型導波管を伝送する伝送信号の遮断波長の $1/2$ 以下の間隔で信号伝送方向に沿って配列し、積層型導波管線路における電氣的な側壁を形成し、この側壁と一对の導体層によって導波管が構成される。

【0067】

50

側壁形成用のビアホール導体群 4 1, 4 2 において、側壁形成用ビアホール導体群 4 1, 4 2 において、隣り合うビアホール導体の間隔が遮断波長の $1/2$ 以下であると、電磁波はビアホール導体とビアホール導体との隙間から漏れることを抑制し、反射しながら積層型導波管線路の信号伝送方向に伝播される。

【0068】

なお、側壁形成用ビアホール導体群 4 1, 4 2 を構成するビアホール導体は、隣り合うビアホール導体の間隔が、一定間隔に設けられることが好ましいが、少なくとも伝送する信号の遮断波長の $1/2$ 以下の間隔であれば良く、その範囲内で適宜設定することができる。

【0069】

また、積層型導波管線路を形成する 2 列の側壁形成用ビアホール導体群 4 1, 4 2 の外側にさらに別の側壁形成用ビアホール導体群を設けて、側壁形成用ビアホール導体群による疑似的な側壁を、伝送方向に対する幅方向に 2 重、3 重に形成することにより、電磁波の漏れをより効果的に防止することができる。

【0070】

図 4 A～図 4 E を参照して誘電体層毎に具体的に説明する。図 4 A～図 4 D は、誘電体層 3 1, 3 2, 3 3, 3 4 を層ごとに展開し、高周波基板 1 の一表面側から見た平面図である。図 4 E は、誘電体層 3 4 を他表面側から見た平面図である。

【0071】

図 4 A に示すように、誘電体層 3 1 の表面には、ストリップ導体 1 2 b と、これに接続される変換部 1 3 の上側導体層 2 1 1, 2 2 1, 2 3 1 が形成される。上側導体層 5 1 は、一端が上側導体層 2 3 1 の端部に接続して形成される。また、誘電体層 3 1 の内部には、2 列の側壁形成用ビアホール導体群 4 1, 4 2 が形成される。

【0072】

さらに、上側導体層 5 1 と分枝線路 4 の端部とは上から見て重なっていて、図 4 A には、この上側導体層 5 1 と分枝線路 4 の上側導体層 6 1 の端部とを電氣的に接続するビアホール導体からなる境界壁形成用ビアホール導体群 4 3 が、信号伝送方向とは垂直な方向に伝送信号の遮断波長の $1/2$ 以下の間隔で誘電体層 3 1 内部に配列され、この境界からの高周波信号の漏れを防止する。なお、境界壁形成用ビアホール導体群 4 3 における両端の 2 本のビアホール導体は、側壁形成用ビアホール導体群 4 1, 4 2 と共有される。

【0073】

図 4 B に示すように、誘電体層 3 2 の表面には、マイクロストリップ線路 1 2 を構成するグラウンド導体 1 2 c、副導体層 5 3、分枝線路 4 を構成する上側導体層 6 1 が一体的に形成される。また、誘電体層 3 2 の内部には、2 列の側壁形成用ビアホール導体群 4 1, 4 2 およびグラウンド導体 1 2 c と下側導体層 2 1 2 とを電氣的に接続する境界壁形成用ビアホール導体群 4 3 が形成される。

【0074】

図 4 C に示すように、誘電体層 3 3 の表面には、下側導体層 2 1 2、副導体層 5 4、分枝線路 4 を構成する副導体層 5 6 が電氣的に接続されて一体的に形成されている。また、誘電体層 3 3 の内部には、2 列の側壁形成用ビアホール導体群 4 1, 4 2 および下側導体層 2 1 2 と下側導体層 2 2 2 とを電氣的に接続する境界壁形成用ビアホール導体群 4 3 が形成される。

【0075】

図 4 D に示すように、誘電体層 3 4 の表面には、下側導体層 2 2 2、副導体層 5 5、分枝線路 4 を構成する副導体層 5 7 が形成される。また、誘電体層 3 4 の内部には、2 列の側壁形成用ビアホール導体群 4 1, 4 2 および下側導体層 2 2 2 と下側導体層 2 3 2 とを電氣的に接続する境界壁形成用ビアホール導体群 4 3 が形成される。

【0076】

図 4 E に示すように、誘電体層 3 4 の裏面には、下側導体層 2 3 2、分枝線路 4 を構成する下側導体層 6 2 が形成される。

【0077】

積層型導波管を構成する誘電体層が複数層からなる場合は、誘電体層間に主導體層と平行に副導體層を設けることが好ましい。副導體層は、同じ列に属し、同じ誘電体層を貫通する各ビアホール導體群を、列ごとにそれぞれ個別に電氣的に接続し、ビアホール導體群の配列方向に延びる帯状の導體層である。

【0078】

このような副導體層は、図4A～図4Eにおける副導體層53～57が、これに相当し、ビアホール導體群と副導體層とによって、格子状に形成された側壁が得られ、様々な方向の電磁波漏れを遮蔽することができる。また、副導體層は、ビアホール導體の大きなランドとしても機能し、積層ずれによって生じるビアホール導體の厚み方向の接続不良を抑

10

【0079】

さらに、積層型導波管によってハイブリッド回路を構成する場合は、本実施形態のように、円弧のような湾曲構造の線路部分を設ける場合が多くなる。高周波信号の伝搬においては湾曲構造で放射が起こるが、副導體層を設けることで、電磁遮蔽の役目を担うため、湾曲構造での放射を抑え低損失な伝送線路を実現することができる。

【0080】

《第2の実施形態にかかる高周波基板》

20

本実施形態では、第1の実施形態にかかる高周波基板のハイブリッド回路3に代えて、図2Cおよび図2Dに示すようなハイブリッド回路3'を備える。図2Cはハイブリッド回路3'の斜視図であり、図2Dはその平面透視図である。

【0081】

図2Cおよび図2Dにおいて、ハイブリッド回路3'は、分岐線路4、5、6'を含んで構成されており、分岐線路4、5は積層型導波管線路で構成されている。一方、分岐線路6'は誘電体層の一部を筒状に取り囲むビアホール導體群を備えたものであり、分岐線路6'の伝送方向は誘電体層の積層方向である。分岐線路4と分岐線路5とが接続されて第1の導波路を構成している。この第1の導波路に分岐線路6'（第2の導波路）が直交するように接続されている。そして、分岐線路4と分岐線路5との接続部における導體層

30

【0082】

《第3の実施形態にかかる高周波基板》

本実施形態では、第1の実施形態にかかる高周波基板のハイブリッド回路3に代えて、図2Eおよび図2Fに示すようなハイブリッド回路3''を備える。図2Eはハイブリッド回路3''の斜視図であり、図2Fはその平面透視図である。

【0083】

図2Eおよび図2Fにおいて、ハイブリッド回路3''は、分岐線路4、5、6''を含んで構成されており、分岐線路4、5は積層型導波管線路で構成されている。一方、分岐線路6''はストリップ線路導體である。分岐線路4と分岐線路5とが接続されて第1の導波路を構成している。この第1の導波路に誘電体層を介して分岐線路6''（第2の導波路）が積層されている。そして、分岐線路4と分岐線路5との接続部における導體層

40

【0084】

《第4の実施形態にかかる高周波基板》

本実施形態では、第1の実施形態にかかる高周波基板の変換部13に代えて、図3Cおよび図3Dに示すような変換部13'を備える。図3Cは、変換部13'の斜視図であり、図3Dは、変換部13'の断面図である。図3C、3Dに示す変換部13'では、分岐

50

線路 4 の一端部の導体層にスリット S を設け、このスリット S に対向するようにストリップ導体 1 2 b を設け、ストリップ導体 1 2 b と分岐線路 4 とをスリット S を介して電磁結合させている。

【0085】

《第 5 の実施形態にかかる高周波基板》

次に、本発明の第 5 の実施形態である高周波基板 5 0 について説明する。図 1 に示した第 1 の実施形態では、ハイブリッド回路を送信信号用に設けていたが、本実施形態では、受信信号用にもハイブリッド回路を設けている。なお、図 1 に示した第 1 の実施形態と同じ部位については、同じ参照符号を付して説明を省略する。

【0086】

図 5 A および図 5 B は、本発明の第 5 の実施形態である高周波基板 5 0 の構成を示す図である。図 5 A は平面図を示し、図 5 B は断面図を示す。

【0087】

本実施形態では、受信信号用にハイブリッド回路 1 5 1 を設けている。本実施形態では、ハイブリッド回路 1 5 1 を、導波管分岐回路であるマジック T 回路によって実現している。以下、ハイブリッド回路 1 5 1 を、マジック T 回路 1 5 1 と表記する。マジック T 回路 1 5 1 は、分岐線路 1 5 2 ～ 1 5 4、2 0 5 の 4 つの積層型導波管線路で構成される。

【0088】

分岐線路 1 5 4 を伝送する入力信号は、MMIC 2 が実装された面とは反対側の面に設けられた入力部 7 0 から取り込まれ、入力部 7 0 は、たとえばスロットアンテナ、パッチアンテナなどで構成される。分岐線路 1 5 4 を伝送する入力信号は、分岐線路 1 5 2、1 5 3 との接続部分である分岐点において、逆相の 2 つの入力信号として分離される。分岐線路 1 5 2、1 5 3 は、MMIC 2 の差動入力ポートにそれぞれ接続され、逆相の差動入力信号がそれぞれ分岐線路 1 5 2、1 5 3 によって伝送される。

【0089】

分岐線路 1 5 2 ～ 1 5 4、2 0 5 は、いずれも積層型導波管線路である。分岐線路 1 5 2、1 5 3 は、第一誘電体基板 8 の厚み方向と長さが一致するように形成された二列のビアホール導体群 1 6 1 と、前記二列のビアホール導体群 1 6 1 を挟みこむように前記第一誘電体基板 8 の両主面に設けられた一対の導体層 1 6 2 を有する。

【0090】

分岐線路 1 5 2、1 5 3 は、それぞれ略円弧状の積層型体導波管線路で構成され、互いに円弧が外方に向かって凸となるように配置される。分岐線路 1 5 2 の一方端部 1 5 2 a は、ボンディングワイヤ 1 5 5、マイクロストリップ線路 1 5 6 および変換部 5 7 を介して MMIC 2 の差動入力ポートの 1 つに接続される。分岐線路 1 5 2 の他方端部 1 5 2 b は、分岐線路 1 5 3 の他方端部 1 5 3 b に接続される。

【0091】

分岐線路 1 5 3 の一方端部 1 5 3 a は、ボンディングワイヤ 1 5 8、マイクロストリップ線路 1 5 9 および変換部 1 6 0 を介して MMIC 2 の差動入力ポートのもう 1 つに接続される。分岐線路 1 5 3 の他方端部 1 5 3 b は、分岐線路 1 5 2 の他方端部 1 5 2 b に接続される。

【0092】

分岐線路 1 5 2 と MMIC 2 とを接続するにあたって、ボンディングワイヤ 1 5 5 と変換部 1 5 7 とは、直接的に接続してもよいし、本実施形態のように、マイクロストリップ線路 1 5 6 を介して接続してもよい。また、マイクロストリップ線路 1 5 6 には、インピーダンス整合用のスタブなどを設けてもよい。

【0093】

分岐線路 1 5 3 と MMIC 2 との接続も同様に、ボンディングワイヤ 1 5 8 および変換部 1 6 0 を介して行われる。

【0094】

ボンディングワイヤ 1 5 8 と変換部 1 6 0 とは、直接的に接続してもよいし、マイクロ

10

20

30

40

50

ストリップ線路159を介して接続してもよく、マイクロストリップ線路159には、インピーダンス整合用のスタブなどを設けてもよい。

【0095】

分枝線路154は、第二誘電体基板17の厚み方向と長さが一致するように形成された二列のビアホール導体群163と、前記二列のビアホール導体群163を挟みこむように前記第二誘電体基板17の両主面に設けられた一対の導体層164を有する。

【0096】

高周波基板50を平面視したときに分枝線路152、153の一部と、分枝線路154の一部とが、重複するように配置される。分枝線路152、153と分枝線路154との重複部分は、分枝線路152の他方端部152bと分枝線路153の他方端部153bとの接続部分と、分枝線路154の一方端部154aとの重複部分である。

10

【0097】

このような重複部分において、たとえば、積層型導波管線路で構成されたマジックT回路や、ラットレース回路などのハイブリッド回路を挿入することで、分枝線路154を伝送した2つの差動入力信号が分離されて分枝線路152、153を伝送することができる。

【0098】

分枝線路205は、分枝線路152、153と同様、第一誘電体基板8の厚み方向と長さが一致するように形成された二列のビアホール導体群161と、前記二列のビアホール導体群161を挟みこむように前記第一誘電体基板8の両主面に設けられた一対の導体層162を有する。分枝線路205の一方端部205aは分枝線路152、153と接続されてT字型の分岐路を形成している。また、分枝線路205の他方端部205bは終端回路によって終端されている。終端回路は、例えば、マイクロストリップ線路207と、開放端を有するマイクロストリップ線路209と、これらを接続する終端抵抗208とを備える。分岐線路205とマイクロストリップ線路207との接続は変換部206により行われる。

20

【0099】

上記のような構成を有する高周波基板の誘電体層としては、高周波信号の伝送を妨げることがない特性を有するものであればとりわけ限定するものではないが、伝送線路を形成する際の精度および製造の容易性の点からセラミックスからなることが望ましい。

30

【0100】

また、ストリップ導体、グランド導体および一対の導体層などの金属導体層としては、たとえば誘電体層がアルミナ質セラミックスからなる場合には、タングステン・モリブデンなどの金属粉末に適当なアルミナ・シリカ・マグネシア等の酸化物や有機溶剤・溶媒等を添加混合した導体ペーストを厚膜印刷法によりセラミックグリーンシート上に印刷し、しかる後、約1600℃の高温で同時焼成し、厚み10～15μm以上となるようにして形成する。なお、金属粉末としては、ガラスセラミックスの場合は銅・金・銀が、アルミナ質セラミックス、窒化アルミニウム質セラミックスの場合はタングステン・モリブデンが好適である。また、主導体層の厚みは一般的に5～50μm程度とされる。

【0101】

配線基板の誘電体層としては、上記のようなセラミックスからなることが好ましいが、伝送信号の周波数や製造コストなどの観点から、樹脂材料を用いることもできる。誘電体層として使用可能な樹脂材料としては、たとえば、PTFE、液晶ポリマー、FR4、フッ素樹脂、フッ素ガラス樹脂などが挙げられる。この場合の金属導体としては、たとえば銅箔の貼り付け、銅めっき膜をエッチングなどによりパターン形成したものを使用することができる。

40

【0102】

本発明は、その精神または主要な特徴から逸脱することなく、他のいろいろな形態で実施できる。したがって、前述の実施形態はあらゆる点で単なる例示に過ぎず、本発明の範囲は特許請求の範囲に示すものであって、明細書本文には何ら拘束されない。さらに、特

50

許請求の範囲に属する変形や変更は全て本発明の範囲内のものである。

【符号の説明】

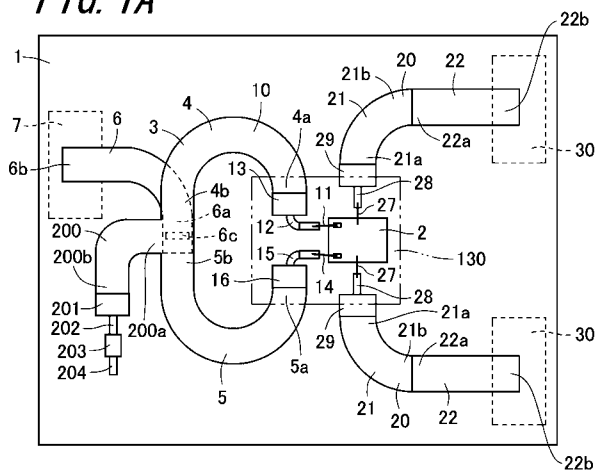
【0103】

- 1, 50 高周波基板
- 2 MMIC
- 3 マジックT回路
- 4, 5, 6 分枝線路
- 11, 14 ボンディングワイヤ
- 12, 15 マイクロストリップ線路
- 13, 16 変換部

10

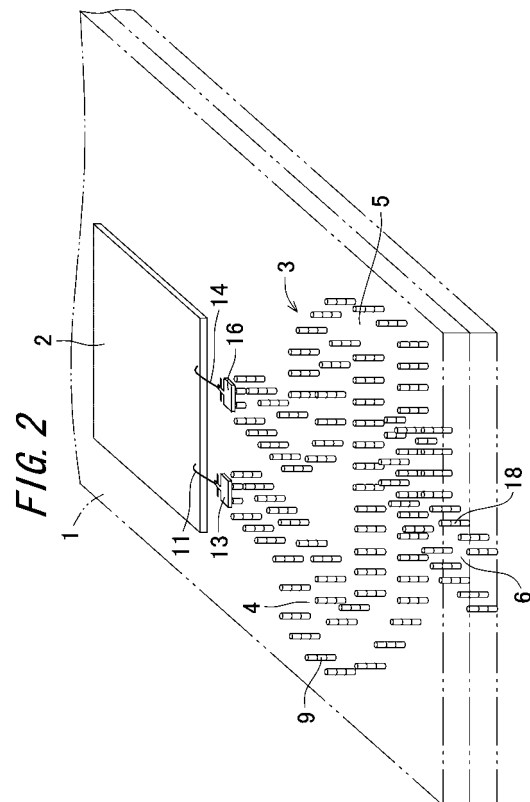
【図1A】

FIG. 1A



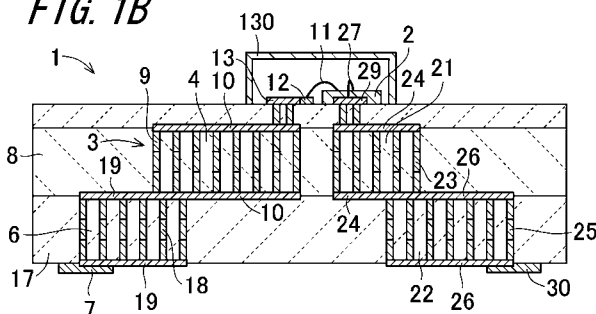
【図2】

FIG. 2



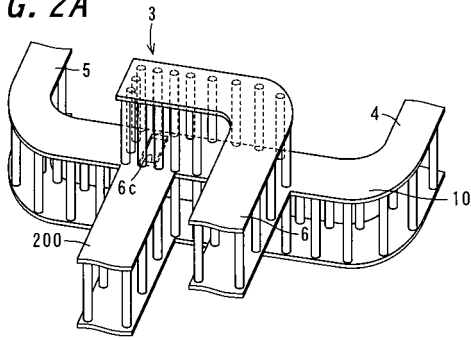
【図1B】

FIG. 1B



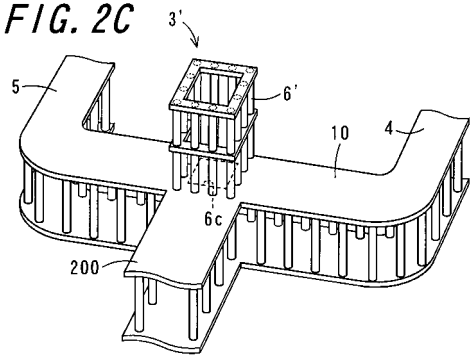
【図 2 A】

FIG. 2A



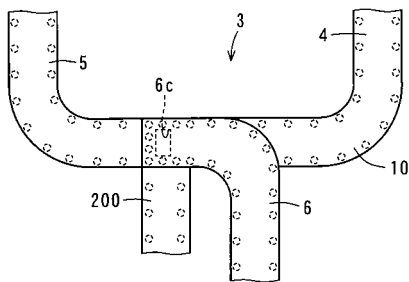
【図 2 C】

FIG. 2C



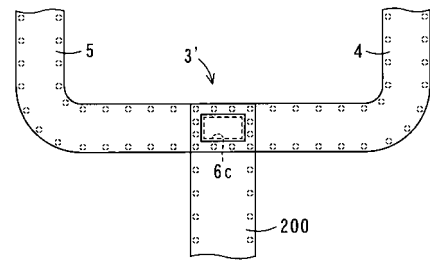
【図 2 B】

FIG. 2B



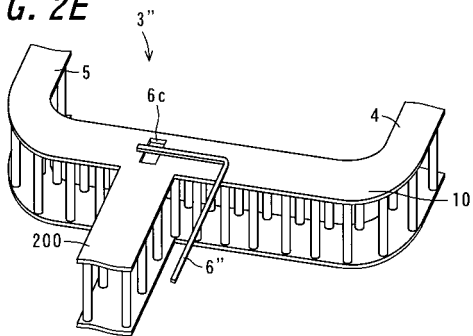
【図 2 D】

FIG. 2D



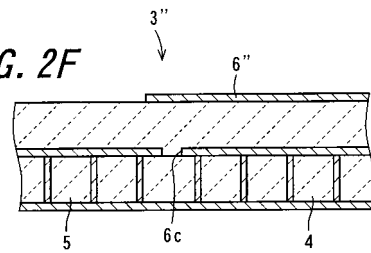
【図 2 E】

FIG. 2E



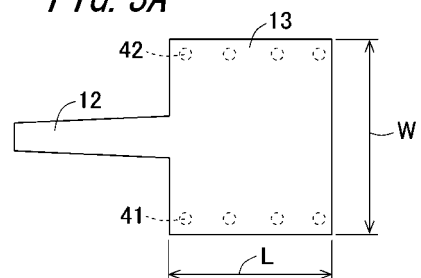
【図 2 F】

FIG. 2F

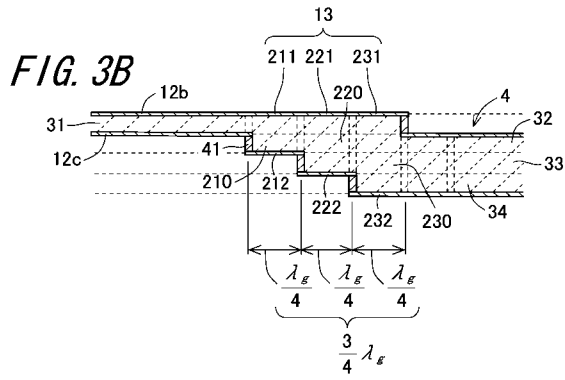


【図 3 A】

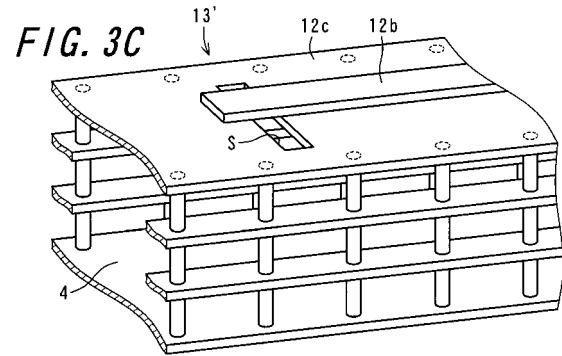
FIG. 3A



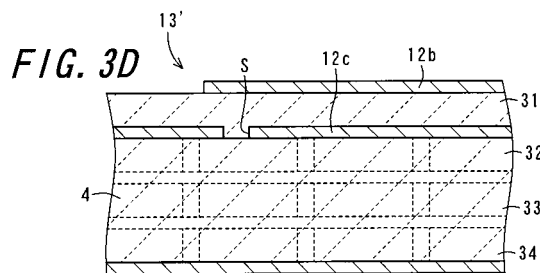
【図 3 B】



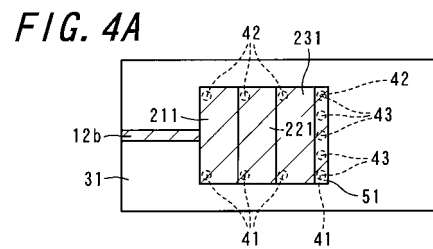
【図 3 C】



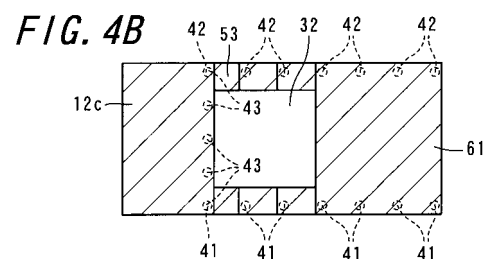
【図 3 D】



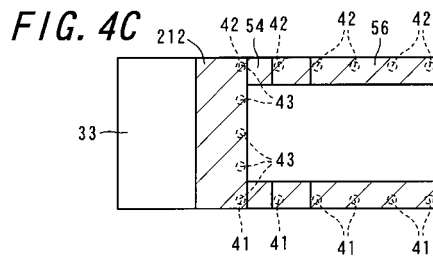
【図 4 A】



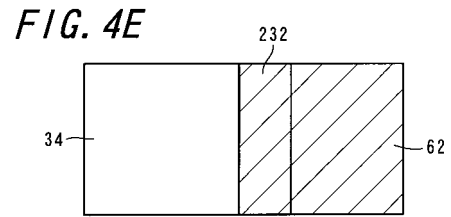
【図 4 B】



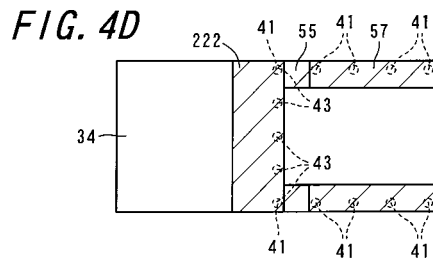
【図 4 C】



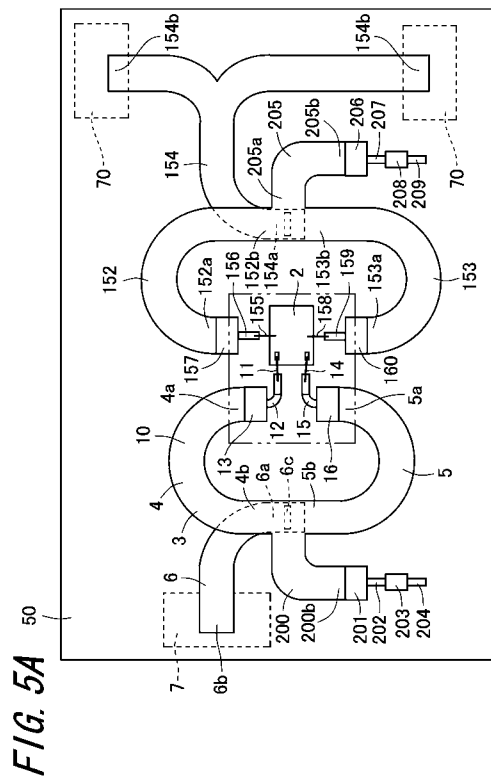
【図 4 E】



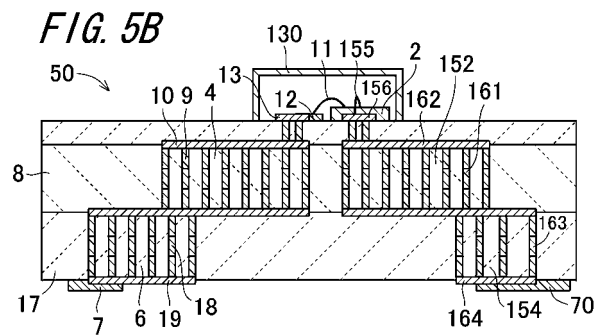
【図 4 D】



【図 5 A】



【図 5 B】



フロントページの続き

(56)参考文献 特開2001-156510 (JP, A)
特開2000-077912 (JP, A)
特開平02-016803 (JP, A)
国際公開第2009/084697 (WO, A1)

(58)調査した分野(Int.Cl., DB名)
H01P 5/20
H01P 3/12
H01P 5/107
H04B 1/38