



(12) 发明专利

(10) 授权公告号 CN 101018018 B

(45) 授权公告日 2012. 05. 02

(21) 申请号 200610173242. 6

WO 2006/023912 A2, 2003. 03. 02,

(22) 申请日 2006. 12. 20

US 2005213354 A1, 2005. 09. 29,

(30) 优先权数据

US 2004100240 A1, 2004. 05. 27,

11/316, 470 2005. 12. 21 US

US 5731731 A, 1998. 03. 24,

(73) 专利权人 麦可丽股份有限公司

审查员 马姗姗

地址 美国加利福尼亚州

(72) 发明人 C·L·维恩 R·D·齐恩

(74) 专利代理机构 上海专利商标事务所有限公司 31100

代理人 陈斌

(51) Int. Cl.

H02M 3/335(2006. 01)

(56) 对比文件

US 5705919 A, 1998. 01. 06,

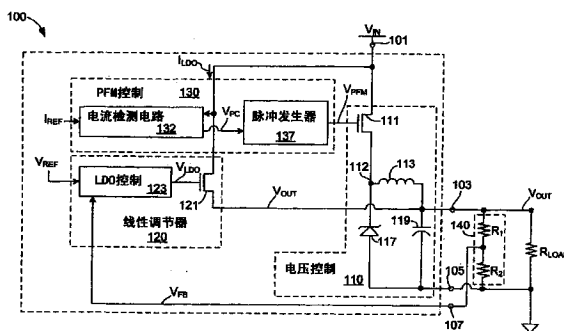
权利要求书 3 页 说明书 6 页 附图 4 页

(54) 发明名称

具有线性调节器控制的脉冲频率调制式电压调节器

(57) 摘要

一种 PFM 型电压调节器电路通过使用受脉冲控制电路控制的第一晶体管和受线性调节器电路控制的第二晶体管, 将未调节的输入电压转换为调节后的输出电压。线性调节器电路在当被调节的输出电压落到预定的最小目标电压电平时就控制第二晶体管, 由此使被调节的输出电压保持在最小目标电压电平处。脉冲控制电路检测流过第二晶体管的电流, 并且作为响应产生了持续预定时间周期的脉冲信号, 该脉冲信号使第一晶体管完全导通。通过第一晶体管的电压被转换为不断增大的电感器电流, 该电流使被调节的输出电压重新恢复到最大目标电压电平。当脉冲信号结束时, 被调节的输出电压再次开始朝着预定的最小目标电压电平下降, 并且重复上述周期。



1. 一种电压调节器电路,用于将输入节点处接收到的未调节的输入电压转换为输出节点处提供的调节后的输出电压,所述电压调节器包括:

第一晶体管,它具有耦合到所述输入节点的第一端;

电感器,它耦合在所述第一晶体管的第二端和所述输出节点之间;

线性调节器电路,它与所述第一晶体管和所述电感器并行地耦合在所述输入节点和所述输出节点之间,其中所述线性调节器电路包括当在所述输出节点处提供的调节后的输出电压下降到低于预定的最小目标电压电平时,用于从所述输入节点到所述输出节点流过第一电流的装置,由此所述第一电流将所述输出节点保持在所述最小目标电压电平;以及

脉冲控制电路,包括用于检测流过所述线性调节器电路的第一电流的装置,以及用于响应于所检测到的第一电流将具有预定持续时间的脉冲信号发送到所述第一晶体管的栅极端的装置。

2. 如权利要求 1 所述的电压调节器电路,其特征在于,所述线性调节器包括:

第二晶体管,它具有连接到所述输入节点的第一端、连接到所述输出节点的第二端以及栅极端;以及

线性控制电路,它包括用于比较线性基准电压和反馈信号、并且还用于产生其电压电平正比于所述线性基准电压和所述反馈信号之差的线性控制信号的装置,

其中所述线性控制信号被施加到所述第二晶体管的栅极端,由此所述第二晶体管的导通响应于所述线性控制信号而受到控制,使得流过所述第二晶体管的所述第一电流正比于所述线性控制信号。

3. 如权利要求 2 所述的电压调节器电路,其特征在于,所述脉冲控制电路包括:

电流检测电路,用于在当流过所述线性调节器的第一电流超过预定的最小电流时断定脉冲控制信号;以及

脉冲发生电路,用于响应于所述脉冲控制信号而产生所述脉冲信号。

4. 如权利要求 3 所述的电压调节器电路,其特征在于,所述电流检测电路包括:

传感器,用于响应于流过所述线性调节器的第一电流而产生电流检测信号;以及

比较器,用于将所述电流检测信号与预定的基准信号进行比较,并且还用于在所述电流检测信号大于所述预定的基准信号时产生所述脉冲控制信号。

5. 如权利要求 4 所述的电压调节器电路,其特征在于,所述电流检测电路还包括第三晶体管,它具有连接到所述输入节点的第一端、连接到所述输出节点的第二端以及连接到所述线性调节器电路的线性控制电路的栅极端,其中所述传感器耦合到所述第三晶体管的第一端。

6. 如权利要求 4 所述的电压调节器电路,其特征在于,所述脉冲发生电路包括单触发电路。

7. 如权利要求 1 所述的电压调节器电路,其特征在于,所述第一晶体管包括场效应晶体管,而所述脉冲控制电路包括用于产生足够电平的脉冲信号的装置,所产生的脉冲信号处于足够大的电平下,使得所述第一晶体管在预定的持续时间内响应于所述脉冲信号而进行开关操作。

8. 如权利要求 7 所述的电压调节器电路,其特征在于,所述场效应晶体管包括 PMOS 晶体管。

9. 如权利要求 1 所述的电压调节器电路,还包括连接在所述输出节点和接地端之间的二极管。

10. 如权利要求 1 所述的电压调节器电路,还包括连接在所述输出节点和接地端之间的电容器。

11. 如权利要求 1 所述的电压调节器电路,还包括用于产生脉冲宽度调制控制信号的装置、以及响应于所加负载条件而选择性地将所述脉冲宽度调制控制信号和所述脉冲信号之一施加到所述第一晶体管的栅极端的装置。

12. 一种电压调节器电路,用于将输入节点处接收到的未调节的输入电压转换为输出节点处提供的调节后的输出电压,使得调节后的输出电压保持在预定的最小目标电压电平处,所述电压调节器包括:

第一晶体管,它具有耦合到所述输入节点的第一端;

电感器,它连接在所述第一晶体管的第二端和所述输出节点之间;

第二晶体管,它具有耦合到所述输入节点的第一端以及连接到所述输出节点的第二端;

线性控制装置,用于控制所述第二晶体管,使得当调节后的输出电压等于或小于预定的最小目标电压电平时,所述第二晶体管在所述输入节点和所述输出节点之间传导第一电流,由此所述第一电流将所述输出节点保持在所述最小目标电压电平;以及

脉冲控制装置,用于控制所述第一晶体管,以在所述线性控制装置使所述第二晶体管传导所述第一电流时在所述输入节点和所述电感器之间传导第二电流,由此在所述输出节点处提供的调节后的输出电压被所述第二电流升高到所述最小目标电压电平以上。

13. 如权利要求 12 所述的电压调节器电路,其特征在于,所述脉冲控制装置包括:

电流检测装置,用于在流过所述第二晶体管的第一电流超过预定的最小电流时断定脉冲控制信号;以及

脉冲发生装置,用于响应于所述脉冲控制信号而产生脉冲信号,

其中所述脉冲发生装置耦合到所述第一晶体管的栅极端。

14. 如权利要求 13 所述的电压调节器电路,其特征在于,所述电流检测装置包括:

传感器,用于响应于流过所述第二晶体管的第一电流而产生电流检测信号;以及

用于在所述电流检测信号大于预定的基准信号时就产生所述脉冲控制信号的装置。

15. 如权利要求 14 所述的电压调节器电路,其特征在于,所述电流检测装置还包括第三晶体管,它具有连接到所述输入节点的第一端、连接到所述输出节点的第二端以及连接到所述第二晶体管的栅极端的栅极端,其中所述传感器耦合到所述第三晶体管的第一端。

16. 如权利要求 15 所述的电压调节器电路,其特征在于,所述第一、第二和第三晶体管包括 PMOS 晶体管。

17. 如权利要求 13 所述的电压调节器电路,还包括用于产生脉冲宽度调制控制信号的装置、以及响应于所加负载条件而选择性地将所述脉冲宽度调制控制信号和所述脉冲信号之一施加到所述第一晶体管的栅极端的装置。

18. 如权利要求 12 所述的电压调节器电路,还包括连接在所述输出节点和接地端之间的电容器。

19. 一种电压调节器电路,用于将输入节点处接收到的未调节的输入电压转换为输出

节点处提供的调节后的输出电压,使得所调节的输出电压保持在预定的最小目标电压电平处,所述电压调节器包括:

电感器,它耦合在所述输入节点和所述输出节点之间;

线性调节器装置,它与所述电感器并行排列,用于仅当所调节的输出电压等于或小于预定的最小目标电压电平时才选择性地产生在所述输入节点和所述输出节点之间的第一电流,由此所述第一电流将所述输出节点保持在所述最小目标电压电平;以及

用于在所述线性调节器装置产生所述第一电流时在所述输入节点和所述电感器之间产生持续预定时间周期的第二电流的装置,由此在所述输出节点处提供的调节后的输出电压被所述第二电流升高到所述最小目标电压电平以上。

具有线性调节器控制的脉冲频率调制式电压调节器

技术领域

[0001] 本发明涉及电压调节器,尤其涉及脉冲频率调制式(PFM)开关型电压调节器。

背景技术

[0002] 开关调节器和线性调节器是公知的电压调节器类型,用于将未调节的电压(比如电池电压)转换为调节后具有期望数值的DC输出电压。

[0003] 线性调节器也被称为低下降(LDO)调节器,包括控制电路以及连接在未调节的电源和输出端之间的线性开关(晶体管)。控制电路通过反馈信号来监控输出端处的调节后的DC输出电压,并且控制线性开关的栅电极使得该开关的电导被调节到产生所期望的DC输出电压电平。

[0004] 开关调节器包括在未调节的电压和输出端之间串联连接的开关(晶体管)和电感器、滤波电容器、以及基于振荡器的控制电路。基于振荡器的控制电路将时变控制信号提供给开关的栅极端,由此开关被导通以便将未调节的电压以短脉冲的形式传递到电感器。这些脉冲使电感器将能量存储到其磁场中,该磁场产生调节的DC输出电压。滤波电容器用于使脉冲之间被调节的DC输出电压平滑且维持着。被调节的DC输出电压反馈到基于振荡器的控制电路,该控制电路将反馈电压与基准电压进行比较,并且控制振荡器输出使得开关工作周期产生所期望的被调节的DC输出电压。

[0005] 开关调节器通常可以根据振荡器控制类型分类为脉冲宽度调制式(PWM)或脉冲频率调制式(PFM)调节器。PWM调节器包括用于产生具有固定频率和可变脉冲宽度的脉冲序列的振荡器控制电路。另一方面,PFM调节器使用可产生固定脉冲宽度和可变脉冲频率的振荡器控制电路。无论哪种情况,晶体管的工作周期都受反馈电压控制,使得被调节的输出电压保持所期望的电压电平。开关调节器还具有这样的特征,即它们向上转换未调节的电压(升压或升高配置)或者向下转换未调节的电压(降压或下降配置)或者使未调节的电压倒置(反向-升压或倒置配置)。

[0006] 开关调节器通常被认为比线性调节器更有效,但通常在工作期间噪声更大。线性调节器提供非常平滑的输出电压,因为线性开关总是部分地导通(导电),但是因线性开关两端电压差很大而浪费了能量。相反,开关调节器晶体管则完全导通或完全关闭。当开关调节器晶体管完全导通时(比如处于饱和或近饱和边缘的情况下),晶体管是非常高效的开关,并且通过开关浪费的能量达到最小。然而,当负载条件突然增大时,不像电压调节器那样立即调节到增大后的电流需求,开关型调节器可以经历一些延迟,因为通过电感器的电流无法随时间立即改变。另外,开关调节器周围的控制系统需要比线性系统更长的时间将工作周期适当地调节到电感器的电流负载。

[0007] 所以有一种需求,要将线性电压调节器的平滑且迅速响应的输出电压与开关型电压调节器的高效率组合起来。

发明内容

[0008] 本发明涉及一种电压调节器电路,它使用了线性调节器电路和脉冲控制电路,其中线性调节器电路只是在被调节的输出电压落到预定的最小目标电压电平时才被启动,而脉冲控制电路则检测线性调节器电路的启动并且每次被调节的输出电压到达最小目标电压时便将调节的输出电压恢复为预定的最大目标电压电平。通过只在被调节的输出电压到达最小目标电压电平时才允许输出电流流入线性调节器电路,并且通过将线性调节器电路设计为每次脉冲控制电路使被调节的输出电压增压时就自然地消除其输出电流,本发明的电压调节器电路成功地将常规线性调节器的快速瞬时特征与开关型电压调节器的高效率特征组合起来。

[0009] 根据本发明一实施例,电压调节器电路包括:第一晶体管,该第一晶体管与电感器串联连接在未调节的输入电压和调节后的输出电压之间,并且受脉冲控制电路控制;以及线性调节器电路,它包括与第一晶体管和电感器并行连接的第二晶体管。该线性调节器电路还包括用于产生线性控制电压的线性控制电路,该线性控制电路是连续导通的,但每次被调节的输出电压落到预定的最小目标电压时就用于调节第二晶体管的输出。该线性控制电压控制着第二晶体管,以提供足够的电流使被调节的输出电压保持在预定的最小目标电压,直到脉冲控制电路启动第一晶体管。另外,脉冲控制电路包括用于检测通过第二晶体管的电流的传感器,并且响应于检测到的电流将脉冲信号发送到第一晶体管。在预定的持续时间(时间周期)内该脉冲信号使第一晶体管完全导通,由此在电感器电流中引起一个斜坡,从而使被调节的输出电压上升。电压增大的量正比于输入和输出电压之差($V_{IN}-V_{OUT}$)、电感、第一开关保持导通的时间、以及电感器的电流的量。在预定持续时间的末端,脉冲信号不再处于维持状态,这便使第一晶体管截止了。响应于所加的负载,电容器上所存储的输出电压由此便开始下降。当输出电压再一次落到预定的最小目标电压电平时,重复上述循环。这样,电压调节器电路的效率因负载电流穿过第二晶体管的时间相对很短而比常规线性调节器得到大幅提升,由此避免了与线性调节器相关联的高损耗,并且甚至接近“纯粹的”开关电压调节器的效率。即,线性调节器电路引导负载电流流过第一晶体管的时间仅仅是在检测通过第二晶体管的电流以及维持脉冲信号并接下来启动第一晶体管等操作之间的延迟周期期间,这构成了运行时间中相对很小的量,尤其是当所加负载只引起相对很小的电流的时候。此外,电压调节器电路避免了与“纯粹的”开关型电压调节器相关联的噪声问题,因为在检测通过第二晶体管的电流以及维持脉冲信号并接下来启动第一晶体管之间的延迟周期期间,线性电压电路提供了所要求的负载电流。

附图说明

[0010] 参照下面的说明、所附的权利要求书以及附图,本发明的这些及其它特征、方面和优点将得到更好地理解,其中:

[0011] 图 1 是示出了根据本发明一实施例的通用电压调节器电路的简化图;

[0012] 图 2(A)、2(B)、2(C) 和 2(D) 是示出了在图 1 所示电压调节器电路工作期间所产生的信号的时序图;

[0013] 图 3 是示出了根据本发明一特定实施例的电压调节器电路的简化图;以及

[0014] 图 4 是示出了根据本发明另一特定实施例的电压调节器电路的简化图。

具体实施方式

[0015] 下面定义本文中用到的术语“耦合”、“连接”、“开关”。术语“连接”被用于描述两个电路元件之间借助于正常集成电路制造技术形成的金属线的直接连接。相反，术语“耦合”被用于描述两个电路元件之间的直接连接或非直接连接。例如，两个耦合的元件可以借助于金属线直接相连，或者可以借助于中间电路元件（例如电容器、电阻器、电感器或晶体管）非直接地连接。术语“开关”被用于描述具有大栅-源电压 (V_{gs}) 且可以被表示成低值电阻器的晶体管。

[0016] 图 1 是电压调节器电路 100 的简化图，该电路 100 用于将输入节点 101 处接收到的未调节的输入电压 V_{IN} 转换为输出节点 103 处提供的调节后的输出电压 V_{OUT} 。电压调节器电路通常包括电压控制电路 110、线性调节器电路 120、以及脉冲频率调制 (PFM) 式控制电路 130（在本文中也称为脉冲控制电路）。在一个实施例中，电压调节器电路 100 是与所加负载（由电阻器 R_{LOAD} 表示）和 / 或反馈电路 140（由反馈电阻器 R_1 和 R_2 表示）分离的分立组件（即形成于半导体“芯片”上）。在这种分立的实施例中，输入节点 101 和输出节点 103 以及接地节点 105 和可选的反馈节点 107 都连接到用于包住芯片的封装结构上所设置的器件引脚或其它端结构。在其它实施例中，电压调节器电路 100 可以被包括到单个芯片上与负载和反馈电路一起制造的更大的器件（例如微处理器）中，在这种情况下输入节点 101 和输出节点 103 可以表示更大的电路中的内部节点。下面的描述旨在覆盖这些更广的集成电路器件分类中的任一类。

[0017] 电压控制电路 110 通常包括（第一）晶体管（例如，场效应晶体管）111、电感器 113、肖特基二极管 117（或开关）以及电容器 119，它们与 PFM 控制电路 130 结合着运行，以与常规 PFM 型开关调节器相同的方式起作用（即在输入节点 101 和电感器 113 之间产生具有预定持续时间的周期性电流）。开关 111 和电感器 113 通过输入节点 101 和输出节点 103 之间的节点 112 而串行连接，同时晶体管 111 的栅极端耦合用于接收由 PFM 控制电路 130 所产生的脉冲信号 V_{PFM} ，下文对此有描述。开关 111 依一定尺寸制造并且脉冲信号 V_{PFM} 按一定的电平来产生，使得每当脉冲信号 V_{PFM} 加到晶体管 111 的栅极（控制）端时晶体管 111 就开关一次，由此使晶体管 111 在提供脉冲信号 V_{PFM} 的时间（持续时间）内将未调节的输入电压 V_{IN} 耦合到节点 112。因此，在电感器 113 两端出现了电压差 $V_{IN}-V_{OUT}$ ，从而在电感电流中引发了斜坡增长，以便在输出引脚 103 上的电压中产生相关联的增长。连接在输出节点 103 和接地节点 105 之间的电容器 119 用于存储在脉冲信号 V_{PFM} 维持期间由电感器 113 所提供的电荷。

[0018] 线性调节器电路 120 按与常规线性调节器相似的方式起作用，以使输出节点 103 保持在预定的最小目标电压电平，但是线性系统中公知的是，只在当被调节的输出电压 V_{OUT} 等于或小于预定的最小目标电压电平时才在输入节点 101 和输出节点 103 之间传导输出电流 I_{LDO} 。线性调节器电路 120 包括输出（第二）晶体管 121 和线性 (LDO) 控制电路 123，其中晶体管 121 具有分别连接在输入节点 101 和输出节点 103 之间的第一和第二端（即与晶体管 111 和电感器 113 所形成的电流通路并行），而线性控制电路 123 将线性基准电压 V_{REF} 与反馈信号 V_{FB} 进行比较并且产生线性控制信号 V_{LDO} ， V_{LDO} 具有与线性基准电压 V_{REF} 与反馈信号 V_{FB} 之差成正比的电压电平。线性基准电压 V_{REF} 与反馈信号 V_{FB} 基本上是根据常规方法产生的。然而，根据本发明的一个方面，制造晶体管 121 并且产生线性控制信号 V_{LDO} 、线性基

准电压信号 V_{REF} 和反馈信号 V_{FB} 时要使得晶体管 121 只在被调节的输出电压 V_{OUT} 等于或小于预定的最小目标电压电平时才传导电流 I_{LDO} 。即,当输出电压 V_{OUT} 大于预定的最小目标电压电平时,线性调节器电路 120 将晶体管 121 控制到非传导状态。相反,当输出电压 V_{OUT} 小于或等于预定的最小目标电压电平时,线性调节器电路 120 控制(即以使晶体管 121 导通的电压电平来产生线性控制信号 V_{LDO} ,使得电流 I_{LDO} 在输入节点 101 和输出节点 103 之间流动且流经晶体管 121)。当电压调节器电路 120 被启动(处于控制中)时经晶体管 121 流向输出节点 103 的电流 I_{LDO} 的量等于负载电流和传感器 113 中剩余的电流之间的差。

[0019] 根据本发明的另一个方面,PFM 控制电路 130 用于检测线性调节器电路 120 中的电流传导(即何时非零电流 I_{LDO} 流过线性调节器电路 130),并且在线性调节器电路 120 有效时产生脉冲信号 V_{PFM} 。在一个实施例中,PFM 控制电路 130 包括可有效地检测电流 I_{LDO} (即通过晶体管 121 的电流)的电流检测电路 132,将电流 I_{LDO} 与预定的最小基准电流 I_{REF} 进行比较,并且在电流 I_{LDO} 超过预定的最小电流 I_{REF} 时产生脉冲控制信号 V_{PC} 。注意到在一个实施例中,最小基准电流 I_{REF} 可以基本上是零安培(即任何检测到的电流触发脉冲控制信号 V_{PC} 的产生)。脉冲控制信号 V_{PC} 被提供给脉冲发生器 137(例如,单触发电路),脉冲发生器 137 则响应于脉冲控制信号 V_{PC} 提供脉冲信号 V_{PFM} 且持续预定的时间周期。如上所述,脉冲信号 V_{PFM} 被施加到晶体管 111 的栅极端,并且具有预定的固定持续时间,该持续时间使晶体管 111 完全导通以使内部节点 112 处的电压增大到原本未调节的输出电压 V_{IN} 。

[0020] 图 2(A) 到 2(D) 是电压调节器 100 工作期间所产生的典型信号的时序图。图 2(A) 示出了典型的调节后的输出电压 V_{OUT} ,它是响应于假想施加的负载而在输出节点 103 处产生的。图 2(B)、2(C) 和 2(D) 分别示出了流过晶体管 121 的电流 I_{LDO} 、脉冲控制信号 V_{PC} 和脉冲信号 V_{PFM} ,它们是与图 2(A) 的典型调节后的输出电压关联产生的。在这些图中,时间 t_0 和时间 t_6 之间的时间周期描绘了电压调节器 100 响应于相对轻的所加负载的工作情况,而时间 t_7 和时间 t_{12} 之间的时间周期描绘了电压调节器 100 响应于相对重的所加负载的工作情况。

[0021] 参照图 2(A) 的左侧,在输出节点 103 处产生并由电容器 119(图 1)存储的电荷在时间 t_0 和 t_1 之间被相对轻的所加负载逐渐地耗尽,由此使被调节的输出电压 V_{OUT} 朝着预定的最小目标电压 V_{T-MIN} 逐渐地减小。如上所述,当被调节到的输出电压 V_{OUT} 达到预定的最小目标电压 V_{T-MIN} 时(例如,在时刻 t_1 ;图 2(A)),反馈信号 V_{FB} 下降到线性基准电压信号 V_{REF} 以下,从而使 LDO 控制电路 123 引导电流 I_{LDO} 通过晶体管 121(图 2(B) 中有描绘)。这解释了在最小目标电压 V_{T-MIN} 处被调节的输出电压 V_{OUT} 的下降,同时噪声产生达到最小。通过使用常规线性调节器中所利用的已知技术,以某一电压电平产生线性控制信号 V_{LDO} ,使得流过晶体管 121 的电流 I_{LDO} 等于所加负载引起的电流,由此防止输出节点 103 落到最小目标电压 V_{T-MIN} 之下。因为电流 I_{LDO} 增大到预定的最小电流 I_{REF} 之上(图 2(B);紧随时刻 t_1 之后),所以电流检测电路 132 提供脉冲控制信号 V_{PC} (紧随时刻 t_1 之后;图 2(C))。在短暂的开关延迟(延迟;图(D))之后,响应于脉冲控制信号 V_{PC} 的提供,脉冲发生器 137 提供脉冲信号 V_{PFM} (时刻 t_2 ;图 2(D)),该脉冲信号 V_{PFM} 使晶体管 111 导通。注意到,图 2(D) 中的延迟周期长度是出于解释说明目的而任意选择的。如上所述,输入电压 V_{IN} 被电感器 113 转换为增大的电感器电流,并且拉高输出节点 103,从而使被调节的输出电压 V_{OUT} 增大到最小目标电压 V_{T-MIN} 以上(时间 t_2 ;图 2(A))。输出电压 V_{OUT} 增大到最小目标电压 V_{T-MIN} 以上的现

象被 LDO 控制电路 123 检测到,该 LDO 控制电路 123 在线性控制下使电流 I_{LDO} 下降到预定的最小电流 I_{REF} 以下(紧随时刻 t_2 之后;图 2(B))。在比较器超过最小阈值的那一刻(紧随时刻 t_2 ;图 2(C)),脉冲控制信号 V_{PC} 的维持被边沿触发。再次参照图 2(D),脉冲信号 V_{PFM} 在预定的持续时间 D 内仍然维持着,这在本示例中使被调节的输出电压 V_{OUT} 保持在最大目标电压电平 V_{T-MAX} 。在时刻 t_3 处,脉冲信号 V_{PFM} 不再处于维持状态,并且被调节的输出电压 V_{OUT} 再次从其最大电平开始衰减。

[0022] 与常规 PFM 型开关调节器相似的是,产生固定持续时间脉冲信号 V_{PFM} 时所处的频率是由所加的负载来决定的。在所揭示的示例中,相对轻的所加负载使被调节的输出电压 V_{OUT} 在时刻 t_4 (图 2(A))下降到最小目标电压 V_{T-MIN} ,从而使电流 I_{LDO} 再次流过晶体管 121(时刻 t_4 ;图 2(B)),这便重新维持脉冲控制信号 V_{PC} (紧随时刻 t_4 之后;图 2(C)),这又转而重新维持脉冲控制信号 V_{PC} (时刻 t_5 ;图 2(D))。因此,响应于相对轻的负载,脉冲信号 V_{PFM} 维持在相对低的频率 f_1 处(图 2(D) 中有示出)。相反,如图 2(A) 到 2(D) 右侧所示,相对重的负载使被调节的输出电压 V_{OUT} 以相对快的速率(例如,在图 2(A) 中的时刻 t_7 和 t_8 之间以及 t_{10} 和 t_{11} 之间)下降到最小目标电压 V_{T-MIN} ,这便以上述方式产生了流过晶体管 121 的电流 I_{LDO} (图 2(B))以及脉冲控制信号 V_{PC} (图 2(C)),由此使脉冲信号 V_{PFM} 维持在相对高的频率 f_2 处(在维持时间 t_9 和 t_{12} 之间测得的,如图 2(D) 所示)。也注意到,除了以更快的速率使输出电压 V_{OUT} 下降以外,较重的所加负载引起相对高的流过晶体管 121 的电流 I_{LDO} (图 2(B))。线性调节器电路 120 通过使用常规线性电压调节器方法来调节电流 I_{LDO} 以满足负载要求。

[0023] 如上述示例所示出的那样,和线性调节器相比,电压调节器电路 100 的效率因负载电流流过线性调节器 120 的时间量相对较短而急剧增大,由此使与线性调节器相关联的高损耗最小化,并且甚至接近“纯粹的”开关电压调节器的效率。即,线性调节器电路 120 引导负载电流流过晶体管 121 的时间仅仅是在检测电流 I_{LDO} 和维持脉冲信号 V_{PFM} 并接下来启动晶体管 111 等操作之间的延迟周期期间,如图 2(A) 所示这构成了运行时间中相对很小的量,尤其是当负载很轻的时候。

[0024] 另外,如上述示例所示出的那样,电压调节器电路 100 避免了与“纯粹的”开关型电压调节器相关联的低电压噪声问题,使得线性电压电路 120 在检测电流 I_{LDO} 和维持脉冲信号 V_{PFM} 并接下来启动晶体管 111 等操作之间的延迟周期期间提供所要求的负载电流。

[0025] 图 3 是根据本发明一特定实施例描绘电压调节器电路 200 的简化图。电压调节器电路 200 中与电压调节器电路 100 相似的那些部分都用相同的标号来标识(例如,电压调节器电路 100 中的晶体管 121 由电压调节器电路 200 中的 PMOS 晶体管 221 来表示)。

[0026] 电压调节器电路 200 的电压控制部分的特征在于,用 PMOS 晶体管 211 和整流器电路 217 来替代肖特基二极管 117。PMOS 晶体管 211 因其较低的导通电阻而成为较佳的晶体管。整流器电路 217 被设置成能够进行同步工作。即,电压调节器 100 被描绘成非同步配置。同步配置是根据已知的技术通过在整流器电路 217 中设置 NMOS 晶体管(未示出)而实现的,该 NMOS 晶体管是用 PFM 控制电路 230 所产生的可选同步操作控制信号 V_{SYNCH} 来控制的。运行期间,在单触发电路和 PFM 控制电路 230 的暂停周期使 PMOS 晶体管 211 截至之后,不再使电流流过肖特基二极管 117,而是使电流流过 NMOS 晶体管,这是 PFM 控制电路 230 根据已知的技术启动的。

[0027] 线性调节器电路 220 的特征也在于 PMOS 晶体管 221 的使用,并且比较器 223 被用于根据上述方法来产生线性控制信号 V_{LDO} 。

[0028] PFM 控制电路 230 包括电流检测电路 232 和脉冲发生器 237,它们基本上按上述来工作。电流检测电路 232 包括电阻传感器 233、电流比较器 234 和 (第三)PMOS 晶体管 235。PMOS 晶体管 235 与 PMOS 晶体管 221 并行连接在输入节点 201 和输出节点 203 之间,并且受线性控制信号 V_{LDO} 控制。当产生线性控制信号 V_{LDO} 以便生成流过 PMOS 晶体管 221 和 235 的电流 I_{LDO} 时,电阻传感器 233 产生电流检测信号 V_{I-LDO} 。比较器 234 将电流检测信号 V_{I-LDO} 与预定的基准信号 V_{I-REF} 进行比较,并且当电流检测信号 V_{I-LDO} 大于预定的基准信号 V_{I-REF} 时将产生脉冲控制信号 V_{PC} 。脉冲控制信号 V_{PC} 被施加到脉冲发生器 237 中所设置的单触发电路 238,脉冲发生器 237 响应于脉冲控制信号 V_{PC} 产生脉冲信号 V_{PFM} 且持续预设的时间周期 (预定的持续时间)。

[0029] 上述实施例描绘了非同步配置。在另一个实施例中,同步配置根据已知的技术得到实现,其中二极管电路 217 包括受 PFM 控制电路 230 控制的 NMOS 晶体管 (未示出)。在单触发电路和 PFM 控制电路 230 的暂停周期使 PMOS 晶体管 211 截止之后,不再使电流流过肖特基二极管 117,而是使电流流过 NMOS 晶体管,这是 PFM 控制电路 230 根据已知技术来启动的。

[0030] 图 4 是根据本发明另一个实施例描绘电压调节器电路 300 的简化图。电压调节器电路 300 中与电压调节器电路 200 完全一样的那些部分都用相同的标号标识。电压调节器电路 300 与电压调节器电路 200 相比不同之处在于,它包括脉冲宽度调制 (PWM) 式控制电路 360 和脉冲信号选择电路 370。PWM 控制电路 360 根据已知的技术产生脉冲宽度调制式控制信号 V_{PWM} ,并且脉冲信号选择电路 370 确定所加负载的电流要求 (“所加负载条件”),并且响应于所加负载条件选择性地将 PWM 控制信号 V_{PWM} 和脉冲信号 V_{PFM} 之一传递到晶体管 211 的栅极端。在一个实施例中,当电流负载低于 100 毫安时由脉冲信号选择电路 370 将脉冲信号 V_{PFM} 发送到晶体管 211,并且当电流负载高于 100 毫安时由脉冲信号选择电路 370 将 PWM 控制信号 V_{PWM} 发送到晶体管 211。

[0031] 尽管已经结合特定的实施例描述了本发明,但是对于本领域的那些技术人员而言,很明显本发明的发明特征可以应用于其它实施例,所有这些都将在本发明的范围之内。

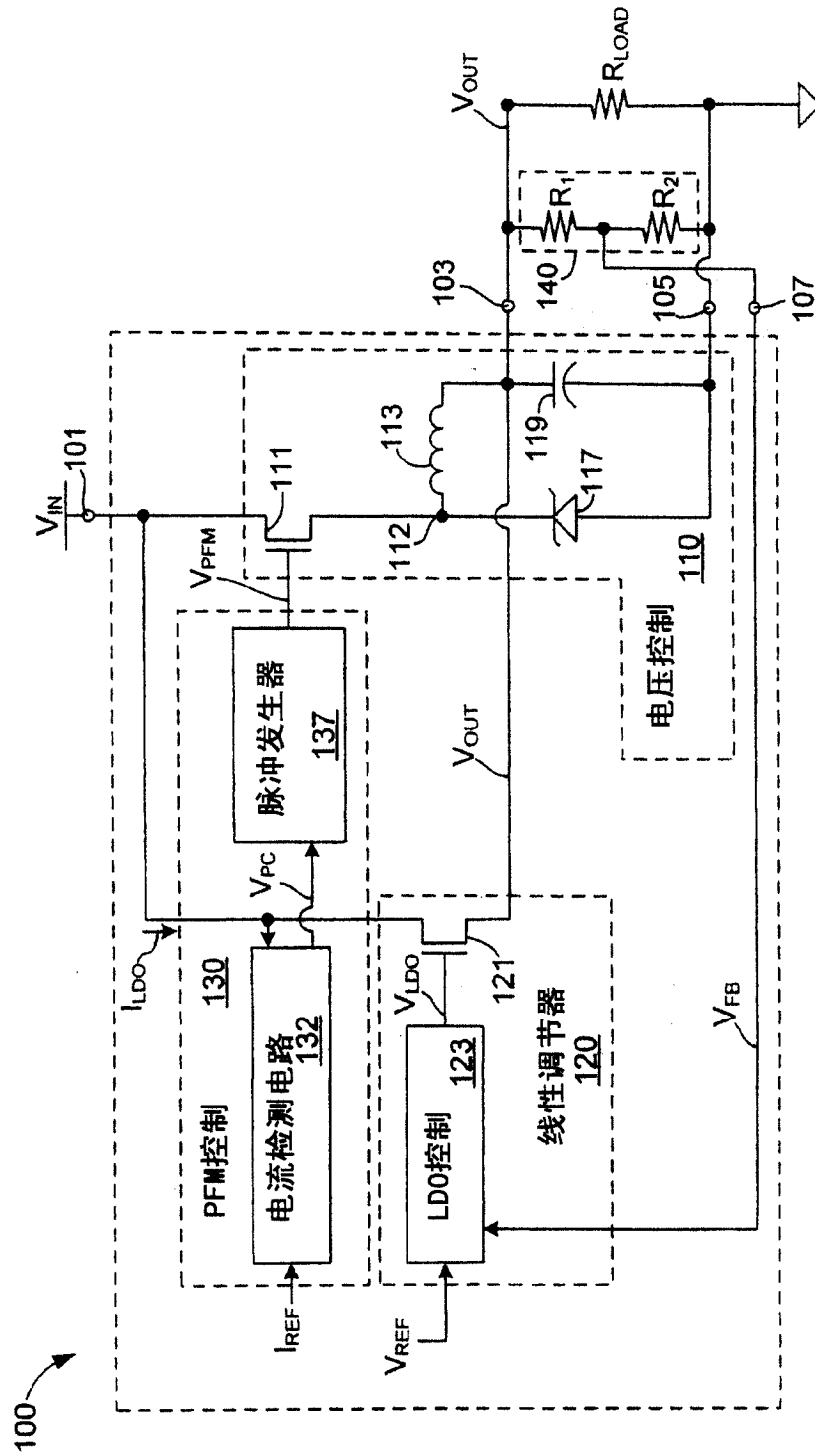
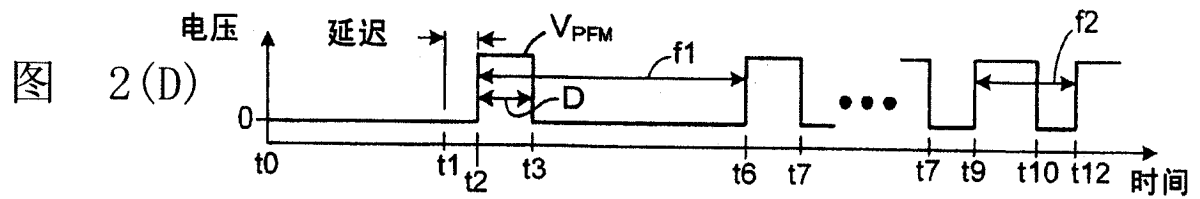
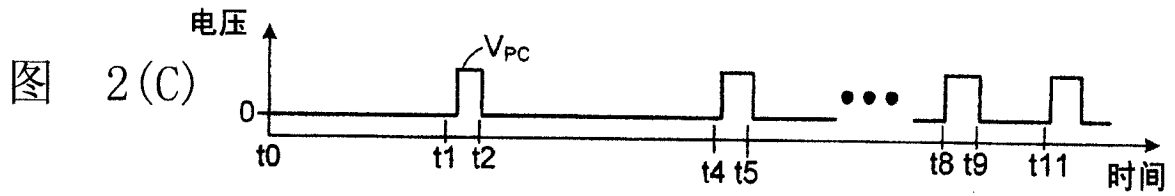
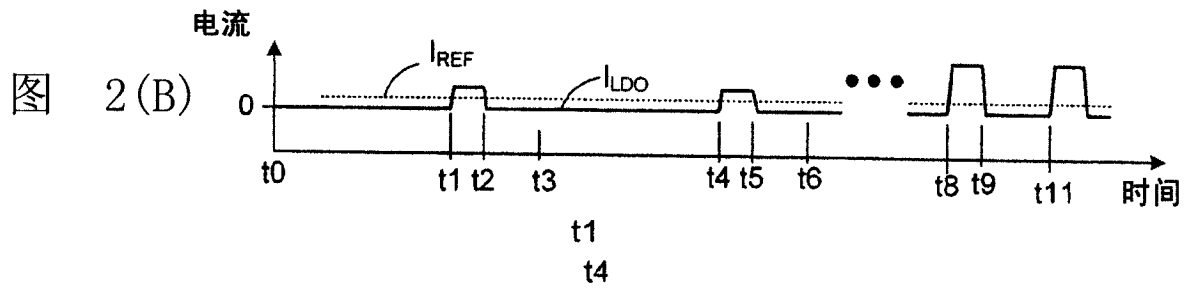
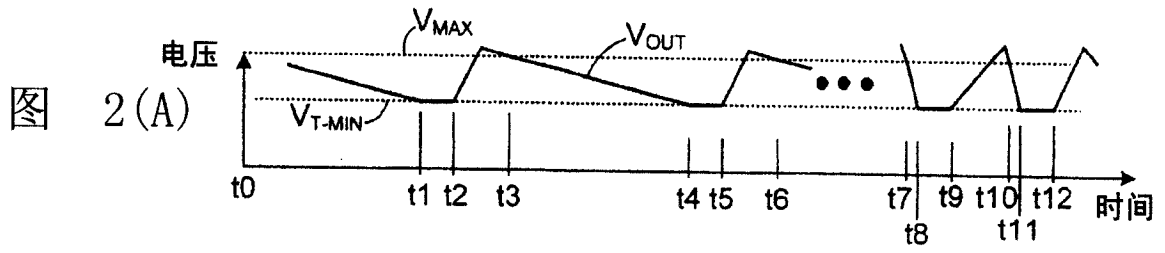


图 1



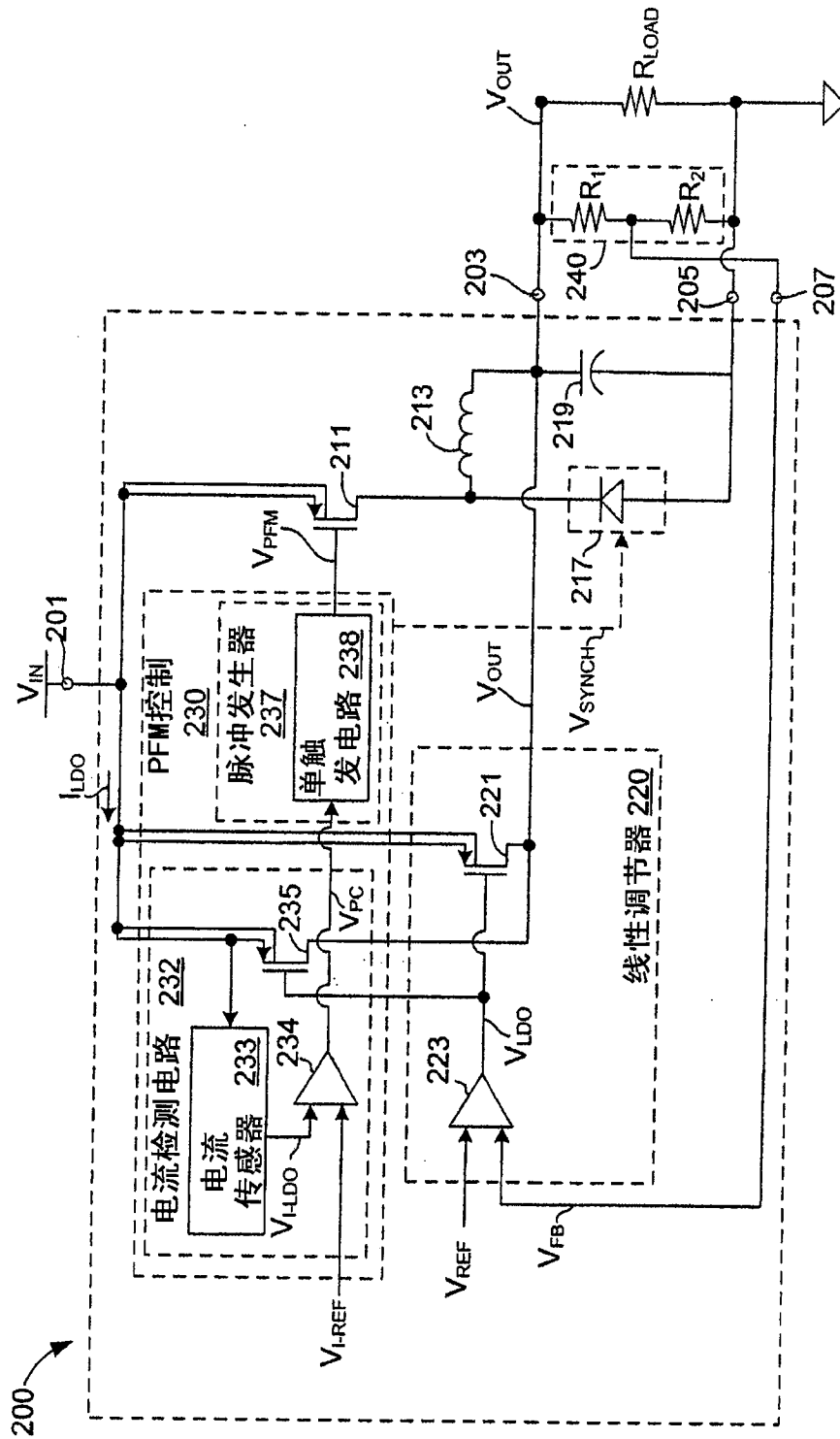


图 3

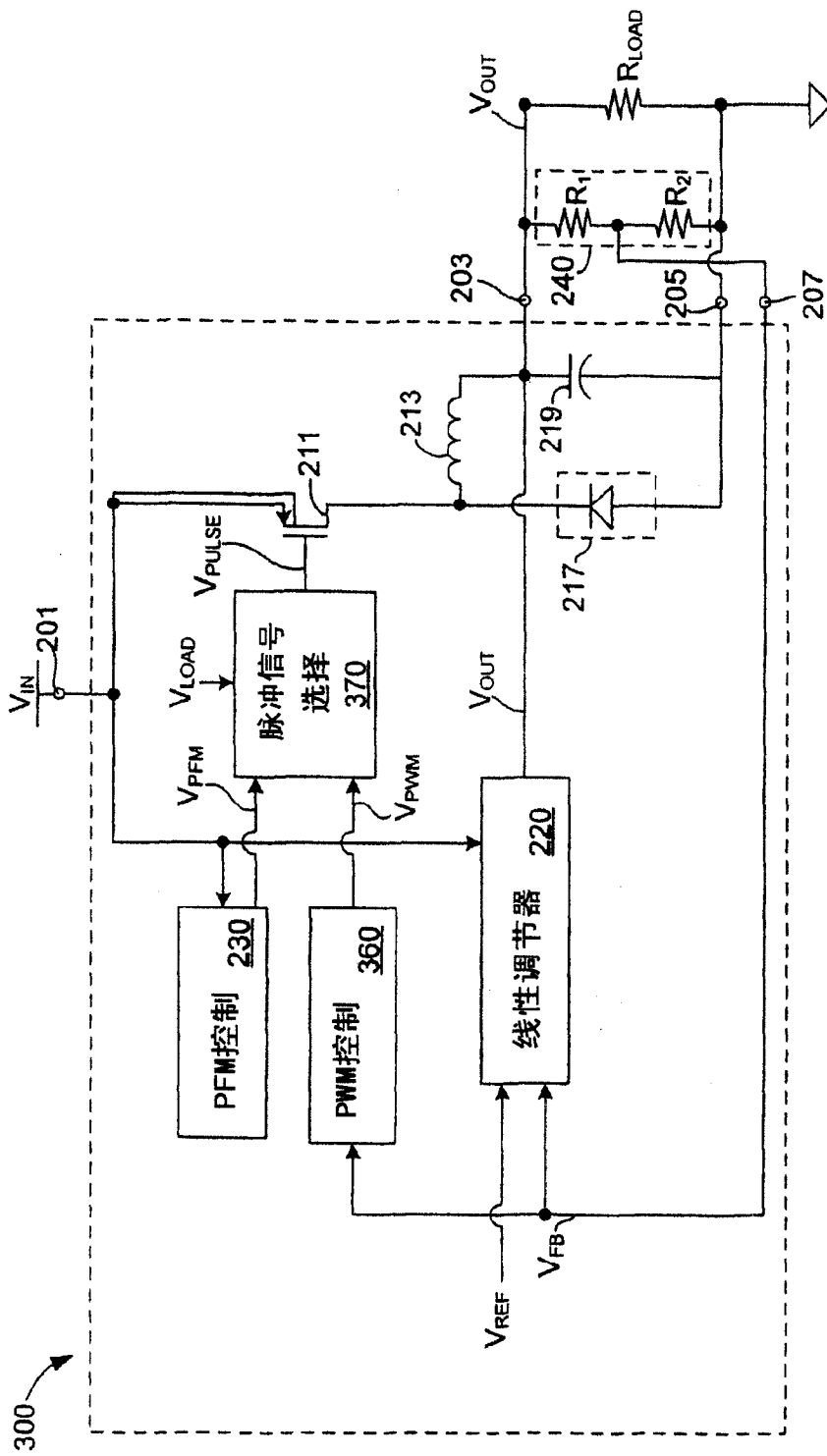


图 4