



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0046935
(43) 공개일자 2016년05월02일

(51) 국제특허분류(Int. Cl.)

H01L 51/40 (2006.01) H01L 51/30 (2006.01)

(21) 출원번호 10-2014-0141489

(22) 출원일자 2014년10월20일

심사청구일자 2014년10월20일

(71) 출원인

인천대학교 산학협력단

인천광역시 연수구 아카데미로 119, 11호 12 (송도동)

(72) 발명자

박영돈

인천 연수구 아카데미로 119, 공과대학 8호관 570호 에너지화학공학과 (송도동, 인천대학교)

김신애

인천광역시 남구 주안7동 1432-157

(74) 대리인

차준용

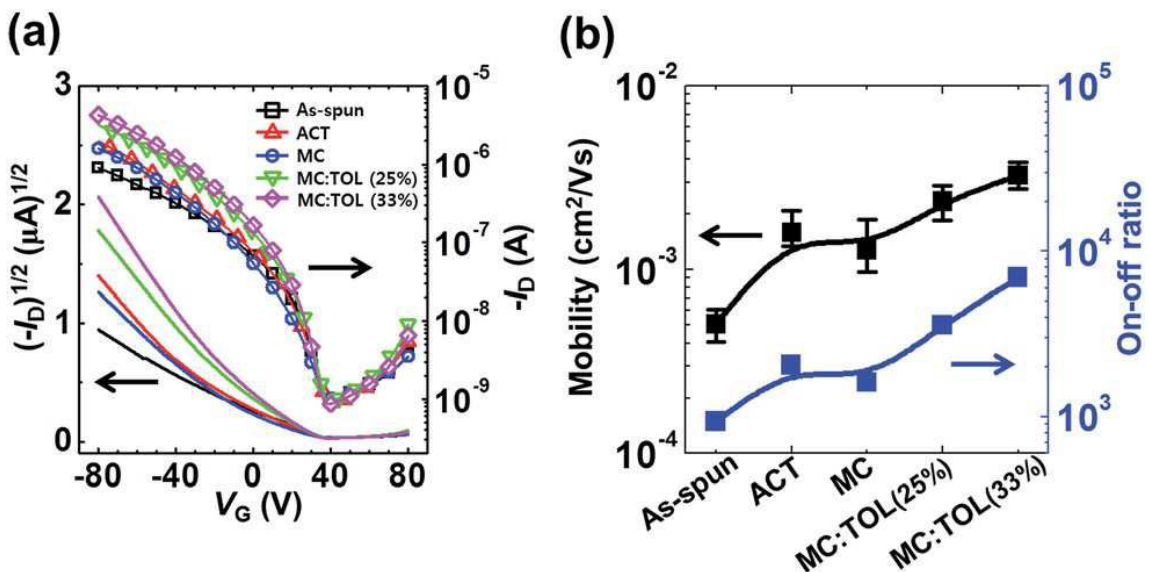
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 연속 용매코팅을 이용한 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법

(57) 요약

본 발명은 연속 용매코팅을 이용한 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법에 관한 것으로, 더욱 상세하게는 폴리사이오펜(예컨대, P3HT) 박막을 한계성 용매(Marginal solvent) 및 양용매(Good solvent)가 혼합된 2성분 용매 시스템에 직접 노출시킴으로써, 종래의 열적 후처리가 아닌 용매 처리에 의한 용해도 조절을 이용하여 간단하고 저렴한 방법으로 박막의 분자정렬성(Molecular ordering), 결정화도 및 전하 이동도를 향상시킬 수 있는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법, 이에 따라 처리된 폴리사이오펜 박막, 및 이를 포함하는 전계효과 트랜지스터(Field-Effect Transistors; FETs)에 관한 것이다.

대표도 - 도4



이 발명을 지원한 국가연구개발사업

과제고유번호 2012R1A1A1004279

부처명 미래창조과학부

연구관리전문기관 한국연구재단

연구사업명 신진연구자 지원사업

연구과제명 π -전자분자의 자기조립을 이용한 고성능 유기전자소자의 개발

기 여 율 1/1

주관기관 인천대학교 산학협력단

연구기간 2012.05.01 ~ 2015.04.30

명세서

청구범위

청구항 1

기관 상에 형성된 폴리사이오펜(Polythiophene) 박막을 2성분 용매에 직접 노출 및 접촉시키는 것으로서, 상기 2성분 용매는 상기 폴리사이오펜에 대한 한계성 용매(Marginal solvent) 및 상기 폴리사이오펜에 대한 양용매(Good solvent)가 혼합된 것임을 특징으로 하는, 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법.

청구항 2

제1항에 있어서, 상기 폴리사이오펜은 폴리(3-알킬사이오펜)인 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법.

청구항 3

제2항에 있어서, 상기 폴리사이오펜은 폴리(3-헥실사이오펜)(Poly(3-hexylthiophene); P3HT)인 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법.

청구항 4

제1항에 있어서, 상기 한계성 용매는 메틸렌 클로라이드(CH_2Cl_2)인 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법.

청구항 5

제1항에 있어서, 상기 양용매는 톨루엔인 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법.

청구항 6

제1항에 있어서, 상기 2성분 용매 중 양용매의 부피 함량은 10% 이상, 50% 미만인 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법.

청구항 7

제6항에 있어서,

상기 2성분 용매 중 양용매의 부피 함량은 25% 내지 33%인 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법.

청구항 8

제7항에 있어서,

상기 2성분 용매 중 양용매의 부피 함량은 33%인 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법.

청구항 9

제1항에 있어서,

상기 폴리사이오펜 박막은 스핀 코팅(Spin-coating) 방법에 의해 기판 상에 형성된 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법.

청구항 10

제1항에 있어서,

상기 폴리사이오펜 박막 상에 상기 2성분 용매를 스핀 캐스팅(Spin-casting)하여 수행되는 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법.

청구항 11

제1항 내지 제10항 중 어느 한 항의 방법에 따라 처리된 것을 특징으로 하는 구조적, 전기적 특성이 향상된 폴리사이오펜 박막.

청구항 12

제11항에 따른 폴리사이오펜 박막을 포함하는 전계효과 트랜지스터(Field-Effect Transistors; FETs).

청구항 13

제12항에 있어서,

상기 전계효과 트랜지스터의 평균 전계효과 이동도는 1.0×10^{-3} 내지 $3.5 \times 10^{-3} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 인 것을 특징으로 하는 전계효과 트랜지스터.

발명의 설명

기술 분야

본 발명은 연속 용매코팅을 이용한 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법에 관한 것으로, 더욱 상세하게는 폴리사이오펜(예컨대, P3HT) 박막을 한계성 용매(Marginal solvent) 및 양용매(Good solvent)가 혼합된 2성분 용매 시스템에 직접 노출시킴으로써, 종래의 열적 후처리가 아닌 용매 처리에 의한 용해도 조절을 이용하여 간단하고 저렴한 방법으로 박막의 분자정렬성(Molecular ordering), 결정화도 및 전하 이동도를 향상시킬 수 있는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법, 이에 따라 처리된 폴리사이오펜 박막, 및

[0001]

이를 포함하는 전계효과 트랜지스터(Field-Effect Transistors; FETs)에 관한 것이다.

배경 기술

- [0002] 최근 π -비공액 공액 고분자에 기초한 유기 전계효과 트랜지스터(Field-Effect Transistors; FETs)의 성능 개선에 대한 연구가 활발히 이루어지고 있다. 스핀 코팅, 바 코팅, 잉크-젯 프린팅 및 스크린 프린팅과 같은 용액 공정 기술로부터 제조된 반도체 고분자 박막의 주요 성능요건은 높은 전하 운반체 이동도(Charge carrier mobility)를 획득하는 것이다. 구체적으로, FETs, 유기박막 트랜지스터 등에 사용되는 전도성 고분자는 용액 공정으로 제조되기 때문에 결정화도가 낮다는 단점이 있는데, 이러한 낮은 결정화도는 효과적인 전하 운반체 수송(Charge carrier transport)을 방해하여 전하 이동도 향상에 장애가 될 수 있다.
- [0003] 이를 해결하기 위해, 고분자 구조를 디자인하는 것과 더불어 사슬간 고분자-고분자 상호작용이 정렬 구조에 미치는 영향을 최적화하는 방안이 고려될 수 있다. 사슬간 상호작용은 대부분 약한 반데르발스 상호작용을 통해 이루어지는데, 이는 박막 형성 과정 중 고분자 층에 구조적 결함을 발생시킬 수 있기 때문이다. 이처럼 열악한 조직 배열에 따른 구조적 결함은 사슬간 전하 운반체 수송을 제한하게 되어 전기적 특성 저하를 유발하게 된다.
- [0004] 구체적으로, 사슬간 전하 운반체 수송은 분자간의 약한 π - π 커플링 상호작용을 통해 무질서한 부분들 사이에서 일어나는 전하 운반체 호핑(Hopping)에 의해 발생한다. 이런 이유로, π -공액 고분자의 자기조립(Self-assembled) 구조가 박막의 광학적, 전기적 특성을 결정하는데 중요한 요소가 된다. 이에 유기 FETs 소자의 성능을 향상시키기 위해, 용매의 선택, 박막 형성 방법, 후처리(예컨대, 열적 또는 용매 어닐링)와 같은 몇몇 공정 변수들에 대한 연구가 광범위하게 진행되고 있다. 예를 들어, 많은 연구진이 비용매(Non-solvent) 내지 첨가제를 이용하여 용액 상태에서 고분자 나노크리스탈을 유도함으로써 용액 결정화(Solution crystallization)를 이뤄낸바 있다.
- [0005] 그러나, 이 경우 첨가되는 용매의 부피 비율, 에이징(Aging) 시간 및 고분자의 농도를 적절히 조절하여 집합체의 크기가 초기 침전(석출)을 유발하는 정도까지 증가하지 않도록 세심한 주의를 기울여야 한다. 이에 실패하면 거칠고 조악한 특성의 불균일한 박막이 얻어지기 때문이다. 또한 전형적인 용액 결정화법은 복잡한 공정을 거쳐야 하고, 용매의 선택이 매우 제한되는 단점이 있다.
- [0006] 따라서, 박막의 분자정렬성 및 전하 운반체 이동도 개선을 위해 거의 모든 경우 소정의 후처리(Post-treatment) 과정이 요구되며, 전형적인 후처리 방식으로는 열적 어닐링 등을 들 수 있다.
- [0007] 그러나, 열적 어닐링은 유리전이온도(T_g)가 낮은 플렉서블 기판에는 적합하지 않은바, 이는 열적 어닐링 과정이 게이트 유전체 층의 특성 저하를 유발할 수 있기 때문이다. 또한 전유기물질로 트랜지스터를 제조할 경우 유기물의 고온 취약성 문제를 해결할 수 없는 단점이 있다. 한편, 또 다른 후처리 방식인 용매 증기 어닐링(Solvent vapor annealing)은 대규모의 연속식 박막 프로세스에는 부적합하다는 문제를 지닌다. 또한 증기압력이 높은 용매를 사용하여 고분자 백본(Backbone)의 사슬 이동성 개선을 도모할 수는 있으나, 이러한 용매는 캐스트 박막을 용해시키거나 디웨팅(De-wet)시킬 우려가 있다. 아울러 열적 어닐링 및 용매 증기 어닐링과 같은 후처리 과정을 수행하는 데에는 적어도 20분 이상의 상대적으로 긴 시간이 소요되어 효율성이 떨어지는 문제가 있다.
- [0008] 이러한 상황에서, 고분자 박막 상의 모폴로지(Morphology) 및 구조적 정렬성을 조절하기 위해 용매를 중간 정도의 용해성을 지닌 고분자 박막과 직접 접촉(Direct contact)시키는 방법이 잠재적으로 이용될 수 있다. 이러한 용매를 이용한 직접 접촉은 고분자 사슬에 이동성을 부여하여 짧은 시간에 재조직화를 촉진할 수 있다.
- [0009] 그러나, 용매를 이용한 사슬 재조직화 공정은 용매의 선택에 있어 세심한 주의를 기울여야 하는바, 잘못된 용매의 사용은 박막을 심하게 손상시킬 수 있기 때문이다. 일반적으로 용매에 대한 고분자의 용해도는 주로 고분자 사슬과 용매 분자간의 다양한 상호작용에 의해 영향 받는다는 점을 심도있게 고려할 필요가 있다.
- [0010] 이에, 기존 열적 후처리 방식 등을 대체할 수 있는 것으로서 FETs와 같은 유기 전자 소자에 사용되는 고분자 박막의 분자 결정화도 및 전기적 특성을 간단하고도 효율적으로 향상시킬 수 있는 새로운 박막 처리 방법에 대한 개발이 절실히 요구되고 있다.

선행기술문헌

비특허문헌

- [0011] (비특허문헌 0001) Y. D. Park, J. A. Lim, H. S. Lee and K. Cho, Mater. Today, 2007, 10, 46.

발명의 내용

해결하려는 과제

- [0012] 상기와 같은 종래기술의 문제점을 해결하기 위해, 본 발명자들은 고분자 박막을 구성하는 고분자 사슬과 다양한 용매 분자간의 상호작용에 대해 예의 연구를 거듭하였으며, 그 결과 폴리사이오펜 박막을 특정 조합의 2성분 용매로 처리할 경우 전체적인 용해도가 적절히 조절되어 박막 특성이 크게 개선됨을 확인하고 본 발명에 이르렀다. 구체적으로, 본 발명자들은 용매 처리하지 않은 폴리사이오펜 박막, 한계성 용매/양용매의 2성분 용매로 처리한 폴리사이오펜 박막, 빈용매로 처리한 폴리사이오펜 박막 및 한계성 용매로 단독 처리한 폴리사이오펜 박막의 구조적, 전기적 특성을 구체적으로 비교검증하였다.
- [0013] 이를 통해, 본 발명자들은 기존 열적 어닐링 및 용매 증기 어닐링 등의 후처리 공정을 대체할 수 있는 것으로서 간단하고 효율적인 방법으로 폴리사이오펜 박막의 분자정렬성, 결정화도 및 전하 이동도를 향상시킬 수 있는 처리 방법과 이렇게 처리된 박막을 사용한 고성능 전계효과 트랜지스터(FETs)를 제공하고자 한다.

과제의 해결 수단

- [0014] 상기한 기술적 과제를 달성하고자, 본 발명은 기관 상에 형성된 폴리사이오펜(Polythiophene) 박막을 2성분 용매에 직접 노출 및 접촉시키는 것으로서, 상기 2성분 용매는 상기 폴리사이오펜에 대한 한계성 용매(Marginal solvent) 및 상기 폴리사이오펜에 대한 양용매(Good solvent)가 혼합된 것임을 특징으로 하는, 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법을 제공한다.
- [0015] 구체적으로, 상기 폴리사이오펜은 폴리(3-알킬사이오펜), 더욱 상세하게는 폴리(3-헥실사이오펜)인 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법을 제공한다.
- [0016] 또한, 상기 한계성 용매는 메틸렌 클로라이드(CH_2Cl_2)이고, 상기 양용매는 톨루엔인 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법을 제공한다.
- [0017] 아울러, 상기 2성분 용매 중 양용매의 부피 함량은 10% 이상, 50% 미만, 더욱 상세하게는 25% 내지 33%, 가장 상세하게는 33%인 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법을 제공한다.
- [0018] 더불어, 기관 상에 스핀 코팅(Spin-coating)된 폴리사이오펜 박막을 상기 2성분 용매로 스핀 캐스팅(Spin-casting)하여 수행되는 것을 특징으로 하는 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법을 제공한다.
- [0019] 또한, 본 발명의 다른 측면으로, 상기와 같은 방법에 따라 처리된 구조적, 전기적 특성이 우수한 폴리사이오펜 박막, 및 이를 포함하는 전계효과 트랜지스터(Field-Effect Transistors; FETs)를 제공한다.
- [0020] 구체적으로, 상기 전계효과 트랜지스터의 평균 전계효과 이동도는 1.0×10^{-3} 내지 $3.5 \times 10^{-3} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 인 것을 특징으로 하는 전계효과 트랜지스터를 제공한다.

발명의 효과

- [0021] 본 발명에 따른 폴리사이오펜 박막의 용매 처리 방법은 특정 조합의 용매 혼합물을 고분자 박막에 단순히 스핀 캐스팅하는 간단하고 저렴한 방법을 통해 박막 내의 분자간 정렬성, 결정화도, 모폴로지, 전하 운반체 수송(전하 이동도) 및 고분자 FETs 소자의 성능을 크게 향상시킬 수 있다.
- [0022] 또한, 본 발명에 따라 처리된 폴리사이오펜 박막은 얇은 두께로도 상기와 같은 우수한 구조적(물리적), 전기적(전자적) 특성을 발현할 수 있다.
- [0023] 아울러, 기존 열적 어닐링 등의 방식 대비 박막의 심한 손상을 초래할 위험이 상대적으로 적고 단시간에 처리

공정을 수행할 수 있다.

[0024] 그 결과, 고성능 유기 전계효과 트랜지스터(FETs) 등에 매우 유용하게 적용될 수 있는 고분자 박막을 효율적으로 제공할 수 있다.

도면의 간단한 설명

[0025] 도 1의 (a)는 다양한 용매에 노출되기 전과 노출된 후 P3HT 박막들의 UV-Vis 흡수 스펙트럼을 나타낸 그래프이고, 도 1의 (b)는 정규화된 UV-Vis 흡수 밴드의 확대도이다. (* 각 용매에 있어서 P3HT의 용해도는 화살표 방향을 따라 증가함)

도 2는 미처리된(As-spun) P3HT 박막 및 다양한 용매에 노출된 P3HT 박막들의 두께 값을 나타낸 그래프이다.

도 3은 다양한 용매에 노출된 P3HT 박막들의 AFM 상 이미지이다.

도 4의 (a)는 다양한 용매에 노출된 P3HT 박막들로부터 제조된 FETs($V_D = -80V$)의 전달 및 수송 특성(I_D-V_G)을 나타낸 그래프이고, 도 4의 (b)는 P3HT FETs로부터 얻어진 소자 특성(전계효과 이동도 및 온/오프 비율)을 요약한 그래프이다.

도 5는 다양한 용매에 노출된 P3HT 박막들로부터 제조된 FETs(V_G steps = 0V, -20V, -40V, -60V, -80V)의 출력 특성(I_D-V_D)을 나타낸 그래프이다.

도 6은 미처리된(As-spun) P3HT 박막, 다양한 용매에 노출된 P3HT 박막들의 2D GIXD 패턴 사진, 및 P3HT 결정 구조에 관한 정보를 평면 인덱스와 함께 나타낸 개략도이다.

도 7은 다양한 용매에 노출된 P3HT 박막들에 대한 X-선 강도 프로파일을 나타낸 그래프이다. 여기서, (a) = 평면외(Out-of-plane) 방향, (c) = 평면내(In-plane) 방향, (b) 및 (d) = 각 스캔 방향에 있어 (010) 피크의 프로파일을 확대해서 나타낸 것이다. (* 각 용매에 있어서 P3HT의 용해도는 화살표 방향을 따라 증가함)

도 8은 평면외 (100) 반사의 X-선 강도 프로파일을 확대해서 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0026] 이하, 본 발명에 대해 상세히 설명한다.

[0027] 본 발명에 따른 폴리사이오펜 박막의 구조적, 전기적 특성 향상 방법은 기판 상에 형성된 폴리사이오펜(Polythiophene) 박막을 2성분 용매에 직접 노출 및 접촉시키는 것(이른바, 2성분 용매 노출법)으로서, 상기 2성분 용매는 상기 폴리사이오펜에 대한 한계성 용매(Marginal solvent) 및 상기 폴리사이오펜에 대한 양용매(Good solvent)가 혼합된 것임을 특징으로 하는 것이다.

[0028] 본 발명자들은 폴리사이오펜(예컨대, 폴리(3-헥실사이오펜); P3HT) 박막의 형태적, 광학적 및 전기적 특성이 용매에서의 폴리사이오펜 용해도에 의해 크게 영향받는 점에 착안하였고, 그 결과 직접 용매 노출(Direct solvent exposure)을 이용하여 고성능의 유기 트랜지스터를 제조할 수 있는 간편한 박막 후처리 방법을 개발하였다. 즉, 본 발명에 따라 폴리사이오펜 박막을 한계성 용매 및 양용매를 동시에 포함하는 최적화된 2성분 용매 혼합물에 노출시키면 공액 고분자 박막에서의 모폴로지(Morphology) 및 분자정렬성(Molecular ordering)이 매우 효율적으로 개선됨을 확인하였다.

[0029] 용매 처리의 대상인 상기 폴리사이오펜 박막을 기판(예컨대, 유전체 기판) 상에 형성하는 방법은 특별히 제한되지 않으며, 예를 들어 스핀 코팅(Spin-coating), 바 코팅(Bar-coating), 잉크젯 프린팅(Ink-jet printing) 및 스크린 프린팅(Screen printing) 등과 같은 용액 공정 기술(Solution processing techniques)을 통해 수행할 수 있다. 바람직하게는, 상기 폴리사이오펜 박막은 스핀 코팅(Spin-coating) 방법에 의해 기판 상에 형성된 것일 수 있다.

[0030] 여기서, 상기 폴리사이오펜으로는 알킬 측쇄를 함유하는 폴리사이오펜, 예를 들어 폴리(3-알킬사이오펜), 바람

직하계는 폴리(3-헥실사이오펜)(Poly(3-hexylthiophene); P3HT)을 사용할 수 있다. 상기 폴리(3-알킬사이오펜) 분자는 견고한 방향족(고리형) 백본 및 사이오펜의 3-위치에 존재하는 가용성 알킬 사슬로 구성된다.

[0031] 본 발명은 상기와 같이 기관 상에 형성된 폴리사이오펜 박막을 한계성 용매 및 양용매로 이루어진 2성분 용매 혼합물에 직접 노출시키는 것이다. 구체적으로, 본 발명은 서로 다른 용해력을 지닌 방향족 용매 및 지방족 용매를 각각 포함하는 2성분 용매 시스템을 사용하여 간단한 방법으로 용매의 전체적인 용해력을 적절히 조절할 수 있다. 상기와 같은 직접 노출(예컨대, 용매의 스핀 캐스팅)을 통해 용매가 고분자 박막으로 침투하게 되고, 이에 따른 용해도 조절에 의해 박막의 결정화도, 분자배열 및 분자구조를 개선하여 전하 이동도 등 박막의 전기적 특성을 효과적으로 향상시킬 수 있다.

[0032] 본 발명에서 사용되는 상기 2성분 용매는 폴리사이오펜에 대한 한계성 용매(Marginal solvent) 및 폴리사이오펜에 대한 양용매(Good solvent)가 적절 비율로 조합된 용매 시스템이다.

[0033] 상기 한계성 용매는 실온에서 폴리사이오펜의 상대적으로 낮은 M_w 부분만을 가용화시키는 지방족 유기 용매로서, 폴리사이오펜의 백본(Backbone)보다는 주로 폴리사이오펜의 알킬 측쇄를 용해시키는 용매이다. 이러한 한계성 용매의 사용에 의해 π -공액 폴리사이오펜 분자들 사이의 분리가 원활히 일어나게 된다. 또한 한계성 용매는 실온에서 폴리사이오펜(예컨대, P3HT)을 잘 용매화시키지 못하지만, 후술하는 양용매의 도움을 받아 박막 내로 보다 잘 침투할 수 있어 사슬 이동성 및 알킬 측쇄의 사슬간 π - π 스택킹(Stacking) 상호작용을 증대시킬 수 있다.

[0034] 일 구체예에서, 상기 한계성 용매로는 메틸렌 클로라이드(CH_2Cl_2)를 사용하는 것이 바람직하다.

[0035] 상기 양용매는 실온에서 폴리사이오펜에 대해 상대적으로 높은 용해력을 갖는 방향족 유기 용매로서, 주로 고분자 사슬의 방향족(고리부분) 코어를 용매화시키는 용매이다. 따라서, 주로 폴리사이오펜의 알킬 측쇄를 용해시키는 한계성 용매(지방족 유기 용매)와 본 양용매(방향족 유기 용매)의 조합은 적당한 용해도를 지닌 용매를 단독 사용하는 경우 대비 고분자 사슬의 이동화 및 재조직화를 더욱 효과적으로 유도할 수 있다. 이처럼 개질된 폴리사이오펜 박막은 더욱 우수한 구조적 정렬성 및 사슬 배향을 지니게 되고, 그 결과 이를 사용한 전계효과 트랜지스터(FETs)의 전계효과 이동도를 증가시키게 된다.

[0036] 상기 양용매로는 폴리사이오펜에 대한 방향족(내지 고리형) 유기 용매, 예를 들어 톨루엔, 자일렌, 클로로벤젠, 테트라하이드로나프탈렌, 테트라클로로벤젠, 테트라하이드로퓨란 및 인돌 등을 단독으로 또는 2종 이상 혼합하여 사용할 수 있다. 바람직하게는, 양용매로서 톨루엔을 사용한다.

[0037] 한편, 본 발명자들은 폴리사이오펜 박막의 구조적 특징 및 전기적 특성간의 상관관계를 고려하여 상기 2성분 용매(예컨대, 메틸렌 클로라이드/톨루엔)의 최적 혼합비 범위를 규명하였으며, 또한 용매에 노출된 FETs용 폴리사이오펜(예컨대, P3HT) 박막의 물리적 특성이 전자적 특성에 미치는 영향을 특성화 및 확인하였다.

[0038] 구체적으로, 본 발명에 사용되는 상기 2성분 용매는 부피 기준으로 상기 양용매(예컨대, 톨루엔)가 10% 이상 내지 50% 미만, 상세하게는 25% 내지 33%, 더욱 상세하게는 25% 또는 33%, 가장 상세하게는 33% 정도의 소량으로 포함된 것일 수 있다. 2성분 용매 중 양용매의 첨가량이 10% 미만이면 코어 부분에 대한 용매화가 너무 약해져 한계성 용매 및 양용매의 특정적 조합에 따른 상승적 효과가 미미해질 수 있으며, 50% 이상이면 심각한 박막 손상을 초래할 우려가 있다.

[0039] 본 발명에 있어서, 폴리사이오펜 박막을 상기 2성분 용매에 직접 노출시키는 방법은 특별히 제한되지 않으며, 예를 들어 폴리사이오펜 박막 상에 상기 2성분 용매를 스핀 캐스팅(Spin-casting)하는 간단한 방법을 통해 박막의 후처리를 수행할 수 있다. 이처럼 본 발명은 스핀 캐스팅 등에 의한 간편한 직접 용매 노출법을 이용해 기관 상에 스핀 코팅된 폴리사이오펜 박막의 구조적, 전기적 특성을 조절할 수 있다. 즉 본 발명의 용매 처리에 따라

면 박막에 있어서의 분자간 정렬, 전하 운반체 이동도 및 고분자 FET 소자의 성능을 급격히 향상시킬 수 있다.

[0040] 본 발명의 다른 측면에 따르면, 상기와 같은 방법에 따라 처리된 폴리사이오펜 박막 및 이를 포함하는 전계효과 트랜지스터(Field-Effect Transistors; FETs)가 제공된다.

[0041] 본 발명은 한계성 용매 및 양용매 각각의 용해 특성을 적절히 이용, 조합한 2성분 용매 시스템을 통해 폴리사이오펜 박막을 후처리하고 그 결정화도를 조절한 것으로서, 종래의 열처리법 등을 사용하지 않고도 박막의 구조적, 전기적 특성을 현저히 향상시킬 수 있는 기술이다. 그 결과 본 발명에 따라 처리된 폴리사이오펜 박막은 고성능 고분자 FETs의 제작에 매우 유용하게 적용될 수 있다. 예를 들어, 본 발명에 따라 분자정렬성이 향상된 폴리사이오펜 박막을 전도성 유기 박막 층으로 사용하여 제조된 전계효과 트랜지스터(FETs)는 1.0×10^{-3} 내지 $3.5 \times 10^{-3} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 정도의 높은 평균 전계효과 이동도(Average field-effect mobility) 값을 갖는다.

[0042] 이하, 실시예 및 실험예를 통해 본 발명을 보다 구체적으로 설명한다. 그러나 이들 예는 본 발명의 이해를 돕기 위한 것일 뿐 어떠한 의미로든 본 발명의 범위가 이들 예로 한정되는 것은 아니다.

[0043] 실시예: 폴리사이오펜 박막 및 FETs 소자의 제조

[0044] Rieke Metals, Inc.로부터 입수한 P3HT(위치규칙성 ~91%, 분자량 Mw = 20 내지 30kDa)를 추가적인 정제 없이 사용하였다.

[0045] 고도로 도핑된 Si를 게이트 전극 기관으로 사용하고, 300nm 두께의 열적으로 성장된 SiO₂ 층을 게이트 유전체(용량 = 10.8 nFcm^{-2})로 사용하였다. 또한 헥사메틸디실라젠(HMDS)(Aldrich)을 유기 활성 물질 및 유전체 층 사이의 유기 중간 층 물질로 사용하여 스핀 캐스팅(Spin-casting)을 통해 SiO₂ 기관 상에 적용하였다.

[0046] 이어서, 무수 클로로벤젠(Aldrich)에 녹인 P3HT 용액(10 mg/mL)을 상기 기관 상에 스핀 코팅(1500 rpm, 60초)하였다.

[0047] 이어서, 에탄올, 아세톤(ACT), 메틸렌 클로라이드(MC), 톨루엔(TOL), MC 및 TOL로 구성된 2성분 용매 혼합물(부피비 = 3 : 1, 2 : 1 및 1 : 1) 등 다양한 종류의 용매들을 각각 상기 P3HT 박막 상에 스핀 캐스팅(1500 rpm, 60초)하였다.

[0048] 이어서, 새도 마스크(채널 길이 = 100 μm , 채널 폭 1500 μm)를 통해 금을 증발(증착)시켜 P3HT-기반의 FETs를 제조하였다.

[0049] 한편, 자외선-가시광 흡수 측정(UV-Vis absorption measurements)을 위해 Si 기관 대신 투명 유리 기관 상에 동일한 P3HT 박막들을 형성하였다.

[0050] 실험 조건: P3HT 박막 및 소자의 특성 평가

[0051] UV-Vis 분광광도계(CARY-5000, Varian)를 사용하여 자외선-가시광 흡수 스펙트럼을 확보하였다.

[0052] 캐스트 P3HT 박막의 두께 값은 엘립소미터(J. A. Woollam Co. Inc.)를 사용하여 측정하였다.

[0053] 박막의 모폴로지는 원자력 현미경(AFM, Multimode IIIa, Digital Instruments)을 통해 특성화하였다.

[0054] 또한, 2차원 스침각 X선 회절(Grazing incidence X-ray diffraction; 2D GIXD) 조사를 수행하였다(포항 가속기 연구소 내 3C 및 9A beamline).

[0055] 실온(RT) 조건 하에서 반도체 분석기(Keithley 4200)를 사용하여 유기 FETs의 전기적 성능을 특성화하였다.

[0056] 전계효과 이동도(μ_{FET}) 및 문턱전압(Threshold voltage; V_T)은 포화 영역($V_D = -80\text{V}$)에서 하기 식에 의거하여 평가하였다:

$$I_D = \frac{W}{2L} \mu_{FET} C_g (V_G - V_T)^2$$

(상기 식에서, I_D = 드레인 전류, C_g = 게이트 유전체의 용량, V_G = 게이트-소스 전압)

실험예 1: 분광 특성(UV-Vis 흡수 스펙트럼)

아세톤(ACT), 메틸렌 클로라이드(MC), 톨루엔(TOL), MC 및 TOL의 2성분 용매 혼합물(부피비 = 3 : 1, 2 : 1 및 1 : 1) 등 다양한 용매와의 직접 접촉이 P3HT 박막의 결정 구조 및 전기적 특성에 미치는 영향을 조사하였다.

도 1(a)에 상기 다양한 용매들에 노출되기 전과 노출된 후 P3HT 박막들의 UV-Vis 흡수 스펙트럼을 나타내었다.

미처리된(As-spun) P3HT 박막의 스펙트럼은 $\lambda = 534$ nm에서 두드러진 피크를 나타내었는바 이는 P3HT의 사슬간 $\pi-\pi^*$ 전이에 상응하는 것이며, 또한 낮은 에너지($\lambda \sim 605$ nm)에서는 작은 솔더(Minor shoulder)를 나타내었다.

P3HT 박막을 용매에 노출시킨 후, UV-Vis 흡수 강도는 용매의 용해력에 따라 박막 두께(엘립소메트리 분석에 의해 결정, 도 2 참조)가 얇아져 3 내지 16% 감소한 것으로 밝혀졌다.

ACT 및 TOL은 실온에서 각각 P3HT에 대한 빈용매(Poor solvent) 및 양용매(Good solvent)인 반면, MC는 한계성 용매(Marginal solvent)로서 P3HT의 상대적으로 낮은 M_w 부분만을 가용화시킨다.

ACT에 노출된 P3HT 박막은 UV-Vis 흡수 또는 박막 두께에 있어 변화를 보이지 않은 반면, MC에 노출된 P3HT 박막 또는 MC/TOL 2성분 혼합물에 노출된 P3HT 박막은 TOL 분율이 증가함에 따라 흡수 스펙트럼의 피크 강도가 급격히 감소하였다. TOL은 P3HT의 방향족 백본 및 알킬 측쇄 모두에 대한 양용매이다. 이 경우, P3HT 박막의 두께 값은 44.5 nm(미처리된 박막)에서 40.4 nm(MC/TOL 33%에 노출된 박막)까지 단조 감소하였다(도 2 참조). 이러한 결과는 UV-Vis 흡수 피크 강도의 감소와 일치하는 결과이다.

또한, 도 1(b)에서 보듯이 P3HT 흡수 밴드의 특성은 2성분 용매에의 노출 후 크게 변화하였다. TOL의 첨가로 인해 낮은 에너지($\lambda = 558$ nm, 605 nm)에서 추가적인 흡수 밴드가 도입된 것이다. 이러한 특징은 사슬간 $\pi-\pi$ 스택킹(Stacking) 상호작용을 포함하는 정렬된 P3HT 집합체 수의 급격한 증가, 즉 유효 π -공액 길이의 증가에 기인한다. 그러나, MC/TOL 50% 시스템 또는 TOL 시스템과 같이 TOL 함량이 높은 용매에 직접 노출시킬 경우 심각한 박막 손상을 초래할 수 있는바, TOL 첨가량 결정시 세심한 주의를 요한다.

실험예 2: 형태적 특성(AFM 상 이미지)

도 3에 다양한 용매에 노출된 P3HT 박막들의 AFM 모폴로지를 나타내었다.

도 3에서, (a) = 미처리된 것, (b) = 아세톤(ACT) 단일 용매로 처리된 것, (c) = 메틸렌 클로라이드(MC) 단일 용매로 처리된 것, (d) = 메틸렌 클로라이드(MC) 및 톨루엔(TOL)의 2성분 용매로 처리된 것(부피비 = 3:1), (e) = 메틸렌 클로라이드(MC) 및 톨루엔(TOL)의 2성분 용매로 처리된 것(부피비 = 2:1), (f) = 박막 표면의 평균 평방근 거칠름(Root-mean-square roughness)를 나타낸 것이다. (* 도 3(a) 내지 3(e)에서 삽입된 사진은 각 박막의 높이 이미지)

미처리된 박막의 AFM 상 이미지는 크기 20 nm인 나노-집합체를 나타내었는바, 이러한 나노-집합체는 0.89 nm의 평균 평방근 표면 거칠름(Root-mean-square surface roughness)(R_q)를 나타내어 매끄러운 표면을 갖는 침투 네트워크(Percolating network)를 형성하였다(도 3(a) 참조).

ACT에 노출된 박막도 비슷한 모폴로지 및 거칠름을 나타내었는바, 이는 ACT이 P3HT에 대한 빈용매이기 때문이다(도 3(b) 참조).

MC 단독 용매 또는 MC가 대부분인 2성분 용매에 노출된 박막은 R_q 가 큰 나노-원섬유성(Nano-fibrillar) 네트워크 구조를 나타내는 경향을 보였으나, 균일한 유전체 표면 범위를 유지하였다(도 3(c) 내지 3(f) 참조).

이러한 형태학적 결과는 2성분 용매 노출법이 이미 코팅된 박막에 있어서 반도체 고분자 중 분자간 $\pi-\pi$ 스택

킹을 효과적으로 유도함을 보여준다.

[0074] 알코올에 노출된 P3HT 박막에 관한 종래의 연구들은 MC 또는 2성분 용매 시스템에 노출시의 상기와 같은 형태학적 변화 유형에 대해 보고 내지 관찰하지 못했는데, 이는 알코올은 P3HT에 대한 빈용매로서 긴 고분자 사슬의 재조직화에 필요한 구동력을 충분히 제공할 수 없기 때문이다.

[0075] 고분자-용매 시스템에서 엔트로피 및 고분자-용매간의 친화력은 당해 고분자의 용해도를 결정하는 요소이며, 빈용매에서 고분자 사슬은 타이트하게 뭉글게 뭉쳐지는 경향이 있다. 따라서, 2성분 용매에 노출된 박막에서 더욱 큰 P3HT 집합체가 관찰된 것은 i) 양용매에 노출되어 이동성이 증가되고, 또한 ii) 한계성 용매에 노출되어 π -공액 P3HT 분자간의 분리가 증가되었기 때문이다.

[0076] 실험예 3: 전기적 특성

[0077] 직접 용매 노출이 P3HT 박막으로부터 제조된 FETs의 전기적 특성(I-V 특성)에 미치는 영향을 체계적으로 특성화하여 도 4(a) 및 도 5에 나타내었다. 또한 평균 전계효과 이동도(μ_{FET}) 및 온/오프 전류 비율(I_{on}/I_{off})의 변화를 도 4(b)에 요약하였다.

[0078] MC/TOL(33%)에 노출된 P3HT 박막에서 μ_{FET} 의 최대 값, $3.5 \times 10^{-3} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 이 얻어졌으며, 이러한 μ_{FET} 값은 미처리된 P3HT 박막을 사용한 경우($5.1 \times 10^{-4} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$)보다 6배 이상 더 큰 수치이다. 또한 MC/TOL(33%)에 노출된 P3HT 박막은 미처리된 P3HT 박막보다 상당히 우수한 온/오프 비율 및 문턱전압이하 스윙(Subthreshold Swing; SS)을 나타내었다.

[0079] FETs에서 전하 수송은 반도체-게이트 유전체 경계면 부근에서 일어난다. 따라서 이러한 결과는 2성분 용매에 노출된 P3HT 박막에서 계면의 전하 트랩(charge trap)이 널리 퍼지는 현상이 감소하고, 2성분 용매 노출이 최상부 박막 구조와 더불어 HMDS로 처리된 SiO_2 유전체의 표면에 가까운 문힌 영역도 변경할 수 있음을 의미한다. 이러한 게이트 유전체 근방의 구조적 변화는 TOL 분자가 미처리된 P3HT 박막의 느슨하게 패킹된 π -공액 고분자 사슬 내로 빠르게 확산하였기 때문인 것으로 여겨진다.

[0080] 실험예 4: 결정 구조(2D GIXD 측정)

[0081] 직접 용매 노출 전, 후의 P3HT 박막의 결정 구조를 2D GIXD 방법을 사용하여 특성화하였다.

[0082] 도 6에 미처리된 P3HT 박막 및 다양한 용매에 노출된 P3HT 박막들로부터 얻어진 2D GIXD 패턴을 나타내었다.

[0083] 미처리된 P3HT 박막의 경우, Q_z (평면외, Out-of-plane) 및 Q_{xy} (평면내, In-plane) 축 모두를 따라 (010) 결정 평면의 X-선 반사를 보였는데, 이는 P3HT 분자들의 많은 부분이 HMDS- SiO_2 유전체 표면에 대하여 페이스-온(Face-on) 사슬 배치를 나타냄을 의미한다.

[0084] 반면, 단일 용매에 직접 노출된 P3HT 박막은 각각 ($h00$) 및 (010) 결정 평면으로부터 Q_z 및 Q_{xy} 축을 따라 일관되게 강한 X-선 반사를 보였는데, 이는 P3HT 분자들의 대부분이 유전체에 대하여 서있는 모양의 측쇄를 지닌 엣지-온(Edge-on) 사슬 배치를 나타냄을 의미한다(도 6 참조).

[0085] 2D GIXD 패턴으로부터 추출된 1D 평면외 및 평면내 X-선 프로파일에서 보듯이, 상기 박막들에 있어 결정화도 및 사슬 배향은 용매의 유형에 따라 달라졌다(도 7 참조).

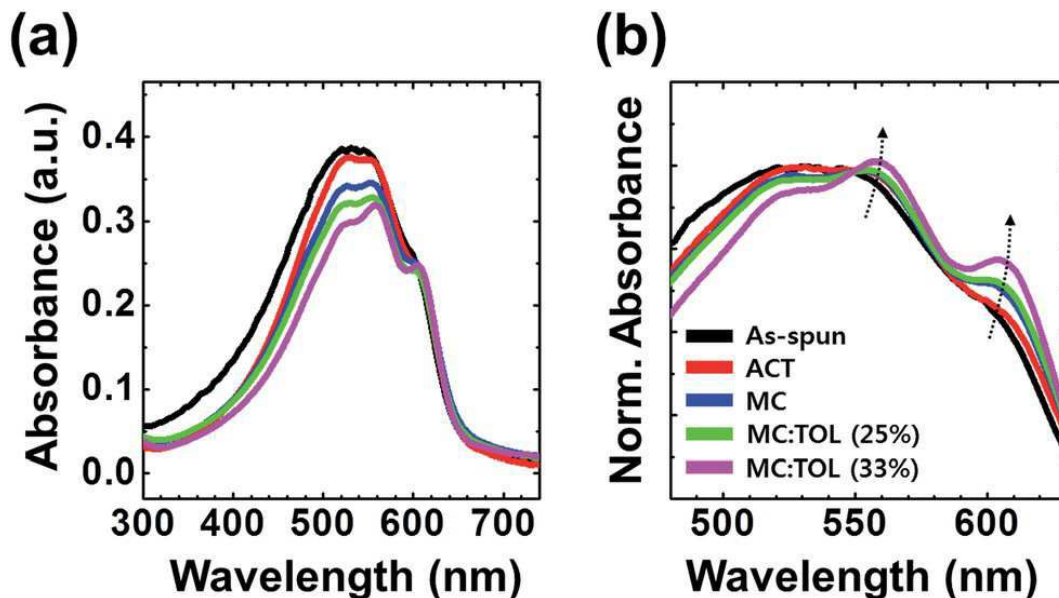
[0086] Q_z (평면외) 축을 따라, 미처리된 P3HT 박막의 X-선 프로파일은 상대적으로 약한 ($h00$) 반사 및 강한 (010) 반사를 보였는데, 이는 분자간 백분 층 거리($16.7 \text{ \AA}$) 및 π - π 스택킹 평면 거리($3.8 \text{ \AA}$)와 각각 일치하는 것이다(도 7(a) 및 7(b) 참조).

[0087] 2성분 용매에의 직접 노출은 평면외 프로파일에서 (100) 반사의 피크 강도를 크게 증가시킨 반면, (010)은 감소시켰다(도 7(a) 및 7(b) 참조). 비록 박막의 두께는 상대적으로 얇아졌지만(도 2 참조), 평면외 (100) Bragg 피크의 강도는 용매의 용해력에 따라 점차적으로 증가하였는데, 이는 2성분 용매가 광범위한 구조적 정렬의 형성을 촉진함을 의미한다.

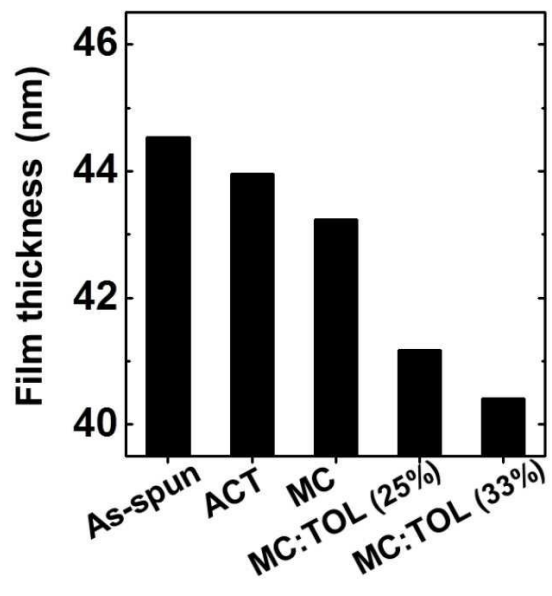
- [0088] 또한, 용매의 용해력이 증가함에 따라 (100) 반사의 위치가 더욱 높은 Q_z 값으로 점차적으로 이동하고, (100) 평면에서의 층상 간격(Lamella spacing)이 조금 감소하였는바, 이는 P3HT 사슬의 패킹이 더욱 가까워졌음을 의미한다(도 8 참조).
- [0089] 평면의 (010) 반사 강도에 의한 경향과는 대조적으로, 평면내 (010) 반사의 강도는 캐스트 용매의 용해력에 따라 점차적으로 증가하였는바(도 7(c) 및 7(d) 참조), 이는 평면내 방향을 따라 π - π 사슬간 스택킹이 향상되었음을 의미한다.
- [0090] 종합적으로, GIXD 측정 결과 스핀 코팅된 P3HT 박막을 적당한 정도의 양용매에 노출시키면 P3HT 박막의 결정화도가 향상되며, 이에 따른 사슬 배향은 유기 FETs에서의 전하 운반체 수송에 유리하게 작용한다. 또한 P3HT 박막에서의 층상 패킹 밀도(Lamella packing density)가 증가하게 된다.
- [0091] 2성분 용매 노출 과정 중 발생한 주목할만한 변화는 양용매의 도움을 받은 한계성 용매가 효과적으로 침투하여 고분자 사슬 이동성을 높이고 P3HT 알킬 측쇄의 사슬간 π - π 스택킹 상호작용을 유도한 결과로 여겨진다.
- [0092] 요컨대, 본 발명자들은 P3HT 박막을 다양한 용해도를 지닌 용매들에 직접 노출시키는 것이 구조적 정렬성 및 FETs 소자의 성능에 어떠한 영향을 미치는지 조사하였으며, 그 결과 P3HT 박막을 한계성 용매 및 양용매가 조합된 용매 시스템에 노출시킬 경우 박막의 모폴로지가 변화하고 더욱 높은 결정화도 및 엣지-온(Edge-on) 배향을 지니는 박막이 형성됨을 UV 흡수, AFM 및 GIXD 측정을 통해 확인하였다.
- [0093] 이러한 P3HT 박막에서의 분자정렬성 및 배향 변화는 더욱 높은 전하 운반체 이동도와 직결되는바, 본 발명에 따른 최적화된 간단한 박막 처리 방법은 고성능의 고분자 소자를 제작하는데 매우 유용하고도 실용적인 이점을 제공할 수 있을 것이다.

도면

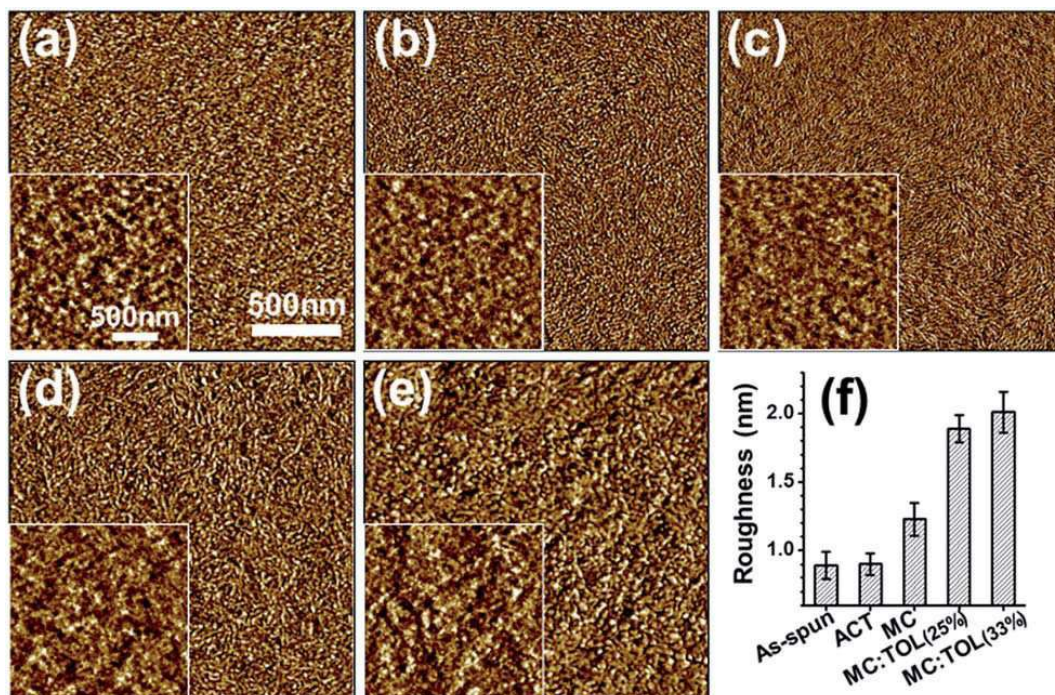
도면1



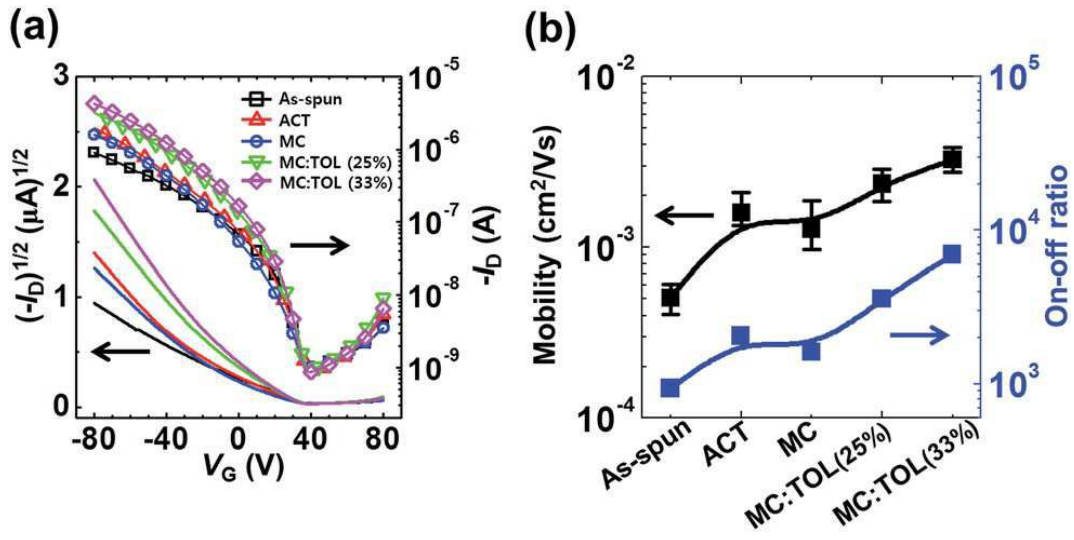
도면2



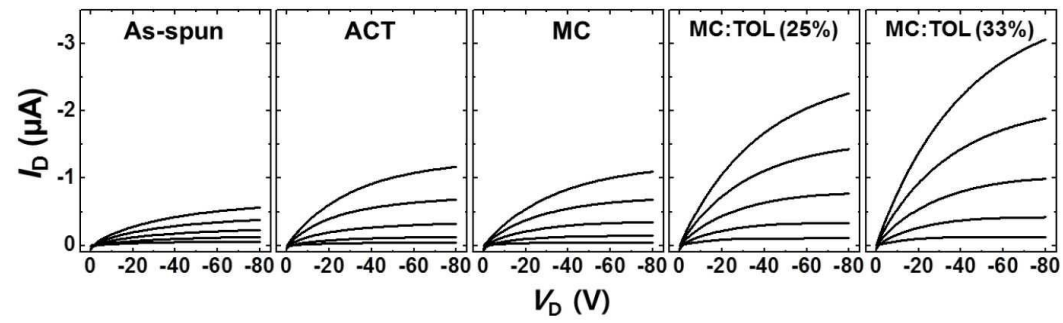
도면3



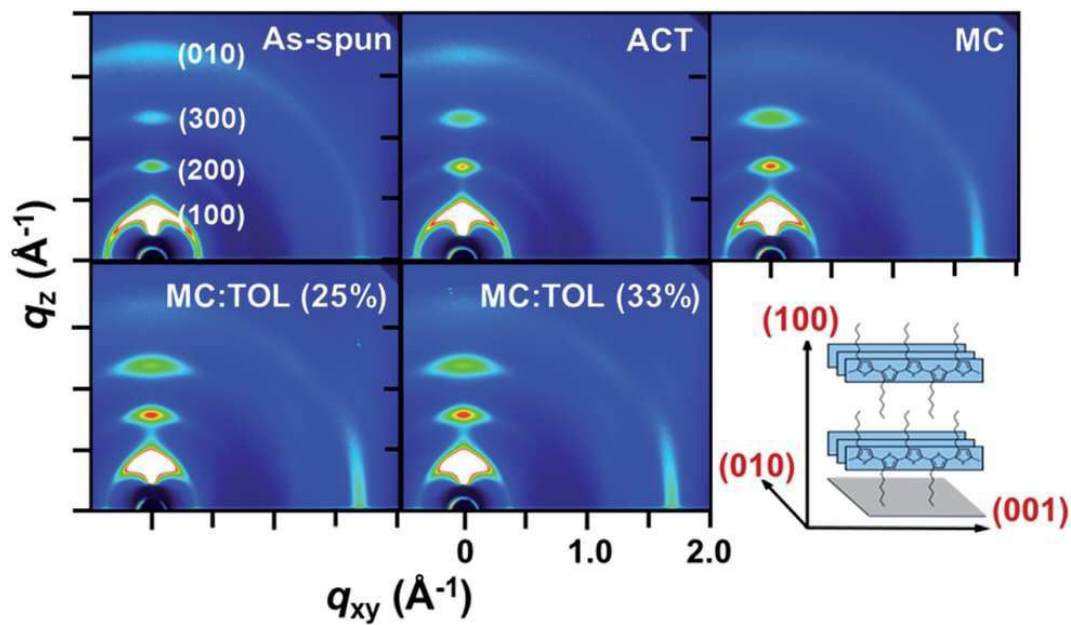
도면4



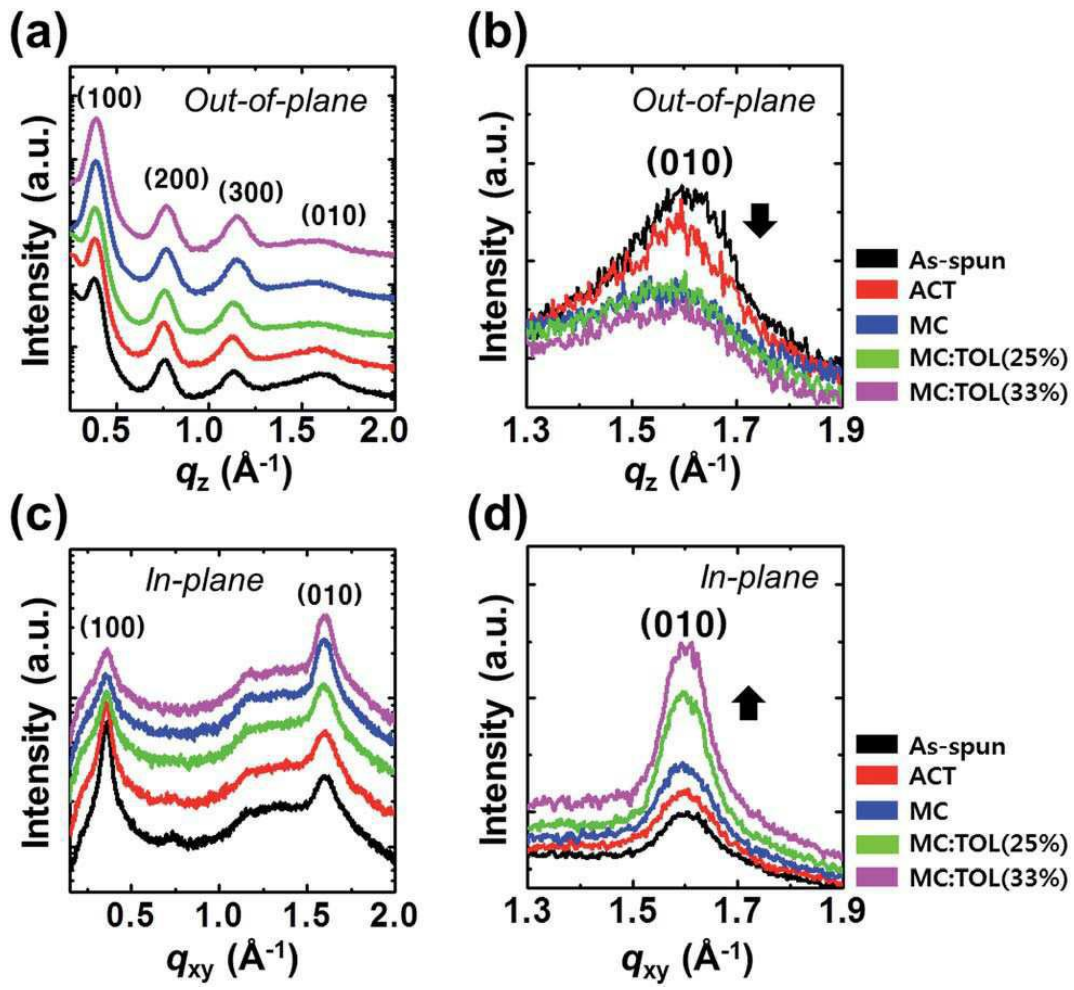
도면5



도면6



도면7



도면8

