

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 8 月 28 日(28.08.2014)



(10) 国際公開番号
WO 2014/128996 A1

- (51) 国際特許分類:
H01C 7/02 (2006.01) *H01C 1/142* (2006.01)
- (21) 国際出願番号: PCT/JP2013/072706
- (22) 国際出願日: 2013 年 8 月 26 日(26.08.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-031771 2013 年 2 月 21 日(21.02.2013) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 Kyoto (JP).
- (72) 発明者: 西郷 有民(SAIGO Yumin); 〒6178555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 株式会社村田製作所内 Kyoto (JP). 井原木 洋(IBARAGI Hiroshi); 〒6178555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人プロフィック特許事務所 (PROFIC PC); 〒5410054 大阪府大阪市中央区南本町 4 丁目 2 番 2 1 号 イヨビルディング Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

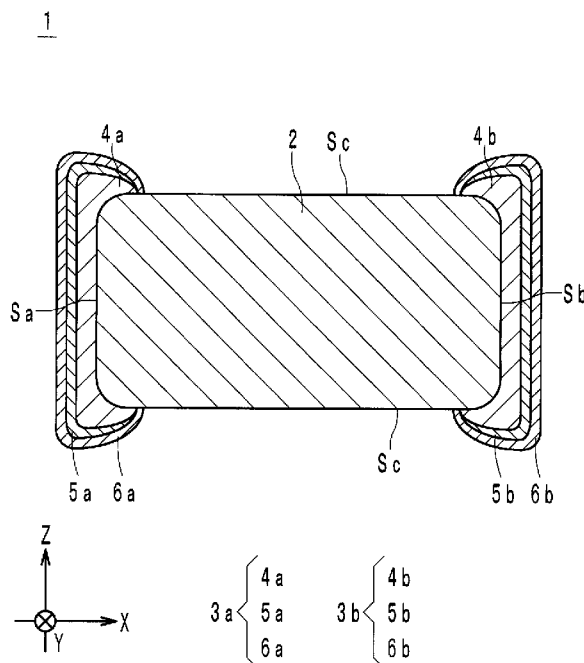
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: CHIP-TYPE POSITIVE TEMPERATURE COEFFICIENT THERMISTOR ELEMENT

(54) 発明の名称: チップ型正特性サーミスタ素子

図 1



(57) Abstract: A chip-type positive temperature coefficient thermistor element (1) has an element volume of no more than 0.12 [mm³]. In order to improve responsiveness, the following are provided: a ceramic base material (2) which has end surfaces (Sa, Sb) that face one another in parallel in the X axis direction and side surfaces (Sc) that connect the end surfaces (Sa, Sb), and the inner resistance value of which changes according to a temperature change; and a metal-containing first external electrode (4a) and second external electrode (4b) that are provided on the end surfaces (Sa, Sb). The distance (d [μm]) in the X axis direction between the end surfaces (Sa, Sb) is 300 ≤ d ≤ 700, and the maximum point thickness (tmax [μm]) of the thickness in the X axis direction of the first external electrode (4a) and the second external electrode (4b) is tmax ≥ 0.015 x d - 1.5.

(57) 要約: チップ型正特性サーミスタ素子 (1) は、0.12 [mm³] 以下の素子体積を有しており、応答性を向上させるために、X 軸方向に平行に対向する端面 (Sa, Sb) と、該端面 (Sa, Sb) の間を接続する側面 (Sc) を有するセラミック基体 (2) であって、温度変化により内部抵抗値が変化するセラミック基体 (2) と、端面 (Sa, Sb) に設けられた第一外部電極 (4a) および第二外部電極 (4b) であって、金属を含有する第一外部電極 (4a) および第二外部電極 (4b) と、を備えている。端面 (Sa, Sb) の間の X 軸方向への距離 d [μm] は、300 ≤ d ≤ 700 で

あり、第一外部電極 (4a) および第二外部電極 (4b) において、X 軸方向への厚みが最大の箇所の厚さ tmax [μm] は、tmax ≥ 0.015 × d - 1.5 である。

明 細 書

発明の名称：チップ型正特性サーミスタ素子

技術分野

[0001] 本発明は、 0.12 mm^3 以下の体積を有するチップ型正特性サーミスタ素子に関する。

背景技術

[0002] 従来のチップ型正特性サーミスタ素子（以下、単にサーミスタ素子という）の一例としては、例えば下記特許文献1に記載のものがある。このサーミスタ素子は、略直方体形状を有するセラミック基体と、該サーミスタ素子の両端面に設けられた外部電極と、を備えている。各外部電極は、導電性金属層、導電性樹脂層および金属めっき層を積層した構造を有する。ここで、導電性金属層がセラミック基体の両端面直上に形成され、金属めっき層が最も外側の層となっている。また、セラミック基体において、外部電極が設けられていない四側面には、機械的強度等を向上させるためにガラス層が形成されている。

[0003] 特許文献1に記載のものに限らず、従来のサーミスタ素子は、典型的には、熱源の過熱検知に用いられる。具体的には、サーミスタ素子は熱源の近傍に実装される。この熱源の温度（つまり周囲温度）が増加すると、セラミック基体の温度が上昇すると共に抵抗値が上昇する。また、このサーミスタ素子には、電源電圧が供給されている。すると、サーミスタ素子の出力端子間には、周囲温度を表す電圧が出力され、ICに供給される。ICは、入力電圧に基づき、熱源が過熱状態か否かを判断する。

先行技術文献

特許文献

[0004] 特許文献1：特開平10-092606号公報

発明の概要

発明が解決しようとする課題

[0005] 過熱検知用のサーミスタ素子に関しては、近年、小型化（例えば、 0.12 mm^3 以下の体積）が進んでいる。このような小型のサーミスタ素子に対しても、熱源が過熱状態になってから高速に（例えば1秒以内に）応答することが要求される。そのための一般的手法は、サーミスタ素子と熱源とを樹脂等で熱結合させることであった。しかし、この手法では、樹脂等でサーミスタ素子と熱源とを覆う必要があるので、高コストになる。

[0006] それゆえに、本発明の目的は、素子の体積が $0.12\text{ [mm}^3\text{]}$ 以下で、低コストで応答性に優れたチップ型正特性サーミスタ素子を提供することである。

課題を解決するための手段

[0007] 上記目的を達成するために、本発明の一局面は、 $0.12\text{ [mm}^3\text{]}$ 以下の体積を有するチップ型正特性サーミスタ素子であって、互いに平行に向かい合いかつ所定方向に対向する第一端面および第二端面と、該第一端面および該第二端面の間を接続する側面を有するセラミック基体であって、温度変化により内部抵抗値が変化するセラミック基体と、前記第一端面および前記第二端面に設けられた第一外部電極および第二外部電極であって、金属を含有する第一外部電極および第二外部電極と、を備えている。前記第一端面および前記第二端面の間の所定方向への距離 $d\text{ [}\mu\text{m]}$ は、 $300 \leq d \leq 700$ であり、前記第一外部電極および／または前記第二外部電極において、所定方向への厚みが最大の箇所の厚さ $t_{\text{max}}\text{ [}\mu\text{m]}$ は、 $t_{\text{max}} \geq 0.015 \times d - 1.5$ である。

発明の効果

[0008] 上記局面によれば、金属を含有する第一外部電極および／または第二外部電極は、 $t_{\text{max}} \geq 0.015 \times d - 1.5\text{ [}\mu\text{m]}$ という十分な厚みを有する。したがって、熱源付近に本サーミスタ素子を実装した時、第一外部電極および／または第二外部電極と熱源との距離が相対的に近くなるため、熱源からの熱はセラミック基体に高速に伝わる。これによって、応答性に優れたサーミスタ素子を提供することが可能となる。また、樹脂等でサーミスタ素子

および熱源を覆う必要もなくなるため、低コストで過熱検知を行うことが可能となる。

図面の簡単な説明

[0009] [図1]本発明の一実施形態に係るチップ側正特性サーミスタ素子を示す縦断面図である。

[図2]図1のセラミック基体のエッジ部分における外部電極のX軸方向厚みを示す模式図である。

[図3]チップ型正特性サーミスタ素子の各試料の特性を測定するための回路構成を例示する図である。

発明を実施するための形態

[0010] 以下、図面を参照して、本発明の一実施形態に係るチップ型正特性サーミスタ素子（以下、単にサーミスタ素子という）について説明する。

[0011] （はじめに）

まず、以下の説明の便宜のため、図1に示すX軸、Y軸およびZ軸を定義する。X軸、Y軸およびZ軸は、サーミスタ素子1の左右方向、前後方向および上下方向を示す。

[0012] （サーミスタ素子の構成）

図1において、サーミスタ素子1は、セラミック基体2と、二個一対の外部電極3a、3bと、を備えている。

[0013] セラミック基体2は、例えばBaTiO₃（チタン酸バリウム）に所定の添加物が加えられたセラミック材料からなる。ここで、添加物は、希土類であり、典型的にはSm（サマリウム）である。これ以外にも、Nd（ネオジム）またはLa（ランタン）等を添加物として用いることが可能である。

[0014] セラミック基体2は、単板構造および積層構造いずれの構造を有していても構わない。図1では、単板構造のものが例示されている。また、このセラミック基体2は、例えば、左右方向に長い略直方体形状を有しており、第一端面Saおよび第二端面Sbと、該第一端面Saおよび該第二端面Sbとを繋ぐ少なくとも一つの側面Scと、を有する。端面Sa、Sbは、互いに平

行であって、X軸方向に相対向している。ここで、本実施形態では、両端面S a、S b共に実質的に矩形形状を有する。この場合、側面S cは、それぞれが略長方形形状の第一側面S c 1～第四側面S c 4を含むことになる。

[0015] 次に、セラミック基体2のサイズの一例を説明する。セラミック基体2のX軸方向の長さ（以下、L寸法という）を、二端面S a、S bの間の距離d [μm] とする。dは、 $300 \leq d \leq 700$ に選ばれる。Y軸方向の幅WやZ軸方向の厚さTに関しては、特に限定されないが、サーミスタ素子1全体の体積Vが $0.12 [\text{mm}^3]$ 以下になるように、セラミック基体2のサイズは定められる。

[0016] ここで、上記の通り、セラミック基体2は略直方体形状を有する。しかし、実際のセラミック基体2のエッジ部分は完全な直角では無く、丸みを持っている。上記距離dは、二端面S a、S bにおける丸み持った部分の間の距離では無く、二端面S a、S bの大部分を占める平面的な部分の間の距離である。

[0017] 外部電極3 a、3 bは、端面S a、S bに形成され、下地電極4 a、4 bと、第一メッキ膜5 a、5 bと、第二メッキ膜6 a、6 bと、を有する。

[0018] 下地電極4 a、4 bは、例えば、Ag-Zn（銀・亜鉛）合金およびAg（銀）からなる。具体的には、各端面S a、S bにAg-Zn合金層がオーミック接合しており、該Ag-Zn合金層上にAg（銀）層が形成されている。

[0019] また、第一メッキ膜5 a、5 bは、例えばNiからなり、下地電極4 a、4 b上に形成される。第二メッキ膜6 a、6 bは、例えばSn（スズ）からなり、第一メッキ膜5 a、5 b上に形成される。

[0020] 上記のような外部電極3 a、3 bの一方または両方は、以下のような最大厚さ t_{max} を有する。最大厚さ t_{max} とは、基本的には、対象となる外部電極3 a、3 bにおいて、X軸方向への厚み（換言すると、端面S a、S bの法線方向）が最大の箇所の厚さである。上記の通り、セラミック基体2のエッジ部分は完全な直角ではなく、丸みを有する。また、周知の通り、外部電極

3 a, 3 b は、端面 S a, S b の丸みを帯びた部分上も形成される。この部分の X 軸方向への厚みは、図 2 に矢印で示すように、端面 S a, S b の平面部分の延長面（仮想面）S v を基準として定められる。

[0021] 以上の通り定義される最大厚さ $t_{\max}$ に関しては、少なくとも下限値が定められる。具体的には、上記距離 d [μm] が $300 \leq d \leq 700$ の場合、最大厚さ $t_{\max}$ は、詳細は後述するが、 $t_{\max} \geq 0.015 \times d - 1.5$ と定められる。また、最大厚さ $t_{\max}$ の上限値は、本サーミスタ素子 1 の実装時にツームストン現象の発生を防止するため、 120 [μm] と定められる。

[0022] （サーミスタ素子の製法の一例）

上記サーミスタ素子 1 の製造工程の一例は、大略的には、下記の工程からなる。

[0023] まず、所望特性を得ることが可能な BaTiO₃ 系セラミック粉末が、 150 [mm] $\times$ 150 [mm] のサイズにプレス成形される。その後、プレス成形されたセラミック粉末に対して、所定の脱脂・焼成処理が行われる。これにより、マザー基板が得られる。マザー基板は、その厚さ（厚さ T に相当）が所定値となるまでラップ研磨が行われる。その後、ダイシングカットにより、所定幅（前後方向の幅 W に相当）を有する短冊状基板が得られる。

[0024] その後、短冊状基板は、その L 寸法が 300 [μm] 以上 700 [μm] 以下となるように（例えば、 500 [μm] となるように）、再度ダイシングカットされる。

[0025] 以上の工程により、セラミック基体 2 が大量に作製される。

[0026] 次に、セラミック基体 2 の端面 S a, S b のそれぞれには、セラミックとの間でオーミック接合が得られる Ag-Zn 系ペーストが塗布される。その後、Ag-Zn 系ペーストが塗布されたセラミック基体 2 に対し焼き付け処理がなされる。その後、Ag-Zn 合金層上に、熱硬化性の Ag ペーストが塗布された後、Ag ペーストを加熱して硬化させる。それによって、下地電極 4 a, 4 b が形成される。この時、外部電極 3 a, 3 b の最大厚さ $t_{\max}$ [μm] が、 $0.015 \times d - 1.5 \leq t_{\max} \leq 120$ となるように（例えば、

80 [μm] 程度となるように)、下地電極 4 a, 4 b は端面 S a, S b 上に塗布される。より具体的には、セラミック基体 2 を上下方向に移動させて、各端面 S a, S b 部分が電極ペーストに浸される。例えば、この上下動の速度を制御することで、下地電極 4 a, 4 b の厚さが調整される。他にも、電極ペーストの粘性を調整したり、端面 S a, S b に一旦塗布された電極ペーストを掻き取ったりすることで、下地電極 4 a, 4 b の厚さを調整することもできる。

[0027] 最後に、下地電極 4 a, 4 b の表面に、電界メッキにより、まず、Ni の第一メッキ膜 5 a, 5 b が形成され、その後、第一メッキ膜 5 a, 5 b 上には Sn の第二メッキ膜 6 a, 6 b が形成される。以上の工程により、サーミスタ素子 1 が完成する。

[0028] (素子体積 V、L 寸法 d、最大厚さ t_{max} と、応答時間との関係)

本件発明者は、素子体積 V、L 寸法 d、最大厚さ t_{max} を変更して、以下の表 1 に示す試料番号 1 ~ 15 のサーミスタ素子（以下、単に試料 1 ~ 15 という）を作製し、図 3 に示すような測定系 M にて応答時間を確認した。

[0029] [表1]

表 1					
試料 番号	素子体積 V [mm^3]	L 寸法 [μm]	最大厚さ [μm]	応答時間 [秒]	OK/NG
1	0.12	700	9	0.90	OK
2	"	"	15	0.75	"
3	"	"	120	0.54	"
4	"	500	6	0.90	"
5	"	"	15	0.62	"
6	"	"	120	0.39	"
7	"	300	3	0.90	"
8	"	"	15	0.40	"
9	"	"	120	0.22	"
10	0.18	1000	9	2.12	NG
11	"	"	120	2.13	"
12	"	500	9	2.13	"
13	"	"	120	2.12	"
14	0.12	700	3	1.74	"
15	"	500	3	1.74	"

[0030] 表 1 に示すように、素子体積 V に関しては、試料 1～9、14、15 は $0.12 [\text{mm}^3]$ であり、試料 10～13 は $0.18 [\text{mm}^3]$ である。

[0031] また、 L 寸法 d に関しては、試料 1～3、14 は $700 [\mu\text{m}]$ であり、試料 4～6、12、13、15 は $500 [\mu\text{m}]$ であり、試料 7～9 は $300 [\mu\text{m}]$ であり、試料 10、11 は $1000 [\mu\text{m}]$ である。

[0032] また、最大厚さ t_{max} に関しては、試料 1、10、12 は $9 [\mu\text{m}]$ であり、試料 2、5、8 が $15 [\mu\text{m}]$ であり、試料 3、6、9、11、13 は $120 [\mu\text{m}]$ であり、試料 4 は $6 [\mu\text{m}]$ であり、試料 7、14、15 は $3 [\mu\text{m}]$ である。

[0033] 試料 1～15 のうち、上記サーミスタ素子 1 の素子体積 V 、 L 寸法 d 、最大厚さ t_{max} を有するのは、試料 1～9 である。試料 10～15 は、試料 1～9 との比較のために表 1 に挙げられている。

[0034] ここで、図 3 に示す測定系 M を説明する。測定系 M は、試料 1～15 のいずれかと、オシロスコープ 10 と、を備えている。

[0035] 各試料 1～15 には、予め定められた一定値の電流 I が供給されている。これに応じて、各試料 1～15 のセラミック基体の温度が上昇し、抵抗値が上昇する。オシロスコープ 10 は、各試料 1～15 の両端子間電圧 V_{out} を測定している。

[0036] 本件出願人は、上記のような測定系 M にて、各試料 1～15 に電流 I を供給時の初期電圧 V_{out} を測定しておく。そして、電流 I の供給後、測定電圧 V_{out} が初期電圧 V_{out} の例えば 100 倍になるまでの時間を応答時間 T_{res} として測定する。本件発明者の測定結果によれば、試料 1～9 が 1 秒以下という優れた応答時間であることが判明した。つまり、 L 寸法 $d [\mu\text{m}]$ が $300 \leq d \leq 700$ であって、 $0.015 \times d - 1.5 \leq t_{\text{max}}$ であれば、応答性に優れたチップ型正特性サーミスタ素子 1 を提供することができる。このように、サーミスタ素子 1 に関しては、素子単体で 1 秒以下という優れた応答時間を有するため、実際の使用時にサーミスタ素子 1 と熱源とを樹脂などにより熱結合する必要がなくなる。その結果、低コストで過熱検知を行うことが

可能となる。

産業上の利用可能性

[0037] 本発明に係るチップ型正特性サーミスタ素子は、応答性に優れ、熱源の過熱検知や過電流保護等に有用である。

符号の説明

- [0038] 1 サーミスタ素子
 2 セラミック基体
 3 a, 3 b 外部電極

請求の範囲

[請求項1] 0.12 [mm³]以下の体積を有するチップ型正特性サーミスタ素子であって、

互いに平行に向かい合いかつ所定方向に対向する第一端面および第二端面と、該第一端面および該第二端面の間を接続する側面と、を有するセラミック基体であって、温度変化により内部抵抗値が変化するセラミック基体と、

前記第一端面および前記第二端面に設けられた第一外部電極および第二外部電極であって、金属を含有する第一外部電極および第二外部電極と、を備え、

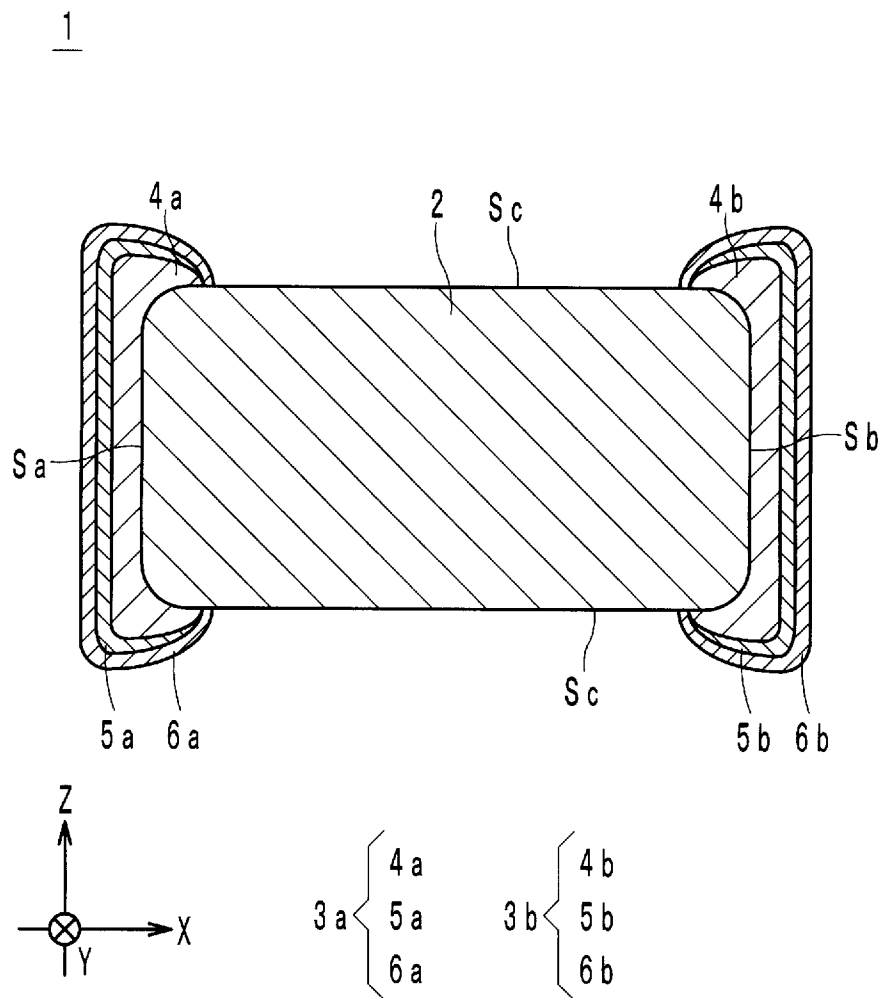
前記第一端面および前記第二端面の間の所定方向への距離 d [μm] は、 $300 \leq d \leq 700$ であり、

前記第一外部電極および／または前記第二外部電極において、所定方向への厚みが最大の箇所の厚さ t_{max} [μm] は、 $t_{\text{max}} \geq 0.015 \times d - 1.5$ である、チップ型正特性サーミスタ素子。

[請求項2] 前記 t_{max} [μm] は、 $t_{\text{max}} \leq 120$ である、請求項1に記載のチップ型正特性サーミスタ素子。

[図1]

図 1



[図2]

図2

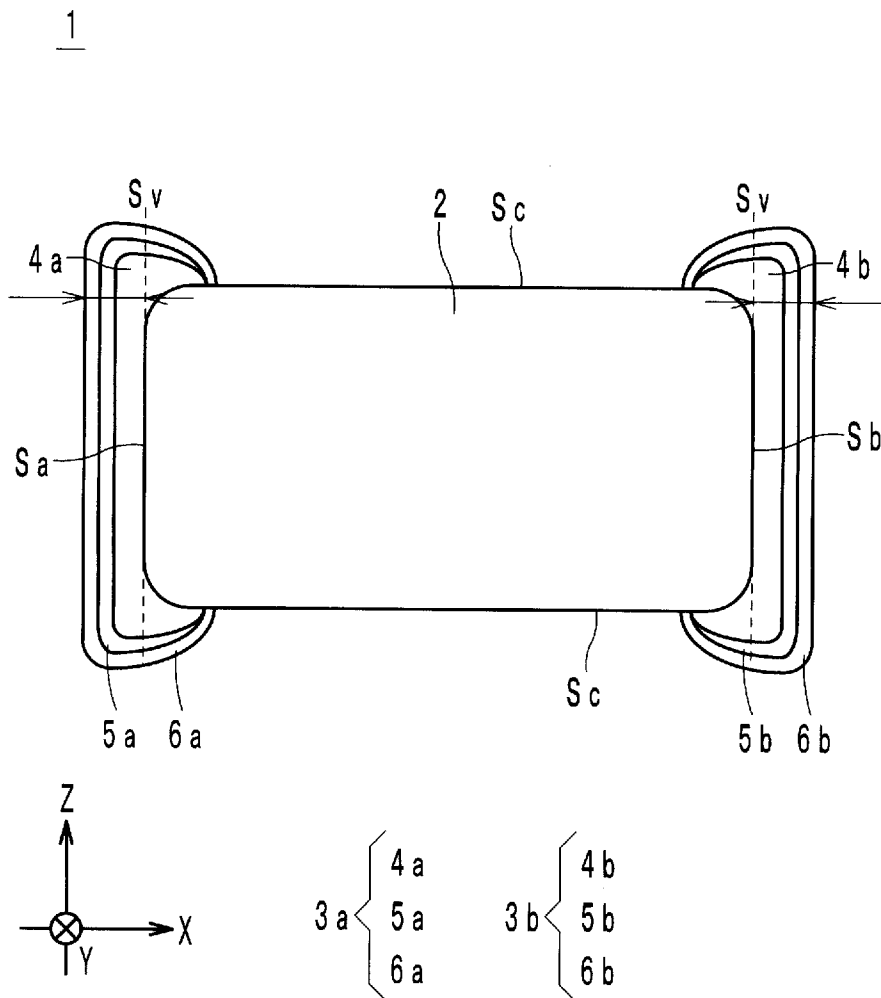
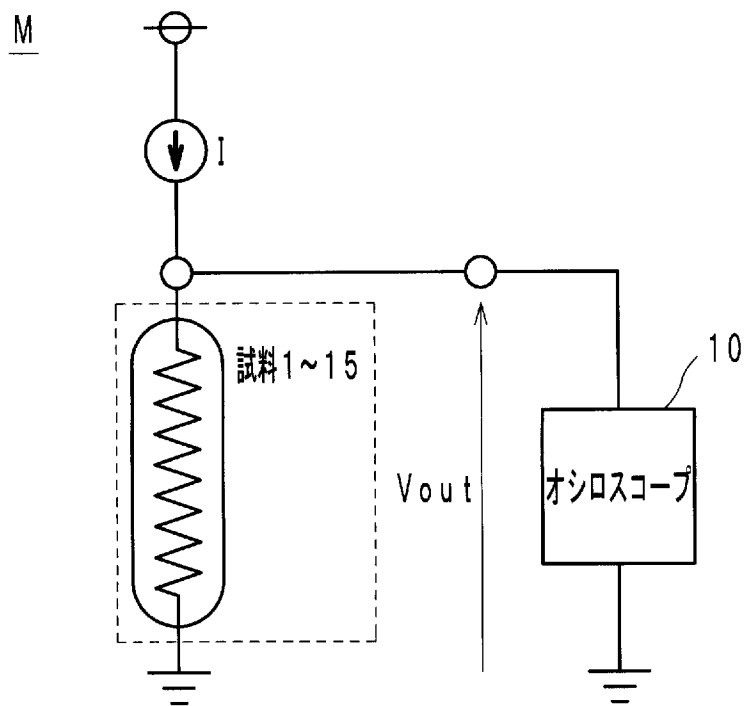


图 3



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/072706

A. CLASSIFICATION OF SUBJECT MATTER

H01C7/02(2006.01)i, H01C1/142(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01C7/02, H01C1/142

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 11-083641 A (Kurabe Industrial Co., Ltd.), 26 March 1999 (26.03.1999), paragraphs [0017] to [0018], [0027] (Family: none)	1-2
Y	JP 2006-108221 A (Shibaura Electronics Co., Ltd.), 20 April 2006 (20.04.2006), paragraphs [0018] to [0019] (Family: none)	1-2
A	JP 10-092606 A (Mitsubishi Materials Corp.), 10 April 1998 (10.04.1998), paragraphs [0042] to [0045] (Family: none)	1-2

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 September, 2013 (04.09.13)

Date of mailing of the international search report
17 September, 2013 (17.09.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H01C7/02(2006.01)i, H01C1/142(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01C7/02, H01C1/142

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 11-083641 A（株式会社クラベ）1999.03.26, 段落【0017】-【0018】、【0027】（ファミリーなし）	1-2
Y	JP 2006-108221 A（株式会社芝浦電子）2006.04.20, 段落【0018】-【0019】（ファミリーなし）	1-2
A	JP 10-092606 A（三菱マテリアル株式会社）1998.04.10, 段落【0042】-【0045】（ファミリーなし）	1-2

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 4 . 0 9 . 2 0 1 3

国際調査報告の発送日

1 7 . 0 9 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小林 大介

5 D

9 8 4 8

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1