

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 21 年 1 月 22 日 (2009.1.22)

【公開番号】特開 2008-42812 (P2008-42812A)

【公開日】平成 20 年 2 月 21 日 (2008.2.21)

【年通号数】公開・登録公報 2008-007

【出願番号】特願 2006-218081 (P2006-218081)

【国際特許分類】

H 0 3 M 1/10 (2006.01)

【F I】

H 0 3 M 1/10 B

【手続補正書】

【提出日】平成 20 年 12 月 1 日 (2008.12.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力されたデジタルデータに対応して値が変化する第 1 の電流を出力する第 1 の出力端子及び前記第 1 の電流との和が一定電流となる第 2 の電流を出力する第 2 の出力端子を有する電圧変換部と、

前記第 1 の電流に対応する第 1 の電圧に変換し、前記一定電流に基づいてオフセット電圧を発生させ、前記第 1 の電圧と前記オフセット電圧との和を出力電圧として出力する電圧変換部とを備えていることを特徴とするデジタルアナログ変換器。

【請求項 2】

入力されたデジタルデータに対応して値が変化する第 1 の電流を出力する第 1 の出力端子及び前記第 1 の電流との和が一定電流となる第 2 の電流を出力する第 2 の出力端子を有する電流変換部と、

前記第 1 の出力端子と前記第 2 の出力端子との間に接続され、前記第 1 の電流に基づいて第 1 の電圧を生成する第 1 の抵抗素子及び前記第 2 の出力端子と接地との間に接続され、前記一定電流に基づいてオフセット電圧を生成する第 2 の抵抗素子を有する電圧変換部とを備えていることを特徴とするデジタルアナログ変換器。

【請求項 3】

前記電圧変換部は、前記第 1 の抵抗素子と前記第 2 の抵抗素子とが接続された接続ノードの電圧を一定の電圧に保持する電圧保持回路を有していることを特徴とする請求項 2 に記載のデジタルアナログ変換器。

【請求項 4】

前記一定の電圧は、前記オフセット電圧であることを特徴とする請求項 3 に記載のデジタルアナログ変換器。

【請求項 5】

前記電圧保持回路は、  
- 側入力端子が前記接続ノードと接続され、出力端子が前記 - 側入力端子にフィードバックされた差動増幅器と、

前記差動増幅器の + 側入力端子と接地との間に接続された基準電圧源とを有していることを特徴とする請求項 3 に記載のデジタルアナログ変換器。

【請求項 6】

前記基準電圧源は、バンドギャップリファレンス回路であることを特徴とする請求項 5 に記載のデジタルアナログ変換器。

【請求項 7】

前記基準電圧源は、外部電源であることを特徴とする請求項 5 に記載のデジタルアナログ変換器。

【請求項 8】

前記基準電圧源の電圧は、前記出力電圧を受ける回路の入力レンジに基づいて設定することを特徴とする請求項 5 に記載のデジタルアナログ変換器。

【請求項 9】

前記第 1 の抵抗素子及び第 2 の抵抗素子の少なくとも一方は可変抵抗素子であることを特徴とする請求項 2 に記載のデジタルアナログ変換器。

【請求項 10】

前記可変抵抗素子の抵抗値は、前記出力電圧を受ける回路の入力レンジに応じて設定することを特徴とする請求項 9 に記載のデジタルアナログ変換器。

【請求項 11】

前記電流変換部は、クロック信号に同期して前記デジタルデータを保持するラッチ回路を含むことを特徴とする請求項 2 に記載のデジタルアナログ変換器。

【請求項 12】

前記出力電圧を受ける回路は、サンプルホールド回路であることを特徴とする請求項 2 に記載のデジタルアナログ変換器。

【請求項 13】

前記出力電圧を受ける回路は、アンプ回路であることを特徴とする請求項 2 に記載のデジタルアナログ変換器。

【請求項 14】

前記出力電圧を受ける回路は、コンパレータ回路であることを特徴とする請求項 2 に記載のデジタルアナログ変換器。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】デジタルアナログ変換器