



(12)

## Offenlegungsschrift

(21) Aktenzeichen: **10 2014 223 035.7**

(22) Anmeldetag: **12.11.2014**

(43) Offenlegungstag: **12.05.2016**

(51) Int Cl.: **G06F 13/00 (2006.01)**

**G06F 9/445 (2006.01)**

**G06F 12/00 (2006.01)**

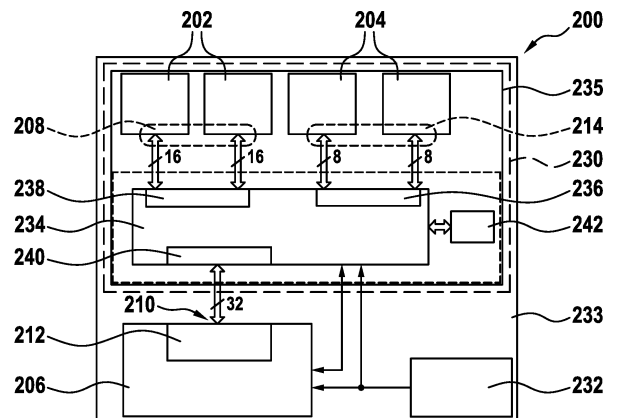
(71) Anmelder:  
**Robert Bosch GmbH, 70469 Stuttgart, DE**

(72) Erfinder:  
**Engel, Gerhard, 31180 Giesen, DE**

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **Verfahren und Speicherverwaltungsvorrichtung zum Übertragen von Daten innerhalb eines Computer-Systems, Speichersystem und Computer-System**

(57) Zusammenfassung: Die Erfindung betrifft ein Verfahren (660) zum Übertragen von Daten innerhalb eines Computer-Systems (200) zwischen einer Speicherschnittstelle (208) eines flüchtigen Speichers (202), einer Speicherschnittstelle (214) eines nichtflüchtigen Speichers (204) und einer Schnittstelle (210) eines Mikrocontrollers (206), wobei das Verfahren (660) aufweist, einen Schritt des Einlesens (662) von Daten von der Speicherschnittstelle (214) des nichtflüchtigen Speichers (204) ansprechend auf eine Information und einen Schritt des Bereitstellens (664) der eingelesenen Daten an der Speicherschnittstelle (208) des flüchtigen Speichers (202).



**Beschreibung**

## Stand der Technik

**[0001]** Die vorliegende Erfindung bezieht sich auf ein Verfahren zum Übertragen von Daten innerhalb eines Computer-Systems für ein Fahrzeug, auf eine entsprechende Speicherverwaltungsvorrichtung, ein entsprechendes Speichersystem, ein entsprechendes Computer-System für ein Fahrzeug sowie auf ein entsprechendes Computerprogramm.

**[0002]** Heutige Computer-Systeme arbeiten grundsätzlich mit zwei Typen von Speicher: Schnelle flüchtige Speicher (RAM) und verschiedenartige nicht-flüchtige Speicher (ROM, Flash, Disk). Dabei werden im Bereich der mobilen Systeme, zu denen auch Smartphones und Tablets, aber insbesondere auch Infotainment-Systeme im Fahrzeug beziehungsweise Kraftfahrzeug zählen, überwiegend Flash-Speicher als Permanentspeicher verwendet. Aus historischen Gründen werden diese an verschiedenen Schnittstellen betrieben.

**[0003]** Die Zuordnung der beiden Speichertypen zu ihrer Verwendung ist ihren Eigenschaften geschuldet. Die nichtflüchtigen Speicher beinhalten zunächst den Programm-Code, den jeder Computer grundsätzlich braucht, um zumindest eigenständig seine Arbeit zu beginnen. Dieser Speichertyp ist nach heutigem Stand der Technik zu langsam, um für den beliebigen Zugriff auf Daten die gewünschten Geschwindigkeiten zu erreichen. Die flüchtigen Speichertypen sind um Größenordnungen schneller (insbesondere beim Schreiben) und werden deshalb während des Normalbetriebs vorzugsweise benutzt. Dies gilt heute sogar auch für den Programm-Code. Um höhere Arbeitsgeschwindigkeiten zu erreichen, werden vor dem Programmstart Daten aus dem Permanentspeicher (ROM/Flash) in den flüchtigen Arbeitsspeicher (RAM) kopiert und die Programmausführung dann mit dieser Kopie im Arbeitsspeicher gestartet.

**[0004]** Insbesondere mobile Geräte werden für die Zeit der Nicht-Verwendung in einen Ruhezustand versetzt, um Strom zu sparen und die Batterie-Ladung zu erhalten.

## Offenbarung der Erfindung

**[0005]** Vor diesem Hintergrund werden mit dem hier vorgestellten Ansatz ein verbessertes Verfahren zum Übertragen von Daten innerhalb eines Computer-Systems, weiterhin eine Speicherverwaltungsvorrichtung, die dieses Verfahren verwendet, ein Speichersystem, ein Computer-System sowie schließlich ein entsprechendes Computerprogramm gemäß den Hauptansprüchen vorgestellt. Vorteilhafte Ausgestaltungen ergeben sich aus den jeweiligen Unteransprüchen und der nachfolgenden Beschreibung.

**[0006]** Die Zeit beim Start eines Computer-Systems kann von der Zeit abhängig sein, die benötigt wird, bis ein schneller, flüchtiger Arbeitsspeicher mit entsprechenden Daten bereitsteht. Eine spezielle von einem Mikrocontroller unabhängige Speicherverwaltungsvorrichtung kann ein schnelles Kopieren von Daten zwischen flüchtigem Speicher, nichtflüchtigem Speicher und Mikrocontroller ermöglichen und gleichzeitig den Mikrocontroller für andere Aufgaben freimachen.

**[0007]** Es wird ein Verfahren vorgestellt zum Übertragen von Daten innerhalb eines Computer-Systems zwischen einer Speicherschnittstelle eines flüchtigen Speichers, einer Speicherschnittstelle eines nicht-flüchtigen Speichers und einer Schnittstelle eines Mikrocontrollers, wobei das Verfahren die folgenden Schritte aufweist:

Einlesen von Daten von der Speicherschnittstelle des nichtflüchtigen Speichers ansprechend auf einen Beginn eines Boot-Vorgangs des Mikrocontrollers anzeigenden Information; und Bereitstellen der eingelesenen Daten an die Speicherschnittstelle des flüchtigen Speichers.

**[0008]** Unter einem Computer-System kann ein PC-System, Tablet-System, Mobile-System oder Embedded-System verstanden werden. Unter einem Embedded-System kann ein eingebettetes System verstanden werden, welches in einen technischen Kontext eingebunden ist. Das Computer-System kann Überwachungs-, Steuerungs- oder Regelfunktionen ausführen oder kann für eine Form der Datenverarbeitung beziehungsweise Signalverarbeitung zuständig sein, beispielsweise beim Verschlüsseln beziehungsweise Entschlüsseln, Codieren beziehungsweise Decodieren oder Filtern. Das Computer-System kann in einem Fahrzeug, beispielsweise in einem Fahrer-Assistenzsystem oder einem Infotainmentsystem, eingesetzt werden. Unter einem flüchtigen Speicher kann ein Speicher verstanden werden, dessen gespeicherte Informationen verloren gehen, wenn sie nicht aufgefrischt werden oder wenn der Strom abgeschaltet wird. Unter einem nichtflüchtigen Speicher kann ein Permanentspeicher (beispielsweise ROM, PROM) oder semipermanenter Speicher wie unter anderen beispielsweise EPROM (erasable programmable read only memory), EEPROM (electrically erasable programmable read only memory), Flash-EEPROM (USB-Stick), FRAM, MRAM oder Phase Change RAM verstanden werden. Der Speicher kann als Speichermodul vorliegen. Vorteilhaft kann ein in dem nichtflüchtigen Speicher abgelegtes Speicherabbild für einen Systemstart oder vor einem Ruhezustand des Computer-Systems schnell in den flüchtigen Speicher übertragen werden und somit das Computer-System schnell betriebsbereit sein, insbesondere schneller, als wenn der Mikrocontroller den Kopiervorgang direkt steuert. Gemäß einer Ausführungsform kann es sich bei der Schnittstelle

des Mikrocontrollers um eine Schnittstelle einer optionalen Speicherverwaltungseinheit des Mikrocontrollers handeln. Im Schritt des Bereitstellens können die eingelesenen Daten ferner an die Schnittstelle des Mikrocontrollers bereitgestellt werden. Gemäß einer Ausführungsform kann die Information eine über die Schnittstelle zu dem Mikrocontroller empfangene Information repräsentieren. Somit kann die Information in Form eines Kommandos auf dem Speicherbus realisiert sein. Dies kann z.B. zukünftig in den JEDEC Standard einfließen. Alternativ kann die Information ein Signal darstellen, dass über eine zusätzliche Leitung übertragen werden kann.

**[0009]** Im Schritt des Einlesens können ansprechend auf das Information, Daten von der Speicherschnittstelle des flüchtigen Speichers und ergänzend oder alternativ von der Schnittstelle des Mikrocontrollers eingelesen werden. So können Daten vom flüchtigen Speicher zum Mikrocontroller und umgekehrt übertragen werden.

**[0010]** Dabei können die Daten ein vollständiges Arbeitsspeicherabbild des Mikrocontrollers darstellen. Auf diese Weise kann das vollständige Arbeitsspeicherabbild schnellstmöglich in einen permanenten Speicher kopiert werden. Gemäß unterschiedlicher Ausführungsformen können die Daten auch nur einen oder mehrere Abschnitt des vollständigen Arbeitsspeicherabbilds darstellen.

**[0011]** Im Schritt des Bereitstellens können die eingelesenen Daten an der Speicherschnittstelle des nichtflüchtigen Speichers bereitgestellt werden. So kann ein Speicherabbild des flüchtigen Speichers im nichtflüchtigen Speicher abgelegt werden. Auch können zu archivierende Daten, die vom Mikrocontroller bereitgestellt werden, direkt im nichtflüchtigen Speicher abgelegt werden. Ein in dem flüchtigen Speicher gespeichertes Speicherabbild und ergänzend oder alternativ ein Teil eines in dem flüchtigen Speicher gespeicherten Speicherabbilds kann als eingelesene Daten an der Speicherschnittstelle des nichtflüchtigen Speichers und ergänzend oder alternativ der Schnittstelle des Mikrocontrollers bereitgestellt werden. Im flüchtigen Speicher hinterlegte Information, das heißt Daten, kann sowohl an den Mikrocontroller als auch zum nichtflüchtigen Speicher übertragen werden.

**[0012]** Ferner kann das Verfahren einen Schritt des Bereitstellens eines Statussignals umfassen, wobei im Schritt des Bereitstellens das Statussignal an den Mikrocontroller nach Abschluss des Schritts des Bereitstellens und/oder eines Schreibens der Daten in den flüchtigen Speicher und/oder nichtflüchtigen Speicher bereitgestellt wird, um eine abgeschlossene Datenübertragung zu signalisieren. So kann der Mikrocontroller eine Information über die Verwendbarkeit des flüchtigen Speichers erhalten.

**[0013]** Das Verfahren kann einen Schritt des Komprimierens oder Dekomprimierens der im Schritt des Einlesens eingelesenen Daten aufweisen. Ein solcher Schritt kann zwischen dem Schritt des Einlesens und dem Schritt des Bereitstellens ausgeführt wird. Dabei können die im Schritt des Einlesens eingelesenen Daten komprimiert oder dekomprimiert werden. Ferner können im Schritt des Bereitstellens die komprimierten Daten und ergänzend oder alternativ dekomprimierten Daten bereitgestellt werden. So kann eine Größe des erforderlichen Speichers reduziert werden. Ferner kann eine Übertragungszeit verkürzt werden.

**[0014]** Eine Busbreite der Speicherschnittstelle des nichtflüchtigen Speichers, der Speicherschnittstelle des flüchtigen Speichers oder der Schnittstelle des Mikrocontrollers kann sich unterscheiden. Insbesondere kann dabei die Speicherschnittstelle des nichtflüchtigen Speichers ausgebildet sein, den nichtflüchtigen Speicher über eine 8-Bit und/oder 16-Bit breite Busschnittstelle und/oder eine Mehrzahl nichtflüchtiger Speicher parallel über eine Mehrzahl von 8-Bit und/oder 16-Bit breiten Busschnittstellen anzubinden. Insbesondere kann dabei die Speicherschnittstelle des flüchtigen Speichers ausgebildet sein, den flüchtigen Speicher über eine 16-Bit und/oder 32-Bit breite Busschnittstelle und/oder eine Mehrzahl nichtflüchtiger Speicher parallel über eine Mehrzahl von 16-Bit und/oder 32-Bit breiten Busschnittstellen anzubinden. Die Schnittstelle des Mikrocontrollers kann ferner ausgebildet sein, den Mikrocontroller über eine 32-Bit und/oder 64-Bit breite Busschnittstelle anzubinden.

**[0015]** Der Mikrocontroller kann im Schritt des Einlesens und ergänzend oder alternativ im Schritt des Bereitstellens über ein DDR-Protokoll und ergänzend oder alternativ eine Variante eines DDR-Protokolls angesprochen werden. Unter einem DDR-Protokoll kann ein DDR-Speicherprotokoll, ein Kommunikationsprotokoll oder Datenprotokoll zum Ansteuern eines DDR-SDRAM oder einer Variante hiervon verstanden werden.

**[0016]** Der flüchtige Speicher kann als ein DDR3-Speicher oder DDR4-Speicher oder eine andersartige Form eines Speichers nach dem DDR-Protokoll ausgeführt sein. Der nichtflüchtige Speicher kann als ein PCM-Speicher, ein paralleler SLC-Nand-Flash-Speicher, ein MLC-Nand-Speicher, ein NOR-Flash, ein eMMC-Speicher, ein ROM oder eine Festplatte ausgeführt sein. Ferner kann der Mikrocontroller als ein diskretes Bauteil ausgeführt sein.

**[0017]** Es wird ein Verfahren zum Betreiben eines Computer-Systems vorgestellt. Das Computer-System umfasst zumindest ein Speichersystem und einen Mikrocontroller und einen nichtflüchtigen Boot-Speicher, wobei das Speichersystem einen flüchtigen

gen Speicher und einen nichtflüchtigen Speicher und eine Speicherverwaltungsvorrichtung aufweist, wobei eine erste Schnittstelle der Speicherverwaltungsvorrichtung mit einer Speicherschnittstelle des nichtflüchtigen Speichers verbunden ist und eine zweite Schnittstelle der Speicherverwaltungsvorrichtung mit einer Speicherschnittstelle des flüchtigen Speichers verbunden ist und eine dritte Schnittstelle des Speichersystems mit einer Schnittstelle des Mikrocontrollers verbunden ist, wobei der Mikrocontroller über eine weitere Schnittstelle mit einer Schnittstelle des Boot-Speichers verbunden ist, wobei das Verfahren die folgenden Schritte aufweist:

Einlesen einer Start-Sequenz von der Schnittstelle des Boot-Speichers;

Initialisieren von Einrichtungen und/oder Schnittstellen des Computer-Systems unter Verwendung der Start-Sequenz; und

Bereitstellen der Information, um die Schritte einer Variante eines hier vorgestellten Verfahrens zum Übertragen von Daten innerhalb eines Computer-Systems zeitlich parallel zum Schritt des Initialisierens des Computer-Systems auszuführen.

**[0018]** Auf diese Weise kann der Boot-Vorgang des Mikrocontrollers verkürzt werden, da die Initialisierung des flüchtigen Speichers zeitlich parallel zu der Initialisierung des Mikrocontrollers ausgeführt werden kann.

**[0019]** Es wird eine Speicherverwaltungsvorrichtung vorgestellt zum Übertragen von Daten innerhalb eines Computer-Systems zwischen einer Speicherschnittstelle eines flüchtigen Speichers, einer Speicherschnittstelle eines nichtflüchtigen Speichers und einer Schnittstelle eines Mikrocontrollers. So schafft der hier vorgestellte Ansatz ferner eine Speicherverwaltungsvorrichtung, die ausgebildet ist, um die Schritte einer Variante eines hier vorgestellten Verfahrens in entsprechenden Einrichtungen durchzuführen, anzusteuern beziehungsweise umzusetzen. Die Speicherverwaltungsvorrichtung kann als ein diskretes Bauteil ausgebildet sein oder zusammen mit zumindest einer der genannten Einheiten zusammengefasst sein. Auch durch diese Ausführungsvariante der Erfindung in Form einer Speicherverwaltungsvorrichtung kann die der Erfindung zugrunde liegende Aufgabe schnell und effizient gelöst werden. Die Speicherverwaltungsvorrichtung kann auch als Startbeschleuniger für ein Computer-System bezeichnet werden.

**[0020]** Unter einer Speicherverwaltungsvorrichtung kann vorliegend ein elektrisches Gerät verstanden werden, das Sensorsignale verarbeitet und in Abhängigkeit davon Steuer- und/oder Datensignale ausgibt. Die Speicherverwaltungsvorrichtung kann eine Schnittstelle aufweisen, die hard- und/oder softwaremäßig ausgebildet sein kann. Bei einer hardwaremäßigen Ausbildung können die Schnittstellen beispiels-

weise Teil eines sogenannten System-ASICs sein, der verschiedenste Funktionen der Speicherverwaltungsvorrichtung beinhaltet. Es ist jedoch auch möglich, dass die Schnittstellen eigene, integrierte Schaltkreise sind oder zumindest teilweise aus diskreten Bauelementen bestehen. Bei einer softwaremäßigen Ausbildung können die Schnittstellen Softwaremodule sein, die beispielsweise auf einem Mikrocontroller neben anderen Softwaremodulen vorhanden sind.

**[0021]** Gemäß einer Ausführungsform können flüchtiger und nichtflüchtiger Speicher durch ein „intelligentes“ Funktionselement in Form der Speicherverwaltungsvorrichtung mit einem Hochgeschwindigkeitsbus verbunden sein. Das Funktionselement kann dabei das Management des Datentransfers zwischen den beiden Speichern und dem Prozessor, beispielsweise in Form des Mikrocontrollers übernehmen, der ebenfalls an diesem Hochgeschwindigkeitsbus hängt. Der Prozessor hat auf diese Weise mehr ungenutzte Pins und erhält seine (Start-)Daten schneller. Gemäß einer Ausführungsform hängen die Eingänge und Ausgänge der genannten Speicher dabei alle am gleichen Bus.

**[0022]** Es wird ferner ein Speichersystem mit einem flüchtigen Speicher und einem nichtflüchtigen Speicher sowie einer Variante einer hier vorgestellten Speicherverwaltungsvorrichtung vorgestellt. Der flüchtige Speicher, der nichtflüchtige Speicher und die Speicherverwaltungsvorrichtung sind dabei auf einem gemeinsamen Träger angeordnet. Eine erste Schnittstelle der Speicherverwaltungsvorrichtung ist mit der Speicherschnittstelle des nichtflüchtigen Speichers und eine zweite Schnittstelle der Speicherverwaltungsvorrichtung ist mit der Speicherschnittstelle des flüchtigen Speichers verbunden. Unter dem gemeinsamen Träger kann eine Leiterplatte oder eine Platine verstanden werden. Das Speichersystem kann eine Schnittstelle zu dem Mikrocontroller aufweisen. So kann das Speichersystem eine Schnittstelle vergleichbar zu einer Schnittstelle eines DDR-Speichermoduls aufweisen.

**[0023]** Es wird ein Computer-System mit einer Variante eines hier vorgestellten Speichersystems und dem Mikrocontroller vorgestellt, wobei der gemeinsame Träger des Speichersystems und der Mikrocontroller auf einem weiteren Träger angeordnet sind, und wobei eine dritte Schnittstelle der Speicherverwaltungsvorrichtung oder eine Schnittstelle des Speichersystems zu dem Mikrocontroller mit der Schnittstelle des Mikrocontrollers verbunden ist.

**[0024]** Gemäß einer Ausführungsform kann das Computer-System einen nichtflüchtigen Boot-Speicher zum Speichern von Steuerdaten zum Durchführen des Boot-Vorgangs des Mikrocontrollers aufweisen. Der Mikrocontroller kann dabei ausgebildet sein, um über eine Boot-Schnittstelle die Steuerdaten aus

dem Boot-Speicher auszulesen, und zum Durchführen des Boot-Vorgangs zeitlich parallel zu dem Schritt des Einlesens (**662**) zu verwenden.

**[0025]** Von Vorteil ist auch ein Computerprogrammprodukt oder Computerprogramm mit Programmcode, der auf einem maschinenlesbaren Träger oder Speichermedium wie einem Halbleiterspeicher, einem Festplattenspeicher oder einem optischen Speicher gespeichert sein kann und zur Durchführung, Umsetzung und/oder Ansteuerung der Schritte des Verfahrens nach einer der vorstehend beschriebenen Ausführungsformen verwendet wird, insbesondere wenn das Programmprodukt oder Programm auf einem Computer oder einer Vorrichtung ausgeführt wird.

**[0026]** Der hier vorgestellte Ansatz wird nachstehend anhand der beigefügten Zeichnungen beispielhaft näher erläutert. Es zeigen:

**[0027]** Fig. 1 ein Blockschaltbild eines Computer-Systems;

**[0028]** Fig. 2 bis Fig. 5 jeweils ein Blockdiagramm eines Computer-Systems gemäß einem Ausführungsbeispiel der vorliegenden Erfindung;

**[0029]** Fig. 6 ein Ablaufdiagramm eines Verfahrens gemäß einem Ausführungsbeispiel der vorliegenden Erfindung;

**[0030]** Fig. 7 ein Ablaufdiagramm eines Verfahrens gemäß einem Ausführungsbeispiel der vorliegenden Erfindung; und

**[0031]** Fig. 8 eine schematische Darstellung eines Fahrzeugs mit einem Computer-System gemäß einem Ausführungsbeispiel der vorliegenden Erfindung.

**[0032]** In der nachfolgenden Beschreibung günstiger Ausführungsbeispiele der vorliegenden Erfindung werden für die in den verschiedenen Figuren dargestellten und ähnlich wirkenden Elemente gleiche oder ähnliche Bezugszeichen verwendet, wobei auf eine wiederholte Beschreibung dieser Elemente verzichtet wird.

**[0033]** Fig. 1 zeigt ein Blockschaltbild eines Computer-Systems **100**. Das Computer-System **100** umfasst einen flüchtigen Speicher **102**, einen nichtflüchtigen Speicher **104** sowie einen Mikrocontroller **106**. Eine Speicherschnittstelle **108** des flüchtigen Speichers **102** ist mit einer Schnittstelle **110** einer Speicherverwaltungseinheit **112** des Mikrocontrollers **106** verbunden. Eine Speicherschnittstelle **114** des nichtflüchtigen Speichers **104** ist mit einer weiteren Schnittstelle **116** einer weiteren Speicherverwaltungseinheit **118** des Mikrocontrollers **106** verbun-

den. Eine zentrale Recheneinheit **120** des Mikrocontrollers ist mit der Speicherverwaltungseinheit **112**, der weiteren Speicherverwaltungseinheit **118** sowie einem nichtflüchtigen Boot-Speicher in Form eines Boot-ROMs **122** verbunden.

**[0034]** In einem Ausführungsbeispiel ist der flüchtige Speicher **102** über einen 32-Bit breiten Speicherbus mit dem Mikrocontroller **106** verbunden und der nichtflüchtige Speicher **104** über einen 16-Bit breiten Speicherbus mit dem Mikrocontroller verbunden. Der Speicherbus kann auch als ein Datenbus oder einfach nur Bus bezeichnet werden.

**[0035]** Ein mobiles Computersystem, wie beispielsweise das in Fig. 1 gezeigte Computer-System **100**, verwendet hochkomplexe Schaltkreise, die alle wesentlichen Untersysteme eines Computers vollständig integrieren. Dies wird auch als „System on a Chip“ bezeichnet. Diesen zentralen Chip nennt man üblicherweise Mikrocontroller **106**. Um mit seinen extern angeschlossenen Speichern **102**, **104** arbeiten zu können, hat er ein sogenanntes Boot-ROM **122** integriert, welches den Programm-Code für die ersten Aktionen enthält, den sogenannten Boot-Loader. Mit diesem Ur-Start-Programm wird das Laden und Ausführen eines Betriebssystems ermöglicht. Erst danach werden die sogenannten Applikationen geladen und ausgeführt. Dieser ganze Vorgang benötigt bei modernen Rechnersystemen trotz der gestiegenen Rechenleistung eine relativ große Zeit im Bereich 6 Sekunden bis zu mehreren Minuten. Dies ist der ebenso gestiegenen Komplexität der Software geschuldet.

**[0036]** Aus dem Bereich der tragbaren Personal-Computer (Notebook, Laptop) sind verschiedene Stand-by-Zustände bekannt:

Suspend-to-RAM: Hier werden alle nicht benötigten Peripherie-Komponenten heruntergefahren (geordnet abgeschaltet) und die Software in einen inaktiven Zustand gebracht, wobei der Inhalt des flüchtigen Speichers **102** erhalten wird. Dies bedeutet, der Speicher **102** wird weiter mit Strom versorgt und befindet sich im sogenannten Self-Refresh-Mode, in dem er lediglich durch ständiges Auffrischen der Speicherzellen deren Inhalt erhält. Dieser Zustand kann vergleichsweise schnell hergestellt und auch wieder verlassen werden. Allerdings wird dafür ein Stand-by-Strom benötigt. Dieser ist für lang anhaltende Betriebspausen noch nicht niedrig genug - zum Beispiel beim Kraftfahrzeug wird ein Stand-by-Strom für ein Infotainment-Gerät von 100 µA gefordert und bestenfalls ein Wert unter 1 mA toleriert. Dies ist mit heute üblichen Speichergrößen (ca. 1 GByte) nicht zu schaffen.

**[0037]** Suspend-to-Disk: In diesem Modus wird der Inhalt des Arbeitsspeichers **102** vollständig auf die Festplatte **104** kopiert und der Rechner ganz aus-

geschaltet. Bei der Rückkehr in den Normalbetriebsmodus wird zwar die ganze Peripherie-Initialisierung wieder durchlaufen, aber der letzte Zustand wird vollständig und vergleichsweise schnell wieder hergestellt. Die benötigte Zeit ist zwar spürbar kürzer als bei einem Kaltstart, kann aber für viele Anwendungen, wie zum Beispiel im Kraftfahrzeug das Anzeigen des Rückfahrkamerabildes oder das Abspielen eines Warntones zu lang sein.

**[0038]** Im Kraftfahrzeug kann ein Infotainment-System in der Regel nach dem Aufwecken vollständig neu gebootet werden. Um dennoch einige Funktionen schneller zur Verfügung zu stellen, werden besondere Vorkehrungen getroffen. Zum Beispiel existieren für besonders zeitkritische Anforderungen zusätzliche Untersysteme (beispielsweise autarke CAN-Controller) oder es werden Bypass-Lösungen eingesetzt, die zusätzlichen Aufwand bedeuten.

**[0039]** Lediglich beispielhaft können der flüchtige Speicher **102**, der nichtflüchtige Speicher **104** sowie der Mikrocontroller **106** je als ein diskretes Bauteil ausgeführt sein. Alternativ können zumindest zwei der Elemente in einem Bauteil integriert sein, sodass auch eine vollintegrierte Lösung realisiert werden kann.

**[0040]** Fig. 2 zeigt ein Blockdiagramm eines Computer-Systems **200** gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Das Computer-System **200** weist ein Speichersystem **230** sowie einen Mikrocontroller **206** auf. Das Speichersystem **230**, der Mikrocontroller **206** sowie eine Versorgungsüberwachungseinrichtung **232** sind als drei diskrete Bauteile oder Einrichtungen auf einem Träger **233** angeordnet. Anstelle diskreter Bauteile kann auch eine integrierte Realisierung gewählt werden.

**[0041]** Der Mikrocontroller **206** weist eine Schnittstelle **210** zu einem Speicher oder Speichersystem **230** auf. Der Mikrocontroller **206** kann eine optionale Speicherverwaltungseinheit **212** aufweisen. In einem solchen Fall weist die Speicherverwaltungseinheit **212** die Schnittstelle **210** zu dem Speicher oder Speichersystem **230** auf. Werden im folgenden Ausführungsbeispiele mit Speicherverwaltungseinheit **212** beschrieben, so ist diese nur als optional anzusehen. Entfällt die Speicherverwaltungseinheit **212**, so kann die entsprechend beschriebene Schnittstelle der Speicherverwaltungseinheit **212** als Schnittstelle des Mikrocontrollers aufgefasst werden.

**[0042]** Das Speichersystem **230** umfasst zumindest eine Speicherverwaltungsvorrichtung **234**, einen flüchtigen Speicher **202** und einen nichtflüchtigen Speicher **204**, die auf einem gemeinsamen Träger **235** angeordnet sind. Die Speicherverwaltungsvorrichtung **234** wird auch als schnelles autarkes Rechenwerk **234** oder Speicherverwaltungseinrichtung

**234** bezeichnet. Der gemeinsame Träger **235** der Einrichtungen des Speichersystems **230** ist auf dem Träger **233** des Computer-Systems **200** angeordnet und mit diesem gekoppelt. Eine erste Schnittstelle **236** der Speicherverwaltungsvorrichtung **234** ist mit einer Speicherschnittstelle **214** des nichtflüchtigen Speichers **204** verbunden. Eine zweite Schnittstelle **238** der Speicherverwaltungsvorrichtung **234** ist mit einer Speicherschnittstelle **208** des flüchtigen Speichers **202** verbunden. Eine dritte Schnittstelle **240** der Speicherverwaltungsvorrichtung **234** ist mit der Schnittstelle **210** der Speicherverwaltungseinheit **212** des Mikrocontrollers **206** verbunden.

**[0043]** In dem in Fig. 2 dargestellten Ausführungsbeispiel umfasst der flüchtige Speicher **202** zumindest zwei Module, die über jeweils einen 16-Bit breiten Datenbus mit der zweiten Schnittstelle **238** der Speicherverwaltungsvorrichtung **234** gekoppelt sind, beispielsweise über eine Variante eines DDR-Speicherprotokolls. Der nichtflüchtige Speicher **204** umfasst zumindest zwei Module, die über jeweils einen 8-Bit breiten Datenbus mit der ersten Schnittstelle **236** der Speicherverwaltungsvorrichtung **234** gekoppelt sind. Der Mikrocontroller **206** oder die Schnittstelle **210** der Speicherverwaltungseinheit **212** des Mikrocontrollers **206** ist in dem dargestellten Ausführungsbeispiel über einen 32-Bit breiten Datenbus mit der dritten Schnittstelle **240** der Speicherverwaltungsvorrichtung **234** gekoppelt.

**[0044]** In unterschiedlichen Ausführungsbeispielen variiert die Busbreite der Schnittstellen oder der die Schnittstellen verbindenden Busse. So ist in Ausführungsbeispielen die Speicherschnittstelle **214** des nichtflüchtigen Speichers **204** ausgebildet ist, den nichtflüchtigen Speicher **204** über eine 8-Bit und/oder 16-Bit breite Busschnittstelle und/oder eine Mehrzahl nichtflüchtiger Speicher **204** parallel über eine Mehrzahl von 8-Bit und/oder 16-Bit breiten Busschnittstellen anzubinden. Ferner ist die die Speicherschnittstelle **208** des flüchtigen Speichers **202** ausgebildet, den flüchtigen Speicher **202** über eine 16-Bit und/oder 32-Bit breite Busschnittstelle und/oder eine Mehrzahl nichtflüchtiger Speicher **204** parallel über eine Mehrzahl von 16-Bit und/oder 32-Bit breiten Busschnittstellen anzubinden. Die Schnittstelle **210** der Speicherverwaltungseinheit **212** ist in Ausführungsbeispielen ausgebildet, den Mikrocontroller **206** über eine 32-Bit und/oder 64-Bit breite Busschnittstelle anzubinden.

**[0045]** Die Versorgungsüberwachungseinrichtung **232** ist über eine entsprechende Schnittstelle sowohl mit dem Mikrocontroller **206** als auch mit der Speicherverwaltungsvorrichtung **234** verbunden. Die Versorgungsüberwachungseinrichtung **232** ist ausgebildet, ein Statussignal bereitzustellen, welches einen Hinweis auf eine zusammenbrechende Spannungsversorgung umfasst.

**[0046]** Der Mikrocontroller **206** und die Speicherverwaltungsvorrichtung **234** sind über eine weitere Verbindung miteinander gekoppelt, um Befehle oder Statusmeldungen auszutauschen.

**[0047]** Der Speicherverwaltungsvorrichtung **234** ist ein Flash-Speicher **242** zugeordnet, der beispielsweise als Boot-ROM bei einer Initialisierung eine Startprozedur bereitstellt. Je nach Ausführungsbeispiel ist der Flash-Speicher **242** in die Speicherverwaltungsvorrichtung **234** integriert oder alternativ über eine entsprechende Schnittstelle mit der Speicherverwaltungsvorrichtung **234** verbunden.

**[0048]** Die Speicherverwaltungsvorrichtung **234** ist ausgebildet, von der Speicherschnittstelle **214** des nichtflüchtigen Speichers **204** ansprechend auf eine Information Daten einzulesen und die eingelesenen Daten an der Speicherschnittstelle **208** des flüchtigen Speichers **202** oder an der Schnittstelle **210** der Speicherverwaltungseinheit **212** bereitzustellen.

**[0049]** Ergänzend ist die Speicherverwaltungsvorrichtung **234** in einem Ausführungsbeispiel ausgebildet, ansprechend auf die Information Daten von der Speicherschnittstelle **208** des flüchtigen Speichers **202** oder von der Schnittstelle **210** der Speicherverwaltungseinheit **212** einzulesen und ergänzend die eingelesenen Daten an der Speicherschnittstelle **214** des nichtflüchtigen Speichers **204** bereitzustellen. Vorteilhaft kann somit ein in dem nichtflüchtigen Speicher **204** hinterlegtes Speicherabbild bei einem Systemstart oder bei einem Aufwecken des Computer-Systems **200** effizient in den flüchtigen Speicher **202** übertragen und dem Mikrocontroller **206** bereitgestellt werden. Weiterhin kann ein Speicherabbild des flüchtigen Speichers **202** effizient im nichtflüchtigen Speicher **204** gespeichert werden für ein späteres Aufwecken des Computer-Systems **200** in dem entsprechenden Systemzustand.

**[0050]** In einem Ausführungsbeispiel ist die Speicherverwaltungsvorrichtung **234** ausgebildet, ein Statussignal bereitzustellen, wenn ein Kopiervorgang abgeschlossen ist, das heißt beispielsweise, wenn ein Speicherabbild aus dem nichtflüchtigen Speicher **204** in den flüchtigen Speicher **202** übertragen wurde. In einem Ausführungsbeispiel wird bereits durch das Statussignal signalisiert, wenn ein vorbestimmter Teil eines Speicherabbilds aus dem nichtflüchtigen Speicher **204** in den flüchtigen Speicher **202** übertragen wurde.

**[0051]** In einem Ausführungsbeispiel ist die Speicherverwaltungsvorrichtung **234** weiterhin ausgebildet, die in dem nichtflüchtigen Speicher **204** hinterlegten Daten zu dekomprimieren und die dekomprimierten Daten dem flüchtigen Speicher **202** oder dem Mikrocontroller **206** bereitzustellen. In dem Ausführungsbeispiel ist die Speicherverwaltungsvorrich-

tung **234** weiterhin ausgebildet, die von der Speicherschnittstelle **208** des flüchtigen Arbeitsspeichers **202** oder der Schnittstelle **210** der Speicherverwaltungseinheit **212** eingelesenen Daten zu Komprimieren bevor diese als komprimierte Daten der Speicherschnittstelle **214** des nichtflüchtigen Speichers **204** bereitgestellt werden.

**[0052]** Das in **Fig. 2** dargestellte Ausführungsbeispiel zeigt eine Lösung auf, um das bekannte Verfahren des „Suspend-To-Disk“ (englisch für Ruhezustand oder auch Hibernation) auf moderne Computer-Systeme **200** anzuwenden und deutlich zu verbessern, sowohl in Hinblick auf Zeit-Performance, als auch in Hinblick auf Aufwandminimierung. Vorteilhaft wird eine deutliche Beschleunigung des Aufstartens des Computer-Systems **200** nach einem vollständigen Abschalten der Stromversorgung erzielt, um bei geringstem Ruhestromverbrauch trotzdem eine ausreichend schnelle Verfügbarkeit des Computer-Systems **200** zu erreichen. Dadurch werden viele Sondermaßnahmen für spezielle Anforderungen vermieden.

**[0053]** Da ein Computer-System **200** in der Regel einen relativ großen Arbeitsspeicher **202** besitzt, der es erlaubt im Normalbetrieb den größten Teil der Aktivität mit diesem Speicher **202** auszuführen, ist der Ansatz der Idee, ein vollständiges Arbeitsspeicherabbild schnellstmöglich in einen permanenten Speicher **204** zu kopieren. Dies erfolgt bei der in **Fig. 1** gezeigten Lösung über den Hauptprozessor, der für beide Arten von Speicher jeweils unterschiedliche Interfaces besitzt, wobei ein Interface für den permanenten Speicher (insbesondere bei Flash-Speicher) bei einem Ausführungsbeispiel des in **Fig. 1** gezeigten Computer-Systems nicht so schnell ist wie das Interface zum Hauptarbeitsspeicher (beispielsweise DDR3). Ein Aspekt des in **Fig. 2** gezeigten Ausführungsbeispiels ist im Unterschied zu **Fig. 1** eine externe Speicherverwaltungseinheit **234**, die auch als Memory Controller **234**, Recheneinheit **234** oder Beschleuniger **234** bezeichnet wird, einzuführen, deren Aufgabe es ist, an der schnellen Arbeitsspeicher-Schnittstelle **208** während der Boot-Phase die eigenständige Kontrolle zu übernehmen und den flüchtigen Speicher **202** auf direktem Wege mit dem gewünschten Inhalt aus dem langsameren permanenten Speicher **204** zu füllen. Dieser Vorgang kann an diesem neu definierbaren, internen Interface parallelisiert werden und wird außerdem durch den Entfall der sequenziellen Programmabarbeitung (-> einfaches Kopieren) schneller. Alternativ kann in der ansonsten einfach gehaltenen Recheneinheit **234** ein Komprimierungs- beziehungsweise Dekomprimier-Algorithmus zur Anwendung kommen. Dadurch wird der langsamere Datenstrom auf der Permanentenspeicherseite bei einer kleineren Datenmenge umgewandelt in eine größere Datenmenge auf der RAM-Seite bei höherer Geschwindigkeit (und umgekehrt).

**[0054]** Die Abwägung, welche der beiden Möglichkeiten vorteilhafter ist, wird maßgeblich von der Geschwindigkeit des Permanentenspeichers **204** bestimmt. Hier ist der Einsatz von gerade neu an den Markt kommenden PCM-Bausteinen (Phase Change Memory) sinnvoll, weil diese deutlich schneller sind als bisherige Flash-Speicher.

**[0055]** Während diese zusätzliche Recheneinheit **234** aktiv ist, kann der Hauptprozessor **206** bereits ohnehin notwendige Initialisierungsarbeiten durchführen, die er wie herkömmlich aus seinem Boot-ROM abarbeitet. Lediglich die Reihenfolge wird so umgestellt, dass nicht wie üblich zuerst das RAM **202** initialisiert wird – dies übernimmt stattdessen die Beschleunigungseinheit **234**. Für den Fall, dass das Boot-ROM nicht genügend Kapazität bietet, um den Hauptprozessor **206** während des Kopiervorganges mit anderen Aufgaben zu beschäftigen, ist eine Schachtelung der Aktivitäten möglich, indem bereits vorbereitete RAM-Bereiche vorab dem Hauptprozessor **206** zur Verfügung gestellt werden.

**[0056]** Besonders vorteilhaft ist die Zusammenfassung der Funktionseinheiten Permanentenspeicher **204**, Beschleuniger **234** und Arbeitsspeicher **202** zu einem Speichersystem **230**, welches auch als Multichip-Modul **230** bezeichnet wird. Damit entsteht eine neue optimierte Speichereinheit **230**, die nur noch über ein externes Interface **240** an den Mikrocontroller **206** angeschlossen wird – wie bisher der Arbeitsspeicher **202**.

**[0057]** Das spart die bisherige Flash-Schnittstelle am Mikrocontroller ein – sowohl die interne Speichermanagementeinheit als auch die zugehörigen Anschlüsse:

Beispiel 1:

NOR-Flash mit 16-bit-Busbreite:  $16 \times \text{Data} + 25 \times \text{Adress} + 5 \times \text{Control} = 46$  Leitungen/Pins  
Typische maximale Geschwindigkeit: Lesen 128 MByte/s, Schreiben 1,2 MByte/s

Beispiel 2:

eMMC (managed NAND-Flash) mit 8-bit-Busbreite:  $8 \times \text{Data} + 3 \times \text{Control} = 11$  Leitungen/Pins  
Typische maximale Geschwindigkeit: Lesen 44 MByte/s, Schreiben 20 MByte/s

**[0058]** Dagegen ist die RAM-Schnittstelle mit 32 Bit Breite ohnehin vorhanden und wird beispielsweise mit 533 MHz (oder mehr) betrieben:

$533 \text{ MHz DDR} \cdot 32 \text{ Bit} = 1066 \text{ T/s} \cdot 4 \text{ Byte} = 4,264 \text{ GByte/s}$  maximal

**[0059]** Generell stehen für permanente Speicher **204** noch weitere Schnittstellen zur Verfügung, aber sie benötigen alle eine eigene spezielle Schnittstelle und sind in einem ähnlichen Aufwand-Geschwindigkeit-Dilemma.

**[0060]** Fig. 2 zeigt den prinzipiellen Aufbau einer erfindungsgemäßen Anordnung. Gegeben ist ein Mikrocontroller **206** mit einer schnellen Arbeitsspeicher-Schnittstelle **210** über eine Memory Management Unit **212**, die über einen externen Bus den schnellen flüchtigen Speicher **202** (RAM) an das System anbindet.

**[0061]** Neu ist das zwischengeschaltete schnelle autarke Rechenwerk **234** (Controller), das über eine Schnittstelle **240** die standardmäßige Schnittstelle (JEDEC, beispielsweise JESD79) von RAM Bausteinen zur Verfügung stellt. Über eine zweite Schnittstelle **238** sind dann diese standardgemäßen RAM-Bausteine **202** selber angeschlossen. Die Recheneinheit **234** verfügt nun über eine zusätzliche Speicher-Schnittstelle **236**, über die ein oder mehrere nichtflüchtige Speicher **204** angeschlossen sind. Damit ermöglicht die Recheneinheit **234** die schnelle Anbindung von mehreren langsameren Permanentenspeichern **204** an die Hauptrecheneinheit **206** (Mikrocontroller **206**). Durch die Parallelisierung in diesem externen Speichersystem **230** ist auch die direkte konventionelle Nutzung dieses Speichers bereits beschleunigt. Dies kann beispielsweise durch Einblendung des Flash-Speichers **204** im erweiterten Adressbereich auf der RAM-Schnittstelle **210** des Mikrocontrollers **206** erfolgen.

**[0062]** Die neue Funktion ist nun, dass die Recheneinheit **234** nach Anlegen der Versorgungsspannung und nach Maßgabe von Informationen von der Zentraleinheit und/oder der Systemüberwachung **232** (System Power Management) eigenständig einen schnellen Kopiervorgang vom nichtflüchtigen Speicher **204** in den Arbeitsspeicher **202** durchführt. Dies kann entsprechend den Informationen ein System-Neustart (Kaltstart) sein, bei dem eine entsprechend vorbereitete Speicherkopie anstelle der sonst üblichen Programmdatei im Permanentenspeicher **204** vorgehalten ist. Der zweite wesentliche Modus ist die Wiederaufnahme des Normalbetriebes unter Verwendung eines Arbeitsspeicher-Abbildes, das zum Zeitpunkt der Betriebsunterbrechung in einem dafür reservierten Bereich des Permanentenspeichers **204** abgelegt wurde.

**[0063]** Folgerichtig stellt die Recheneinheit **234** auch eine dritte Funktion bereit, die automatisch ein Speicherabbild vom flüchtigen Speicher **202** im permanenten Speicher **204** erstellt. Der Vorteil entsteht aus der Einfachheit des Programms, das an dieser Stelle von der Recheneinheit **234** intern ausgeführt wird.



Dies führt zu einer sehr kurzen Aufstartzeit und somit schneller Verfügbarkeit.

**[0064]** Die Recheneinheit **234** kann außerdem diese beschränkte Funktion optimal schnell ausführen. Während diese automatische Funktion außerhalb der Hauptrechnereinheit **206** ausgeführt wird, kann die Hauptrechnereinheit **206** andere notwendige Initialisierungsschritte ausführen. Diese Parallelisierung ist ein weiterer Vorteil dieser Anordnung.

**[0065]** Die Nutzung dieses Vorteils hängt maßgeblich von der Größe und Variabilität des Boot-ROMs ab. Um mögliche Beschränkungen an dieser Stelle zu überwinden, ist eine wesentliche Variante der erfindungsgemäßen Anordnung, die Segmentierung des zu bearbeitenden Gesamtspeicherbereiches, um durch eine zeitliche Verzahnung der beiden parallelen Aktivitäten die Rechenleistung beider Einheiten voll auszuschöpfen. Das heißt beispielsweise für den Systemstart, dass nachdem ein erster Teil des Arbeitsspeichers **202** fertig vorbereitet ist, dies an die Hauptrechnereinheit **206** signalisiert wird und diese mit der Ausführung des Programm-Codes in diesem Speicherbereich beginnt, während der verbleibende Speicher **202** weiter durch die externe Einheit **234** vorbereitet wird.

**[0066]** Diese Segmentierung kann vorteilhaft dazu verwendet werden, den Boot-Vorgang in mehreren Phasen durchzuführen, um schnell benötigte Funktionen bereits verfügbar zu haben, während nicht so zeitkritische Funktionen weiter im Hintergrund vorbereitet werden. Damit sind im Fahrzeug-Infotainment-Bereich typische Forderungen, wie zum Beispiel „early gong“ (akustisches Warnsignal) oder „schnelles Aufschalten des Rückfahrkamerabildes“, ohne aufwendige Zusatz-Hardware realisierbar.

**[0067]** Aus der Wahl der Art des permanenten Speichers **204** ergeben sich verschiedene Ausprägungen dieser Grundanordnung. Die angestrebte Beschleunigung dieser Vorgänge kann am einfachsten durch einen möglichst schnellen permanenten Speicher **204** erreicht werden, was beispielsweise bei Verwendung von PCM (Phase Change Memory) der Fall ist. Diese Speicher sind zumindest beim Lesen nahezu genauso schnell wie übliche Arbeitsspeicher (beispielsweise DDR3). Für diesen Fall stellt die Recheneinheit **234** auch auf dieser Schnittstelle **236** ein vergleichbares Interface bereit. Der Speicherbedarf im permanenten Speicher **204** wäre dann mindestens doppelt so viel Kapazität wie beim flüchtigen Speicher **202**.

**[0068]** Eine andere Ausprägung ist die Verwendung von parallelem Nor-Flash-Speicher oder SLC-Nand-Flash-Speicher, der ebenfalls beim Lesen eine leidlich hohe Geschwindigkeit erreicht und ausreichend hohe Zuverlässigkeiten aufweist (im Gegensatz zu

den preiswerteren MLC-Nands). In diesem Fall ist eine andere Schnittstelle bereitzustellen, die sonst vom Mikrocontroller **206** bereitgestellt wird. Diese Schnittstelle ist damit im Mikrocontroller **206** nicht mehr notwendig. Es entfallen die dafür benötigten Anschlüsse und ein extern zu verdrahtender Bus. Die gleichzeitige Verwaltung mehrerer Flash-Chips mit jeweils nur 8-Bit breiter Anbindung erzielt hier eine entsprechende Beschleunigung.

**[0069]** Vergleichbar einer eMMC Anordnung übernimmt der Controller **234** dieser externen Speichereinheit **230** vorteilhafterweise auch die typischen Verwaltungsaufgaben für Flash Speicher – beispielsweise Fehlerkorrektur (ECC), Abnutzungsverteilung (wear out leveling) und Defekt-Block-Management (bad block management).

**[0070]** Eine weitere erfindungsgemäße Variante fügt der Recheneinheit **234** die Funktion zur Komprimierung und Dekomprimierung hinzu, sodass beim Kopieren vom RAM **202** in den Permanentspeicher **204** die Datenmenge reduziert wird, was zum einen den Geschwindigkeitsnachteil des Flash-Speichers **204** beim Schreiben abmildert und zum anderen kleinere Kapazitäten im Permanentspeicher **204** erfordert.

**[0071]** Fig. 3 zeigt ein Blockdiagramm eines Computer-Systems **200** gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Das Computer-System **200** umfasst ein Speichersystem **230**, einen Mikrocontroller **206** sowie eine Versorgungsüberwachungseinrichtung **232**. Bei dem Computer-System **200** kann es sich um ein Ausführungsbeispiel eines in Fig. 2 gezeigten Computer-Systems **200** handeln. Das Speichersystem **230** umfasst eine Speicherverwaltungsvorrichtung **234**, die wie bereits in Fig. 2 gezeigt mit einem nichtflüchtigen Speicher **204** sowie einem flüchtigen Speicher **202** verbunden ist. Die Schnittstelle **210** der Speicherverwaltungseinheit **212** des Mikrocontrollers **206** ist über eine zweite Schnittstelle **240** des flüchtigen Speichers **202** mit dem Speichersystem **230** verbunden.

**[0072]** So zeigt Fig. 3 den prinzipiellen Aufbau einer erfindungsgemäßen Anordnung. Gegeben ist ein Mikrocontroller **206** mit einer schnellen Arbeitsspeicher-Schnittstelle **210**, die über einen externen Bus den schnellen flüchtigen Speicher **202** (RAM) an das System **200** anbindet. In der in Fig. 3 dargestellten Ausprägung verfügt dieses RAM **202** über zwei externe Schnittstellen, die einen gleichzeitigen Zugriff gestatten (dual ported RAM). An der zweiten Schnittstelle **208** dieses Speichers **202** ist die Speicherverwaltungsvorrichtung **234** angeschlossen. Die Speicherverwaltungsvorrichtung **234** weist ihrerseits eine zweite Speicherschnittstelle **236** auf, über die ein nichtflüchtiger Speicher **204**, zum Beispiel ein Nand-Flash-Speicher mit hoher Kapazität (eMMC) angebunden ist.

**[0073]** Fig. 4 zeigt ein Blockdiagramm eines Computer-Systems **200** gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Bei dem Computer-System **200** kann es sich um ein Ausführungsbeispiel eines in den vorangegangenen Figuren gezeigten Computer-Systems **200** handeln. Hier wird ein Bus-Schalter **450** zwischen den flüchtigen Speicher **202** und den Memory-Controller **212** im Mikrocontroller **206** eingefügt, der den flüchtigen Speicher **202** temporär direkt mit dem autarken Rechenwerk **234** verbindet. Dieses Rechenwerk **234** kann beispielsweise durch ein CPLD realisiert werden. Diese Rechen-einheit **234** ihrerseits ist exklusiv über eine passende Schnittstelle mit dem nichtflüchtigen Speicher **204** verbunden. Der Mikrocontroller **206** hat also keine eigene Verbindung mehr zum nichtflüchtigen Speicher **204** und startet also nicht mehr durch direktes Lesen des Programm-Codes aus diesem. Der interne Boot-Loader ist entsprechend angepasst, dass stattdessen eine Kommunikation mit dem autarken Rechenwerk **234**, dem „Startbeschleuniger“ **234**, über entsprechende Steuerleitungen stattfindet, bevor die Programm-Ausführung aus dem RAM **202** fortgesetzt wird.

**[0074]** In allen Varianten ist eine Steuerleitungsverknüpfung mit einer Versorgungsüberwachung **232** vorteilhaft, um im Falle eines Bordnetz-Zusammenbruchs eine schnelle Datenrettung durch den Startbeschleuniger **234** geordnet einzuleiten, solange die Speicherreserven des Netzteils dies zulassen. Auch für diesen „Unterspannungsfall“ bietet der Startbeschleunigung die Verbesserung einer möglichen kompletten Sicherung, wie im Stand-by-Fall, um das Wiederaufstarten in den vorherigen Zustand zu beschleunigen. Die beschriebene Anordnung kann durch einfache Erweiterung bestehender Standards (JEDEC, beispielsweise JESD79) Eingang in fertig angebotene komplexe Speicherbausteine finden.

**[0075]** Fig. 5 zeigt ein Blockdiagramm eines Computer-Systems **200** gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Bei dem Computer-System **200** kann es sich um ein Ausführungsbeispiel eines in den vorangegangenen Figuren gezeigten Computer-Systems **200** handeln. Fig. 5 zeigt eine weitere vorteilhafte Ausprägung einer erfindungsgemäßen Anordnung. In dieser Ausprägung wird der flüchtige Speicher **202** über einen Bus an den Mikrocontroller **206** angebunden, der 32 Datenleitungen enthält, was bei modernen Computer-Systemen **200** zurzeit ein Standard ist. Gleichzeitig ist heute aber die Datenbusbreite für Flash-Speicher **204** mit 16 Datenleitungen Standard, das heißt, die Flash-Schnittstelle erfährt auch hier einen Geschwindigkeitsnachteil. In dieser Ausprägung stellt der Beschleunigerbaustein **234** mehr als eine Schnittstelle zur Anbindung von nichtflüchtigen Speichern **204** zur Verfügung. So dass bereits bei Verwendung von zwei Flash-Bausteinen **204** eine Verdopplung der Geschwindigkeit,

insbesondere auch beim kritischen Schreiben erreicht wird. Bei Umsetzung der Beschleunigerfunktion unter Verwendung eines CPLD (Complex Programmable Logic Device) wird die Funktion des Bus-Schalters **450** einfach mit übernommen, indem eine zweite vollständige RAM-Speicherschnittstelle zur Verfügung gestellt wird. Diese Schnittstelle wird mit der Speicherschnittstelle **210** im Mikrocontroller **206** verbunden. Genau diese Anordnung lässt sich auch vorteilhaft als ein Gesamtmodul **230** aufbauen, welches wiederum als Multi-Chip-Package (MCP) direkt auf Chip-Ebene besonders vorteilhaft ist.

**[0076]** Fig. 6 zeigt ein Ablaufdiagramm eines Verfahrens **660** zum Übertragen von Daten innerhalb eines Computer-Systems gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Das Verfahren **660** zum Übertragen von Daten innerhalb eines Computer-Systems zwischen einer Speicherschnittstelle eines flüchtigen Speichers, einer Speicherschnittstelle eines nichtflüchtigen Speichers und einer Schnittstelle einer Speicherverwaltungseinheit eines Mikrocontrollers umfasst einen Schritt **662** des Einlesens von Daten von der Speicherschnittstelle des nichtflüchtigen Speichers ansprechend auf eine Information sowie einen Schritt **664** des Bereitstellens der eingelesenen Daten an der Speicherschnittstelle des flüchtigen Speichers und/oder der Schnittstelle der Speicherverwaltungseinheit des Mikrocontrollers.

**[0077]** Das Verfahren **650** kann in einem Ausführungsbeispiel auf einer Variante der in den vorangegangenen Figuren gezeigten Speicherverwaltungsvorrichtung **230** ausgeführt werden.

**[0078]** In einem Ausführungsbeispiel werden im Schritt **662** des Einlesens ansprechend auf die Information Daten über die Speicherschnittstelle des flüchtigen Speichers und/oder die Schnittstelle der Speicherverwaltungseinheit eingelesen. Im Schritt **664** des Bereitstellens werden die eingelesenen Daten an der Speicherschnittstelle des nichtflüchtigen Speichers bereitgestellt und/oder ein in dem flüchtigen Speicher gespeichertes Speicherabbild und/oder ein Teil davon als eingelesene Daten an der Speicherschnittstelle des nichtflüchtigen Speichers und/oder der Schnittstelle der Speicherverwaltungseinheit bereitgestellt.

**[0079]** In einem Ausführungsbeispiel umfasst das Verfahren **660** einen optionalen Schritt **666** des Komprimierens und Dekomprimierens, der zwischen dem Schritt **662** des Einlesens und dem Schritt **664** des Bereitstellens ausgeführt wird. In dem optionalen Schritt **666** des Komprimierens und Dekomprimierens werden die im Schritt **662** des Einlesens eingelesenen Daten komprimiert und/oder dekomprimiert, um dann im darauf folgenden Schritt **664** des Bereitstellens die komprimierten Daten und/oder dekomprimierten Daten bereitzustellen.

**[0080]** Fig. 7 zeigt ein Ablaufdiagramm eines Verfahrens **770** zum Betreiben eines Computer-Systems gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Das Verfahren **770** zum Betreiben eines Computer-Systems **200** umfasst zumindest einen Schritt **772** des Einlesens, einen Schritt **774** des Initialisierens sowie einen Schritt **776** des Bereitstellens. Bei dem Computer-System **200** kann es sich um ein Ausführungsbeispiel eines in Fig. 2 bis Fig. 5 beschriebenen Computer-Systems **200** handeln, wobei der Mikrocontroller über eine weitere Schnittstelle mit einer Schnittstelle eines Boot-ROMs verbunden ist. Im Schritt **772** des Einlesens wird eine Start-Sequenz von der Schnittstelle des Boot-ROMs eingelesen. Bei der Start-Sequenz kann es sich dabei um Programm-Code oder eine Abfolge von Befehlen handeln. Im Schritt **774** des Initialisierens werden Einrichtungen und Schnittstellen des Computer-Systems unter Verwendung der eingelesenen Start-Sequenz initialisiert. Parallel zum Schritt des Initialisierens **774** wird die Information dem Speichersystem beziehungsweise der Speicherverwaltungsvorrichtung des Speichersystems bereitgestellt, um zumindest den Schritt **662** des Einlesens und den Schritt **664** des Bereitstellens einer Variante des bereits in Fig. 6 dargestellten Verfahrens **660** zum Übertragen von Daten innerhalb des Computer-Systems parallel zum Schritt des Initialisierens auszuführen.

**[0081]** In einem Ausführungsbeispiel ist das Bereitstellen der Information ein Befehl der Start-Sequenz und triggert ein Initialisieren des flüchtigen Speichers des Speichersystems.

**[0082]** Fig. 8 zeigt eine schematische Darstellung eines Fahrzeugs **880** mit einem Computer-System **200** gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Bei dem Computer-System **200** kann es sich um ein Ausführungsbeispiel eines in Fig. 2 bis Fig. 5 beschriebenen Computer-Systems **200** handeln.

**[0083]** Das Fahrzeug **880** weist ein Infotainment-System **882** auf. Das Infotainment-System **882** umfasst eine Variante eines Computer-Systems **200** sowie zumindest eine Einrichtung **884** wie beispielsweise ein Anzeigegerät **884**, welche mit dem Computer-System **200** gekoppelt ist. Dabei steht das Infotainment-System **882** stellvertretend für eine ein Computer-System **200** umfassende Vorrichtung **882**. Ein alternatives Ausführungsbeispiel ist beispielsweise ein Fahrer-Assistenzsystem **882**, welches ein Computer-System **200** aufweist.

**[0084]** Die beschriebenen und in den Figuren gezeigten Ausführungsbeispiele sind nur beispielhaft gewählt. Unterschiedliche Ausführungsbeispiele können vollständig oder in Bezug auf einzelne Merkmale miteinander kombiniert werden. Auch kann ein Ausführungsbeispiel durch Merkmale eines weiteren

Ausführungsbeispiels ergänzt werden. Ferner können die hier vorgestellten Verfahrensschritte wiederholt sowie in einer anderen als in der beschriebenen Reihenfolge ausgeführt werden.

**[0085]** Umfasst ein Ausführungsbeispiel eine „und/oder“-Verknüpfung zwischen einem ersten Merkmal und einem zweiten Merkmal, so ist dies so zu lesen, dass das Ausführungsbeispiel gemäß einer Ausführungsform sowohl das erste Merkmal als auch das zweite Merkmal und gemäß einer weiteren Ausführungsform entweder nur das erste Merkmal oder nur das zweite Merkmal aufweist.

## Patentansprüche

1. Verfahren (**660**) zum Übertragen von Daten innerhalb eines Computer-Systems (**200**) zwischen einer Speicherschnittstelle (**208**) eines flüchtigen Speichers (**202**), einer Speicherschnittstelle (**214**) eines nichtflüchtigen Speichers (**204**) und einer Schnittstelle (**210**) eines Mikrocontrollers (**206**), wobei das Verfahren (**660**) die folgenden Schritte aufweist: Einlesen (**662**) von Daten von der Speicherschnittstelle (**214**) des nichtflüchtigen Speichers (**204**) ansprechend auf eine den Beginn eines Boot-Vorgangs des Mikrocontrollers (**206**) anzeigende Information; und Bereitstellen (**664**) der eingelesenen Daten an die Speicherschnittstelle (**208**) des flüchtigen Speichers (**202**).
2. Verfahren (**660**) gemäß Anspruch 1, bei dem die Information eine über die Schnittstelle zu dem Mikrocontroller (**206**) empfangene Information repräsentiert.
3. Verfahren (**660**) gemäß einem der vorangegangenen Ansprüche, bei dem im Schritt (**662**) des Einlesens ansprechend auf die Information Daten von der Speicherschnittstelle (**208**) des flüchtigen Speichers (**202**) und/oder von der Schnittstelle (**210**) des Mikrocontrollers (**206**) eingelesen werden.
4. Verfahren (**660**) gemäß einem der vorangegangenen Ansprüche, bei dem die Daten ein vollständiges Arbeitsspeicherabbild des Mikrocontrollers (**206**) darstellen.
5. Verfahren (**660**) gemäß einem der vorangegangenen Ansprüche, mit einem Schritt (**664**) des Bereitstellens eines Statussignals an den Mikrocontroller (**206**) nach Abschluss des Schritts (**664**) des Bereitstellens, um eine abgeschlossene Datenübertragung zu signalisieren.
6. Verfahren (**660**) gemäß einem der vorangegangenen Ansprüche, mit einem Schritt (**666**) des Komprimierens oder Dekomprimierens der im Schritt (**662**) des Einlesens eingelesenen Daten.

7. Verfahren (660) gemäß einem der vorangegangenen Ansprüche, wobei sich eine Busbreite der Speicherschnittstelle (214) des nichtflüchtigen Speichers (204) und/oder der Speicherschnittstelle (208) des flüchtigen Speichers (202) und/oder der Schnittstelle (210) des Mikrocontrollers (206) unterscheidet, insbesondere wobei die Speicherschnittstelle (214) des nichtflüchtigen Speichers (204) ausgebildet ist, den nichtflüchtigen Speicher (204) über eine 8-Bit und/oder 16-Bit breite Busschnittstelle und/oder eine Mehrzahl nichtflüchtiger Speicher (204) parallel über eine Mehrzahl von 8-Bit und/oder 16-Bit breiten Busschnittstellen anzubinden und/oder wobei die Speicherschnittstelle (208) des flüchtigen Speichers (202) ausgebildet ist, den flüchtigen Speicher (202) über eine 16-Bit und/oder 32-Bit breite Busschnittstelle und/oder eine Mehrzahl nichtflüchtiger Speicher (204) parallel über eine Mehrzahl von 16-Bit und/oder 32-Bit breiten Busschnittstellen anzubinden und/oder wobei die Schnittstelle (210) des Mikrocontrollers (206) ausgebildet ist, den Mikrocontroller (206) über eine 32-Bit und/oder 64-Bit breite Busschnittstelle anzubinden.

8. Verfahren (660) gemäß einem der vorangegangenen Ansprüche, wobei der Mikrocontrollers (206) im Schritt (662) des Einlesens und/oder im Schritt (664) des Bereitstellens über ein DDR-Protokoll und/oder eine Variante eines DDR-Protokolls angesprochen wird.

9. Verfahren (660) gemäß einem der vorangegangenen Ansprüche, wobei der flüchtige Speicher (202) als ein DDR3-Speicher oder ein DDR4-Speicher ausgeführt ist und/oder wobei der nichtflüchtige Speicher (204) als ein PCM-Speicher und/oder ein paralleler SLC-Nand-Flash-Speicher und/oder ein MLC-Nand-Speicher und/oder ein NOR-Flash und/oder ein eMMC-Speicher und/oder ein ROM und/oder eine Festplatte ausgeführt ist.

10. Verfahren (770) zum Betreiben eines Computer-Systems (200), das zumindest ein Speichersystem (230) und einen Mikrocontroller (206) und einen nichtflüchtigen Boot-Speicher (122) umfasst, wobei das Speichersystem (230) einen flüchtigen Speicher (202) und einen nichtflüchtigen Speicher (204) und eine Speicherverwaltungsvorrichtung (234) aufweist, wobei eine erste Schnittstelle (236) der Speicherverwaltungsvorrichtung (234) mit einer Speicherschnittstelle (214) des nichtflüchtigen Speichers (204) verbunden ist und eine zweite Schnittstelle (238) der Speicherverwaltungsvorrichtung (234) mit einer Speicherschnittstelle (208) des flüchtigen Speichers (202) verbunden ist und eine dritte Schnittstelle (240) des Speichersystems (230) mit einer Schnittstelle (210) des Mikrocontrollers (206) verbunden ist, wobei der Mikrocontroller (206) über eine weitere Schnittstelle mit einer Schnittstelle des Boot-Speichers (122) ver-

bunden ist, wobei das Verfahren (770) die folgenden Schritte aufweist:

Einlesen (772) einer Start-Sequenz von der Schnittstelle des Boot-Speichers (122);  
Initialisieren (774) von Einrichtungen und/oder Schnittstellen des Computer-Systems (200) unter Verwendung der Start-Sequenz; und  
Bereitstellen (776) der Information, um die Schritte eines Verfahrens (660) gemäß einem der vorangegangenen Ansprüche zeitlich parallel zum Schritt (774) des Initialisierens des Computer-Systems (200) auszuführen.

11. Speicherverwaltungsvorrichtung (234) zum Übertragen von Daten innerhalb eines Computer-Systems (200) zwischen einer Speicherschnittstelle (208) eines flüchtigen Speichers (202), einer Speicherschnittstelle (214) eines nichtflüchtigen Speichers (204) und einer Schnittstelle (210) eines Mikrocontrollers (206), wobei die Speicherverwaltungsvorrichtung (234) Einrichtungen aufweist, um die Schritte eines Verfahrens (660) gemäß einem der Ansprüche 1 bis 10 durchzuführen.

12. Speichersystem (230) mit einem als diskretes Bauteil ausgeführten flüchtigen Speicher (202) und einem als weiteres diskretes Bauteil ausgeführten nichtflüchtigen Speicher (204) sowie einer Speicherverwaltungsvorrichtung (234) gemäß Anspruch 11, die auf einem gemeinsamen Träger (235) angeordnet sind, wobei eine erste Schnittstelle (236) der Speicherverwaltungsvorrichtung (234) mit der Speicherschnittstelle (214) des nichtflüchtigen Speichers (204) verbunden ist und eine zweite Schnittstelle (238) der Speicherverwaltungsvorrichtung (234) mit der Speicherschnittstelle (208) des flüchtigen Speichers (202) verbunden ist.

13. Speichersystem (230) gemäß Anspruch 12, bei dem der flüchtige Speicher (202) als diskretes Bauteil, der nichtflüchtige Speicher (204) als weiteres diskretes Bauteil und der Mikrocontroller (206) als zusätzliches diskretes Bauteil ausgeführt sind.

14. Computer-System (200) für ein Fahrzeug, wobei das Computer-System (200) ein Speichersystem (230) gemäß Anspruch 12 und den Mikrocontroller (206) aufweist, wobei der gemeinsame Träger (235) des Speichersystems (230) und der Mikrocontroller (206) auf einem weiteren Träger (233) angeordnet sind, und wobei eine dritte Schnittstelle (240) der Speicherverwaltungsvorrichtung (234) mit der Schnittstelle (210) des Mikrocontrollers (206) verbunden ist.

15. Computer-System (200) gemäß Anspruch 14, mit einem nichtflüchtigen Boot-Speicher (122) zum Speichern von Steuerdaten zum Durchführen des Boot-Vorgangs des Mikrocontrollers (206), wobei der Mikrocontroller (206) ausgebildet ist, um über eine

Boot-Schnittstelle die Steuerdaten aus dem Boot-Speicher (122) auszulesen, und zum Durchführen des Boot-Vorgangs zeitlich parallel zu dem Schritt des Einlesens (662) zu verwenden.

16. Computerprogramm, das dazu eingerichtet ist, alle Schritte eines Verfahrens (660) gemäß einem der vorangegangenen Ansprüche durchzuführen.

17. Maschinenlesbares Speichermedium mit einem darauf gespeicherten Computerprogramm nach Anspruch 16.

Es folgen 4 Seiten Zeichnungen

Anhängende Zeichnungen

Fig. 1

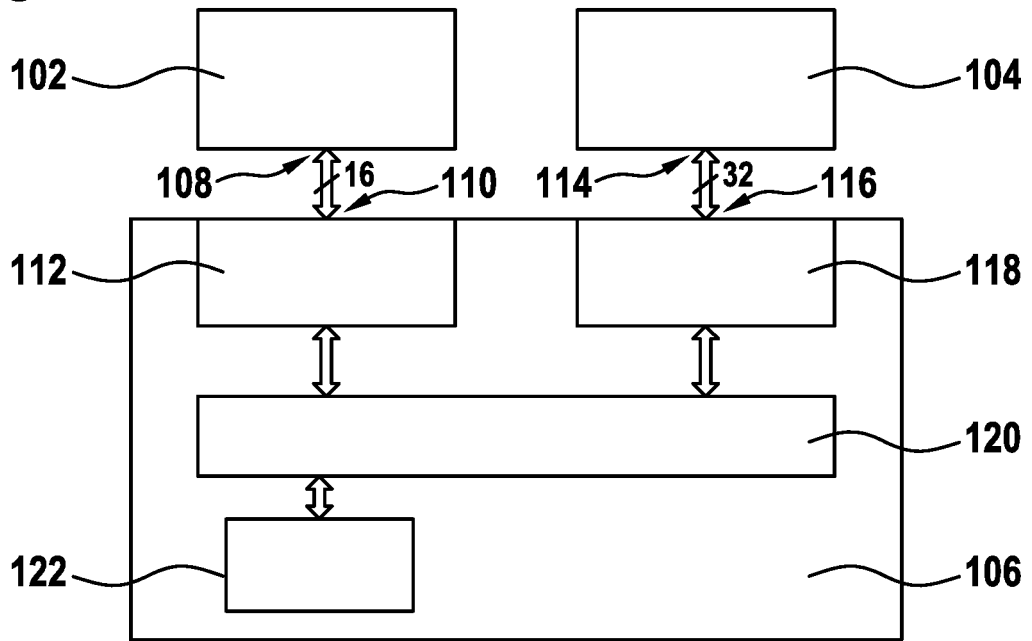
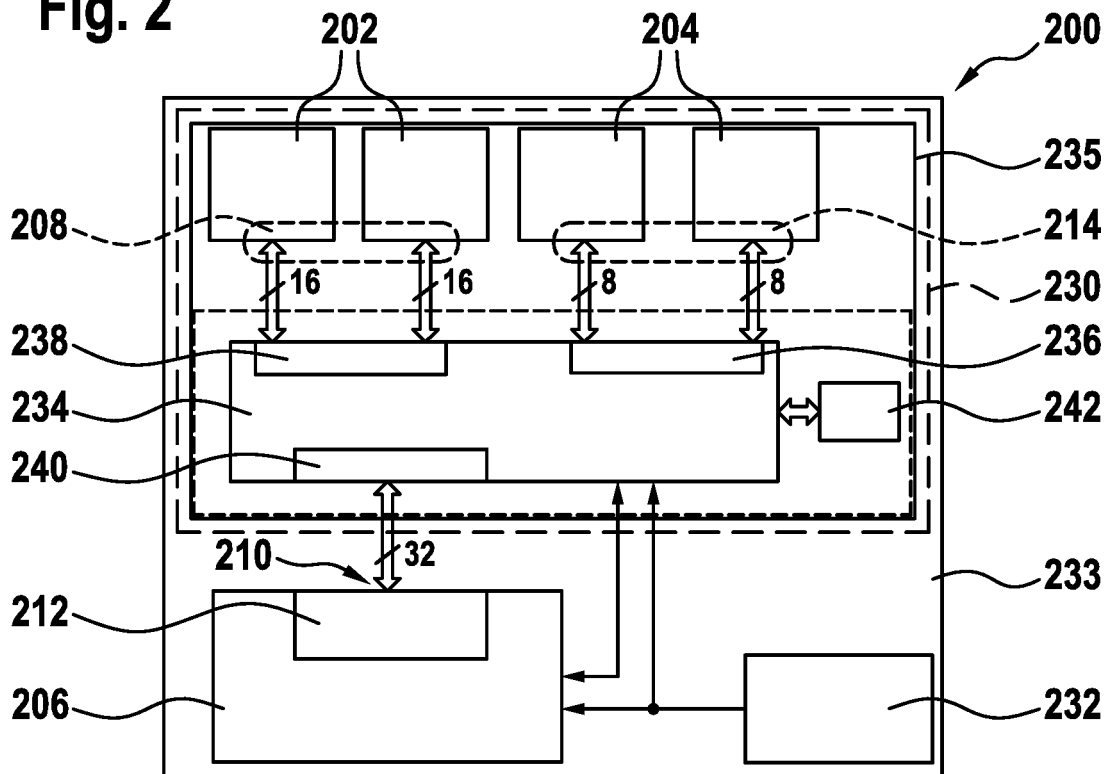
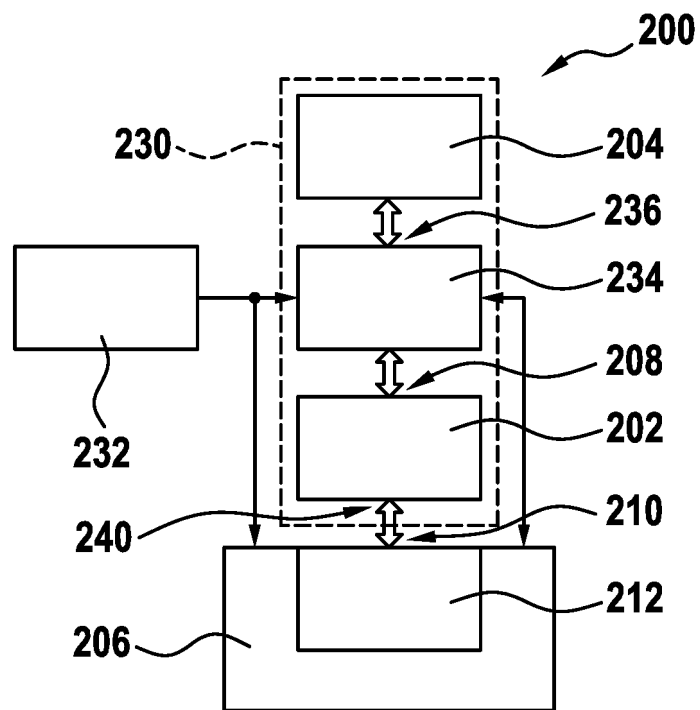


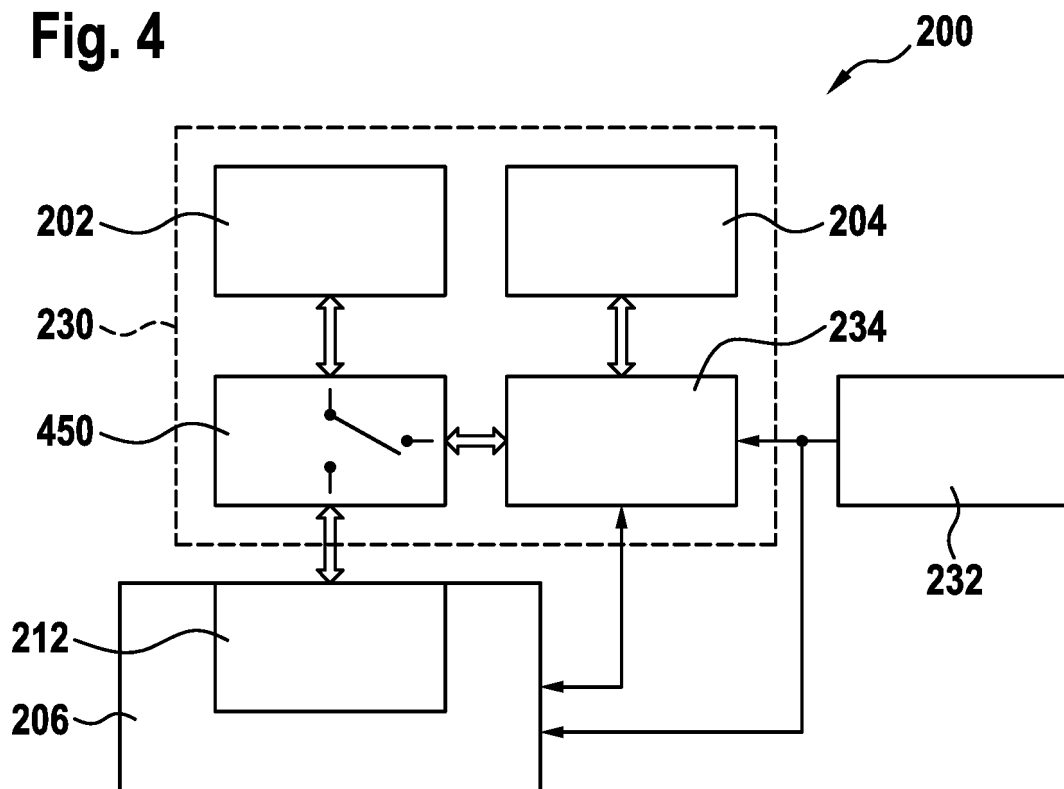
Fig. 2



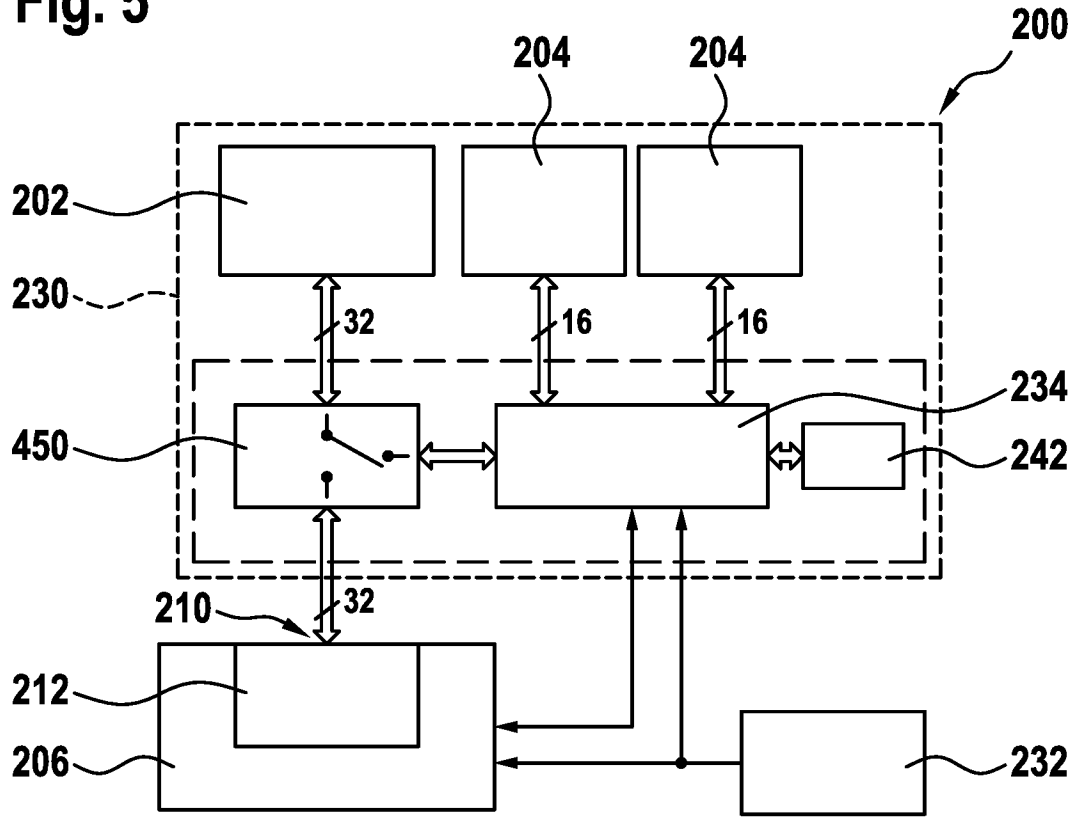
**Fig. 3**



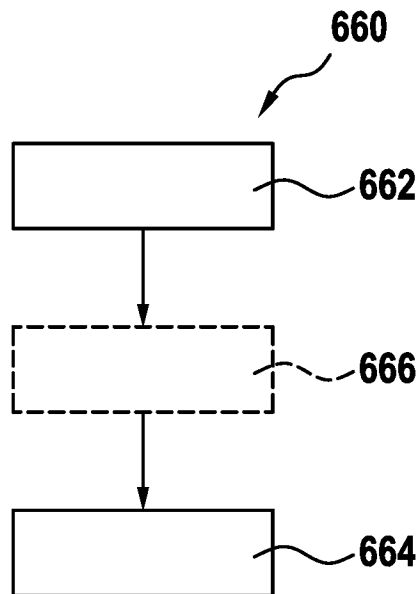
**Fig. 4**



**Fig. 5**

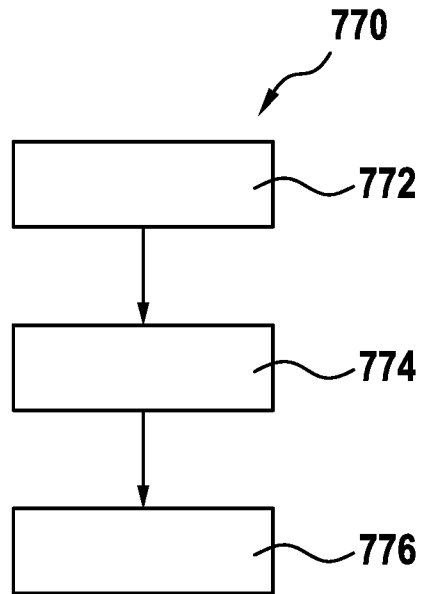


**Fig. 6**





**Fig. 7**



**Fig. 8**

