

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年9月28日(28.09.2017)



(10) 国際公開番号

WO 2017/163485 A1

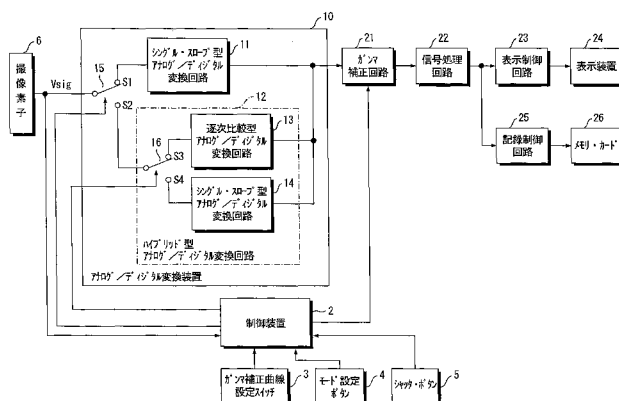
- (51) 国際特許分類:
H03M 1/12 (2006.01) H03M 1/38 (2006.01)
H03M 1/14 (2006.01) H03M 1/56 (2006.01)
- (21) 国際出願番号: PCT/JP2016/084956
- (22) 国際出願日: 2016年11月25日(25.11.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-061882 2016年3月25日(25.03.2016) JP
- (71) 出願人: 富士フイルム株式会社(FUJIFILM CORPORATION) [JP/JP]; 〒1068620 東京都港区西麻布二丁目2番30号 Tokyo (JP).
- (72) 発明者: 古田 善工(FURUTA Yoshinori); 〒3319624 埼玉県さいたま市北区植竹町1-32 4 富士フイルム株式会社内 Saitama (JP).

- (74) 代理人: 東京 U I T 国際特許業務法人, 外(PATENT PROFESSIONAL CORPORATION TOKYO UIT INTERNATIONAL et al.); 〒1030023 東京都中央区日本橋本町3丁目9番7号富久第二ビル6階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) Title: ANALOG/DIGITAL CONVERSION DEVICE AND CONTROL METHOD THEREFOR

(54) 発明の名称: アナログ/デジタル変換装置およびその制御方法



- 2 Control device
3 Gamma correction curve configuration switch
4 Mode setting button
5 Shutter button
6 Imaging element
10 Analog/digital conversion device
11, 14 Single slope analog/digital conversion circuit
12 Hybrid analog/digital conversion circuit
13 Successive approximation analog/digital conversion circuit
21 Gamma correction circuit
22 Signal processing circuit
23 Display control circuit
24 Display device
25 Recording control circuit
26 Memory card

(57) Abstract: An analog/digital conversion device which performs analog/digital conversion using different analog/digital conversion circuits for analog signals having different levels, and a control method therefor are provided. If an analog signal (V_{sig}) is above a threshold value, then an output terminal (S1) of a first switch (15) is turned on. The analog signal (V_{sig}) is converted into digital data in a single-slope analog/digital conversion circuit (11). If the analog signal (V_{sig}) is below the threshold value, then an output terminal (S2) of the first switch (15) is turned on. The analog signal (V_{sig}) is converted into digital data in a hybrid analog/digital conversion circuit (12) that converts analogue signals (V_{sig}) above the threshold into digital data with a lower accuracy than that of the single slope analog/digital conversion circuit.

(57) 要約: レベルの異なるアナログ信号について異なるアナログ/デジタル変換回路を用いてアナログ/デジタル変換するアナログ/デジタル変換装置およびその制御方法を提供する。アナログ信号 (V_{sig}) がしきい値より高い場合には、第1の切替スイッチ (15) の出力端子 S1 がオンとされる。アナログ信号 (V_{sig}) がシングル・スロープ型アナログ/デジタル変換回路 (11) においてデジタル・データに変換される。アナログ信号 (V_{sig}) がしきい値より低い場合には、第1の切替スイッチ (15) の出力端子 (S2) がオンとされる。しきい値より高いアナログ信号 (V_{sig}) をデジタル・データに変換する精度がシングル・スロープ型アナログ/ディ

ジタル変換回路の精度よりも低いハイブリッド型アナログ/デジタル変換回路 (12) において、アナログ信号 (V_{sig}) が、デジタル・データに変換される。

WO 2017/163485 A1

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：アナログ／デジタル変換装置およびその制御方法
技術分野

[0001] この発明は、アナログ／デジタル変換装置およびその制御方法に関する。

背景技術

[0002] 一定の明るさ以上の被写体を撮像すると、被写体が真っ白に撮像されてしまうことがあるので、撮像により得られる映像信号が小さくなるように撮像する方法がある。また、映像信号が小さくなるように撮像すると、階調が悪くなり被写体像のうち低照度の部分がつぶれてしまうことがある。階調を良くするとデータ量が増えるので、アナログ／デジタル変換した場合に、その時間が長くなってしまう。

[0003] さらに、低照度撮像時は1ビット出力モードで動作し、高照度撮像時は多ビット解像度出力モードで動作するA/D変換装置（特許文献1）、通常動作と高速動作とで切り替わるA/D変換器（特許文献2）、逐次比較方式とランプ比較方式との2つを組み合わせたA/D変換方式のA/D変換器（特許文献3）なども考えられている。

先行技術文献

特許文献

[0004] 特許文献1：特開2013-90139号公報
特許文献2：特開2012-23466号公報
特許文献3：特開2015-162751号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、特許文献1から3のいずれにおいても、アナログ信号のレベルに着目してアナログ／デジタル変換が行われていない。このため、低いレベルのアナログ信号について高精度のアナログ／デジタル変換が要求

されていない場合であっても、高いレベルのアナログ信号と同様の精度をもつアナログ／デジタル変換回路によってアナログ／デジタル変換が行われてしまう。

[0006] この発明は、レベルの異なるアナログ信号について精度の異なるアナログ／デジタル変換回路を用いてアナログ／デジタル変換することを目的とする。

課題を解決するための手段

[0007] この発明によるアナログ／デジタル変換装置は、入力するアナログ信号をデジタル・データに変換する第1のアナログ／デジタル変換回路、しきい値より高いアナログ信号をデジタル・データに変換する精度が第1のアナログ／デジタル変換回路の精度よりも低い第2のアナログ／デジタル変換回路、およびデジタル・データに変換するアナログ信号がしきい値より高い場合にはアナログ信号を第1のアナログ／デジタル変換回路に与え、デジタル・データに変換するアナログ信号がしきい値より低い場合にはアナログ信号を第2のアナログ／デジタル変換回路に与える第1の切り替え手段を備えていることを特徴とする。

[0008] この発明は、アナログ／デジタル変換装置の制御方法も提供している。すなわち、この方法は、第1のアナログ／デジタル変換回路が、入力するアナログ信号をデジタル・データに変換し、しきい値より高いアナログ信号をデジタル・データに変換する精度が上記第1のアナログ／デジタル変換回路の精度よりも低い第2のアナログ／デジタル変換回路が、入力するアナログ信号をデジタル・データに変換し、切り替え手段が、デジタル・データに変換するアナログ信号がしきい値より高い場合にはアナログ信号を第1のアナログ／デジタル変換回路に与え、デジタル・データに変換するアナログ信号がしきい値より低い場合にはアナログ信号を第2のアナログ／デジタル変換回路に与えるものである。

[0009] たとえば、第1のアナログ／デジタル変換回路におけるデジタル・データへの変換時間は、第2のアナログ／デジタル変換回路におけるディジ

タル・データへの変換時間よりも長い。

- [0010] 第2のアナログ／デジタル変換回路は、たとえば、入力するアナログ信号をデジタル・データに変換する第3のアナログ／デジタル変換回路、デジタル・データへの変換精度が第3のアナログ／デジタル変換回路におけるデジタル・データへの変換精度よりも高い第4のアナログ／デジタル変換回路、および第3のアナログ／デジタル変換回路と第4のアナログ／デジタル変換回路とを切り替えて、入力するアナログ信号を第3のアナログ／デジタル変換回路に与えた後に第4のアナログ／デジタル変換回路に与える第2の切り替え手段を備えている。
- [0011] 第1のアナログ／デジタル変換回路または第2のアナログ／デジタル変換回路によって変換されたデジタル・データを、設定されたガンマ補正曲線にしたがってガンマ補正するガンマ補正回路をさらに備えてもよい。
- [0012] 第1の切り替え手段は、たとえば、ガンマ補正回路に設定されたガンマ補正曲線が高照度重視の場合には、アナログ信号を第1のアナログ／デジタル変換回路に与え、ガンマ補正回路に設定されたガンマ補正曲線が低照度重視の場合には、アナログ信号を第2のアナログ／デジタル変換回路に与える。
- [0013] 第2の切り替え手段は、たとえば、低照度重視のガンマ補正曲線よりも高照度重視のガンマ補正曲線ほど第3のアナログ／デジタル変換回路から第4のアナログ／デジタル変換回路に切り替えるタイミングが早い。
- [0014] 第1のアナログ／デジタル変換回路と第4のアナログ／デジタル変換回路とは同一タイプのアナログ／デジタル変換回路でもよい。
- [0015] 第1のアナログ／デジタル変換回路と第4のアナログ／デジタル変換回路とは、たとえば、シングル・スロープ・アナログ／デジタル変換回路でもよいし、二重積分型アナログ／デジタル変換回路でもよい。
- [0016] また、第3のアナログ／デジタル変換回路は、たとえば、逐次比較アナログ／デジタル変換回路である。
- [0017] さらに、第4のアナログ／デジタル変換回路は、たとえば、シングル・

スロープ・アナログ／デジタル変換回路である。

発明の効果

[0018] この発明によると、第1のアナログ／デジタル変換回路と第2のアナログ／デジタル変換回路とが含まれている。第2のアナログ／デジタル変換回路は、アナログ信号がしきい値より高い場合にはデジタル・データに変換する精度が第1のアナログ／デジタル変換回路の精度よりも低い。アナログ信号がしきい値より高い場合には精度の高い第1のアナログ／デジタル変換回路にアナログ信号が与えられ、アナログ信号がしきい値より低い場合には精度の低い第2のアナログ／デジタル変換回路に与えられる。2つのアナログ／デジタル変換回路を有効に利用できる。一般的には、第2のアナログ／デジタル変換回路における変換時間は、第1のアナログ／デジタル変換回路における変換時間よりも短い。アナログ信号のレベルにかかわらず、第1のアナログ／デジタル変換回路においてアナログ／デジタル変換した場合に比べてアナログ／デジタル変換にかかる時間を短縮できる。しかも、しきい値より高いレベルのアナログ信号については、第2のアナログ／デジタル変換回路の精度よりも精度の高い第1のアナログ／デジタル変換回路を用いてアナログ／デジタル変換が行われるから、高いレベルのアナログ信号によって表される部分の精度を高く維持できる。

図面の簡単な説明

[0019] [図1]デジタル・カメラの電氣的構成を示すブロック図である。

[図2]シングル・スロープ型アナログ／デジタル変換回路のアナログ／デジタル変換の様子を示している。

[図3]逐次比較型アナログ／デジタル変換回路のアナログ／デジタル変換の様子を示している。

[図4]ハイブリッド型アナログ／デジタル変換回路のアナログ／デジタル変換の様子を示している。

[図5]アナログ／デジタル変換装置の処理手順を示すフローチャートである。

[図6]アナログ／デジタル変換装置の処理手順を示すフローチャートである。

[図7]高照度重視画像の一例である。

[図8]低照度重視画像の一例である。

[図9]アナログ／デジタル変換装置の処理手順を示すフローチャートである。

[図10]ガンマ補正曲線の一例である。

[図11]ハイブリッド型アナログ／デジタル変換回路のアナログ／デジタル変換の様子を示している。

[図12]ハイブリッド型アナログ／デジタル変換回路のアナログ／デジタル変換の様子を示している。

発明を実施するための形態

[0020] 図1は、この発明の実施例を示すもので、デジタル・カメラ1の電氣的構成を示すブロック図である。

[0021] デジタル・カメラ1の全体の動作は、制御装置2によって統括される。

[0022] デジタル・カメラ1には、ガンマ補正曲線設定スイッチ3，モード設定ボタン4，シャッタ・ボタン5などの様々なスイッチ等が含まれている。デジタル・カメラ1には、様々なガンマ補正曲線を設定可能なガンマ補正回路21が含まれている。ガンマ補正回路21に設定可能なガンマ補正曲線のうち，ユーザが所望のガンマ補正曲線を設定する場合に利用されるのがガンマ補正曲線設定スイッチ3である。モード設定ボタン4は，様々な撮像モードのうち，所望の撮像モードをユーザが設定する場合にユーザによって操作される。これらのガンマ補正曲線設定スイッチ3，モード設定ボタン4およびシャッタ・ボタン5からの出力信号は，制御装置2に入力する。

[0023] 撮像素子6によって被写体が撮像されると被写体像を表すアナログ信号 V_{sig} が撮像素子6から出力する。撮像素子6から出力したアナログ信号 V_{sig} は，アナログ／デジタル変換装置10に入力し，デジタル・データに変換される。アナログ／デジタル変換装置10におけるアナログ／デジタル変換

処理について詳しくは後述する。撮像素子 6 から出力したアナログ信号 V_{sig} は、制御装置 2 にも入力する。

[0024] アナログ／デジタル変換装置 10 から出力したデジタル・データは、ガンマ補正回路 21 に入力する。ガンマ補正回路 21 に設定されているガンマ補正曲線にしたがって、デジタル・データがガンマ補正される。ガンマ補正回路 21 から出力されたデジタル・データは、信号処理回路 22 に入力し、所定の信号処理が行われる。

[0025] 信号処理回路 22 から出力したデジタル・データは、表示制御回路 23 に入力する。表示制御回路 23 によって表示装置 24 が制御され、撮像した被写体像が表示装置 24 の表示画面に表示される。

[0026] シャッタ・ボタン 5 が押されると、上述のようにして信号処理回路 22 から出力したデジタル・データは、記録制御回路 25 に入力する。記録制御回路 25 によって被写体像を表すデジタル・データがメモリ・カード 26 に記録される。

[0027] アナログ／デジタル変換装置 10 には、シングル・スロープ型アナログ／デジタル変換回路 11（第 1 のアナログ／デジタル変換回路）およびハイブリッド型アナログ／デジタル変換回路 12（第 2 のアナログ／デジタル変換回路）が含まれている。シングル・スロープ型アナログ／デジタル変換回路 11 におけるデジタル・データへの変換時間は、ハイブリッド型アナログ／デジタル変換回路 12 におけるデジタル・データへの変換時間よりも長い。

[0028] アナログ／デジタル変換装置 10 には、第 1 の切替スイッチ 15 が含まれている。撮像素子 6 から出力されたアナログ信号 V_{sig} は、第 1 の切替スイッチ 15 の入力端子に与えられる。第 1 の切替スイッチ 15 の一方の出力端子 S 1 には、シングル／スロープ型アナログ／デジタル変換回路 11 が接続されている。第 1 の切替スイッチ 15 の他方の出力端子 S 2 には、ハイブリッド型アナログ／デジタル変換回路 12 が接続されている。第 1 の切替スイッチ 15 の出力端子 S 1 がオンすることにより、アナログ／デジタル変換装置 10 に入力

したアナログ信号Vsigは、シングル・スロープ型アナログ／デジタル変換回路11に入力し、シングル・スロープ型アナログ／デジタル変換回路11によってアナログ／デジタル変換が行われる。第1の切替スイッチ15の出力端子S2がオンすることにより、アナログ／デジタル変換装置10に入力したアナログ信号Vsigは、ハイブリッド型アナログ／デジタル変換回路12に入力し、ハイブリッド型アナログ／デジタル変換回路12によってアナログ／デジタル変換が行われる。シングル・スロープ型アナログ／デジタル変換回路11またはハイブリッド型アナログ／デジタル変換回路12の出力がアナログ／デジタル変換装置10の出力となり、上述のようにガンマ補正回路21に入力する。

[0029] ハイブリッド型アナログ／デジタル変換回路12には、逐次比較型アナログ／デジタル変換回路13（第3のアナログ／デジタル変換回路）とシングル・スロープ型アナログ／デジタル変換回路14（第4のアナログ／デジタル変換回路）とが含まれている。

[0030] ハイブリッド型アナログ／デジタル変換回路12には、第2の切替スイッチ16が含まれている。第1の切替スイッチ15の出力端子S2は、第2の切替スイッチ16の入力端子に接続されており、第1の切替スイッチ15の出力端子S2がオンとなると、第1の切替スイッチ15を通ったアナログ信号Vsigは、第2の切替スイッチ16の入力端子に与えられる。第2の切替スイッチ16の一方の出力端子S1には、逐次比較型アナログ／デジタル変換回路13が接続されている。第2の切替スイッチ16の他方の出力端子S2には、シングル・スロープ型アナログ／デジタル変換回路14が接続されている。第2の切替スイッチ16の出力端子S1がオンすることにより、ハイブリッド型アナログ／デジタル変換回路12に入力したアナログ信号Vsigは、逐次比較型アナログ／デジタル変換回路13に入力し、逐次比較型アナログ／デジタル変換回路13によってアナログ／デジタル変換が行われる。第2の切替スイッチ16の出力端子S2がオンすることにより、ハイブリッド型アナログ／デジタル変換回路12に入力したアナログ信号Vsigは、シングル・スロープ型アナロ

グ／デジタル変換回路14に入力し、シングル・スロープ型アナログ／デジタル変換回路14によってアナログ／デジタル変換が行われる。逐次比較型アナログ／デジタル変換回路13またはシングル・スロープ型アナログ／デジタル変換回路14の出力がハイブリッド型アナログ／デジタル変換回路12の出力となる。

[0031] 図2は、シングル・スロープ型アナログ／デジタル変換回路11（シングル・スロープ型アナログ／デジタル変換回路14も同じである）におけるアナログ／デジタル変換の様子を示している。

[0032] シングル・スロープ型アナログ／デジタル変換回路11におけるアナログ／デジタル変換においては、徐々に減少（増加でもよい）していく基準信号 V_{ref} がアナログ信号 V_{sig} と一致するまでの間、カウンタ（図示略）によって計数される。カウンタによって得られた計数値がアナログ信号 V_{sig} のデジタル・データに対応する。

[0033] シングル・スロープ型アナログ／デジタル変換回路11（シングル・スロープ型アナログ／デジタル変換回路14）におけるアナログ／デジタル変換においては、デジタル・データへの変換に時間がかかるが、アナログ信号をデジタル・データに変換する精度が高いという特徴がある。

[0034] 図3は、逐次比較型アナログ／デジタル変換回路13におけるアナログ／デジタル変換の様子を示している。

[0035] 逐次比較型アナログ／デジタル変換回路13におけるアナログ／デジタル変換においては、基準信号 V_{ref} が利用され、デジタル・データの最上位ビットから順にアナログ／デジタル変換が行われる。変換後のデジタル・データが12ビットであるとする、12ビット目から順にアナログ／デジタル変換が行われる。たとえば、時刻 t_1 から時刻 t_2 の間に12ビット目のデジタル・データが得られ、時刻 t_2 から時刻 t_3 の間に11ビット目のデジタル・データが得られ、時刻 t_3 から時刻 t_4 の間に10ビット目のデジタル・データが得られ、時刻 t_4 から時刻 t_5 の間に9ビット目のデジタル・データが得られる。その他のデジタル・データについても同様であ

る。

[0036] 逐次比較型アナログ／デジタル変換回路13におけるアナログ／デジタル変換においては、アナログ信号をデジタル・データに変換する精度は低い、デジタル・データへの変換に比較的時間がかからないという特徴がある。逐次型アナログ／デジタル変換回路13においては、特に、しきい値より低いアナログ信号をデジタル・データに変換する精度が低い。図1に示したように撮像素子6から出力されるアナログ信号 V_{sig} をアナログ／デジタル変換する場合、低照度の画像を表すアナログ信号 V_{sig} ほどアナログ／デジタル変換の精度が低い。

[0037] 図4は、ハイブリッド型アナログ／デジタル変換回路12におけるアナログ／デジタル変換の様子を示している。

[0038] ハイブリッド型アナログ／デジタル変換回路12におけるアナログ／デジタル変換においては、上位ビットのデジタル・データの変換については逐次比較型アナログ／デジタル変換回路13が用いられ、上位ビット以外のデジタル・データの変換についてはシングル・スロープ型アナログ／デジタル変換回路14が用いられる。ハイブリッド型アナログ／デジタル変換回路12を用いてアナログ／デジタル変換が行われることにより、上位ビットについては迅速にデジタル・データが得られる。上位ビット以外のデジタル・データについてはシングル・スロープ型アナログ／デジタル変換回路14を用いてアナログ／デジタル変換が行われるので、精度の高いデジタル・データが得られる。このことは、低照度の画像を表すアナログ信号 V_{sig} など、しきい値より低いアナログ信号については精度の高いデジタル・データが得られることを意味する。

[0039] 図5は、アナログ／デジタル変換装置10の処理手順を示すフローチャートである。

[0040] アナログ／デジタル変換装置10に入力するアナログ信号 V_{sig} のレベルが所定のしきい値より高いかどうかは制御装置2によって判断される（ステップ31）。アナログ信号 V_{sig} のレベルが所定のしきい値より高いかどうかは、

アナログ信号Vsigの平均レベルが所定のしきい値より高いかどうかで判断してもよいし、アナログ信号Vsigの最小レベルまたは最大レベルが所定のしきい値より高いかどうかで判断してもよいし、アナログ信号Vsigによって表される画像を複数のブロックに分けた場合に、ブロックごとに平均値を算出し、算出された平均値のすべてまたは少なくとも一つが所定のしきい値より高いかどうかで判断してもよい。所定のしきい値は、アナログ信号Vsigがとり得る最小値と最大値の平均値でもよいし、早朝、昼間、夜間などでの撮像、晴天、曇天、雨天など異なる天気などでの撮像などにより得られるアナログ信号Vsigの平均値などでもよい。もっとも、夜間における撮影、曇天における撮影、雨天における撮影など、比較的暗い被写体を撮影する場合に得られるアナログ信号Vsigの平均値を用いてもよいし、平均値を用いなくともよい。

[0041] アナログ信号Vsigのレベルが所定のしきい値より高い場合には（ステップ31でYES）、第1の切替スイッチ15の出力端子S1が制御装置2によってオンとされる（ステップ32）。第1の切替スイッチ15によって、デジタル・データに変換するアナログ信号Vsigがしきい値より高い場合にはアナログ信号Vsigがシングル・スロープ型アナログ／デジタル変換回路11（第1のアナログ／デジタル変換回路）に与えられることとなる。アナログ信号Vsigのレベルが所定のしきい値以下（所定のしきい値より低い）の場合には（ステップ31でNO）、第1の切替スイッチ15の出力端子S2が制御装置2によってオンとされる（ステップ33）。第1の切替スイッチ15（第1の切替手段）によって、デジタル・データに変換するアナログ信号Vsigが所定のしきい値以下（所定のしきい値より低い）の場合には、アナログ信号Vsigがハイブリッド型アナログ／デジタル変換回路12（第2のアナログ／デジタル変換回路）に与えられることとなる。アナログ／デジタル変換の精度は、ハイブリッド型アナログ／デジタル変換回路12よりもシングル・スロープ型アナログ／デジタル変換回路11の方が高い。しきい値より高いアナログ信号Vsigについては、精度の高いシングル・スロープ型アナログ／ディジ

タル変換回路11においてアナログ／デジタル変換が行われることとなる。高精度のデジタル・データが得られる。また、しきい値以下（しきい値より低い）のアナログ信号Vsigについては、アナログ／デジタル変換に係る時間がシングル・スロープ型アナログ／デジタル変換回路11よりも短いハイブリッド型アナログ／デジタル変換回路12において行われることとなる。比較的短時間でアナログ／デジタル変換を行うことができる。しかも、ハイブリッド型アナログ／デジタル変換回路12は、しきい値より高いアナログ信号Vsigについてのアナログ／デジタル変換の精度が、しきい値より低いアナログ信号Vsigについてのアナログ／デジタル変換の精度に比べて、あまり低くないから比較的高精度のデジタル・データが得られる。

[0042] 第1の切替スイッチ15の出力端子S2がオンとされると、ハイブリッド型アナログ／デジタル変換回路12に含まれている第2の切替スイッチ16の出力端子S3が制御装置2によってオンとされる（ステップ34）。アナログ信号Vsigは、逐次比較型アナログ／デジタル変換回路13（第3のアナログ／デジタル変換回路）に与えられることとなる。逐次比較型アナログ／デジタル変換回路13において、所定の上位ビット（たとえば、最上位ビットを含む3ビット）のデジタル・データが得られると（ステップ35）、第2の切替スイッチ16は制御装置2によって出力端子S4がオンとされる（ステップ36）。第2の切替スイッチ16（第2の切替手段）によって、アナログ信号Vsigは、逐次比較型アナログ／デジタル変換回路13に与えられた後に、デジタル・データへの変換精度が逐次比較型アナログ／デジタル変換回路13よりも低いシングル・スロープ型アナログ／デジタル変換回路14（第4のアナログ／デジタル変換回路）に与えられることとなる。このように、第2の切替スイッチ16により、ハイブリッド型アナログ／デジタル変換回路12に含まれる逐次型アナログ／デジタル変換回路13とシングル・スロープ型アナログ／デジタル変換回路14とを切り替えて、アナログ信号Vsigを逐次型アナログ／デジタル変換回路13に与えた後にシングル・スロープ型アナログ／デジタル変換回路14に与えることとなる。

- [0043] アナログ／デジタル変換装置10から出力したデジタル・データは、上述したように、ガンマ補正回路21においてガンマ補正される。
- [0044] 図6は、他の実施例を示すもので、アナログ／デジタル変換装置10の処理手順を示すフローチャートである。
- [0045] ユーザは、ガンマ補正曲線設定スイッチ3を用いてガンマ補正回路21のガンマ補正曲線を設定する（ステップ41）。設定されたガンマ補正曲線が高照度重視であるか、低照度重視であるかが制御装置2によって判断される（ステップ42, 44）。高照度重視のガンマ補正曲線であるか、低照度重視のガンマ補正曲線であるかは、ガンマ補正曲線ごとに、あらかじめ定められている。高照度重視（高レベル重視）のガンマ補正曲線とは、高照度（高レベル）の入力データについてのガンマ補正後のデータの圧縮の割合が小さいものをいう。また、低照度重視（低レベル重視）のガンマ補正曲線とは、低照度（低レベル）の入力データについてのガンマ補正後のデータの圧縮の割合が小さいものをいう。どの程度であれば、高照度（高レベル）または低照度（低レベル）の入力データについてのガンマ補正後のデータの圧縮の割合が小さいか、大きいのか、ということは対象となる被写体、撮影状況などに応じて定められる。また、複数のガンマ補正曲線が存在する場合、相対的に高照度重視のガンマ補正曲線か、低照度重視のガンマ補正曲線かが決定されることとなる。たとえば、第1のガンマ補正曲線が、第2のガンマ補正曲線よりも高照度（高レベル）の入力データについてガンマ補正後のデータの圧縮の割合が小さければ、第1のガンマ補正曲線は高照度重視のガンマ補正曲線となる。第2のガンマ補正曲線が、第1のガンマ補正曲線よりも低照度（低レベル）の入力データについてガンマ補正後のデータの圧縮の割合が小さければ第2のガンマ補正曲線は低照度重視のガンマ補正曲線となる。さらに、低照度か高照度かも相対的に決定される。
- [0046] 図7は、高照度重視画像50の一例である。図8は、低照度重視画像60の一例である。図7に示す高照度重視画像50および図8に示す低照度重視画像60はいずれも同一の撮像シーンで得られたものである。

- [0047] 図7に示す高照度重視画像50には、太陽の画像51および人物の画像52が含まれている。高照度重視画像50においては、高照度（高輝度）の部分がつぶれないような階調となっている。
- [0048] 図8に示す低照度重視画像60には、輝度が高くつぶれている部分61（ハッチングで示す）と人物の画像62が含まれている。つぶれている部分61は、図7に示す高照度重視画像50に現れている太陽の画像51に対応する。低照度重視画像では、高照度部分を重視していないので高照度部分についてはつぶれてしまうことがある。
- [0049] 一般には、明るい被写体を撮像する場合には高照度重視のガンマ補正曲線が設定され、暗い被写体を撮像する場合には低照度重視のガンマ補正曲線が設定される。
- [0050] 図6に戻って、ユーザによってガンマ補正回路21に設定されたガンマ補正曲線が高照度重視の場合には（ステップ42でYES）、アナログ信号Vsigが高照度の画像を表す場合とされ、アナログ第1の切替スイッチ15の出力端子S1がオンとされる（ステップ43）。第1の切替スイッチ15によってアナログ信号Vsigが、シングル・スロープ型アナログ／デジタル変換回路11に与えられることとなる。シングル・スロープ型アナログ／デジタル変換回路11は、ハイブリッド型アナログ／デジタル変換回路12に比べて精度の高いアナログ／デジタル変換を行うことができる。
- [0051] ユーザによってガンマ補正回路21に設定されたガンマ補正曲線が低照度重視の場合には（高照度重視では無い場合には）（ステップ42でNO、ステップ44でYES）、アナログ信号Vsigが低照度の画像を表す場合として、第1の切替スイッチ15の出力端子S2がオンされる（ステップ45）。第1の切替スイッチ15によってアナログ信号Vsigが、ハイブリッド型アナログ／デジタル変換回路12に与えられることとなる。ハイブリッド型アナログ／デジタル変換回路12は、低照度のアナログ信号Vsigのアナログ／デジタル変換の精度は、高照度のアナログ信号Vsigのアナログ／デジタル変換の精度と比べて高いので、比較的高い精度のデジタル・データが得られる。しかも、

アナログ／デジタル変換にかかる時間が短いので、迅速にデジタル・データが得られる。

[0052] 第1の切替スイッチ15の出力端子S2がオンとされると、ハイブリッド型アナログ／デジタル変換回路12に含まれている第2の切替スイッチ16は出力端子S3がオンとされる(ステップ46)。所定の上位ビットについて、逐次比較型アナログ／デジタル変換回路13においてアナログ信号Vsigのアナログ／デジタル変換が行われる。逐次比較型アナログ／デジタル変換回路13に入力したアナログ信号Vsigについて所定の上位ビットのデジタル・データが得られると(ステップ47でYES)、第2の切替スイッチ16の出力端子S4がオンとなる(ステップ47)。シングル・スロープ型アナログ／デジタル変換回路14においてアナログ信号Vsigのアナログ／デジタル変換が行われる。所定の上位ビット以外のビット(下位ビット)は低照度(低レベル)を表しているので、低照度のアナログ信号Vsigについて高精度のアナログ／デジタル変換が行われる。

[0053] 設定されたガンマ補正曲線に応じて、アナログ／デジタル変換に利用されるアナログ／デジタル変換回路が選択される。

[0054] 図9から図13は、さらに他の実施例を示している。

[0055] 図9は、アナログ／デジタル変換装置10の処理手順を示すフローチャートである。

[0056] 図6に示す処理と同様に、ユーザによってガンマ補正回路21において利用されるガンマ補正曲線が設定される(ステップ71)。

[0057] 撮像素子6から出力されるアナログ信号Vsigが所定のしきい値より高いかどうかは制御装置2によって判断される(ステップ72)。

[0058] アナログ信号Vsigが所定のしきい値より高ければ(ステップ72でYES)、第1の切替スイッチ15は出力端子S1がオンとなる(ステップ73)。アナログ信号Vsigは、シングル・スロープ型アナログ／デジタル変換回路11においてアナログ／デジタル変換される。

[0059] アナログ信号Vsigが所定のしきい値以下であれば(しきい値より小さけれ

ば)(ステップ72でNO), 第1の切替スイッチ15は出力端子S2がオンとなる(ステップ74)。アナログ信号Vsigは、ハイブリッド型アナログ／デジタル変換回路12においてアナログ／デジタル変換される。ハイブリッド型アナログ／デジタル変換回路12に含まれる第2の切替スイッチ16は、出力端子S3がオンとなり、アナログ信号は逐次比較型アナログ／デジタル変換回路13に与えられる。逐次比較型アナログ／デジタル変換回路13においてアナログ／デジタル変換が行われることにより、ユーザによって設定されたガンマ補正曲線から規定される上位ビットのデジタル・データが得られたかどうかは制御装置2において判断される(ステップ76)。

[0060] 図10は、ガンマ補正回路21に設定可能なガンマ補正曲線81および82の一例である。図10においては、ガンマ補正回路21の入力が横軸に、ガンマ補正回路21の出力が縦軸に規定されている。

[0061] ガンマ補正においては、入力するデータが圧縮されて出力される。例えば、入力データが12ビットの場合に8ビットのデータに補正されて出力される。もちろん、そのほかの割合で圧縮されるようにしてもよい。ガンマ補正曲線81は、ガンマ補正曲線82に比べて、比較的高い入力レベルよりも比較的低い入力レベルの方がガンマ補正後のデータの圧縮の割合が低い。低照度(低輝度)についての画像の階調が高いことを意味する。ガンマ補正曲線81は、低照度重視画像を得る場合に選択される。これに対してガンマ補正曲線82は、ガンマ補正曲線81と比べて、比較的高い入力レベルであってもガンマ補正後のデータの圧縮の割合は高くない。低照度だけでなく、高照度(高輝度)についての画像の階調も維持されることを意味する。ガンマ補正曲線82は、高照度重視画像を得る場合に選択される。ガンマ補正曲線81が低照度重視のガンマ補正曲線であり、ガンマ補正曲線82が高照度重視のガンマ補正曲線である。

[0062] この実施例においては、ユーザによってガンマ補正回路21に設定されたガンマ補正曲線が高照度重視か低照度重視かに応じて、逐次比較型アナログ／デジタル変換回路13においてアナログ／デジタル変換が行われる上位ビットのビット数が変わる。このことは、ユーザによってガンマ補正回路21に

設定されたガンマ補正曲線が高照度重視か低照度重視かに応じて、ハイブリッド型アナログ／デジタル変換回路12における逐次比較型アナログ／デジタル変換回路13からシングル・スロープ型アナログ／デジタル変換回路14への切り替えタイミングが変わることを意味する。ガンマ補正回路21に設定されたガンマ補正曲線が高照度重視のガンマ補正曲線ほど、逐次比較型アナログ／デジタル変換回路13においてアナログ／デジタル変換が行われる上位ビットのビット数が少なくなり、ガンマ補正回路21に設定されたガンマ補正曲線が低照度重視のガンマ補正曲線ほど、逐次比較型アナログ／デジタル変換回路13においてアナログ／デジタル変換が行われる上位ビットのビット数が増える。したがって、ガンマ補正回路21に設定されたガンマ補正曲線が低照度重視のガンマ補正曲線よりも高照度重視のガンマ補正曲線ほど、逐次比較型アナログ／デジタル変換回路13からシングル・スロープ型アナログ／デジタル変換回路14への切り替えタイミングが早い。

[0063] 図11は、低照度重視のガンマ補正曲線81が設定された場合のハイブリッド型アナログ／デジタル変換回路12におけるアナログ／デジタル変換の様子を示している。図12は、高照度重視のガンマ補正曲線82が設定された場合のハイブリッド型アナログ／デジタル変換回路12におけるアナログ／デジタル変換の様子を示している。

[0064] 図11を参照して、低照度重視のガンマ補正曲線81が設定された場合には、10ビット目から12ビット目までの上位3ビットについて逐次比較型アナログ／デジタル変換回路13を用いてアナログ／デジタル変換が行われ、その残りの下位9ビットについてシングル・スロープ型アナログ／デジタル変換回路14を用いてアナログ／デジタル変換が行われるように制御装置2によって制御される。

[0065] これに対して、図12を参照して、高照度重視のガンマ補正曲線82が設定された場合には、11ビット目および12ビット目の上位2ビットについて逐次比較型アナログ／デジタル変換回路13を用いてアナログ／デジタル変換が行われ、その残りの下位10ビットについてシングル・スロープ型アナログ／

デジタル変換回路14を用いてアナログ／デジタル変換が行われるように制御装置2によって制御される。

- [0066] 低照度のガンマ補正曲線81がガンマ補正回路21に設定された場合には、図11に示すように12ビット目から10ビット目までのデジタル・データについて逐次比較型アナログ／デジタル変換回路13を用いてアナログ／デジタル変換が行われるのに対し、高照度のガンマ補正曲線82がガンマ補正回路21に設定された場合には、図12に示すように12ビット目および11ビット目までのデジタル・データについて逐次比較型アナログ／デジタル変換回路13を用いてアナログ／デジタル変換が行われる。低照度のガンマ補正曲線81がガンマ補正回路21に設定された場合には、高照度の部分を表す12ビット目から10ビット目までのデジタル・データについてはアナログ／デジタル変換の時間が短い逐次比較型アナログ／デジタル変換回路13を用いてアナログ信号 V_{sig} がアナログ／デジタル変換されるので、比較的早くデジタル・データが得られる。相対的に低照度の部分を表す9ビット目から1ビット目までのデジタル・データについてはシングル・スロープ型アナログ／デジタル変換回路14を用いてアナログ／デジタル変換が行われるので、低照度の部分を表すデジタル・データについては精度ものが得られる。これに対し、高照度のガンマ補正曲線82がガンマ補正回路21に設定された場合には、10ビット目のデジタル・データ(9ビット目から1ビット目までのデジタル・データも)は、シングル・スロープ型アナログ／デジタル変換回路14を用いてアナログ／デジタル変換されるので、精度の高いデジタル・データが得られる。10ビット目のデジタル・データもシングル・スロープ型アナログ／デジタル変換回路14においてアナログ／デジタル変換が行われるので、10ビット目のデジタル・データの精度も高くなる。10ビット目のデジタル・データは、入力データとして512から1024までの値であり、相対的に高照度の部分を表すと考えると、高照度の部分を表す入力データ512から1024について精度の高いデジタル・データが得られるといえることができる。

[0067] 上述の実施例においては、ディジタル・データに変換するアナログ信号がしきい値より高い場合にはアナログ信号をシングル・スロープ型アナログ／ディジタル変換回路11に与え、ディジタル・データに変換するアナログ信号がしきい値より低い場合にはアナログ信号をハイブリッド型アナログ／ディジタル変換回路12に与えているが、必ずしもシングル・スロープ型アナログ／ディジタル変換回路11とハイブリッド型アナログ／ディジタル変換回路12を利用しなくともよい。ディジタル・データに変換するアナログ信号がしきい値より高い場合には、第1のアナログ／ディジタル変換回路を用いてアナログ／ディジタル変換を行い、ディジタル・データに変換するアナログ信号がしきい値より低い場合には、しきい値より高いアナログ信号をディジタル・データに変換する精度が第1のアナログ／ディジタル変換回路よりも低い第2のアナログ／ディジタル変換回路を用いればよい。例えば、第1のアナログ／ディジタル変換回路として、シングル・スロープ型アナログ／ディジタル変換回路11の代わりに二重積分型アナログ／ディジタル変換回路を用いることもできる。また、第4のアナログ／ディジタル変換回路として、二重積分型アナログ／ディジタル変換回路を用いることもできる。

[0068] また、ハイブリッド型アナログ／ディジタル変換回路12は、逐次比較型アナログ／ディジタル変換回路13とシングル・スロープ型アナログ／ディジタル変換回路14とから構成されており、第1の切替スイッチ15の出力端子S1がオンとなりアナログ信号Vsigが与えられるシングル・スロープ型アナログ／ディジタル変換回路11と第1の切替スイッチ15の出力端子S2がオンとなり、かつ出力端子S4がオンとなりアナログ信号Vsigが与えられるシングル・スロープ型アナログ／ディジタル変換回路13とは同じタイプのアナログ／ディジタル変換回路が用いられているが、必ずしも同じタイプのアナログ／ディジタル変換回路が用いられなくともよい。たとえば、第1の切替スイッチ15の出力端子S1がオンとなりアナログ信号Vsigが与えられるアナログ／ディジタル変換回路は、シングル・スロープ型アナログ／ディジタル変換回路11とし、第1の切替スイッチ15の出力端子S2がオンとなり、かつ第2の

切替スイッチ16の出力端子S 2がオンとなりアナログ信号Vsigが与えられるアナログ／デジタル変換回路を二重積分型アナログ／デジタル変換回路としてもよい。

- [0069] さらに、ハイブリッド型アナログ／デジタル変換回路12は、逐次比較型アナログ／デジタル変換回路13とシングル・スロープ型アナログ／デジタル変換回路14とから構成されているが、かならずしも逐次比較型アナログ／デジタル変換回路13とシングル・スロープ型アナログ／デジタル変換回路14とを用いる必要は無い。第1の切替スイッチ15の出力端子S 2がオンとなっている場合に、第2の切替スイッチ16の出力端子S 3がオンとなると第3のアナログ／デジタル変換回路にアナログ信号Vsigが与えられ、その後第2の切替スイッチ16の出力端子S 4がオンとなることにより、入力するアナログ信号を、デジタル・データに変換する精度が第3のアナログ／デジタル変換回路におけるデジタル・データへの変換精度よりも高い第4のアナログ／デジタル変換回路に与えればよい。

符号の説明

- [0070] 1 カメラ, 2 制御装置, 3 ガンマ補正曲線設定スイッチ, 4 モード設定ボタン, 5 シャッター・ボタン, 6 撮像素子, 10 アナログ／デジタル変換装置, 11 シングル・スロープ型アナログ／デジタル変換回路, 12 ハイブリッド型アナログ／デジタル変換回路, 13 逐次比較型アナログ／デジタル変換回路, 14 シングル・スロープ型アナログ／デジタル変換回路, 15 第1の切替スイッチ, 16 第2の切替スイッチ, 21 ガンマ補正回路, 22 信号処理回路, 23 表示制御回路, 24 表示装置, 25 記録制御回路, 26 メモリ・カード, 50 高照度重視画像, 51 太陽の画像, 52 人物の画像, 60 低照度重視画像, 61 輝度が高くつぶれている部分, 62 人物の画像, 81 ガンマ補正曲線, 82 ガンマ補正曲線, S 1－S 4 出力端子, Vref 基準信号, Vsig アナログ信号

請求の範囲

〔請求項1〕 入力するアナログ信号をディジタル・データに変換する第1のアナ
ログ／ディジタル変換回路,

しきい値より高いアナログ信号をディジタル・データに変換する精度が上記第1のアナログ／ディジタル変換回路の精度よりも低い第2のアナログ／ディジタル変換回路、および

デジタル・データに変換するアナログ信号がしきい値より高い場合にはアナログ信号を上記第1のアナログ／デジタル変換回路に与え、デジタル・データに変換するアナログ信号がしきい値より低い場合にはアナログ信号を上記第2のアナログ／デジタル変換回路に与える第1の切り替え手段、

を備えたアナログ／デジタル変換装置。

[請求項2] 上記第1のアナログ／デジタル変換回路におけるデジタル・データへの変換時間は、上記第2のアナログ／デジタル変換回路におけるデジタル・データへの変換時間よりも長い、

請求項 1 に記載のアナログ／デジタル変換装置。

[請求項3] 上記第2のアナログ／デジタル変換回路は、
 入力するアナログ信号をデジタル・データに変換する第3のアナ
 ログ／デジタル変換回路、

デジタル・データへの変換精度が上記第3のアナログ／デジタル変換回路におけるデジタル・データへの変換精度よりも高い第4のアナログ／デジタル変換回路、および

上記第3のアナログ／デジタル変換回路と上記第4のアナログ／デジタル変換回路とを切り替えて、入力するアナログ信号を上記第3のアナログ／デジタル変換回路に与えた後に上記第4のアナログ／デジタル変換回路に与える第2の切り替え手段、

を備えた請求項 1 または 2 に記載のアナログ／デジタル変換装置

[請求項4] 上記第1のアナログ／デジタル変換回路または上記第2のアナログ／デジタル変換回路によって変換されたデジタル・データを、設定されたガンマ補正曲線にしたがってガンマ補正するガンマ補正回路、

をさらに備えた請求項3に記載のアナログ／デジタル変換装置。

[請求項5] 上記第1の切り替え手段は、

上記ガンマ補正回路に設定されたガンマ補正曲線が高照度重視の場合には、アナログ信号を第1のアナログ／デジタル変換回路に与え、

上記ガンマ補正回路に設定されたガンマ補正曲線が低照度重視の場合には、アナログ信号を第2のアナログ／デジタル変換回路に与える、

請求項4に記載のアナログ／デジタル変換装置。

[請求項6] 上記第2の切り替え手段は、

低照度重視のガンマ補正曲線よりも高照度重視のガンマ補正曲線ほど上記第3のアナログ／デジタル変換回路から上記第4のアナログ／デジタル変換回路に切り替えるタイミングが早い、

請求項3または4に記載のアナログ／デジタル変換装置。

[請求項7] 上記第1のアナログ／デジタル変換回路および上記第4のアナログ／デジタル変換回路は、シングル・スロープ・アナログ／デジタル変換回路または二重積分型アナログ／デジタル変換回路である、

請求項3から6のうち、いずれか一項に記載のアナログ／デジタル変換装置。

[請求項8] 上記第3のアナログ／デジタル変換回路は、逐次比較アナログ／デジタル変換回路であり、

上記第4のアナログ／デジタル変換回路は、シングル・スロープ・アナログ／デジタル変換回路である、

請求項 3 から 6 のうち、いずれか一項に記載のアナログ／デジタル変換装置。

[請求項9]

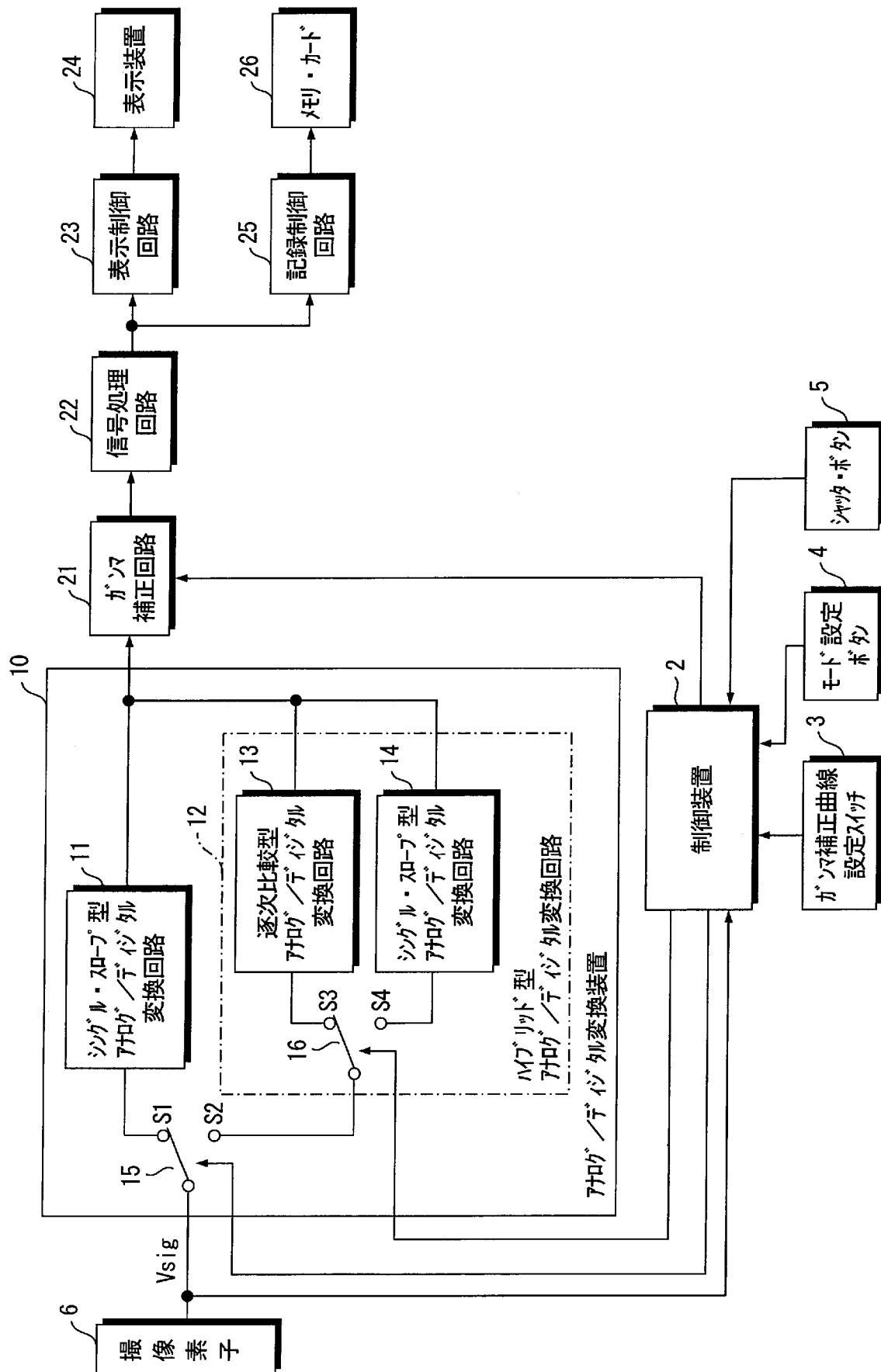
第 1 のアナログ／デジタル変換回路が、入力するアナログ信号をデジタル・データに変換し、

しきい値より高いアナログ信号をデジタル・データに変換する精度が上記第 1 のアナログ／デジタル変換回路の精度よりも低い第 2 のアナログ／デジタル変換回路が、入力するアナログ信号をデジタル・データに変換し、

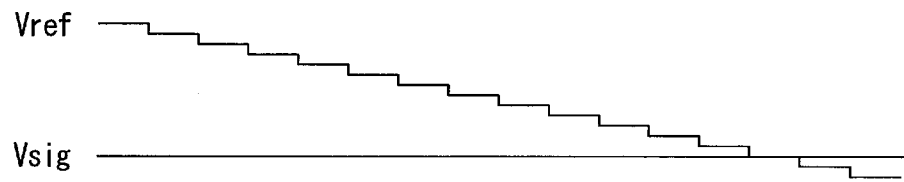
切り替え手段が、デジタル・データに変換するアナログ信号がしきい値より高い場合にはアナログ信号を上記第 1 のアナログ／デジタル変換回路に与え、デジタル・データに変換するアナログ信号がしきい値より低い場合にはアナログ信号を上記第 2 のアナログ／デジタル変換回路に与える、

アナログ／デジタル変換装置の制御方法。

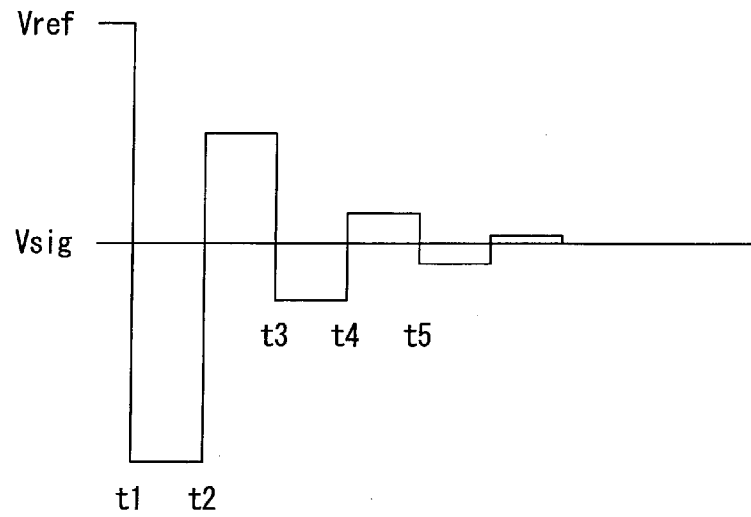
[図1]



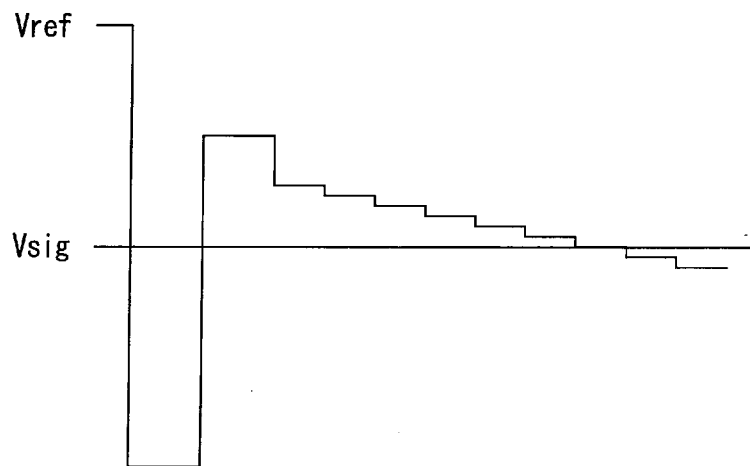
[図2]



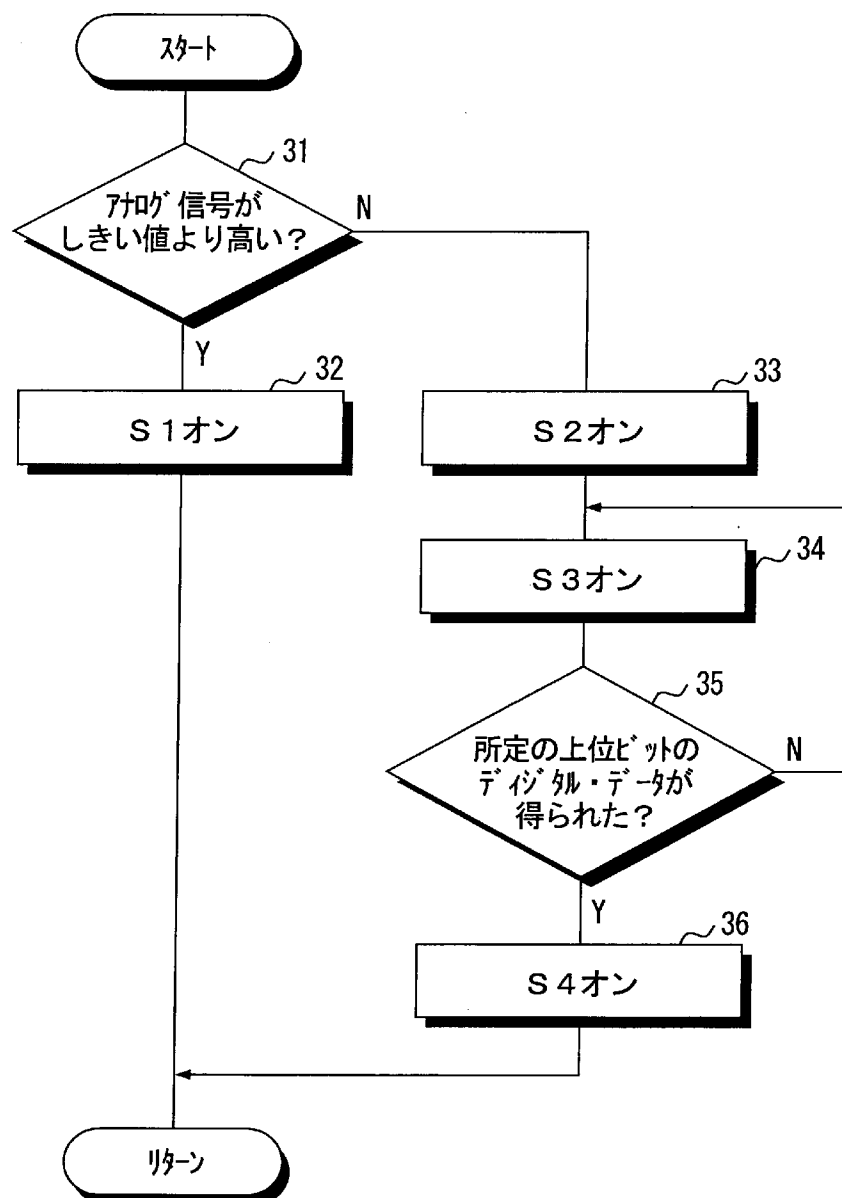
[図3]



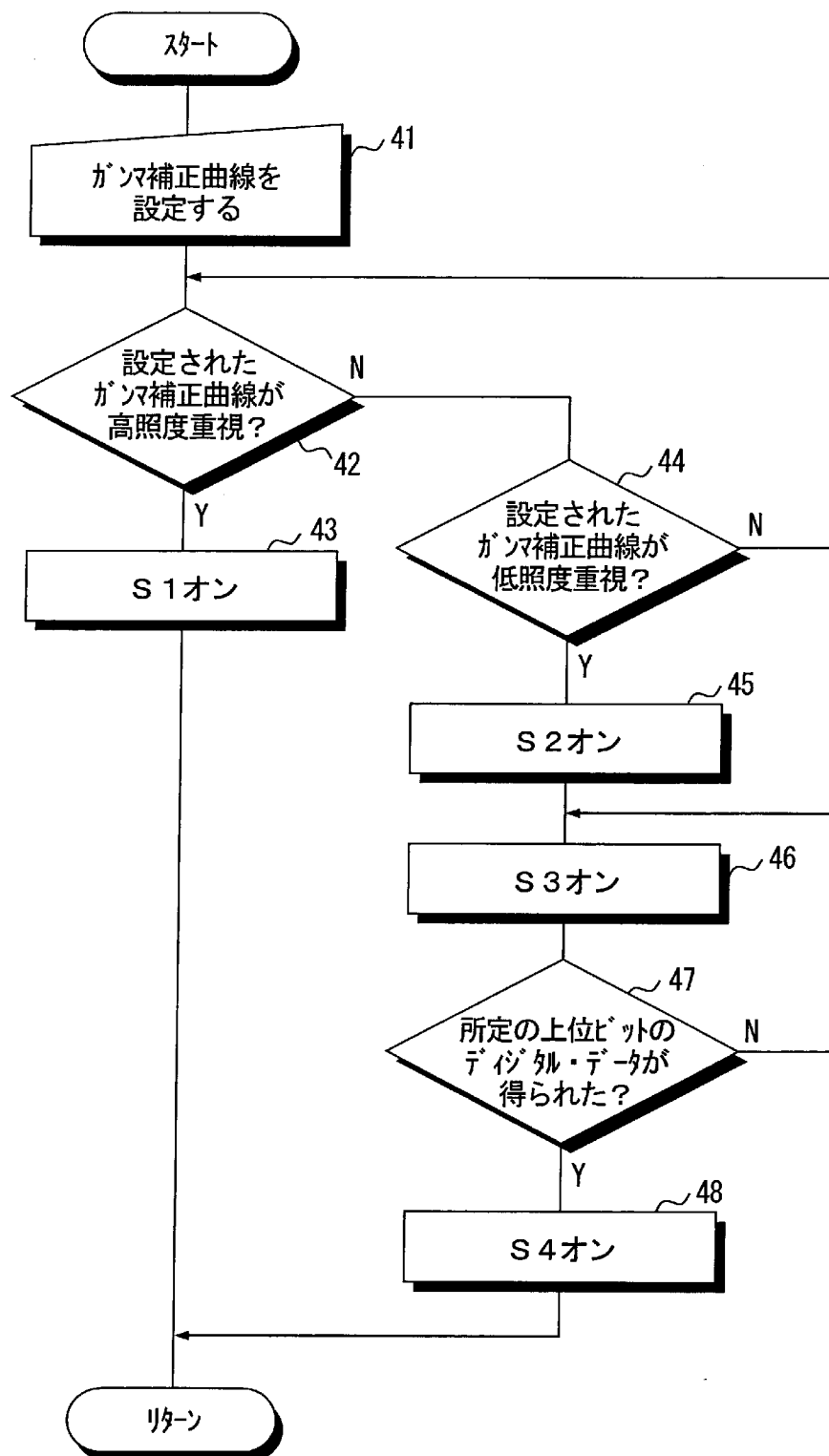
[図4]



[図5]

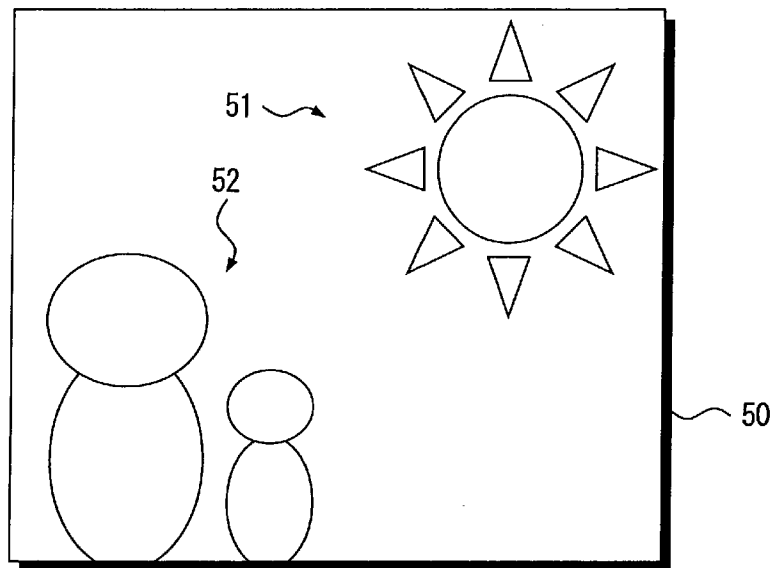


[図6]



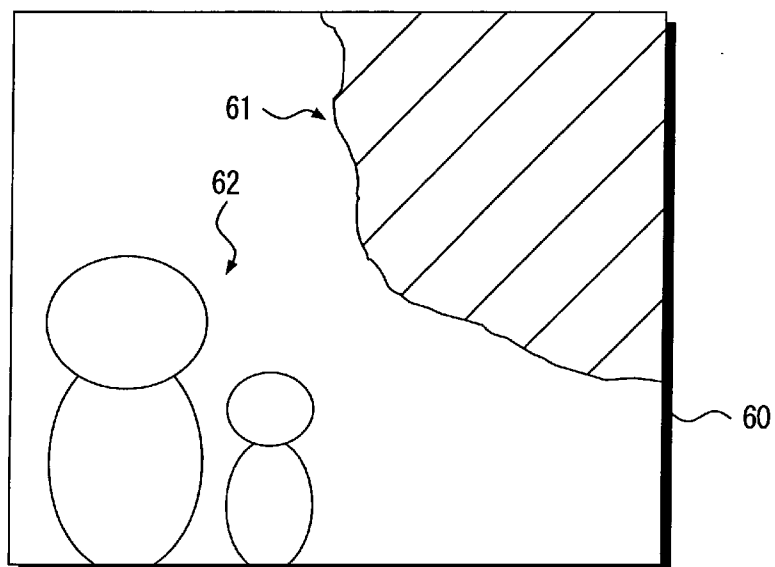
[図7]

高照度重視画像

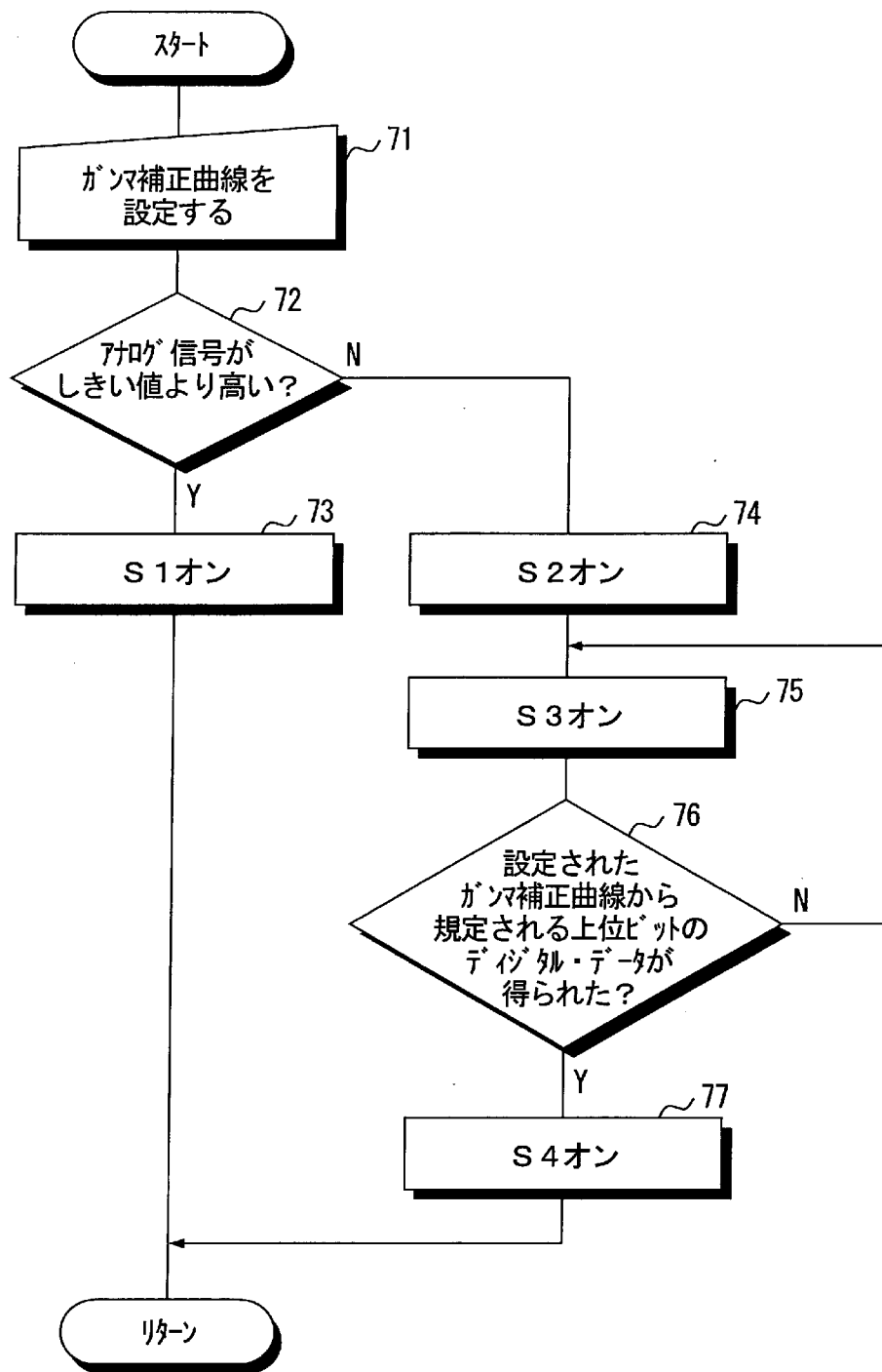


[図8]

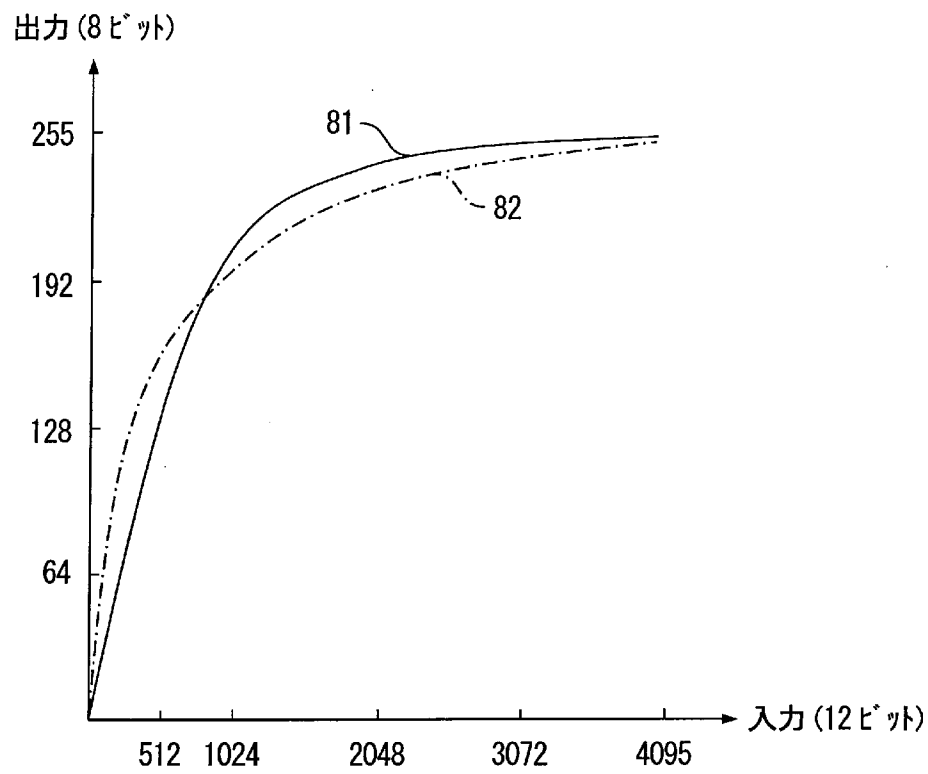
低照度重視画像



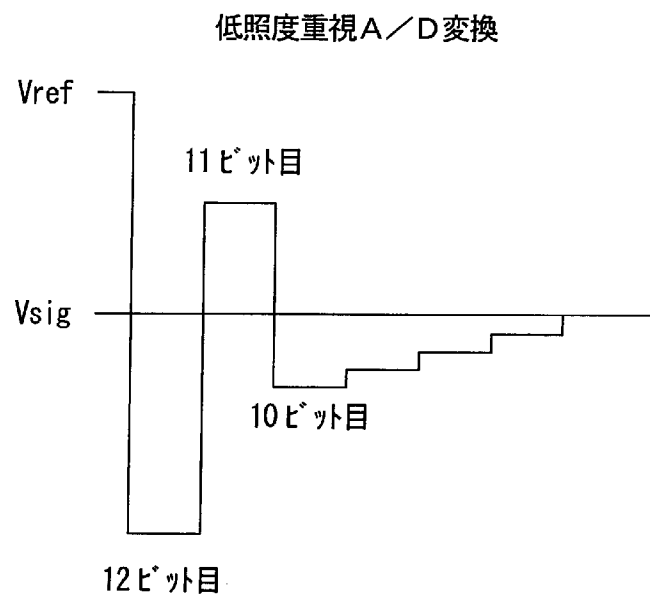
[図9]



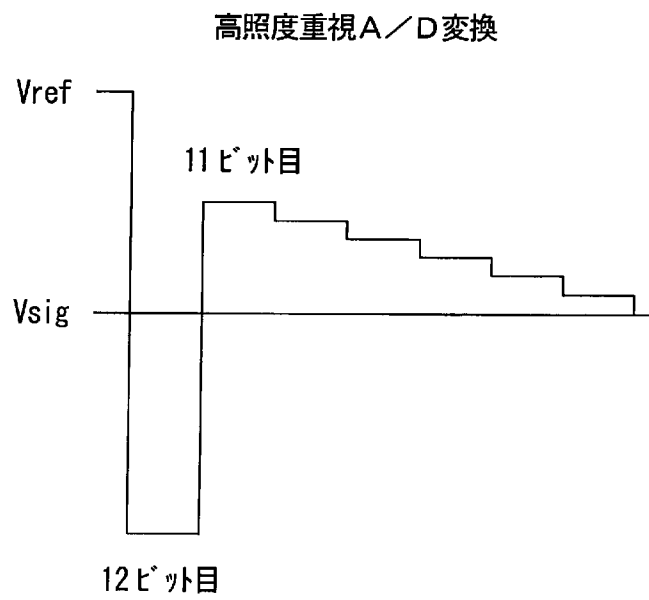
[図10]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/084956

A. CLASSIFICATION OF SUBJECT MATTER

H03M1/12(2006.01)i, H03M1/14(2006.01)i, H03M1/38(2006.01)i, H03M1/56(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03M1/12, H03M1/14, H03M1/38, H03M1/56

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2013-090139 A (Sony Corp.), 13 May 2013 (13.05.2013), fig. 3, 4, 6, 7; paragraphs [0086], [0100] & US 2014/0211058 A1 fig. 3, 4, 6, 7, 12; paragraphs [0227], [0254] & WO 2013/058147 A1 & EP 2770730 A1 & CN 103875236 A	1, 2, 9 3-8
A	JP 2015-162751 A (Canon Inc.), 07 September 2015 (07.09.2015), & US 2015/0244388 A1 & CN 104869330 A	3-8
A	JP 2012-023466 A (Panasonic Corp.), 02 February 2012 (02.02.2012), (Family: none)	1-9

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
07 February 2017 (07.02.17)

Date of mailing of the international search report
14 February 2017 (14.02.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/084956

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 04-326625 A (Sharp Corp.), 16 November 1992 (16.11.1992), (Family: none)	1-9
A	JP 2008-517513 A (Koninklijke Philips Electronics N.V.), 22 May 2008 (22.05.2008), & US 2008/0055130 A1 & WO 2006/040742 A1 & EP 1803224 B1 & KR 10-2007-0065368 A & CN 101040443 A	1-9
P, A	JP 2016-189515 A (Seiko Epson Corp.), 04 November 2016 (04.11.2016), (Family: none)	1-9

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03M1/12(2006.01)i, H03M1/14(2006.01)i, H03M1/38(2006.01)i, H03M1/56(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03M1/12, H03M1/14, H03M1/38, H03M1/56

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2013-090139 A（ソニー株式会社）2013.05.13, 図3, 4, 6, 7, 段落[0086], [0100] & US 2014/0211058 A1, 図3, 4, 6, 7, 12, 段落[0227], [0254] & WO 2013/058147 A1 & EP 2770730 A1 & CN 103875236 A	1, 2, 9 3-8
A	JP 2015-162751 A（キヤノン株式会社）2015.09.07 & US 2015/0244388 A1 & CN 104869330 A	3-8

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

07.02.2017

国際調査報告の発送日

14.02.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

白井 亮

5W

3363

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2012-023466 A (パナソニック株式会社) 2012. 02. 02 (ファミリーなし)	1-9
A	JP 04-326625 A (シャープ株式会社) 1992. 11. 16 (ファミリーなし)	1-9
A	JP 2008-517513 A (コーニンクレッカ フィリップス エレクトロ ニクス エヌ ヴィ) 2008. 05. 22 & US 2008/0055130 A1 & WO 2006/040742 A1 & EP 1803224 B1 & KR 10-2007-0065368 A & CN 101040443 A	1-9
P, A	JP 2016-189515 A (セイコーエプソン株式会社) 2016. 11. 04 (ファミリーなし)	1-9