



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I599835 B

(45)公告日：中華民國 106 (2017) 年 09 月 21 日

(21)申請案號：105133453

(22)申請日：中華民國 105 (2016) 年 10 月 17 日

(51)Int. Cl. : G02F1/1362 (2006.01)

G09G3/32 (2016.01)

H01L27/32 (2006.01)

(71)申請人：友達光電股份有限公司 (中華民國) AU Optronics Corporation (TW)  
新竹市新竹科學工業園區力行二路 1 號

(72)發明人：葉昭緯 YEH, CHAO WEI (TW)；鄭偉成 CHENG, WEI CHENG (TW)；李益志 LEE, YI CHI (TW)；林貞君 LIN, CHEN CHUN (TW)；丁天倫 TING, TIEN LUN (TW)

(74)代理人：李世章；秦建譜

(56)參考文獻：

TW 201430466A

TW 201543121A

TW 201604635A

TW 201621432A

CN 104303101A

US 2016/0246089A1

審查人員：唐之凱

申請專利範圍項數：17 項 圖式數：8 共 56 頁

(54)名稱

畫素單元及其顯示面板

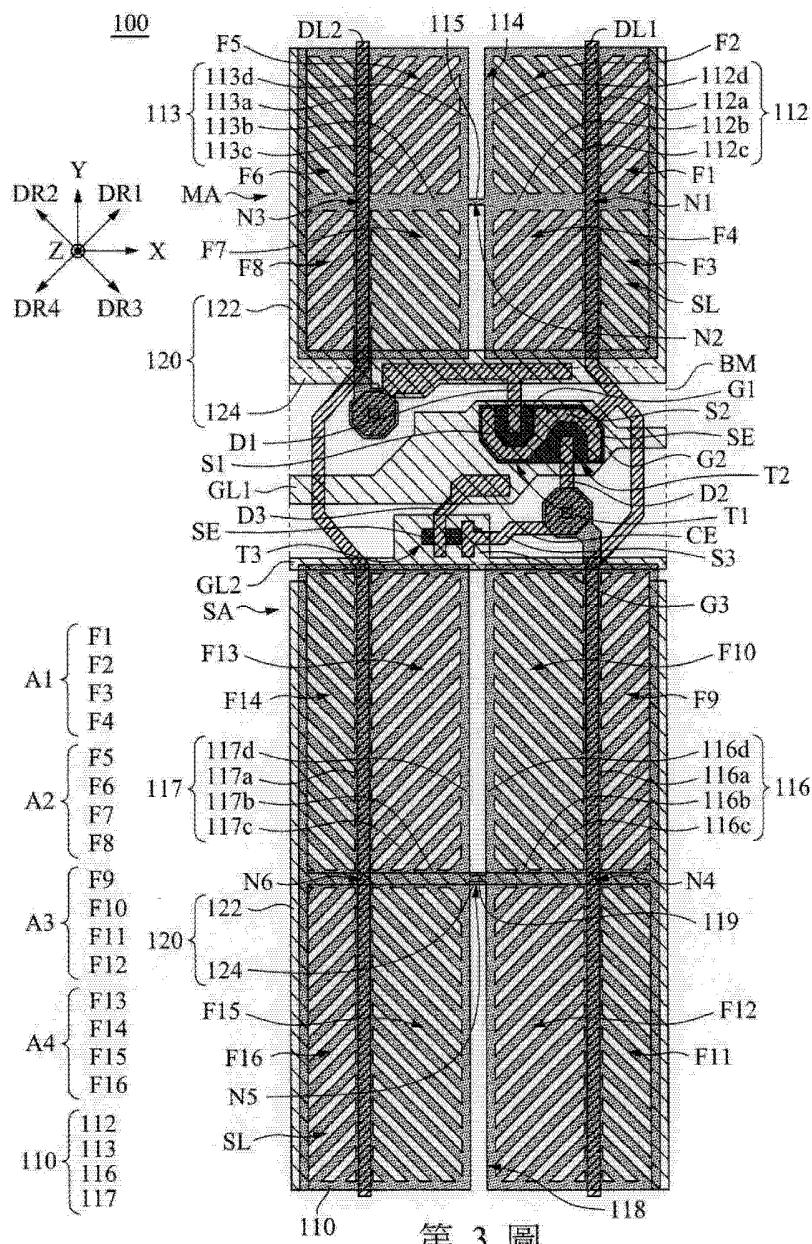
PIXEL UNIT AND DISPLAY PANEL

(57)摘要

一種畫素單元包含閘極線、第一資料線、第二資料線、第一主動元件以及畫素電極。第一主動元件與閘極線以及第一資料線或第二資料線電性連接。畫素電極與第一主動元件電性連接。畫素電極包含第一次畫素電極、第二次畫素電極、間隙以及第一連接電極。第一次畫素電極與第二次畫素電極分別包含主幹電極、橫向主幹電極以及多個分支電極。第一次畫素電極與第二次畫素電極之間具有間隙。第一連接電極位於間隙且連接第一次畫素電極以及第二次畫素電極。

A pixel unit includes a gate line, a first data line, a second data line, a first active device, and a pixel electrode. The first active device is electrically connected to the gate line and the first or second data line. The pixel electrode is electrically connected to the first active device. The pixel electrode includes a first sub-pixel electrode, a second sub-pixel electrode, a gap, and a first connecting electrode. Each of the first sub-pixel electrode and the second sub-pixel electrode includes a trunk electrode, a horizontal trunk electrode, and branch electrodes. The gap is existed between the first sub-pixel electrode and the second sub-pixel electrode. The first connecting electrode is located at the gap and connects the first sub-pixel electrode and the second sub--pixel electrode.

指定代表圖：



第 3 圖

符號簡單說明：

- 100 . . . 畫素單元
- 110 . . . 畫素電極
- 112 . . . 第一次畫素電極
- 112a . . . 第一主幹電極
- 112b . . . 第一橫向主幹電極
- 112c . . . 第一分支電極
- 112d . . . 第一邊界電極
- 113 . . . 第二次畫素電極
- 113a . . . 第二主幹電極
- 113b . . . 第二橫向主幹電極
- 113c . . . 第二分支電極
- 113d . . . 第二邊界電極
- 114 . . . 間隙
- 115 . . . 第一連接電極
- 116 . . . 第三次畫素電極
- D1~D3 . . . 汲極
- T1 . . . 第一主動元件
- T2 . . . 第二主動元件
- T3 . . . 第三主動元件
- N1~N6 . . . 節點
- A1 . . . 第一領域
- A2 . . . 第二領域
- A3 . . . 第三領域

- A4 . . . 第四領域  
F1~F4 . . . 第一領域  
F5~F8 . . . 第二領域  
F9~F12 . . . 第三領域  
F13~F16 . . . 第四領域  
GL1 . . . 閘極線  
GL2 . . . 閘極線  
116a . . . 第三主幹電極  
116b . . . 第三橫向主幹電極  
116c . . . 第三分支電極  
116d . . . 第三邊界電極  
117 . . . 第四次畫素電極  
117a . . . 第四主幹電極  
117b . . . 第四橫向主幹電極  
117c . . . 第四分支電極  
117d . . . 第四邊界電極  
118 . . . 間隙  
119 . . . 第二連接電極  
120 . . . 遮蔽電極  
122 . . . 主幹遮蔽電極  
124 . . . 橫向遮蔽電極  
G1~G3 . . . 閘極  
S1~S3 . . . 源極

I599835

TW I599835 B

DL1 · · · 第一資料  
線  
DL2 · · · 第二資料  
線  
DR1 · · · 第一延伸  
方向  
DR2 · · · 第二延伸  
方向  
DR3 · · · 第三延伸  
方向  
DR4 · · · 第四延伸  
方向  
SE · · · 半導體層  
CE · · · 電容電極  
SL · · · 狹縫  
MA · · · 主要顯示區  
SA · · · 次要顯示區  
X · · · 水平方向(第  
一方向)  
Y · · · 垂直方向(第  
二方向)  
Z · · · 垂直投影方向  
BM · · · 黑色矩陣

## 【發明說明書】

【中文發明名稱】畫素單元及其顯示面板

【英文發明名稱】PIXEL UNIT AND DISPLAY PANEL

【技術領域】

【0001】本發明是關於一種畫素單元及其顯示面板。

【先前技術】

【0002】在未設置預傾角的情況下，液晶於旋轉時可能會不規則地產生左旋轉與右旋轉，形成紊亂的排列，而嚴重降低對比度、穿透亮度以及穩定度。為了使液晶能朝向特定方向配向，因此顯示面板之製程中會在基板內側形成配向膜，尤以利用刷磨法來形成配向膜之方式最被廣泛採用。在刷磨處理法中，高分子樹脂薄膜，如聚亞醯胺樹脂，利用布料或其類似的物品單向地刷磨，使聚亞醯胺樹脂之分子可以朝向特定方向排列。然而，利用定向刷磨處理法所製備之配向膜會有被雜質污染、因靜電而使產量降低及因在刷磨期間的接觸而使對比度降低的問題。

【0003】為減少接觸污染等問題，各種非刷磨之配向製程發展而出，其中又以聚合物穩定配向型(Polymer-Stabilized Alignment, PSA)可具有製程簡化、減少接觸汙染與避免漏光現象等優點。

【0004】聚合物穩定配向型液晶顯示面板的製作的方式在於液晶材料中加入少許的光固化配向單體，並對液晶材料施

加電壓使得液晶分子產生預傾角，再適當地照射紫外光使液晶分子的預傾角固定並完成聚合物的穩定。相較於多區域垂直配向型（Multi-domain Vertical Alignment, MVA）液晶顯示面板需使用額外的配向結構例如配向突起物(protrusion)來協助配向，聚合物穩定配向型液晶顯示面板可大幅度的改善暗態漏光。為了使液晶顯示面板具有更高的對比以及更廣的視角，其每個畫素內僅具有四個不同配向區，藉此在不同配向區內的液晶分子於施加電壓之情形下會朝向不同的方向傾倒。然而，由於液晶為一連續體，所以在不同方向延伸的分支畫素電極相交位置，便會出現許多液晶排列不連續的地方而使液晶效率下降，微觀上的觀察是畫素上會出現暗紋，巨觀表現則為穿透率降低，造成顯示品質下降。

### 【發明內容】

**【0005】** 本發明之部分實施方式提供一種畫素單元，以減少畫素單元內暗紋的發生並提升穿透率。

**【0006】** 根據本發明之部分實施方式，一種畫素單元包含閘極線、第一資料線、第二資料線、第一主動元件以及至少一畫素電極。閘極線沿第一方向延伸。第一資料線以及一第二資料線沿一與第一方向交錯之第二方向延伸。第一主動元件與閘極線以及第一資料線或第二資料線電性連接。畫素電極與第一主動元件電性連接。畫素電極包含第一次畫素電極、第二次畫素電極、間隙以及第一連接電極。第一次畫素電極包含第一主幹電極、第一橫向主幹電極以及多個第一分支電極，其中第一

主幹電極與第一資料線的延伸方向實質上相同且其至少一部分於一垂直投影方向上重疊，第一橫向主幹電極與第一主幹電極交錯而將第一次畫素電極劃分為第一領域，該些第一分支電極連接第一主幹電極或/及第一橫向主幹電極。第二次畫素電極包含第二主幹電極、第二橫向主幹電極以及多個第二分支電極，其中第二主幹電極與第二資料線的延伸方向實質上相同且其至少一部分於一垂直投影方向上重疊，第二橫向主幹電極與第二主幹電極交錯而將第二次畫素電極劃分為第二領域，第二分支電極連接第二主幹電極或/及第二橫向主幹電極。第一方向、第二方向與垂直投影方向係為不同方向。第一次畫素電極與第二次畫素電極之間具有間隙，以分隔該第一次畫素電極與該第二次畫素電極。第一連接電極位於間隙且連接第一次畫素電極以及第二次畫素電極。

**【0007】** 於本發明之部分實施方式中，第一連接電極於第二方向上的的寬度不大於第一橫向主幹電極或第二橫向主幹電極其中至少之一者於第二方向上的的寬度。

**【0008】** 於本發明之部分實施方式中，第一連接電極連接第一畫素電極之第一橫向主幹電極以及第二畫素電極之第二橫向主幹電極其中至少之一者。

**【0009】** 於本發明之部分實施方式中，畫素單元更包含主要顯示區與次要顯示區，分別設置於閘極線兩側邊，畫素電極設置於主要顯示區與次要顯示區，畫素單元更包含第二主動元件，其中第一主動元件與主要顯示區或次要顯示區內之畫素電極電性連接，第二主動元件則與另一主要顯示區或次要顯示區

內之畫素電極電性連接。

**【0010】** 於本發明之部分實施方式中，第一資料線於該第一方向上的寬度小於第一主幹電極於該第一方向上的寬度。

**【0011】** 於本發明之部分實施方式中，每一相鄰之第一分支電極具有狹縫，狹縫的寬度小於第一分支電極的寬度或等於第一分支電極的寬度。

**【0012】** 於本發明之部分實施方式中，間隙於該第一方向上的寬度大於狹縫的寬度，且間隙於該第一方向上的寬度小於狹縫的寬度與第一分支電極其中之一的寬度之合。

**【0013】** 於本發明之部分實施方式中，位於第一主幹電極之兩側所對應之第一領域之尺寸不同。

**【0014】** 於本發明之部分實施方式中，第一次畫素電極於垂直投影方向上具有第一投影形狀，且第一投影形狀具有與第二方向平行的第一均分區，且第一主幹電極與第一均分區至少一部份不重疊。

**【0015】** 於本發明之部分實施方式中，第二次畫素電極於垂直投影方向上具有第二投影形狀，且第二投影形狀具有與第二方向平行的第二均分區，且第二主幹電極與第二均分區至少一部份不重疊。

**【0016】** 於本發明之部分實施方式中，間隙實質上沿著第二方向延伸，且間隙的長度實質上等於第一次畫素電極與第二次畫素電極其中至少一者於第二方向上之長度。

**【0017】** 於本發明之部分實施方式中，畫素電極於垂直投影方向上具有投影形狀，且投影形狀具有與第二方向平行的均

分區，間隙與均分區至少一部份重疊。

**【0018】** 於本發明之部分實施方式中，第一次畫素電極包含一第一邊界電極，連接第一分支電極的末端。

**【0019】** 於本發明之部分實施方式中，第二次畫素電極包含一第二邊界電極，連接該些第二分支電極的末端。

**【0020】** 於本發明之部分實施方式中，畫素單元更包含遮蔽電極以及彩色濾光層。遮蔽電極設置於畫素電極的至少一外側邊。彩色濾光層設置於畫素電極與遮蔽電極之間，其中彩色濾光層包含第一濾光區域與連接第一濾光區域之第二濾光區域，第一濾光區域對應於畫素電極設置，其中遮蔽電極覆蓋第一濾光區域與第二濾光區域的連接處。

**【0021】** 根據本發明之部分實施方式，顯示面板包含複數個如前所述之畫素單元、對應基板以及顯示介質。畫素單元設置於基板上。對應基板配置於基板的對向。顯示介質配置於基板與對應基板之間。

### **【圖式簡單說明】**

#### **【0022】**

第1A圖為根據本發明之一實施方式之畫素單元之上視示意圖。

第1B圖為沿第1A圖之線1B-1B之剖面示意圖。

第1C圖為沿第1A圖之線1C-1C之剖面示意圖。

第2A圖是第1A圖中液晶排列的向錯強度的示意圖。

第2B圖為一對比實施方式中畫素單元中液晶排列的向錯

強度的示意圖。

第3圖為根據本發明之另一實施方式之畫素單元之上視示意圖。

第4圖為第3圖之畫素單元於多個實施方式中於光學顯微鏡下所拍攝之顯示畫面實照圖。

第5圖為根據本發明之再一實施方式之畫素單元之上視示意圖。

第6圖為根據本發明之又一實施方式之畫素單元之上視示意圖。

第7圖為根據本發明之部分實施方式之畫素單元之光學模擬圖。

第8圖為根據本發明之再一實施方式之畫素單元之上視示意圖。

## 【實施方式】

**【0023】** 以下將以圖式揭露本發明之多個實施方式，為明確說明起見，許多實務上的細節將在以下敘述中一併說明。然而，應瞭解到，這些實務上的細節不應用以限制本發明。也就是說，在本發明部分實施方式中，這些實務上的細節是非必要的。此外，為簡化圖式起見，一些習知慣用的結構與元件在圖式中將以簡單示意的方式為之。

**【0024】** 第1A圖為根據本發明之一實施方式之畫素單元100之上視示意圖。本實施方式的畫素單元100可以應用於液晶顯示面板中的主動元件陣列基板。畫素單元100包含閻極線

GL1、第一資料線DL1、第二資料線DL2、第一主動元件T1以及畫素電極110。舉例而言，閘極線GL1沿第一方向(例如：水平方向X)延伸，第一資料線DL1與第二資料線DL2沿第二方向(例如：垂直方向Y)延伸。第一主動元件T1與閘極線GL1、第一資料線DL1以及畫素電極110電性連接。於此，為了提升畫素單元100的顯示效果，畫素電極110包含第一次畫素電極112、第二次畫素電極113。其中第一次畫素電極112與第二次畫素電極113具有間隙114以及第一連接電極115。透過第一次畫素電極112與第二次畫素電極113的以下配置，可以對液晶分子的傾倒具有較好的控制，減少畫素單元100暗紋的產生，並提升液晶分子的穿透效率。

**【0025】**具體而言，第一次畫素電極112包含第一主幹電極112a、第一橫向主幹電極112b以及多個第一分支電極112c。於部分實施方式中，第一主幹電極112a與第一資料線DL1的延伸方向實質上相同且至少一部分重疊，第一橫向主幹電極112b與第一主幹電極112a交錯而將第一次畫素電極112劃分形成第一領域A1。舉例而言第一領域A1包括第一配向區F1、第二配向區F2、第三配向區F3與第四配向區F4。於此，第一橫向主幹電極112b與第一主幹電極112a的延伸方向實質上互相垂直，但不應以此限制本發明之範圍。其中，第一分支電極112c為複數個，部分第一分支電極112c與第一主幹電極112a連接，部分第一分支電極112c與第一橫向主幹電極112b連接。位於各個第一配向區F1、第二配向區F2、第三配向區F3與第四配向區F4的第一分支電極112c分別具有實質上相同

的延伸方向。舉例而言，如第1A圖所示，第一配向區F1的第一分支電極112c分別朝向第一延伸方向DR1。第二配向區F2的第一分支電極112c分別朝向第二延伸方向DR2。第三配向區F3的第一分支電極112c分別朝向第三延伸方向DR3。第四配向區F4的第一分支電極112c分別朝向第四延伸方向DR4。第一主幹電極112a與第一分支電極112c其中一根或/及第一橫向主幹電極112b與第一分支電極112c其中一根的夾角較佳約為45度，但不以此為限。於此，第一主幹電極112a、第一橫向主幹電極112b以及第一分支電極112c的延伸方向大致構成「米」字型，但實際應用上不應以此限制本發明之範圍。

**【0026】** 於本發明之部分實施方式中，每二個相鄰之第一分支電極112c具有狹縫SL。於部分實施方式中，狹縫SL與第一分支電極112c的寬度適當地搭配，而使當液晶受到垂直電場影響而傾倒時，液晶可以順著狹縫SL方向(即第一分支電極112c的延伸方向)排列，進而達成多域分割垂直配向的配置。舉例而言，狹縫SL的寬度L1可以設計小於第一分支電極112c的寬度L2或實質上等於第一分支電極112c的寬度L2。

**【0027】** 同樣地，第二次畫素電極113的結構與第一次畫素電極112相似。第二次畫素電極113包含第二主幹電極113a、第二橫向主幹電極113b以及多個第二分支電極113c。第二主幹電極113a與第二資料線DL2的延伸方向實質上相同且至少一部分重疊。第二橫向主幹電極113b與第二主幹電極113a交錯而將第二次畫素電極113劃分形成第二領域A2，詳細而言第二領域A2包括第五配向區F5、第六配向區F6、第七

配向區F7與第八配向區F8。於此，第二橫向主幹電極113b與第二主幹電極113a的延伸方向實質上互相垂直，但不應以此限制本發明之範圍。其中，第二分支電極113c為複數個，部分第二分支電極113c與第二主幹電極113a連接，部分第二分支電極113c與第二橫向主幹電極113b連接。舉例而言，如第1A圖所示，第五配向區F5的第二分支電極113c分別朝向第一延伸方向DR1。第六配向區F6的第二分支電極113c分別朝向第二延伸方向DR2。第七配向區F7的第二分支電極113c分別朝向第三延伸方向DR3。第八配向區F8的第二分支電極113c分別朝向第四延伸方向DR4。第二主幹電極113a與第二分支電極113c其中一根或/及第二橫向主幹電極113b與第二分支電極113c其中一根的夾角較佳約為45度，但不以此為限。於此，第二主幹電極113a、第二橫向主幹電極113b以及第二分支電極113c的延伸方向大致構成「米」字型，但實際應用上不應以此限制本發明之範圍。

**【0028】** 請參考第1A圖與第1B圖所示，第二領域A2中每二個相鄰之第二分支電極113c亦具有狹縫SL，其細節大致與第一分支電極112c相似。當液晶受到垂直電場影響而傾倒時，液晶可以順著相對應的狹縫SL方向(即相對應的第二分支電極113c的延伸方向)排列，進而達成多域分割垂直配向的配置。狹縫SL的寬度L1'可以設計小於第二分支電極113c的寬度L2'或實質上等於第二分支電極113c的寬度L2'。

**【0029】** 較佳地，第一主幹電極112a的寬度L3大於第一資料線DL1的寬度L4，且第二主幹電極113a的L3'寬度大於第二

資料線DL2的寬度L4'，如此一來，第一資料線DL1與第二資料線DL2分別受到第一主幹電極112a與第二主幹電極113a的遮蔽，而避免在顯示畫面過程中操作電壓時，第一資料線DL1或第二資料線DL2突然竄出強電場而造成暗態漏光或串音(Crosstalk)的問題。

**【0030】** 第一次畫素電極112與第二次畫素電極113之間具有間隙(gap)114，以分隔第一次畫素電極112與第二次畫素電極113。舉例而言，間隙114實質上沿著第二方向(例如：Y方向)延伸，且間隙114的長度實質上等於第一次畫素電極112與第二次畫素電極113其中至少一者於第二方向(例如：Y方向)上之長度，可視為在第二方向(例如：Y方向)上之間隙114的長度實質上等於第一次畫素電極112在第二方向(例如：Y方向)上之長度或/及第二次畫素電極113在第二方向(例如：Y方向)上之長度。舉例而言，第一次畫素電極112與二次畫素電極113以間隙114為對稱軸，使得第一次畫素電極112與二次畫素電極113以間隙114呈鏡像排列。第一連接電極115位於間隙114且連接第一次畫素電極112以及第二次畫素電極113。本實施方式中，第一連接電極115連接第一次畫素電極112之第一橫向主幹電極112b以及第二次畫素電極113之第二橫向主幹電極113b，但不應以此限制本發明之範圍。於其他實施方式中，第一連接電極115可以連接第一次畫素電極112與第二次畫素電極113的其他部分而達到電性連接。

**【0031】** 於本發明之多個實施方式中，舉例而言，於第一領域A1與第二領域A2上的液晶節點N1~N3分別分布在第一

主幹電極112a與第一橫向主幹電極112b的交錯位置、間隙114與第一連接電極115的交錯位置以及第二主幹電極113a與第二橫向主幹電極113b的交錯位置，詳細內容將於後面敘述。本實施方式採用兩個米字型電極，有鑑於各配向區F1~F8配向方向不同，可以使液晶節點N1~N3分別有其特定的向錯強度(strength of disclination,DS)。

**【0032】** 同時參照第1A圖、第2A圖與第2B圖。第2A圖是第1A圖中液晶排列的向錯強度(strength of disclination)的示意圖。第2B圖為一對比實施方式中畫素單元300中液晶排列的向錯強度示意圖。第2A圖與第2B圖中以空心箭號表示液晶的傾倒方向。第2A圖於第一主幹電極112a與第一橫向主幹電極112b交錯處具有節點N1，此實施例中第一領域A1內的液晶倒向(例如第一分支電極112c延伸的第一延伸方向DR1、第二延伸方向DR2、第三延伸方向DR3與第四延伸方向DR4)容易皆指向或皆背離節點N1，使得節點N1具有向錯強度+1(關於節點向錯強度的定義請參照Maurice Kleman, Oleg D. LavrentovichSoft, *Matter Physics: An Introduction*Soft Matter Physics: An Introduction, Springer, 2001, 388-396)。同理，對於節點N3(即第二主幹電極113a與第二橫向主幹電極113b交錯處)，第二領域A2內的液晶倒向(即第二分支電極113c延伸的第一延伸方向DR1、第二延伸方向DR2、第三延伸方向DR3與第四延伸方向DR4)容易皆指向或皆背離節點N3，使得節點N3具有向錯強度正1(+1)。

**【0033】** 第2B圖為一對比實施方式的畫素單元300。畫素

單元300僅具有單一個畫素電極310，畫素電極310也具有四個不同配向區。其中，畫素電極310具有直向龍骨電極312與橫向龍骨電極314，直向龍骨電極312沿垂直方向Y延伸，橫向龍骨電極314沿水平方向X延伸，且直向龍骨電極312不與第一資料線DL1'及第二資料線DL2'於垂直投影方向Z重疊。因此，對比實施方式之單一個畫素電極310也不存在間隙(gap)，而僅具有二個分支電極之間的狹縫SL。直向龍骨電極312與橫向龍骨電極314交錯處具有單一個節點N0其向錯強度正1(+1)，且於水平方向X上，節點N0位於第一資料線DL1'與第二資料線DL2'之間。然其節點N0附近的液晶倒向或不連續線(Disclination Line)容易歪曲使得最後的液晶穿透效率降低。而第2A圖之實施例其向錯強度正1(+1)節點N1、N3位於第一資料線DL1或第二資料線DL2上，因此可有效的被遮蔽，而較不影響液晶穿透效率。

**【0034】** 對於第2A圖，節點N2為間隙114與第一連接電極115的交錯位置，而間隙114於畫素電極110之位置，舉例而言，畫素電極110於垂直投影方向(例如:Z方向)上具有投影形狀(即類似圖1A之第一次畫素電極112與第二次畫素電極113外部輪廓(或外圓)所連接而成的形狀)，且其具有與該第二方向(例如:Y方向)平行的均分區(可視為可將投影形狀區分成均勻(平均)距離之區域/線)，例如：位於均分區二側之形狀面積實質上相等，且間隙114與均分區至少一部份重疊。然而，對於第2A圖之節點N2，由於第二配向區F2、第四配向區F4與第五配向區F5、第七配向區F7內的液晶倒向(即第一分支電極

112c延伸的第二延伸方向DR2與第四延伸方向DR4以及第二分支電極113c延伸的第一延伸方向DR1與第三延伸方向DR3)並非皆指向節點N2或背離節點N2，因此較不影響液晶穿透效率。

**【0035】**如此一來，藉由上述設置，可以確保節點N2的向錯強度為負1(-1)。其中，向錯強度為正1(+1)的節點形成的不連續暗線會較向錯強度為-1寬，且節點附近的液晶倒向容易歪曲使得最後的液晶穿透效率較低。本發明之部分實施方式中，向錯強度為正1(+1)的節點N1、N3受到第一資料線DL1與第二資料線DL2的遮蔽，而可以避免因較寬的不連續線(Disclination Line)以及液晶倒向歪曲的形變而造成液晶穿透效率較低的效果。向錯強度為負1(-1)的節點N2，沒有液晶倒向歪曲形變的問題且節點附近形成的不連續線(Disclination Line)較細，因此可不再設置其他的遮蔽元件(例如遮蔽電極、資料線或黑色矩陣等)遮蔽節點N2，便能有效地提昇液晶穿透效率。

**【0036】**舉例而言，實際操作上，可以提供偏振方向正交的兩片偏振片將畫素單元100夾設於這兩片偏振片之間，於畫素單元100固定不轉動情況下，旋轉此正交的兩片偏振片。根據不連續線的相對旋轉方向，可辨別各個節點的向錯強度為正1(+1)或負1(-1)。具體而言，當以順時針方向旋轉此正交的兩片偏振片時，若觀察到不連續線以順時針方向旋轉，則此時節點的向錯強度為正1(+1)；當以順時針方向旋轉此正交的兩片偏振片時，若觀察到不連續線以逆時針方向旋轉，則此時節點

的向錯強度為負1(-1)。向錯強度的大小與不連續線的數量相關，在此節點N1~N3的不連續線的數量皆為4，而使得強度皆為1。但實際應用上，鄰近節點N1與N3的電極可能還有其他種可能的設計，而產生不同數量的不連續線，不應以節點N1與N3的向錯強度大小限制本發明之範圍，且此測試方法也不應限制本發明。

**【0037】** 於部分實施方式中，第一連接電極115的寬度不大於第一橫向主幹電極112b或第二橫向主幹電極113b其中至少一者的寬度。在此，所謂第一連接電極115的寬度是指第一連接電極115平行於間隙114延伸方向(在此亦指第一主幹電極112a、第二主幹電極113a、第一資料線DL1或第二資料線DL2的延伸方向，即第二方向Y)上的長度，第一橫向主幹電極112b與第二橫向主幹電極113b寬度(即第二方向Y上)亦同。於本實施方式中，第一連接電極115的寬度小於第一橫向主幹電極112b或第二橫向主幹電極113b其中至少一者的寬度。藉此，可以有效地限制節點N2的位置且限制向錯強度為-1，避免歪曲的不連續線的產生。

**【0038】** 於本發明之部分實施方式中，間隙114的寬度P(參閱第1B圖)大於狹縫SL的寬度L1，且間隙114的寬度P小於狹縫SL的寬度L1與第一分支電極112c(或者，第二分支電極113c)的寬度L2之合，藉此，可以有效地限制鄰近間隙114的液晶的倒向，確保在施加電壓時，間隙114附近的液晶皆能保持良好的液晶效率。當然不應以此限制本發明之範圍，於其他實施方式中，可以配置間隙114具有適當的寬度。

**【0039】** 於本發明之部分實施方式中，位於第一主幹電極112a之兩側所對應之第一分支電極112c之尺寸不同。具體而言，第一主幹電極112a之兩側所對應連接之第一分支電極112c於平行於第一橫向主幹電極112b方向上的長度不同，例如第一配向區F1的尺寸不同於第二配向區F2的尺寸。此種不對稱結構利於液晶的傾倒，而可以使液晶的排列更加整齊。舉例而言，第一次畫素電極112於垂直投影方向(例如：Z方向)上具有一第一投影形狀(類似第1A圖之第一次畫素電極112外部輪廓(或外圍)所連接而成的形狀)，且第一投影形狀具有一與該第二方向(例如：Y方向)平行的第一均分區(可視為可將第一投影形狀區分成均勻(平均)距離之區域/線)，例如：位於第一均分區二側之形狀面積實質上相等，且第一主幹電極112a與第一均分區至少一部份不重疊。同樣地，第二次畫素電極113亦採用此配置，位於第二主幹電極113a之兩側所對應連接之第二分支電極113c之尺寸不同。舉例而言，第二次畫素電極113於垂直投影方向(例如：Z方向)上具有一第二投影形狀(類似圖1A之第二次畫素電極113外部輪廓(或外圍)所連接而成的形狀)，且第二投影形狀具有一與該第二方向(例如：Y方向)平行的第二均分區(可視為可將第二投影形狀區分成均勻(平均)距離之區域/線)，例如：位於第二均分區二側之形狀面積實質上相等，且第二主幹電極113a與第二均分區至少一部份不重疊。

**【0040】** 於本發明之部分實施方式中，第一次畫素電極112可更包含第一邊界電極112d，以連接第一分支電極112c

之末端。本發明係以第一邊界電極112d連接所有的第一分支電極112c之末端為範例，但不限於此。於其它實施例中，第一邊界電極112d連接所有的第一分支電極112c其中一部份之末端，且可連續或不連續的分成不同區段。藉此，防止第一分支電極112c的末端因電位不均而造成液晶倒向不穩定的現象。同樣地，第二次畫素電極113亦採用此配置，第二次畫素電極113可包含第二邊界電極113d以連接第二分支電極113c之末端。本發明係以第二邊界電極113d連接所有的第二分支電極113c之末端為範例，但不限於此。於其它實施例中，第二邊界電極113d連接所有的第二分支電極113c其中一部份之末端，且可連續或不連續的分成不同區段。

**【0041】** 於部分實施方式中，第二資料線DL2可以連接適當的主動元件，以操控其他的元件配置(在此並未繪出)。或者，於部分實施方式中，第二資料線DL2可以是不連接任何主動元件。

**【0042】** 本發明之多個實施方式中的各種主動元件(例如第一主動元件T1)可以是各種半導體元件，例如電晶體、二極體或其它合適的元件，且半導體元件的材料包含多晶矽、單晶矽、微晶矽、非晶矽、有機半導體材料、金屬氧化物半導體材料、或其它合適的材料、或前述至少二種的組合，第一主動元件T1可包含控制端(例如閘極G1)以及隨控制端操控而導通的兩端(例如源極S1以及汲極D1)。

**【0043】** 第1B圖為沿第1A圖之線1B-1B之剖面示意圖。於此，第1B圖具體繪示了顯示裝置DD之一畫素區域PA內的結

構。顯示裝置DD可包含具有多個畫素單元100的基板SB1、對應基板OS以及液晶層LC。本發明之多個實施方式中，可以採用聚合物穩定配向型(Polymer-Stabilized Alignment, PSA)顯示裝置DD。舉例而言，可採用負型液晶分子並設計其以多域分割方式配向，例如設計聚合物垂直配向層(未繪示)，其後畫素電極110與對應基板OS之對應電極200可以藉由垂直電場操控液晶層LC依照各個電極方向而水平排列，以多域(multi-domain)方式顯示畫面。應了解到，不應以此限制本發明之範圍，於其他實施方式中，亦可以不透過此方式，配置液晶顯示裝置。

**【0044】** 於此，基板SB1上可選擇的包含多個層體，例如遮蔽電極120、閘極介電層GI、第一平坦層PV1、彩色濾光層130以及第二平坦層PV2，則基板SB1與其上之多個層體，可視為主動元件陣列基板AS。

**【0045】** 遮蔽電極120設置於畫素電極110的至少一外側邊，可以用來遮蔽二相鄰畫素單元100之間或單一畫素單元100內之元件的漏光，來讓顯示面板達到更好的顯示效果。舉例而言，遮蔽電極120、閘極G1以及第一閘極線GL1可由位於基板SB1上的同一第一導電層所形成，例如導電金屬，且前述元件相互分隔，但不限於此。遮蔽電極120可以接地或固定電位。於部分實施方式中，顯示裝置DD內之畫素電極110包含的區域內以及第一與第二資料線DL1、DL2上方不設有黑色矩陣BM(Black Matrix)，僅於閘極線GL1與第一主動元件T1對應的位置上設置黑色矩陣(Black Matrix)。此外，以遮蔽電極

120定義畫素區域，藉由此設計，當顯示裝置DD為曲面型(例如基板SB1彎曲)時，可避免因曲面設置而產生黑色矩陣偏移造成暗態漏光不均與穿透率下降的問題。再者，黑色矩陣(Black Matrix)可設置於基板SB1或對應基板OS上。

**【0046】** 第1C圖為沿第1A圖之線1C-1C之剖面示意圖。同時參照第1A圖至第1C圖，基板SB1上設置有半導體層SE。閘極介電層GI設置於遮蔽電極120、閘極G1以及第一閘極線GL1上。半導體層SE設置於閘極介電層GI上。源極S1與汲極D1設置於半導體層SE上。第一資料線DL1、第二資料線DL2、源極S1以及汲極D1可由同一第二導電層所形成，例如導電金屬，但不限於此。閘極介電層GI將第二導電層(第一資料線DL1、第二資料線DL2以及半導體層SE)電性隔絕於第一導電層(例如：遮蔽電極120、閘極G1以及第一閘極線GL1)。

**【0047】** 可選擇的將第一平坦層PV1覆蓋第一資料線DL1與第二資料線DL2，而使彩色濾光層130設置於其上。彩色濾光層130包含第一濾光區域132、第二濾光區域134以及第三濾光區域136，例如綠色光阻、紅色光阻以及藍色光阻，分別對應於畫素區域PA，即三個濾光區域分別對應於畫素電極。於本實施例中，第二濾光區域134對應於畫素區域PA，即對應畫素電極110設置為範例。因此，第一濾光區域132對應於另一個畫素區域PA，即對應另一個畫素電極設置，而第三濾光區域136對應於再一個畫素區域PA，即對應再一個畫素電極設置。因此，第二濾光區域134之一端與第一濾光區域132連接，第二濾光區域134之另一端與第三濾光區域136連接。遮蔽電

極120可覆蓋第一濾光區域132與第二濾光區域134的連接處以及第二濾光區域134與第三濾光區域136的連接處，藉以降低混光與暗態漏光的可能性。

**【0048】** 可選擇的將第二平坦層PV2覆蓋彩色濾光層130，而可提供平坦的上表面供畫素電極110設置，自此，彩色濾光層130可設置於畫素電極110與遮蔽電極120之間。第二平坦層PV2、彩色濾光層130、第一平坦層PV1可以具有開口O1(如圖1C)，以供畫素電極110與汲極D1電性連接。

**【0049】** 於本發明之多個實施方式中，基板SB1可以由玻璃、有機材料或其它合適的材料所組成。閘極介電層GI、第一平坦層PV1以及第二平坦層PV2可以由無機材料(例如：氧化矽、氮化矽、氮氧化矽、其它合適的材料、或上述之組合)、有機材料(例如：光阻、聚醯亞胺(polyimide， PI)、苯並環丁烯(PCB)、環氧樹脂(Epoxy)、過氟環丁烷(PFCB)、其它合適的材料、或上述之組合)、或其它合適的材料、或上述之組合。畫素電極110的材質例如是穿透式畫素電極、反射式畫素電極或是半穿透半反射式畫素電極。穿透式畫素電極之材質包括金屬氧化物(例如是銻錫氧化物、銻鋅氧化物、鋁錫氧化物、鋁鋅氧化物、銻鎗鋅氧化物、或其它合適的氧化物、或者是上述至少二者之堆疊層)、奈米碳管/桿、有機導電材料、或例如厚度小於60埃的反射材料、或其它合適的氧化物、或者是上述至少二者之堆疊層。對應電極200可以由透明導電材料所組成，其材料可以和畫素電極110的材料相同或不同。

**【0050】** 第3圖為根據本發明之一實施方式之畫素單元之

上視示意圖。本實施方式與前述實施方式相似，具體而言，畫素單元100包含主要顯示區MA與次要顯示區SA，其畫素單元100可採用2D1G(two data lines and one gate line)或2DhG(two data lines and half gate line)的配置，本發明不以此為限。換句話說，將液晶顯示面板內的每一個畫素單元100分為兩個可獨立驅動的子畫素(即主要顯示區MA與次要顯示區SA內的子畫素)。此兩個子畫素(即主要顯示區MA與次要顯示區SA內的子畫素)設置於閘極線GL1之兩側，使用同一閘極線與相同的資料線來進行驅動，即為2DhG驅動電路；或者此兩個子畫素使用同一閘極線與不同的資料線來進行驅動，即為2D1G驅動電路。藉此，可以改善液晶顯示器的大視角的色偏問題。於此以2DhG的面板配置來進行說明本發明之多個實施方式，但本發明不以此為限。

**【0051】** 請參考第3圖。畫素單元100包含閘極線GL1、閘極線GL2、第一資料線DL1、第二資料線DL2、第一主動元件T1、第二主動元件T2、第三主動元件T3、畫素電極110以及電容電極CE。畫素電極110同時位於主要顯示區MA與次要顯示區SA。畫素電極110包含第一次畫素電極112、第二次畫素電極113、第三次畫素電極116與第四次畫素電極117。次要顯示區SA內與主要顯示區MA內的畫素電極110尺寸不同，具體而言，次要顯示區SA內與主要顯示區MA沿實質上平行於第一資料線DL1或第二資料線DL2的長度不同，即位於第二方向(例如：Y方向)上之次要顯示區SA的長度不同於位於第二方向(例如：Y方向)上之主要顯示區MA的長度。再者，次要顯示

區SA內與主要顯示區MA內的畫素電極110電位不相同，於次要顯示區SA內更可藉由第三主動元件T3控制畫素電極110。

**【0052】** 畫素電極110包含第一次畫素電極112、第二次畫素電極113、間隙114、第一連接電極115、第三次畫素電極116、第四次畫素電極117、間隙118以及第二連接電極119。第一次畫素電極112、第二次畫素電極113以及第一連接電極115設置於主要顯示區MA內。第三次畫素電極116、第四次畫素電極117以及第二連接電極119設置於次要顯示區SA內。

**【0053】** 具體而言，第一次畫素電極112包含第一主幹電極112a、第一橫向主幹電極112b以及多個第一分支電極112c。第一橫向主幹電極112b與第一主幹電極112a交錯而將第一次畫素電極112劃分第一領域A1。第一分支電極112c連接第一主幹電極112a或/及第一橫向主幹電極112b。於此，第一主幹電極112a、第一橫向主幹電極112b以及第一分支電極112c的延伸方向大致構成「米」字型，如第1A圖所述，但實際應用上不應以此限制本發明之範圍。

**【0054】** 第二次畫素電極113包含第二主幹電極113a、第二橫向主幹電極113b以及多個第二分支電極113c。第二橫向主幹電極113b與第二主幹電極113a交錯而將第二次畫素電極113形成第二領域A2。第二分支電極113c連接第二主幹電極113a或/及第二橫向主幹電極113b。於此，第二主幹電極113a、第二橫向主幹電極113b以及第二分支電極113c的延伸方向大致構成「米」字型，如第1A圖所述，但實際應用上不應以此限制本發明之範圍。

**【0055】** 第一次畫素電極112與第二次畫素電極113之間具有間隙(gap)或稱為第一間隙114，以分隔第一次畫素電極112與第二次畫素電極113。舉例而言，間隙114實質上沿著第二方向(例如:Y方向)延伸，且間隙114的長度實質上等於第一次畫素電極112與第二次畫素電極113其中至少一者於第二方向(例如:Y方向)上之長度，可視為在第二方向(例如：Y方向)上之間隙114的長度實質上等於第一次畫素電極112在第二方向(例如：Y方向)上之長度或/及第二次畫素電極113在第二方向(例如：Y方向)上之長度。第一連接電極115位於間隙114且連接第一次畫素電極112以及第二次畫素電極113。

**【0056】** 主要顯示區MA可劃分為8個配向區，每個配向區(F1~F8)分別有其特定的液晶排列方向(大致平行於分支電極的延伸方向)。透過第一次畫素電極112與第二次畫素電極113的米字型設計，可以限定其中的節點N2向錯強度。相關細節大致如前述實施方式所述，在此不再贅言。

**【0057】** 第三次畫素電極116包含第三主幹電極116a、第三橫向主幹電極116b以及多個第三分支電極116c。第三主幹電極116a與第一資料線DL1延伸方向實質上相同且至少部分重疊，於此，第三橫向主幹電極116b與第三主幹電極116a交錯而將第三次畫素電極116劃分為第三領域A3。第三領域A3包括第九配向區F9、第十配向區F10、第十一配向區F11與第十二配向區F12。具體而言，第三橫向主幹電極116b與第三主幹電極116a的延伸方向實質上互相垂直，但不應以此限制本發明之範圍。第三分支電極116c連接第三主幹電極116a或/及

第三橫向主幹電極116b。舉例而言，如圖所示，第九配向區F9的第三分支電極116c分別朝向第一延伸方向DR1延伸。第十配向區F10的第三分支電極116c分別朝向第二延伸方向DR2延伸。第十一配向區F11的第三分支電極116c分別朝向第三延伸方向DR3延伸。第十二配向區F12的第三分支電極116c分別朝向第四延伸方向DR4延伸。於此，第三主幹電極116a、第三橫向主幹電極116b以及第三分支電極116c的延伸方向大致構成「米」字型，但實際應用上不應以此限制本發明之範圍。

**【0058】** 第四次畫素電極117包含第四主幹電極117a、第四橫向主幹電極117b以及多個第四分支電極117c。第四主幹電極117a與第二資料線DL2延伸方向實質上相同且至少部分重疊。於此，第四橫向主幹電極117b與第四主幹電極117a交錯而將第四次畫素電極117劃分為第四領域A4。第四領域A4包括第十三配向區F13、第十四配向區F14、第十五配向區F15與第十六配向區F16。具體而言，第四橫向主幹電極117b與第四主幹電極117a的延伸方向實質上互相垂直，但不應以此限制本發明之範圍。第四分支電極117c電性連接第四主幹電極117a或/及第四橫向主幹電極117b。舉例而言，如圖所示，第十三配向區F13的第四分支電極117c分別朝向第一延伸方向DR1延伸。第十四配向區F14的第四分支電極117c分別朝向第二延伸方向DR2延伸。第十五配向區F15的第四分支電極117c分別朝向第三延伸方向DR3延伸。第十六配向區F16的第四分支電極117c分別朝向第四延伸方向DR4延伸。於此，第四主幹電極117a、第四橫向主幹電極117b以及第四分支電極117c

的延伸方向大致構成「米」字型，但實際應用上不應以此限制本發明之範圍。

**【0059】** 第三次畫素電極116與第四次畫素電極117之間具有間隙或稱為第二間隙118，以分隔第三次畫素電極116與第四次畫素電極117。舉例而言，間隙118實質上沿著第二方向(例如：Y方向)延伸，且間隙118的長度實質上等於第三次畫素電極116與第四次畫素電極117其中至少一者於第二方向(例如：Y方向)上之長度，可視為在第二方向(例如：Y方向)上之間隙118的長度實質上等於第三次畫素電極116在第二方向(例如：Y方向)上之長度或/及第四次畫素電極117在第二方向(例如：Y方向)上之長度。於本實施例中，次要顯示區SA的間隙118於第二方向上之長度大於主要顯示區MA的間隙114於第二方向上之長度，但不限於此。於其它實施例中，次要顯示區SA的間隙118於第二方向上之長度實質上相同於主要顯示區MA的間隙114於第二方向上之長度。第二連接電極119位於間隙118且連接第三次畫素電極116與第四次畫素電極117。在本實施例中，第二連接電極119連接第三次畫素電極116之第三橫向主幹電極116b以及第四次畫素電極117之第四橫向主幹電極117b，但不應以此限制本發明之範圍。於其他實施方式中，第二連接電極119可以連接第三次畫素電極116與第四次畫素電極117的其他部分而達到電性連接。於本發明之多個實施方式中，舉例而言，第二連接電極119的寬度(例如：於第二方向Y的大小)小於第三橫向主幹電極116b的寬度(例如：於第二方向Y的大小)或第四橫向主幹電極117b的寬度

(例如：於第二方向Y的大小)其中至少一者。

**【0060】** 如此一來，次要顯示區SA包括第三領域A3與第四領域A4。配向區F9~16分別有其特定的液晶排列方向(大致平行於分支電極的延伸方向)，第三領域A3以及第四領域A4中的液晶節點N4~N6分別分布在第三主幹電極116a與第三橫向主幹電極116b的交錯位置、間隙118與第二連接電極119的交錯位置以及第四主幹電極117a與第四橫向主幹電極117b的交錯位置。藉由上述設置，如同前述的節點N2，可以使節點N5亦具有向錯強度-1。其中，向錯強度為-1的節點N5，其周圍的液晶較不具有歪曲的問題，且節點附近形成的不連續黑線較細，能提供較佳的視覺效果，而不一定要再設置其他的遮蔽物(例如遮蔽電極、資料線、黑色矩陣等)遮蔽節點N5。如前所述，本實施方式採用兩個米字型電極，以確保節點N2、N5的向錯強度為-1，以避免液晶倒向歪曲的問題。此外，節點N4類似於節點N1，節點N6類似於節點N3，可參閱前述。

**【0061】** 於部分實施方式中，第一連接電極115的寬度(例如：於第二方向Y的大小)不大於或小於第一橫向主幹電極112b或第二橫向主幹電極113b兩者之一的寬度(例如：於第二方向Y的大小)。於部分實施方式中，第二連接電極119的寬度(例如：於第二方向Y的大小)不大於或小於第三橫向主幹電極116b或第四橫向主幹電極117b兩者之一的寬度(例如：於第二方向Y的大小)。藉此，可以有效地限制節點N2、N5的位置且限制向錯強度為-1，避免歪曲的不連續線(Disclination Line)產生。

**【0062】** 如同主要顯示區MA內的畫素電極110配置，任二個第三分支電極116c之間以及任二個第四分支電極117c之間分別具有狹縫SL，而使液晶能躺平於狹縫SL內，進而達成多域分割垂直配向的配置。

**【0063】** 本發明之多個實施方式中，同時參考第1A圖與第1B圖，間隙114的寬度P可大於狹縫SL的寬度L1，且間隙114的寬度P小於狹縫SL的寬度L1(或者寬度L1')與第一分支電極112c的寬度L2(或者，第二分支電極113c的寬度L2')之合。藉此，可以有效地限制鄰近間隙114的液晶的倒向，確保在施加電壓時，間隙114附近的液晶皆能保持良好的液晶效率。同樣地，間隙118的寬度可大於狹縫SL的寬度，且間隙118的寬度小於狹縫SL的寬度與第三分支電極116c(或者，第四分支電極117c)的寬度之合。當然不應以此限制本發明之範圍，於其他實施方式中，可以配置間隙114與間隙118可具有適當的寬度。

**【0064】** 於本發明之部分實施方式中，可以設計位於第一主幹電極112a之兩側所對應之第一分支電極112c之尺寸不同，例如領域F1的尺寸不同於領域F2的尺寸。同樣地，第二次畫素電極113、第三次畫素電極116以及第四次畫素電極117亦可採用此配置。此種不對稱結構利於液晶的傾倒，而可以使液晶的排列更加整齊。

**【0065】** 舉例而言，第一次畫素電極112於垂直投影方向(例如：Z方向)上具有一第一投影形狀(類似第1A圖之第一次畫素電極112外部輪廓(或外圍)所連接而成的形狀)，且第一投影形狀具有一與該第二方向(例如：Y方向)平行的第一均分區

(可視為可將第一投影形狀區分成均勻(平均)距離之區域/線)，例如：位於第一均分區二側之形狀面積實質上相等，且第一主幹電極112a與第一均分區至少一部份不重疊。同樣地，第二次畫素電極113亦採用此配置，位於第二主幹電極113a之兩側所對應連接之第二分支電極113c之尺寸不同。舉例而言，第二次畫素電極113於垂直投影方向(例如：Z方向)上具有一第二投影形狀(類似圖1A之第二次畫素電極113外部輪廓(或外圍)所連接而成的形狀)，且第二投影形狀具有一與該第二方向(例如：Y方向)平行的第二均分區(可視為可將第二投影形狀區分成均勻(平均)距離之區域/線)，例如：位於第二均分區二側之形狀面積實質上相等，且第二主幹電極113a與第二均分區至少一部份不重疊。

**【0066】** 於此，第一主幹電極112a與第三主幹電極116a的寬度可大於第一資料線DL1的寬度L4，第二主幹電極113a與第四主幹電極117a的寬度可大於第二資料線DL2的寬度L4'。如此一來，第一資料線DL1與第二資料線DL2可分別受到第一主幹電極112a與第三主幹電極116a以及第二主幹電極113a與第四主幹電極117a的遮蔽，而避免在顯示畫面過程中操作電壓時，第一資料線DL1或第二資料線DL2突然竄出強電場而造成暗態漏光或串音(Crosstalk)的問題。

**【0067】** 於本發明之部分實施方式中，第一次畫素電極112包含第一邊界電極112d，以連接第一分支電極112c之末端，例如：第一邊界電極112d連續連接所有的第一分支電極112c之末端或部份連接第一分支電極112c之末端來形成多個

區段。藉此，防止第一分支電極112c的末端因電位不均而造成液晶倒向不穩定的現象。同樣地，第二次畫素電極113、第三次畫素電極116以及第四次畫素電極117亦可採用此配置。第二次畫素電極113、第三次畫素電極116以及第四次畫素電極117分別包含第二邊界電極113d、第三邊界電極116d以及第四邊界電極117d，分別連接第二分支電極113c之末端、第三分支電極116c之末端以及第四分支電極117c的末端。

**【0068】** 第三次畫素電極116與第四次畫素電極117的其他細節設置大致上如同第一次畫素電極112與第二次畫素電極113的設置，在此不再贅述。

**【0069】** 於本發明之部分實施方式中，第一主動元件T1與主要顯示區MA之畫素電極110電性連接，第二主動元件T2則與次要顯示區SA之畫素電極110電性連接。當然不應以此限制本發明之範圍，於其他實施方式中，亦可以配置第一主動元件T1與次要顯示區SA之畫素電極110電性連接，第二主動元件T2則與主要顯示區MA之畫素電極110電性連接。

**【0070】** 第一主動元件T1與閘極線GL1、第一資料線DL1以及位於主要顯示區MA之畫素電極110電性連接。具體而言，第一主動元件T1之閘極G1電性連接閘極線GL1，源極S1以及汲極D1分別電性連接第一資料線DL1以及位於主要顯示區MA之畫素電極110，而使第一主動元件T1可以在閘極線GL1的控制下使第一資料線DL1與位於主要顯示區MA之畫素電極110電性連接。

**【0071】** 第二主動元件T2與閘極線GL1、第一資料線DL1

以及次要顯示區SA之畫素電極110電性連接。具體而言，第二主動元件T2之閘極G2電性連接閘極線GL1，源極S2以及汲極D2分別電性連接第一資料線DL1以及位於次要顯示區SA之畫素電極110，而使第一主動元件T1可以在閘極線GL1的控制下使第一資料線DL1與位於次要顯示區SA之畫素電極110電性連接。於此，第二主動元件T2與第一主動元件T1電性連接，具體而言，閘極G2與閘極G1電性連接，源極S2與源極S1電性連接。

**【0072】** 第三主動元件T3與閘極線GL2以及電容電極CE、畫素電極110電性連接。具體而言，第三主動元件T3之閘極G3電性連接閘極線GL2，源極S3以及汲極D3分別電性連接位於次要顯示區SA之畫素電極110以及電容電極CE，而使第三主動元件T3可以在閘極線GL2的控制下使電容電極CE與位於次要顯示區SA之畫素電極110電性連接。

**【0073】** 於此，電容電極CE與閘極線GL1至少部份重疊，且兩者由電容絕緣層分隔開來。舉例而言，閘極介電層GI可作為前述的電容元件之電容絕緣層。藉此，可以使電容電極CE、閘極線GL1以及電容絕緣層(未繪示)構成電容元件。據此，在閘極線GL1開通第一主動元件T1與第二主動元件T2而使主要顯示區MA之畫素電極110與次要顯示區SA之畫素電極110接連接第一資料線DL1而具有相似電位後，可藉由閘極線GL2控制第三主動元件T3導通電容元件CA之電容電極CE與位於次要顯示區SA之畫素電極110，而讓位於次要顯示區SA之畫素電極110的電位低於位於主要顯示區MA之畫素電

極110的電位。

**【0074】**換言之，本實施例之畫素結構在驅動過程之中便可使單一畫素結構中之第一次畫素電極與第二次畫素電極具相較於第三次畫素電極與第四次畫素電極有不同的電壓值，因而可以使得單一畫素結構中各配向區域所對應之顯示介質被不同的電壓值驅動，而呈現多域排列以達到改善顯示器的色偏(color washout)現象之目的。上述實施方式是藉由第二掃描線SL2以及分享第三主動元件T3的設計，而使得第一次畫素電極112以及第二次畫素電極113在驅動過程具有不同的電壓值，以改善顯示器之色偏現象。

**【0075】**然，本發明不限於此，在其他的實施方式中，可以省略第三主動元件T3與閘極線GL2以及電容電極CE，還可以採用其他種設計方式來達到使得位於主要顯示區MA與次要顯示區SA之顯示介質感受到不同的電壓，進而達到以改善顯示器之色偏現象之目的。

**【0076】**第4圖為第3圖之畫素單元100於多個實施方式中的實照圖。第4圖編號No.1、No.2、No.3與No.4代表第一次畫素電極112、第二次畫素電極113、第三次畫素電極116、第四次畫素電極117設計參數不同。同時參照第1B圖、第3圖與第4圖，為方便比較各種畫素單元的表現，將第4圖中各個畫素單元的設計參數與液晶效率整理如下表：

編號	1	2	3	4
分支電極寬度L2、L2'	3.5	2.5	3	3

狹縫寬度 L1、L1'	2.5	3.5	3	3
間隙寬度P	4	4	3	2.5
液晶效率(%)	34.91	27.98	25.33	25.01

【0077】以上表格中，當間隙114或間隙118的間隙寬度P過小時，中央節點容易移動或消失造成不連續線(Discination line)。如編號1所示，間隙114或間隙118至少兩者之一的寬度P要大於狹縫SL的寬度L1(或L1')，才比較不容易因為液晶倒向不佳而產生黑羽毛現象。但若間隙114或間隙118的間隙寬度P過大可能會因電場不均造成間隙內的液晶排列不整齊。因此，藉由設計間隙114或間隙118的間隙寬度P大於狹縫SL的寬度L1(或L1')，且間隙114或間隙118的間隙寬度P小於狹縫SL的寬度L1(或L1')，與分支電極的寬度L2(或L2')之合，可以改善液晶效率與顯示效果。

【0078】同時參照第3圖與第4圖，於部分實施方式中，在主要顯示區MA與次要顯示區SA中分別設有遮蔽電極120。遮蔽電極120可包含二主幹遮蔽電極122以及連接二主幹遮蔽電極122的橫向遮蔽電極124。主幹遮蔽電極122的延伸方向平行於第一資料線DL1的延伸方向。主幹遮蔽電極122覆蓋第一濾光區域132與第二濾光區域134的連接處以及第二濾光區域134與第三濾光區域136的連接處，藉以降低混光的可能性。橫向遮蔽電極124的延伸方向平行於第一橫向主幹電極112b或第三橫向主幹電極116b的延伸方向。

【0079】於主要顯示區MA中，橫向遮蔽電極124位於主要

顯示區MA中的底端。於次要顯示區SA中，橫向遮蔽電極124可以設置與第三橫向主幹電極116b、第四橫向主幹電極117b以及第二連接電極119重疊，橫向遮蔽電極124的寬度可大於第二連接電極119的寬度，而能遮蔽前述的節點N5，當然不應以此限制本發明之範圍。

**【0080】** 於其他實施方式中，於次要顯示區SA中，橫向遮蔽電極124可以設置於次要顯示區SA的底端，而不遮蔽節點N5。於其他實施方式中，於主要顯示區MA中，橫向遮蔽電極124可以設置與第一連接電極115重疊，而遮蔽節點N2。

**【0081】** 第5圖為根據本發明之一實施方式之畫素單元100之上視示意圖。本實施方式與前述實施方式相似，差別在於：本實施方式中，第一連接電極115於垂直方向Y上的寬度大致等於第一橫向主幹電極112b或第二橫向主幹電極113b兩者之一於垂直方向Y上的寬度，第二連接電極119於垂直方向Y上的寬度大致等於第三橫向主幹電極116b或第四橫向主幹電極117b兩者之一於垂直方向Y上的寬度。

**【0082】** 本實施方式的其他細節大致上如前所述，在此不再贅述。

**【0083】** 第6圖為根據本發明之又一實施方式之畫素單元100之上視示意圖。本實施方式與前述實施方式相似，差別在於：於本實施方式中，第一連接電極115連接第一次畫素電極112之第一邊界電極112d以及第二次畫素電極113之第二邊界電極113d，而不連接第一橫向主幹電極112b與第二橫向主幹電極113b。第二連接電極119連接第三次畫素電極116之第三

邊界電極116d以及第四次畫素電極117之第四邊界電極117d，而不連接第三橫向主幹電極116b與第四橫向主幹電極117b。

**【0084】** 具體而言，第一連接電極115連接平行於第一橫向主幹電極112b之第一邊界電極112d以及平行於第二橫向主幹電極113b之第二邊界電極113d。第二連接電極119連接平行於第三橫向主幹電極116b之第三邊界電極116d以及平行於第四橫向主幹電極117b之第四邊界電極117d。

**【0085】** 本實施方式的其他細節大致上如前所述，在此不再贅述。

**【0086】** 第7圖的編號1、2、3分別為第3圖、第5圖與第6圖之實施方式之畫素單元100之光學模擬圖。於此，第7圖中呈現的是各個實施方式中兩個相鄰的畫素單元100之主要顯示區MA與部分次要顯示區SA的光學模擬圖，其中上半部分是半個畫素單元的次要顯示區SA，下半部分是另一個相鄰的畫素單元的主要顯示區MA。

**【0087】** 同時參照第3圖、第5圖、第6圖與第7圖，為方便比較各種畫素單元的表現，將第7圖中各個實施方式與穿透效率整理如下表：

編號	1	2	3
實施方式	第3圖	第5圖	第6圖
連接電極位置	主(次)要顯示區中央	主(次)要顯示區中央	主(次)要顯示區邊緣

連接電極寬度與橫向主幹電極寬度比值	小於1	等於1	小於1
穿透率	27.3%	26.1%	25.9%
正規化穿透率	100%	95.6%	95.0%

**【0088】** 據此，從第7圖與以上表格可知，編號1的第3圖的主要顯示區MA與次要顯示區SA的第一連接電極115設置於第一橫向主幹電極112b與第二橫向主幹電極113b之間，第二連接電極119設置於第三橫向主幹電極116b與第四橫向主幹電極117b之間，且設計第一連接電極115與第二連接電極119於垂直方向Y上的寬度小於第一橫向主幹電極112b、113b、116b、117b於垂直方向Y上的寬度，有助於提升畫素單元的穿透率。

**【0089】** 第8圖為根據本發明之再一實施方式之畫素單元100之上視示意圖。本實施方式與前述實施方式相似，差別在於，本實施方式採用2D1G的結構。將液晶顯示面板內的每一個畫素單元100分為主要顯示區MA與次要顯示區SA，且主要顯示區MA與次要顯示區SA內的畫素電極110使用同一第一閘極線GL1與不同的資料線(分別為第一資料線DL1與第二資料線DL2)來進行驅動。

**【0090】** 於此，第一主動元件T1之閘極G1電性連接閘極線GL1，源極S1以及汲極D1分別電性連接第一資料線DL1以及位於主要顯示區MA之畫素電極110，而使第一主動元件T1可以在閘極線GL1的控制下使第一資料線DL1與位於主要顯

示區MA之畫素電極110電性連接。

**【0091】** 第二主動元件T2之閘極G2電性連接閘極線GL1，源極S2以及汲極D2分別電性連接第二資料線DL2以及位於次要顯示區SA之畫素電極110，而使第一主動元件T1可以在閘極線GL1的控制下使第二資料線DL2與位於次要顯示區SA之畫素電極110電性連接。

**【0092】** 藉此，可以改善液晶顯示器的大視角的色偏問題。本實施方式的其他細節大致上如前所述，在此不再贅述。

**【0093】** 本發明之部分實施方式提供一種畫素單元，設計液晶的節點位於兩個米字型電極之間，以限制施加電壓時節點周邊的液晶排列方向，而使節點的向錯強度為-1。據此，施加電壓時，可以使鄰近節點的多個領域不會因歪曲的問題影響視覺效果。此外，還設計兩個次畫素電極的主幹電極與資料線重疊，而避免資料線突然竄出強電場而可能造成的暗態漏光或串音(Crosstalk)的問題。

**【0094】** 雖然本發明已以多種實施方式揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

### 【符號說明】

#### 【0095】

100：畫素單元

A2：第二領域

110：畫素電極

A3：第三領域

112 : 第一次畫素電極	A4 : 第四領域
112a : 第一主幹電極	F1 : 第一配向區
112b : 第一橫向主幹電極	F2 : 第二配向區
112c : 第一分支電極	F3 : 第三配向區
112d : 第一邊界電極	F4 : 第四配向區
113 : 第二次畫素電極	F5 : 第五配向區
113a : 第二主幹電極	F6 : 第六配向區
113b : 第二橫向主幹電極	F7 : 第七配向區
113c : 第二分支電極	F8 : 第八配向區
113d : 第二邊界電極	F9 : 第九配向區
114 : 間隙	F10 : 第十配向區
115 : 第一連接電極	F11 : 第十一配向區
116 : 第三次畫素電極	F12 : 第十二配向區
116a : 第三主幹電極	F13 : 第十三配向區
116b : 第三橫向主幹電極	F14 : 第十四配向區
116c : 第三分支電極	F15 : 第十五配向區
116d : 第三邊界電極	F16 : 第十六配向區
117 : 第四次畫素電極	GL1 : 閘極線
117a : 第四主幹電極	GL2 : 閘極線
117b : 第四橫向主幹電極	DL1 : 第一資料線
117c : 第四分支電極	DL2 : 第二資料線
117d : 第四邊界電極	DL1' : 第一資料線
118 : 間隙	DL2' : 第二資料線
119 : 第二連接電極	DR1 : 第一延伸方向

120：遮蔽電極	DR2：第二延伸方向
122：主幹遮蔽電極	DR3：第三延伸方向
124：橫向遮蔽電極	DR4：第四延伸方向
130：彩色濾光層	X：水平方向(第一方向)
132：第一濾光區域	Y：垂直方向(第二方向)
134：第二濾光區域	Z：垂直投影方向
136：第三濾光區域	PV1：第一平坦層
200：對應電極	PV2：第二平坦層
300：畫素單元	GI：閘極介電層
310：畫素電極	SB1：基板
312：直向龍骨電極	SE：半導體層
314：橫向龍骨電極	OS：對應基板
L1~L4：寬度	LC：液晶層
L1'~L4'：寬度	CE：電容電極
S1~S3：源極	SL：狹縫
D1~D3：汲極	O1：開口
P：寬度	MA：主要顯示區
G1~G3：閘極	SA：次要顯示區
T1：第一主動元件	AS：主動元件陣列基板
T2：第二主動元件	PA：畫素區域
T3：第三主動元件	BM：黑色矩陣
N0~N6：節點	1B-1B：線
A1：第一領域	1C-1C：線

申請案號：105133453

# 公告本

## 【發明摘要】

申請日：105/10/17

IPC 分類：  
G02F 1/1362 (2006.01)  
G09G 3/32 (2016.01)  
H01L 27/32 (2006.01)

【中文發明名稱】畫素單元及其顯示面板

【英文發明名稱】PIXEL UNIT AND DISPLAY PANEL

### 【中文】

一種畫素單元包含閘極線、第一資料線、第二資料線、第一主動元件以及畫素電極。第一主動元件與閘極線以及第一資料線或第二資料線電性連接。畫素電極與第一主動元件電性連接。畫素電極包含第一次畫素電極、第二次畫素電極、間隙以及第一連接電極。第一次畫素電極與第二次畫素電極分別包含主幹電極、橫向主幹電極以及多個分支電極。第一次畫素電極與第二次畫素電極之間具有間隙。第一連接電極位於間隙且連接第一次畫素電極以及第二次畫素電極。

### 【英文】

A pixel unit includes a gate line, a first data line, a second data line, a first active device, and a pixel electrode. The first active device is electrically connected to the gate line and the first or second data line. The pixel electrode is electrically connected to the first active device. The pixel electrode includes a first sub-pixel electrode, a second sub-pixel electrode, a gap, and a first connecting electrode. Each of the first sub-pixel electrode and the second sub-pixel electrode

includes a trunk electrode, a horizontal trunk electrode, and branch electrodes. The gap is existed between the first sub-pixel electrode and the second sub-pixel electrode. The first connecting electrode is located at the gap and connects the first sub-pixel electrode and the second sub--pixel electrode.

### 【指定代表圖】第3圖

### 【代表圖之符號簡單說明】

100：畫素單元	D1~D3：汲極
110：畫素電極	T1：第一主動元件
112：第一次畫素電極	T2：第二主動元件
112a：第一主幹電極	T3：第二主動元件
112b：第一橫向主幹電極	N1~N6：節點
112c：第一分支電極	A1：第一領域
112d：第一邊界電極	A2：第二領域
113：第二次畫素電極	A3：第三領域
113a：第二主幹電極	A4：第四領域
113b：第二橫向主幹電極	F1~F4：第一領域
113c：第二分支電極	F5~F8：第二領域
113d：第二邊界電極	F9~F12：第三領域
114：間隙	F13~F16：第四領域
115：第一連接電極	GL1：閘極線
116：第三次畫素電極	GL2：閘極線

## 【發明申請專利範圍】

【第 1 項】一種畫素單元，包含：

一閘極線，沿一第一方向延伸；

一第一資料線以及一第二資料線，沿一與第一方向交錯之第二方向延伸；

一第一主動元件，與該閘極線以及該第一資料線或該第二資料線電性連接；以及

至少一畫素電極，與該第一主動元件電性連接，其中該畫素電極包含：

一第一次畫素電極，包含一第一主幹電極、一第一橫向主幹電極以及複數個第一分支電極，其中該第一主幹電極與該第一資料線的延伸方向實質上相同且其至少一部分於一垂直投影方向上重疊，該第一橫向主幹電極與該第一主幹電極交錯而將該第一次畫素電極劃分為一第一領域，該些第一分支電極連接該第一主幹電極或/及該第一橫向主幹電極；

一第二次畫素電極，包含一第二主幹電極、一第二橫向主幹電極以及複數個第二分支電極，其中該第二主幹電極與該第二資料線的延伸方向實質上相同且其至少一部分於該垂直投影方向上重疊，該第二橫向主幹電極與該第二主幹電極交錯而將該第二次畫素電極劃分為一第二領域，該些第二分支電極連接該第二主幹電極或/及該第二橫向主幹電極，其中該第一方向、該第二方向與該垂直投影方向係為不同方向，且該第一次畫素

電極與該第二次畫素電極之間具有一間隙，以分隔該第一次畫素電極與該第二次畫素電極；以及  
至少一第一連接電極，位於該間隙，且連接該第一次畫素電極以及該第二次畫素電極。

**【第 2 項】**如請求項 1 所述之畫素單元，其中該第一連接電極於該第二方向上的寬度不大於該第一橫向主幹電極及第二橫向主幹電極其中至少一者於該第二方向上的寬度。

**【第 3 項】**如請求項 1 所述之畫素單元，其中該第一連接電極連接該第一畫素電極之該第一橫向主幹電極以及該第二畫素電極之該第二橫向主幹電極其中至少之一者。

**【第 4 項】**如請求項 1 所述之畫素單元，其中該第一領域包括：

一第一配向區、一第二配向區、一第三配向區與一第四配向區，其中該第一配向區的該些第一分支電極朝向一第一延伸方向延伸，該第二配向區的該些第一分支電極朝向一第二延伸方向延伸，該第三配向區的該些第一分支電極朝向一第三延伸方向延伸，該第四配向區的該些第一分支電極朝向一第四延伸方向延伸；以及

該第二領域包括：

一第五配向區、一第六配向區、一第七配向區與一第八配向區，其中該第五配向區的該些第二分支電極朝向該第一

延伸方向延伸，該第六配向區的該些第二分支電極朝向該第二延伸方向延伸，該第七配向區的該些第二分支電極朝向該第三延伸方向延伸，該第八配向區的該些第二分支電極朝向該第四延伸方向延伸。

**【第 5 項】**如請求項 1 所述之畫素單元，該畫素電極為複數個，其中該畫素單元更包含一主要顯示區與一次要顯示區分別設置於該閘極線兩側邊，該些畫素電極分別設置於該主要顯示區與該次要顯示區，其中該畫素單元更包含一第二主動元件，其中該第一主動元件與該主要顯示區或該次要顯示區內之該畫素電極電性連接，該第二主動元件則與另一該主要顯示區或次要顯示區內之該畫素電極電性連接。

**【第 6 項】**如請求項 1 所述之畫素單元，其中該第一資料線於該第一方向上的寬度小於該第一主幹電極於該第一方向上的寬度。

**【第 7 項】**如請求項 1 所述之畫素單元，其中每二個相鄰之該些第一分支電極具有一狹縫，該狹縫的寬度小於或等於其中之一該些第一分支電極的寬度。

**【第 8 項】**如請求項 7 所述之畫素單元，其中該間隙於該第一方向上的寬度大於該狹縫的寬度，且該間隙於該第一方向上的寬度小於該狹縫的寬度與該些第一分支電極其中之

一的寬度之合。

**【第 9 項】**如請求項 1 所述之畫素單元，其中位於該第一主幹電極之兩側所對應之該些第一分支電極之長度不同。

**【第 10 項】**如請求項 1 所述之畫素單元，其中該第一次畫素電極於該垂直投影方向上具有一第一投影形狀，該第一投影形狀具有一與該第二方向平行的第一均分區，且該第一主幹電極與該第一均分區至少一部份不重疊。

**【第 11 項】**如請求項 10 所述之畫素單元，其中該第二次畫素電極於該垂直投影方向上具有一第二投影形狀，該第二投影形狀具有一與該第二方向平行的第二均分區，且該第二主幹電極與該第二均分區至少一部份不重疊。

**【第 12 項】**如請求項 1 所述之畫素單元，其中該間隙實質上沿著該第二方向延伸，且該間隙的長度實質上等於該第一次畫素電極與該第二次畫素電極其中至少一者於該第二方向上之長度。

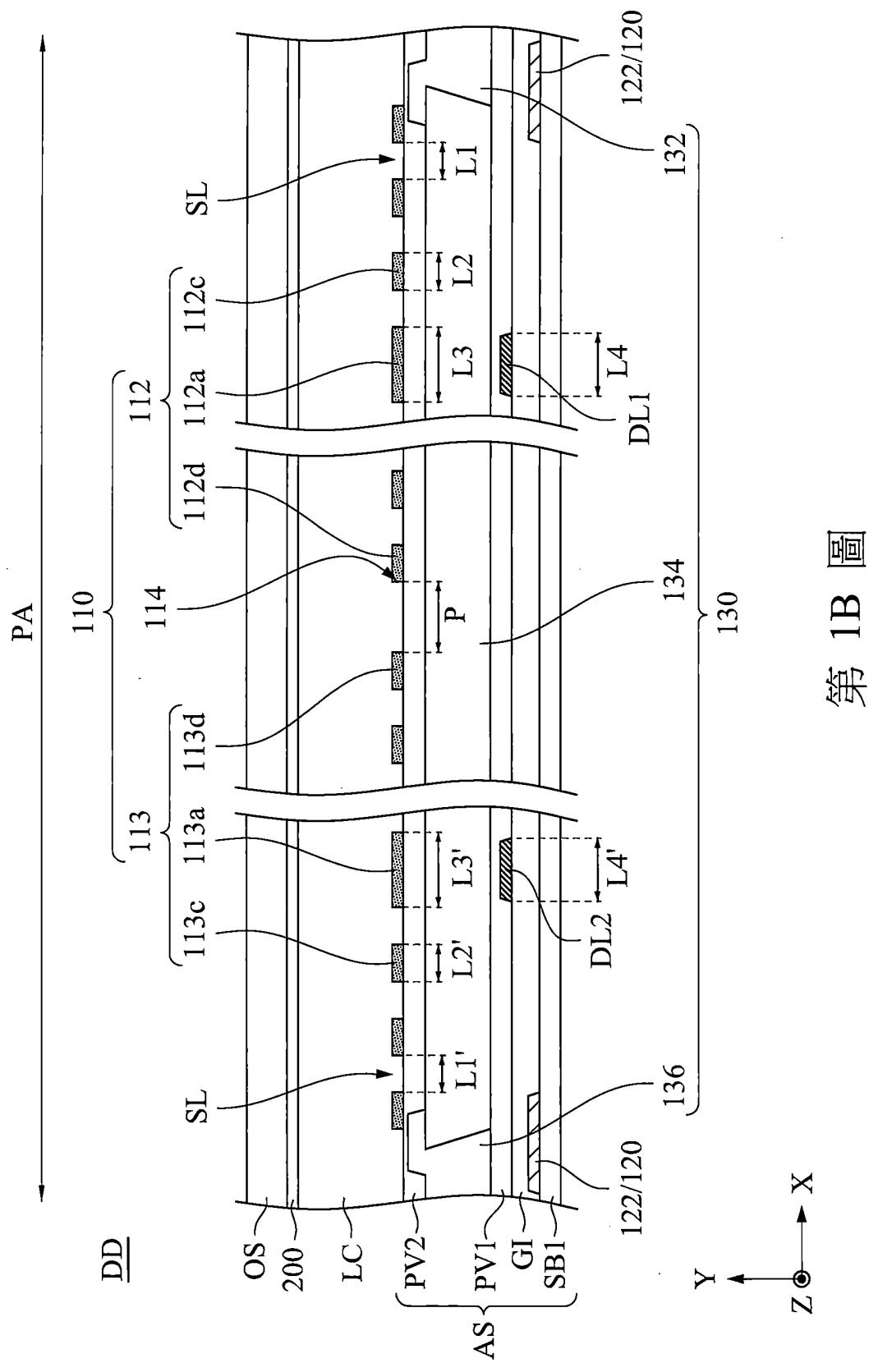
**【第 13 項】**如請求項 1 所述之畫素單元，其中該畫素電極於該垂直投影方向上具有一投影形狀，該投影形狀具有一與該第二方向平行的均分區，該間隙與該均分區至少一部份重疊。

【第 14 項】如請求項 1 所述之畫素單元，其中該第一次畫素電極包含一第一邊界電極，連接該些第一分支電極的末端。

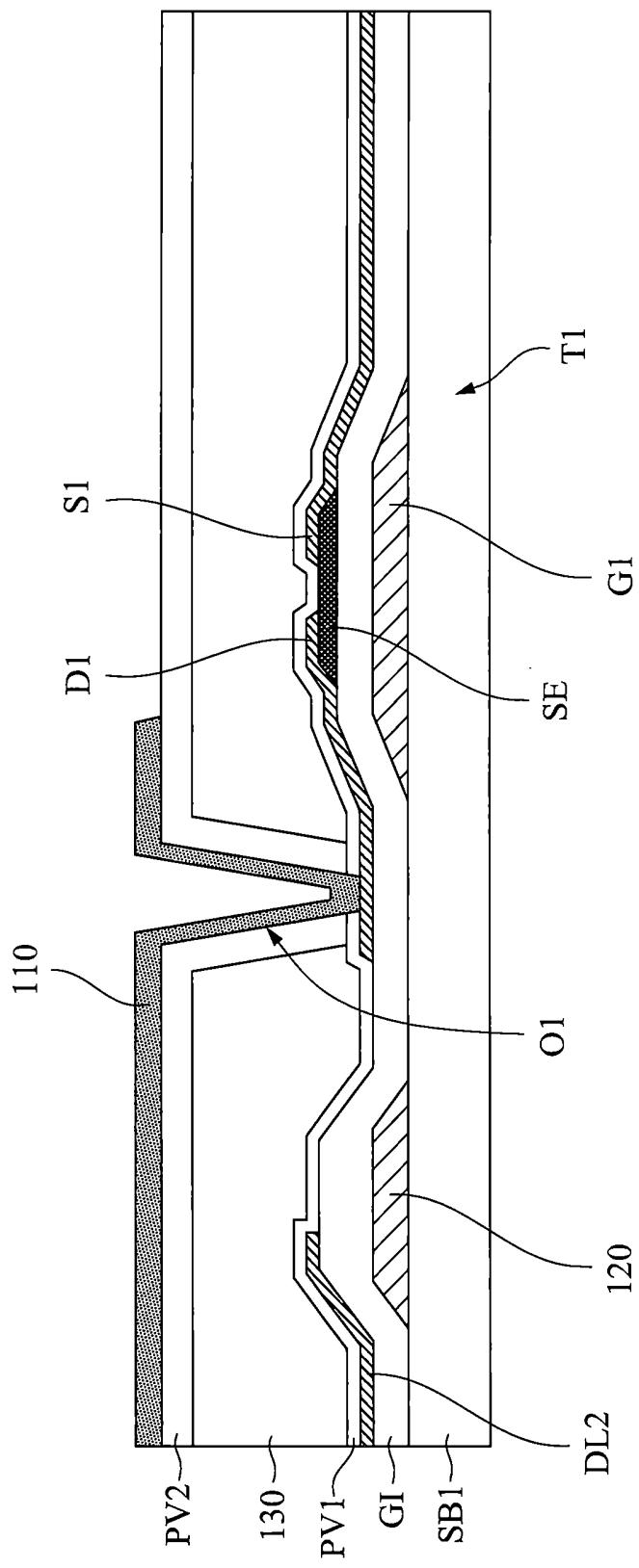
【第 15 項】如請求項 14 所述之畫素單元，其中該第二次畫素電極包含一第二邊界電極，連接該些第二分支電極的末端。

【第 16 項】如請求項 1 所述之畫素單元，更包含：  
一遮蔽電極，設置於該畫素電極的至少一外側邊；以及  
一彩色濾光層，設置於該畫素電極與該遮蔽電極之間，  
其中該彩色濾光層包含一第一濾光區域與連接該第一濾光區域之一第二濾光區域，該第一濾光區域對應於該畫素電極設置，其中該遮蔽電極覆蓋該第一濾光區域與該第二濾光區域的連接處，且該第一濾光區域之顏色不同於該第二濾光區域。

【第 17 項】一種顯示面板，包括：  
複數個如請求項 1~16 項中任一項所述之畫素單元，設置於一基板上；  
一對應基板，配置於該基板的對向；以及  
一顯示介質，配置於該基板與該對應基板之間。

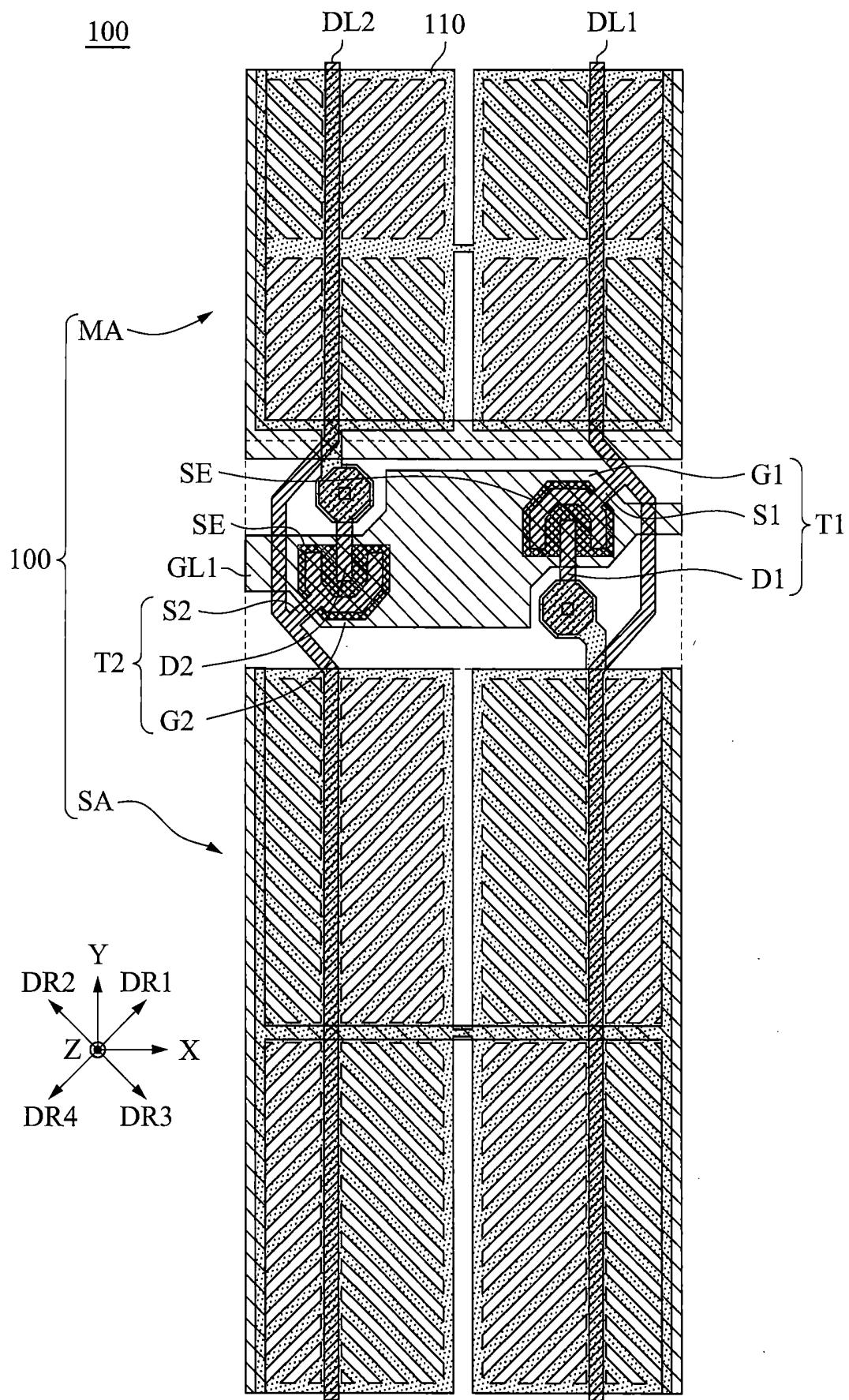


第 1B 圖

AS

第 1C 圖

X  
Y  
Z



第 8 圖

includes a trunk electrode, a horizontal trunk electrode, and branch electrodes. The gap is existed between the first sub-pixel electrode and the second sub-pixel electrode. The first connecting electrode is located at the gap and connects the first sub-pixel electrode and the second sub--pixel electrode.

### 【指定代表圖】第3圖

### 【代表圖之符號簡單說明】

100：畫素單元	D1~D3：汲極
110：畫素電極	T1：第一主動元件
112：第一次畫素電極	T2：第二主動元件
112a：第一主幹電極	T3：第二主動元件
112b：第一橫向主幹電極	N1~N6：節點
112c：第一分支電極	A1：第一領域
112d：第一邊界電極	A2：第二領域
113：第二次畫素電極	A3：第三領域
113a：第二主幹電極	A4：第四領域
113b：第二橫向主幹電極	F1~F4：第一領域
113c：第二分支電極	F5~F8：第二領域
113d：第二邊界電極	F9~F12：第三領域
114：間隙	F13~F16：第四領域
115：第一連接電極	GL1：閘極線
116：第三次畫素電極	GL2：閘極線

116a：第三主幹電極	DL1：第一資料線
116b：第三橫向主幹電極	DL2：第二資料線
116c：第三分支電極	DR1：第一延伸方向
116d：第三邊界電極	DR2：第二延伸方向
117：第四次畫素電極	DR3：第三延伸方向
117a：第四主幹電極	DR4：第四延伸方向
117b：第四橫向主幹電極	SE：半導體層
117c：第四分支電極	CE：電容電極
117d：第四邊界電極	SL：狹縫
118：間隙	MA：主要顯示區
119：第二連接電極	SA：次要顯示區
120：遮蔽電極	X：水平方向(第一方向)
122：主幹遮蔽電極	Y：垂直方向(第二方向)
124：橫向遮蔽電極	Z：垂直投影方向
G1~G3：閘極	BM：黑色矩陣
S1~S3：源極	

### 【特徵化學式】

無