



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0133198
(43) 공개일자 2010년12월21일

(51) Int. Cl.

H01J 1/30 (2006.01) H01J 9/02 (2006.01)

(21) 출원번호 10-2009-0051958

(22) 출원일자 2009년06월11일

심사청구일자 2009년06월11일

(71) 출원인

고려대학교 산학협력단

서울 성북구 안암동5가 1

(72) 발명자

이철진

서울특별시 강북구 수유5동 498-13

정승일

서울특별시 성북구 안암동5가 160-15 105호

신동훈

서울특별시 성동구 성수2가3동 성수롯데캐슬파크
104-802

(74) 대리인

리엔목특허법인

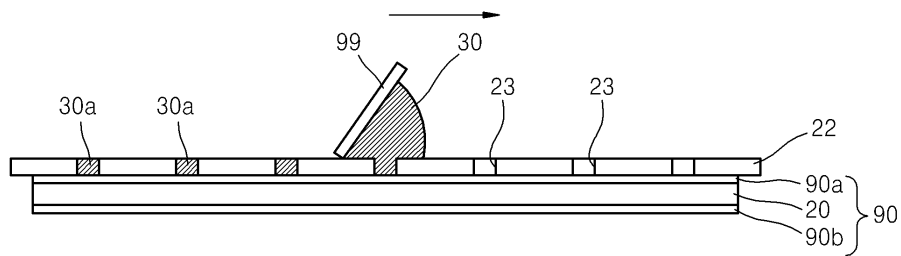
전체 청구항 수 : 총 25 항

(54) 전자 방출원의 제조방법, 이를 적용한 전자소자 및 디스플레이의 제조방법

(57) 요약

전자 방출원의 제조방법 및 이를 적용하는 전자소자 및 디스플레이의 제조방법에 관련되어 기술된다. 전자 방출원의 전자 방출막은 마스크를 이용한 건식 스قي징 법에 의해 형성되며, 스قي징시 초음파 진동 등의 운동 에너지가 부가될 수 있다. 또한, 부가적으로 임프린트법을 응용한 전자 방출막 치밀화 과정이 수반될 수 있다.

대표도 - 도6d



이 발명을 지원한 국가연구개발사업

과제고유번호 K2060100000208E010000210, R32-2008-000-10082-0, 2

부처명 국제과학기술협력재단, 한국과학재단, 한국과학재단, 서울시정개발연구원

연구관리전문기관

연구사업명 과학기술국제화사업, 세계적수준의연구중심대학육성사업, 중견연구자지원_도약연구, 서울시 산학연 협력사업 (사업명: 세계유수연구소 유치지원사업)

연구과제명 (3차년도)급성 호흡기 감염 조기진단을 위한 탄소나노튜브 기반 고감도 나노바이오센서 개발, 플렉서블 나노시스템 기반기술, 플렉서블 투명전도성 CNT-Polymer 박막 기술, 바텔연구 소 서울유치 및 NBT연구기반조성사업

기여율

주관기관 한국과학재단, 고려대학교 산학협력단, 고려대학교 산학협력단, 고려대학교

연구기간 2009년 07월 01일 ~ 2010년 06월 30일, 2008년 12월 01일 ~ 2009년 10월 31일, 2009년 06월 01일 ~ 2010년 05월 31일, 2006년 03월 01일 ~ 2011년 08월 31일

특허청구의 범위

청구항 1

표면에 접착성이 부여된 캐소드 전극을 준비하는 단계;

상기 캐소드 전극에 대응하는 전자 방출막 형성용 윈도우를 가지는 마스크를 준비하는 단계;

상기 마스크로 상기 캐소드 전극을 덮은 상태에서, 분말 상태의 전자방출물질을 상기 윈도우를 통해 공급하여 전자방출물질을 캐소드 전극에 부착하는 단계;

상기 마스크와 마스크 위에 잔류하는 전자방출물질을 제거하여, 상기 캐소드 전극에 상기 윈도우에 대응하는 패턴의 전자 방출막을 형성하는 단계;를 포함하는 전자방출원의 제조방법.

청구항 2

제 1 항에 있어서,

상기 접착성은 상기 캐소드 전극의 몸체 자체에 부여하는 것을 특징으로 하는 전자방출원의 제조방법.

청구항 3

제 1 항에 있어서,

상기 접착성은 상기 캐소드 전극의 표면에 형성되는 접착성 도전물질에 의해 제공되는 것을 특징으로 하는 전자방출원의 제조방법.

청구항 4

제 3 항에 있어서,

상기 캐소드 전극과 접착성 도전물질은 도전성 박판의 이면에 접착성 도전물질이 형성되어 있는 도전성 양면 테이프에 의해 제공되는 것을 특징으로 하는 전자방출원의 제조방법.

청구항 5

제 2 항에 있어서,

표면에 접착성을 가지는 캐소드 전극은 도전성 페이스트에 의해 형성하는 것을 특징으로 하는 전자방출원의 제조방법.

청구항 6

제 1 항 내지 제 5 항 중의 어느 한 항에 있어서,

상기 침상전자방출물질은 SW(Single-walled) CNT, DW(double walled) CNT, MW(Multi-walled) CNT, 나노와이어, 나노로드, 파이버, 나노파이버, 나노파티클 중의 적어도 어느 하나를 포함하는 것을 특징으로 하는 전자방출원의 제조방법.

청구항 7

제 6 항에 있어서,

상기 전자방출물질은 스핀코팅에 의해 상기 윈도우에 전자방출물질을 공급하는 것을 특징으로 하는 전자방출원의 제조방법.

청구항 8

제 1 항 내지 제 5 항 중의 어느 한 항에 있어서,

상기 전자방출물질은 스핀코팅에 의해 상기 윈도우에 전자방출물질을 공급하는 것을 특징으로 하는 전자방출원의 제조방법.

청구항 9

제 8 항에 있어서,

상기 윈도우에 공급되는 전자방출물질에 물리적 진동을 인가하는 것을 특징으로 하는 전자방출원의 제조방법.

청구항 10

제 1 항 내지 제 5 항 중의 어느 한 항에 있어서,

상기 전자방출물질은 물리적 진동에 의해 상기 윈도우에 전자방출물질을 공급하는 것을 특징으로 하는 전자방출원의 제조방법.

청구항 11

표면에 접착성이 부여된 다수 캐소드 전극을 기판에 형성하는 단계;

상기 캐소드 전극들에 대응하는 다수 전자 방출막 형성용 윈도우를 가지는 마스크를 준비하는 단계;

상기 마스크로 상기 캐소드 전극을 덮은 상태에서, 분말 상태의 전자방출물질을 상기 윈도우를 통해 공급하여 전자방출물질을 캐소드 전극에 부착하는 단계;

상기 마스크와 마스크 위에 잔류하는 전자방출물질을 제거하여, 상기 캐소드 전극에 상기 윈도우에 대응하는 패턴의 전자 방출막을 형성하는 단계;를 포함하는 전자방출 어레이의 제조방법.

청구항 12

제 11 항에 있어서,

상기 캐소드 전극은 상기 기판에 대해 다수 나란하게 배치하며, 상기 전자 방출막은 상기 각 캐소드 전극 상에 소정간격으로 다수 형성하는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 13

제 11 항에 있어서,

상기 캐소드 전극은 상기 기판 상에 스트라이프 상으로 다수 나란하게 배치하며, 상기 전자 방출막은 상기 각 캐소드 전극의 위에 선형으로 길게 연장 형성하는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 14

제 11 항에 있어서,

상기 접착성은 상기 캐소드 전극의 몸체 자체에 부여하는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 15

제 14 항에 있어서,

상기 캐소드 전극은 도전성 페이스트에 의해 형성하는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 16

제 11 항에 있어서,

상기 접착성은 상기 캐소드 전극의 표면에 형성되는 접착성 도전물질에 의해 제공되는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 17

제 16 항에 있어서,

상기 캐소드 전극과 접착성 도전물질은 도전성 박판의 이면에 접착물질이 형성되어 있는 도전성 양면 테이프에 의해 제공되는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 18

제 11 항 내지 제 17 항 중의 어느 한 항에 있어서,

상기 침상전자방출물질은 SW(Single-walled) CNT, DW(double walled) CNT, MW(Multi-walled) CNT, 나노와이어, 나노로드, 파이버, 나노파이버, 나노파티클 중의 적어도 어느 하나를 포함하는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 19

제 18 항에 있어서,

상기 전자방출물질은 스핀코팅법에 의해 상기 윈도우에 전자방출물질을 공급하는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 20

제 11 항 내지 제 17 항 중의 어느 한 항에 있어서,

상기 전자방출물질은 스핀코팅법에 의해 상기 윈도우에 전자방출물질을 공급하는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 21

제 20 항에 있어서,

상기 윈도우에 공급되는 전자방출물질에 물리적 진동을 인가하는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 22

제 11 항 내지 제 17 항 중의 어느 한 항에 있어서,

상기 전자방출물질은 물리적 진동에 의해 상기 윈도우에 전자방출물질을 공급하는 것을 특징으로 하는 전자방출 어레이의 제조방법.

청구항 23

제 1 항 내지 제 5 항에 기재된 전자방출원의 제조단계를 포함하는 전자 소자의 제조방법.

청구항 24

제 11 항 내지 제 17 항에 기재된 전자방출 어레이 제조방법을 포함하는 전자소자의 제조방법.

청구항 25

제 11 항 내지 제 17 항에 기재된 전자방출 어레이 제조방법을 포함하는 디스플레이의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 전자 방출원(Electron emission source)의 제조와 이를 응용하는 전자소자(electric device) 및 디스플레이의 제조에 관한 것으로 상세히는 침상(針狀) 전자방출물질(needle-shaped electron emission material)에 의한 캐소드를 갖는 전자 방출원의 제조방법 및 이를 이용하는 전자소자 및 디스플레이의 제조방법에 관하여 기술된다.

배경 기술

[0002] 미세 구조물에 의한 전자 방출원에서, CNT(carbon nanotube) 또는 나노 파티클 등이 전자방출물질로서 선호된다. CNT는 튜브 또는 로드 형태로 성장(growth)되거나 합성(composited)된 미세 구조물로서 형태상 다양

한 유형이 알려져 있다. 이러한 CNT는 매우 우수한 전기적, 기계적, 화학적, 열적 특성을 가지며, 이러한 장점으로 다양한 분야에 응용되고 있다. CNT는 낮은 일함수(low work function)와 높은 종횡비(high aspect ratio)를 가지며, 선단(top end, 또는 emitter end)이 작은 곡률 반경을 가지기 때문에 매우 큰 전계강화인자(field enhancement factor)를 가지며, 따라서 낮은 포텐셜의 전계(electric field)하에서도 용이하게 전자를 방출할 수 있다.

[0003] 종래의 CNT를 이용한 전계방출소자의 형성방법에는 대표적으로 CNT 페이스트를 이용한 스크린 프린팅법과 기관 위에서 패터닝된 영역에서만 CNT를 직접 수직성장시키는 화학기상증착법이 있다.

[0004] 스크린 프린팅법을 이용한 제조는 감광성 CNT 페이스트를 기관 전면에 도포하고 포토리소그래피 공정을 통하여 전자방출 물질층을 선택적으로 패터닝하는 방법 또는 CNT 페이스트를 기관의 선택적인 영역에만 도포하는 방법으로 구현할 수 있다. 이러한 스크린프린팅방법은 제조공정이 복잡하고, 전자방출부의 밀도 조절이 어려워 재현성이 낮고, 특히 유기바인더 물질에 의한 전계전자방출원의 오염으로 인하여 전계전자방출 성능과 소자의 안정성이 현격히 저하되는 문제점이 있다.

[0005] 화학기상증착법에 의한 CNT 수직성장법은 기관과 CNT 사이의 접착력이 낮아 CNT가 쉽게 떨어지고, 다양한 종류의 CNT를 적용하기 어려우며, 스크리닝효과(screening effect)로 인해 양질의 전계전자방출소자를 구현하기 힘들다는 한계가 있다.

발명의 내용

[0006] 본 발명의 실시 예에 따르면, 제작이 용이하고 신뢰성이 높을 뿐 아니라 높은 전류밀도를 가지는 전자 방출원의 제조방법 및 이를 이용하는 전자소자의 제조방법이 제공된다.

[0007] 본 발명의 한 실시 예에 따른 전자방출원의 제조방법은:

[0008] 표면에 접착성이 부여된 캐소드 전극을 준비하는 단계;

[0009] 상기 캐소드 전극에 대응하는 전자 방출막 형성을 위한 윈도우를 가지는 마스크를 준비하는 단계;

[0010] 상기 마스크로 상기 캐소드 전극을 덮은 상태에서, 분말 상태의 침상 전자방출물질을 상기 윈도우를 통해 공급하여 전자방출물질을 캐소드 전극에 부착하는 단계;

[0011] 상기 마스크와 마스크 위에 잔류하는 전자방출물질을 제거하여, 상기 캐소드 전극에 상기 윈도우에 대응하는 패턴의 전자 방출막을 형성하는 단계;를 포함한다.

[0012] 본 발명의 다른 실시 예에 따른 전자방출원의 제조방법은:

[0013] 표면에 접착성이 부여된 캐소드 전극을 기관에 형성하는 단계;

[0014] 상기 캐소드 전극에 대응하는 전자 방출막 형성을 위한 윈도우를 가지는 마스크를 준비하는 단계;

[0015] 상기 마스크로 캐소드 전극을 덮은 상태에서, 분말 상태의 침상 전자방출물질을 상기 윈도우를 통해 공급하여 전자방출물질을 캐소드 전극에 부착하는 단계;

[0016] 상기 마스크와 마스크 위에 잔류하는 전자방출물질을 제거하여, 상기 캐소드 전극에 상기 윈도우에 대응하는 패턴의 전자 방출막을 형성하는 단계;를 포함한다.

[0017] 한 실시예에 따르면, 상기 접착성(또는 점착성)은 상기 캐소드 전극의 몸체 자체에 부여할 수 있으며, 상기 캐소드 전극의 표면에 형성되는 접착성 도전물질에 의해 제공될 수 있다.

[0018] 다른 실시예에 따르면, 상기 캐소드 전극과 접착성 도전물질은 도전성 박판의 이면에 접착성 도전물질이 형성되어 있는 도전성 양면 테이프에 의해 제공될 수 있다.

[0019] 구체적인 실시예에 따르면, 상기 침상전자방출물질은 SW(Single-walled) CNT, DW(double walled) CNT, MW(Multi-walled) CNT, 나노와이어, 나노로드, 파이버, 나노파이버, 나노파티클 등이 있다. 여기에서 MWCNT에는 두꺼운(thick) MWCNT와 얇은(thin) MWCNT가 포함된다.

[0020] 이러한, 전자방출물질은 스핀코팅법에 의해 상기 윈도우에 공급될 수 있으며, 이때에 물리적 진동 예를 들어 초음파 진동이 동시에 인가될 수 있다.

[0021] 한편, 상기 윈도우에 공급되는 전자방출물질에 물리적 진동만을 인가할 수 도 있다. 이러한 본 발명에 따르면,

대면적화된 전자방출원 및 이를 이용한 전자소자, 일례로 대형의 디스플레이를 제조할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0022] 이하 첨부된 도면을 참조하면서, 본 발명의 예시적 실시 예들에 따른 전자 방출원, 이를 이용하는 전자 소자, 디스플레이 등의 제조방법을 상세히 설명한다.
- [0023] 본 발명은 침상(針狀) 전자방출물질(needle-shaped electron emission material)을 이용한다. 침상 전자방출물질에는 속이 빈 나노튜브, 속이 채워진 나노 로드, 파이버, 나노파이버, 나노파티클이 있으며, 그 대표적인 재료는 탄소이며, 그 외에 금속 물질에 의해 제조될 수도 있다.
- [0024] 이하의 실시 예의 설명에서는 침상 전자방출물질의 대표적인 물질인 CNT(carbon nanotube)를 중심으로 설명된다. 그러나 침상으로서 전자방출이 가능한 모든 물질이 적용될 수 있으며, 따라서 침상 전자방출물질의 특정한 예에 본 발명이 제한되지 않는다.
- [0025] 도 1a 및 도 1b는 발명의 실시 예들에 따라 제조될 수 있는 전자방출원의 기본적인 구조를 개략적으로 보인다.
- [0026] 도 1a는 전자방출원의 사시도이며 도 1b는 단면도이다. 도 1a, 1b를 참조하면, 전자방출원은 캐소드 전극(2a) 위에 하나의 전자 방출막(3a)이 접착층(9a)에 의해 고정된 구조를 개시한다. 도 1a, 1b에 도시된 전자방출원은 그 자체로서 하나의 중간 생산품이며 그 저면에 이형지(離型紙, release paper, 미도시)가 부착된 접착층(9b)이 마련될 수 도 있다. 이러한 캐소드 전극(2a)은 상기 접착층(9a), (9b)이 그 양면 또는 그 상하면에 마련되는 도전성 양면 테이프(9)로 형성될 수 있다. 상기 전자 방출막(3a) 하부의 접착층(9a)은 전자 방출막(3a) 하부에만 존재할 수 있고, 다른 실시예에 따르면 캐소드 전극(2a) 상면 전체에 형성될 수 있다. 한편, 상기 캐소드 전극(2a)이 별도의 기판에 의해 지지된 상태로 제조되는 경우, 상기 접착층(9a)은 캐소드 전극(2a) 자체의 접착성(또는 점착성)에 의해 제공될 수 있다. 예를 들어 캐소드 전극(2a)을 도전성 페이스트로 제조하되, 그 표면이 전자방출물질이 부착될 수 있는 정도의 점착성을 가지도록 하여 상기 전자 방출막(3a)을 형성할 수 있다. 이에 대해 후술한다.
- [0027] 도 2는 도 1a, 1b에 도시된 전자방출원의 실제 사용을 위한 기본적인 구조를 도시한다. 즉, 도 1a, 1b에 도시된 바와 같은 상태로 전자 방출원을 제조한 후, 이를 기판(1)에 접착층(9b)을 이용해 부착할 수 도 있다. 그러나 본 발명의 다른 실시 예는 별도의 접착층(9b)을 사용하지 않고, 기판(1)의 표면에, 캐소드 전극(2a)을 기존의 다양한 방법으로 직접 형성한 후 그 위에 전자 방출막(3a)을 형성할 수 있다. 여기에서 기판(1)은 도 1a, 1b에 도시된 전자방출원을 지지하는 구조체로서 평판 또는 입체적인 어떠한 형상으로도 가능하다. 자체에 점착성을 가지는 캐소드 전극(2a)은 도전성 페이스트로 제조되며, 그 표면이 전자방출물질이 부착될 수 있는 정도의 점착성을 가지도록 완전 경화를 시키지 않은 상태에서 상기 전자 방출막(3a)을 형성할 수 있다. 이와 같은 경우 상하의 접착층(9a, 9b)은 별도로 존재하지 않게 된다.
- [0028] 도 3에 도시된 전자방출원은 기판(1) 위에 하나의 캐소드 전극(2b)이 마련되고, 그 위에 다수의 섬(island)형의 전자 방출막(3b)이 어레이의 형태로 형성된 구조를 가진다. 이는 다양한 형태의 전자 방출막(3b)을 얻을 수 있다고 하는 점을 예시적으로 보인다. 도면에서 9a, 9b는 접착층들로서 전술한 바와 같이 선택적인 요소들이다.
- [0029] 도 4a에 도시된 전자방출원 (어레이)은 매트릭스형 전자 스위치 또는 디스플레이 장치의 전자방출원 구조체, 즉 캐소드 플레이트에 해당하는 것이다.
- [0030] 기판(1) 위에 다수 나란한 캐소드 전극(2c)이 마련되고, 각 캐소드 전극(2c) 위에 전자 스위치 또는 디스플레이의 단위 화소에 대응하는 섬형의 전자 방출막(3c)이 소정 간격으로 형성된다. 도면에서 9a, 9b는 접착층이며, 9b로 지시된 접착층은 선택적인 요소이다.
- [0031] 도 4b에 도시된 전자방출원은 도 4a에 도시된 전자방출원의 다른 변형 예에 따른 것으로, 스트라이프 형 또는 스트립형 또는 선형의 전자방출막(3c')이 캐소드 전극(2c)의 표면을 따라 길게 형성된 구조를 가진다.
- [0032] 도 1a, 도 1b, 도 2, 도 3, 도 4a, 도 4b등에 도시된 구조에서 전자 방출막(3a, 3b, 3c, 3c')들은 전술한 침상 전자방출물질을 포함하며, 이들은 하부의 캐소드 전극(2a, 2b, 2c)에 대해 물리적으로 고정되어 있다.
- [0033] 도 5a에 도시된 바와 같이 캐소드 전극(2a, 2b, 2c) 자체의 표면에 고정될 수 있으며, 도 5b에 도시된 바와 같이 별도의 점착성 도전물질막(9c)에 의해 고정될 수 있다. 점착성 도전물질막(9c)의 재료로는 도전 고분자, 도전성 양면테이프 또는 Ag 페이스트가 이용될 수 있다. 이러한 고정은 캐소드 전극(2a, 2b, 2c)의 표면에 부여되는 점착성에 의한 것이며, 이러한 점착성은 스쿼징 시 전자방출물질을 확실하게 캐소드 전극(2a, 2b, 2c)에 고

정시키는데 기여한다. 별도의 도전 물질막을 가지는 구조의 다른 실시 예에 따르면, 도 5c에 도시된 바와 같이 캐소드 전극(2a, 2b, 2c)은 그 양면에 점착성 물질막이 형성된 도전성 양면 테이프(9)를 이용할 수 있는데, 위쪽 점착층(9a)은 도전체로서 전자방출막(3a, 3b, 3c, 3c')의 침상 전자방출물질을 고정하는 것이며, 하부의 점착층(9b)은 캐소드 전극을 기판(1)에 고정하기 위한 것으로 사용된다. 위에서 설명된 구조에서 캐소드 전극(2a, 2b, 2c)은 Ag, Cu, Ni, Ag 박막 또는 후막, 또는 Ag 페이스트로 형성될 수 있다. 위의 설명에서 캐소드 전극과 그 위의 점착성 도전물질막이 별개의 요소인 것으로 기술되었다. 그러나 점착성 도전 물질막은 편의상 캐소드 전극과는 별개의 요소인 것으로 설명되었으나, 도전성을 가진다는 점에서 캐소드 전극에 포함되는 일부 요소로 해석될 수 있다. 실시 예들의 기술적 범위는 캐소드 전극의 구조, 예를 들어, 단일층의 구조, 또는 이중 또는 동종 물질층에 의한 다층 구조 등의 특정한 구조에 의해 제한되지 않는다.

[0034] 캐소드 전극 몸체 표면 자체가 점착성을 띄게 하는 방법은 상기와 같은 도전성 페이스트를 도포한 후 이를 포토 리소그래피 법으로 패터닝하는 것이다. 그리고 이를 에천트(etchant) 등으로 연화 처리하거나, 아니면 도전성 페이스트를 캐소드 전극의 형태로 잉크젯 프린팅 혹은 스크린 프린팅한 후 소프트 어닐링함으로써 그 표면에 적절한 점착성을 유지시킬 수 있다. 한편, 별도 물질에 의한 점착성 부여는 금속이나 기타 물질로 캐소드를 형성한 후 그 표면에 도포하거나, 아니면 도전성 리본의 일면에 점착성 도전물질이 도포되거나, 그 양면에 도포된 도전성 양면 테이프를 이용할 수 도 있다.

[0035] 이하, 전자방출원의 제조방법의 한 실시 예를 설명한다. 이하의 설명은 캐소드 전극에 대한 전자 방출막의 형성에 대한 기본적인 개념을 이해 시키기 위한 것으로 캐소드 전극의 형태 또는 구조 및 이에 형성되는 전자 방출막의 형태 및 구조는 본 발명의 기술적 범위를 제한하지 않는다.

[0036] 도 6a에 도시된 바와 같이, 캐소드 전극(20)을 준비한다. 캐소드 전극(20)의 표면에는 전술한 바와 같은 점착층(90a)이 형성되어 있고, 그 저면에도 점착층(90b)이 형성될 수 있다. 이는 전술한 바와 같이 도전성 양면 테이프로부터 얻을 수 있다. 이때에 저면의 점착층(90b)은 이형지(미도시)에 의해 보호될 수 있다.

[0037] 상기 양면 테이프의 양측 점착성 도전물질은 도전성 입자, 예를 들어 개질된 니켈(modified nickel)과 고분자 수지가 혼합된 재료로 형성될 수 있다. 구체적으로 캐소드 전극(20)은 알루미늄 호일(Aluminum Foil, 두께: 0.01 ~ 0.04mm), 구리나 니켈 군으로 제조된 전도성 시트(Conductive Sheet, 두께: 0.01 ~ 0.04mm), 전도성 패브릭(Conductive Fabric, 두께: 0.01 ~ 0.20mm)으로 형성될 수 있다. 즉, 상기 캐소드 전극(2a)은 알루미늄, 구리, 니켈 중의 어느 하나를 함유하는 전도성 시트(Conductive Sheet) 및 전도성 패브릭(Conductive Fabric) 중의 어느 하나로 형성될 수 있다. 캐소드 전극(2a)의 일면 또는 양면에 도포되는 점착성 도전 물질로서는 니켈, 카본 안료 등의 전도성 파우더와 아크릴 에스테르 폴리에스터 혼성중합체(Acrylic Ester Polyol Copolymer)등의 점착수지와와의 혼합물이 있다.

[0038] 도 6b에 도시된 바와 같이 상기 캐소드 전극(20)에 대응하는 마스크(22)를 준비한다. 마스크(22)에는 전자 방출막 형성을 위한 다수 윈도우(23)가 형성되어 있다. 상기 마스크(22)는 예를 들어 10-500 μm 의 두께를 가지며, 상기 윈도우(23)의 직경은 1-1000 μm 로 설정한다. 윈도우(23)의 섬형 또는 선형 등의 다양한 형태, 그 면적 및 밀도는 요구되는 설계 조건에 따라 설정될 것이다.

[0039] 도 6c에 도시된 바와 같이, 캐소드 전극(20) 위에 마스크(22)를 얹은 후, 마스크(22)의 일측 위에 분말 상의 침상 전자방출물질(30)을 적정량 올린다.

[0040] 도 6d에 도시된 바와 같이, 일반적인 스크린 프린팅 법에서와 같이, 스queezer(가압자, 99)를 마스크(22)의 표면에 접촉시킨 상태에서 일측으로부터 타측으로 밀어서 스quee징을 실시한다. 여기에서 스quee징은 윈도우(23) 내부로 전자방출물질(30)을 공급하기 위한 한 방법의 하나 이며, 다른 방법으로서 단순히 물리적 진동, 예를 들어 초음파 진동에 의해서도 이러한 공급이 가능하다. 스quee징에 의해 침상 전자방출물질(30)은 마스크(22)의 윈도우(23)를 통해 캐소드 전극(20) 표면의 도전성 점착층(90a)에 고정된다. 이러한 스quee징과 아울러 캐소드 전극(20)에 초음파 진동을 가함으로써 침상 전자방출물질에 운동력을 부가하여 보다 고르고 치밀하게 윈도우를 통해 도전성 점착층(90a)에 접촉되도록 할 수 있다. 한편, 상기와 같은 스quee징이 없이 초음파 진동 등의 운동에너지를 상기 캐소드 전극 및 전자방출물질에 부가함으로써 초음파에 의해 전자방출물질이 윈도우 내로 공급되게 할 수 도 있다. 이 경우는 전자방출물질로 전체 마스크를 덮는 것이 필요할 것이다.

[0041] 도 6e에 도시된 바와 같 상기 마스크(22)와 그 위에 잔류하는 침상 전자방출물질(30)을 제거하여 캐소드 전극(20)의 표면에 다수의 전자 방출막(30a)이 형성된 전자방출원을 얻는다.

[0042] 한편, 상기 과정은 캐소드 전극(20)이 별도의 지지물에 지지되지 않는 프리스탠딩(free-standing) 형태가 아닌

기관에 지지된 상태에서도 진행될 수 있다. 이하, 다른 실시 예에 따른 전자방출원, 구체적으로 디스플레이의 제조방법을 설명한다.

- [0043] 도 7a에 도시된 바와 같이, 기관(10) 상에 다수 나란한 캐소드 전극(20c)을 형성한다. 상기 캐소드 전극(20c)은 일반적인 포토리소그래피법, 즉, 도전층의 형성 및 패터닝의 과정을 통해 얻어질 수 있으며, 그 표면에는 전술한 바와 같이 자체적인 점성에 의한 점착층(미도시) 또는 별도로 도포된 도전성 점착물질에 의한 점착층(미도시)이 마련된다. 다른 방법으로는 전술한 바와 같이, 소정의 폭을 가지는 도전성 양면 점착테이프를 도 7a에 도시된 바와 같은 형태로 다수 나란하게 부착할 수 있다.
- [0044] 도 7b에 도시된 바와 같이, 상기 다수 나란한 캐소드 전극(20c)에 대응하는 다수 윈도우(23a)를 가지는 마스크(22a)를 형성한다. 그런 후, 도 6c, 6d의 설명에서 언급했던 방법으로, 즉 분말 상태의 침상 전자방출물질(30)을 스핀코팅 하여, 도 7c에 도시된 바와 같은 전자 방출막(30c)을 갖는 전자방출원을 제조한다. 스핀코팅 시 전술한 바와 같이 물리적 진동, 예를 들어 초음파 진동을 가함으로써 전자 방출막(30c)을 보다 치밀하고 고른 밀도로 형성할 수 있다.
- [0045] 도 7d는 디스플레이에서 사용되는 것으로 별도의 공정을 통해 제조된 게이트 플레이트(4)를 나타내 보인다. 게이트 플레이트(4)에는 상기 캐소드 전극(20c)에 직교하는 게이트 전극(4a)과 전자방출막(30c)들에 대응하는 게이트 홀(4b)을 구비한다.
- [0046] 도 7e는 별도의 공정을 통해 제조된 것으로, 상기 게이트 플레이트(4)와 캐소드 플레이트의 사이에 마련되는 스페이서 플레이트(5)를 나타낸다. 상기 스페이서 플레이트(5)에는 상기 게이트 홀(4b)에 대응하는 다수의 관통공(5a)을 갖는다. 디스플레이에 사용되는 스페이서는 상기와 같은 판상의 스페이서 플레이트(5) 외에 부분적인 기둥(pillar) 또는 바(bar) 형태의 스페이서로 대체될 수 있는데, 이는 본 발명의 기술적 범위를 제한하지 않는다.
- [0047] 도 7f는 디스플레이의 기본적인 적층 구조를 개략적으로 도시한다. 전술한 캐소드 플레이트 위에 스페이서(5), 게이트 플레이트(4)가 위치하고 그 위에는 애노드 플레이트(6)가 마련되어 있다. 애노드 플레이트(6)의 내면에는 애노드 전극(미도시)이 형성되며, 그 표면에 형광체층(미도시)이 마련될 수 있다. 도 6i에서 애노드 플레이트(6) 밑에 도시된 점선의 블럭은 애노드 플레이트(6)와 게이트 플레이트(4) 간의 간격 유지를 위한 스페이서를 상징적으로 나타내며, 이는 다양한 형태를 가질 수 있으며, 이러한 다양한 형태의 스페이서는 본원 발명의 기술적 범위를 제한하지 않는다.
- [0048] 위의 구조는 디스플레이 뿐 아니라 매트릭스 스위치 어레이로 적용할 수 있다. 이 경우, 애노드 전극에 형광체층이 마련될 필요없다.
- [0049] 위와 같은 전자방출원, 예를 들어 디스플레이를 제조하는 과정에서, 좀더 치밀화하고 그리고 점착층에 대한 전자 방출막(30a)의 강한 점착을 위한 추가적인 공정이 수반될 수 있다. 이는 마스크(22)의 윈도우(23)에 대응하는 돌출 패턴(가압자)을 가지는 압착판을 이용하여 윈도우(23) 내에 채워진 전자 방출막(30a)을 강하게 압축할 수 있다. 이는 기존의 임프린트(imprint)법을 응용하는 것으로서, 도 6d에 도시된 바와 같이 마스크(22)와 스핀코팅(99)을 이용한 스핀코팅이 완료된 후, 마스크의 윈도우(23) 내에 채워진 전자방출물질(30a)을 가압하는 단계에 의해 이루어진다.
- [0050] 도 8a 내지 8d는 가압플레이트의 제조와 이를 이용하여 전자 방출막(30a)을 다지는 공정을 도시한다.
- [0051] 도 8a에 도시된 바와 같이 상기 마스크(22)를 성형틀로 이용하여 엘라스토머(elastomer), 예를 들어 PDMS(polydimethylsiloxane)를 이용해 압착판(또는 스탬퍼, 24)을 제조한다. 이러한 압착 기관(24)의 제조는 마스크(22)를 성형틀로 이용한 몰딩법에 의해 형성되므로 특정 마스크(22)에 짝을 이룬다. 따라서, 압착판(24)의 저면에는 마스크(22)의 윈도우(23)에 대응하는 돌출부(또는 가압자, 24a)가 형성된다. 이러한 스탬퍼는 금속으로 별도의 공정을 통해서도 제조될 수 있다.
- [0052] 도 8b에 도시된 바와 같이, 마스크를 이용한 스핀코팅이 완료된 마스크(22) 위에 상기 압착판(24)을 정렬시킨 후 윈도우(23)내의 전자방출물질을 가압한다.
- [0053] 도 8c에 도시된 바와 같이 상기 압착판(24)을 제거한 후, 도 8d에 도시된 바와 같이 마스크(22)도 제거하여 목적하는 패턴의 전자 방출막(30a)이 캐소드 전극(20)위에 형성된 전자방출원을 얻는다. 도 8b와 도 8c에는 기관이 없는 프리스탠딩 캐소드 전극에 의한 전자방출원을 도시하나, 도 7a 내지 도 7c에 도시된 바와 같이 캐소드 전극이 기관에 의해 지지되는 일반적인 구조에도 적용가능하다.

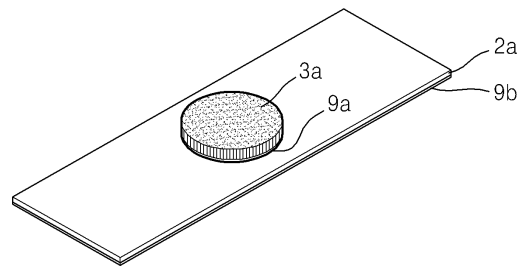
- [0054] 상기와 같은 과정을 거친 전자 방출막은 일반적인 표면처리, 예를 들어 테이핑 또는 폴리머 몰딩 등에 의해 CNT 등의 침상 전자방출물질을 캐소드 전극에 대해 수직으로 정렬할 수 있다. 다른 방법으로는 전자 방출막의 표면을 접착성을 가진 롤러를 이용해 롤링함으로써 침상 전자방출물질을 일으켜 세울 수 있다.
- [0055] 도 9a는 상기와 같은 스쿼징 방법에 의해 도전성 양면 테이프의 일면에 형성되는 전자 방출막 배열을 확대해 보인 광학사진이며, 도 9b는 하나의 전자 방출막을 좀더 확대해 보인 사진이다.
- [0056] 도 9a, 9b에 도시된 전자 방출막의 직경은 $200\mu\text{m}$ 이며, 전자 방출막간의 피치(거리)는 $200\mu\text{m}$ 이다. 도 9c는 전자 방출막의 SEM 이미지이다.
- [0057] 위의 구조는 디스플레이 뿐 아니라 매트릭스 스위치 어레이로 적용할 수 있으며, 이 경우 전술한 바와 같이, 애노드 전극에 형광체층이 마련될 필요없다.
- [0058] 이러한 본 발명의 실시 예들은 합성된 분말 상태의 침상전자방출물질을 이용하기 때문에, 기존의 페이스트를 이용한 방법이나 현탁액을 필터링하여 이를 전사하는 방법들과는 전혀 다른 새로운 개념을 따르는 것으로서 전자 방출막의 제조에 있어 매우 간단하게 패턴 및 성막이 가능하게 된다.
- [0059] 이러한 본 발명의 실시 예는, 램프, 디스플레이 (장치), 평판 디스플레이용 백라이트 장치, X-ray 장치용 전자 소스, 고출력 마이크로 웨이브용 전자 소스 등의 제조에 적용할 수 있다. 또한 선택적인 개별 셀의 독립 구동이 가능함으로써, 집적진공소자 구현이 가능하다.
- [0060] 지금까지, 본원 발명의 이해를 돕기 위하여 모범적인 실시 예가 설명되고 첨부된 도면에 도시되었다. 그러나 이러한 실시 예는 단지 본 발명을 예시하기 위한 것이고 이를 제한하지 않는다는 점이 이해되어야 할 것이다. 그리고 본 발명은 도시되고 설명된 내용에 국한되지 않는다는 점이 이해되어야 할 것이다. 이는 다양한 다른 변형이 본 기술분야에서 통상의 지식을 가진 자에게 일어날 수 있기 때문이다.

도면의 간단한 설명

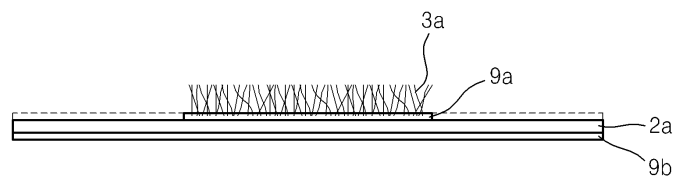
- [0061] 도 1a 및 도 1b는 발명의 실시 예들에 따라 제조될 수 있는 전자방출원의 기본적인 구조를 개략적으로 보인다.
- [0062] 도 2는 도 1a, 1b에 도시된 전자방출원의 실제 사용을 위한 기본적인 구조를 도시한다.
- [0063] 도 3은 다른 실시 예에 따른 전자방출원의 개략적 구조를 도시한다.
- [0064] 도 4a, 4b는 또 다른 실시 예들에 따른 전자방출원 어레이의 개략적 구조를 도시한다.
- [0065] 도 5a, 5b, 5c는 실시 예들에 따라서 제조된 캐소드 전극들의 부분 단면도이다.
- [0066] 도 6a 내지 도 6e는 일 실시 예에 따른 전자방출원의 제조 공정도이다.
- [0067] 도 7a 내지 도 7f는 다른 실시 예에 따른 디스플레이의 제조 공정도이다.
- [0068] 도 8a 내지 도 8d는 또 다른 실시 예에 따른 전자방출원 어레이의 제조 공정도이다.
- [0069] 도 9a는 일 실시 예에 따라 도전성 양면 테이프의 일면에 형성되는 전자 방출막 배열을 확대해 보인 광학사진이며,
- [0070] 도 9b는 일 실시 예에 따라 도전성 양면 테이프의 일면에 형성되는 하나의 전자 방출막을 좀더 확대해 보인 사진이다.
- [0071] 도 9c는 일 실시 예에 따라 도전성 양면 테이프의 일면에 형성된 전자 방출막의 SEM 이미지이다.

도면

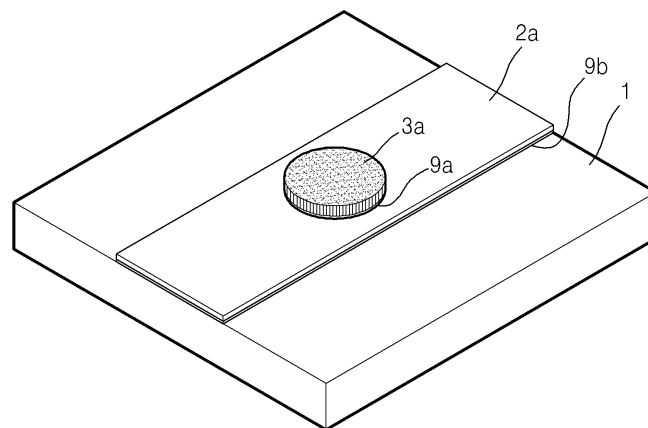
도면1a



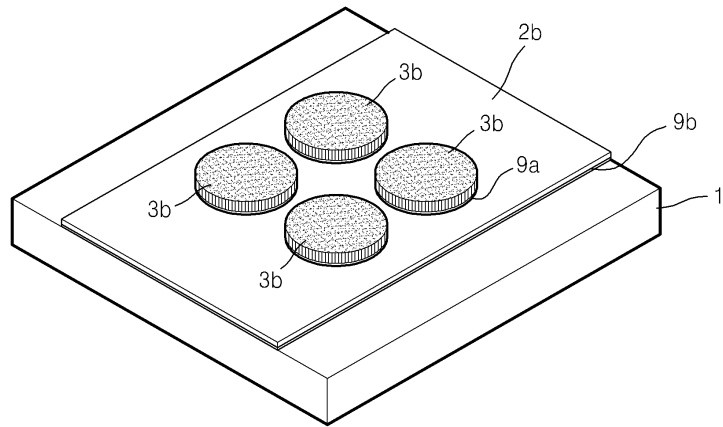
도면1b



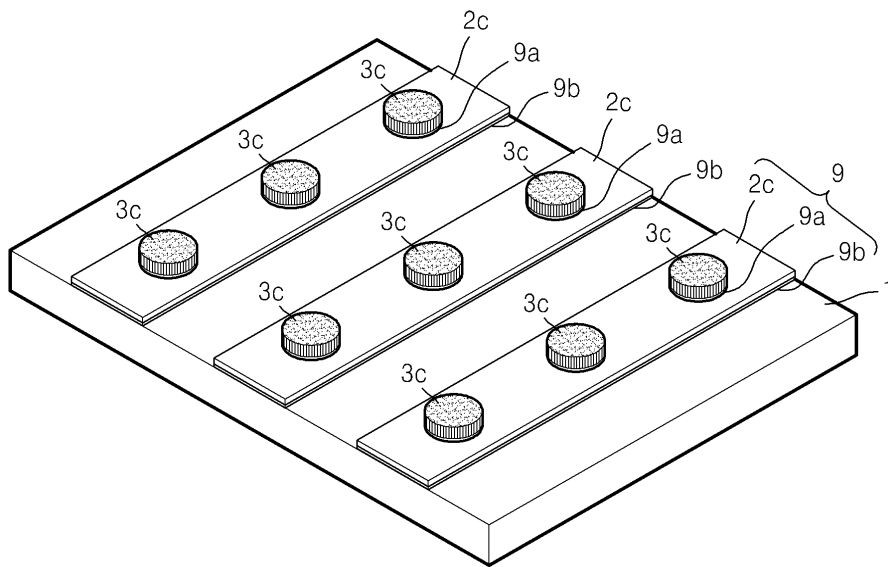
도면2



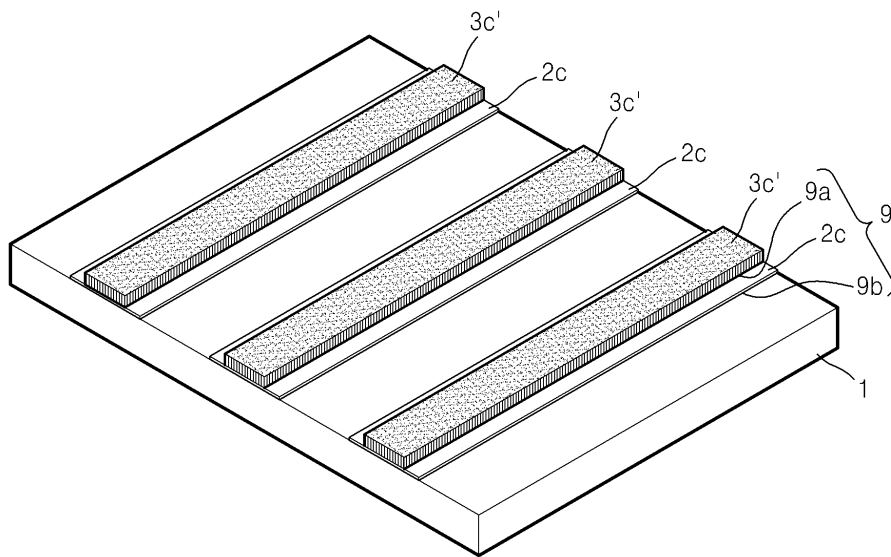
도면3



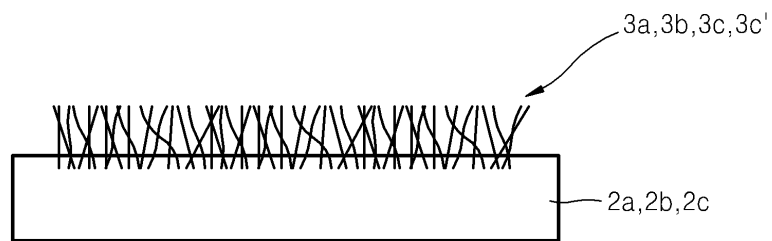
도면4a



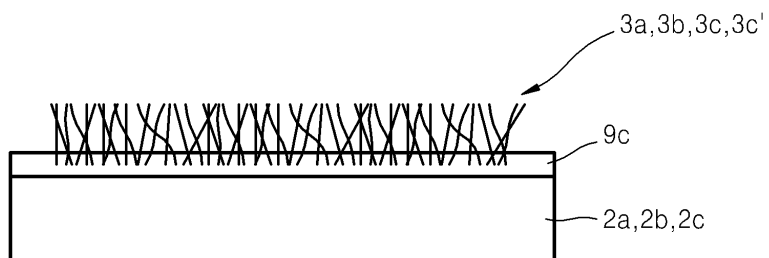
도면4b



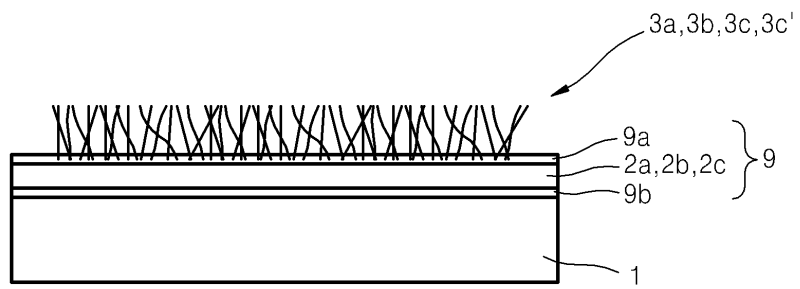
도면5a



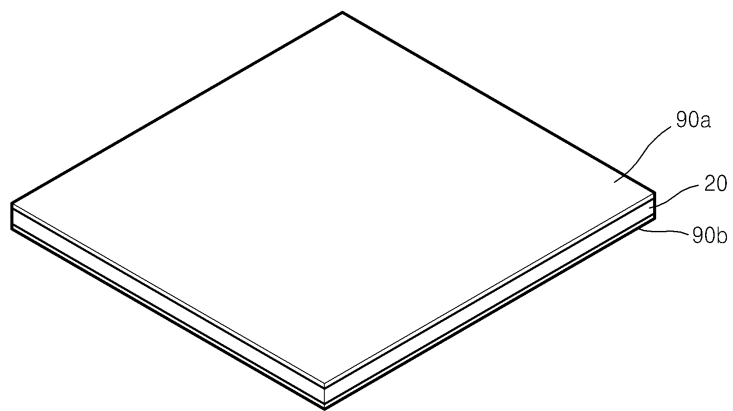
도면5b



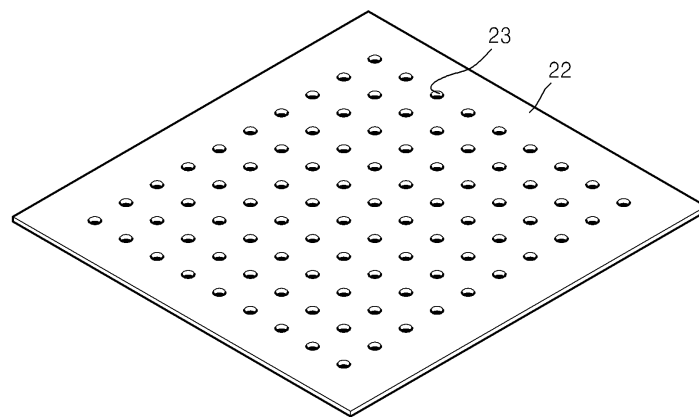
도면5c



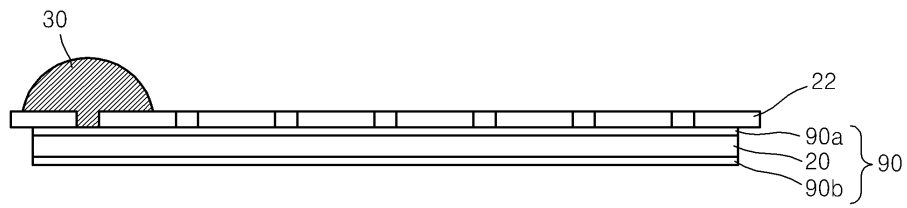
도면6a



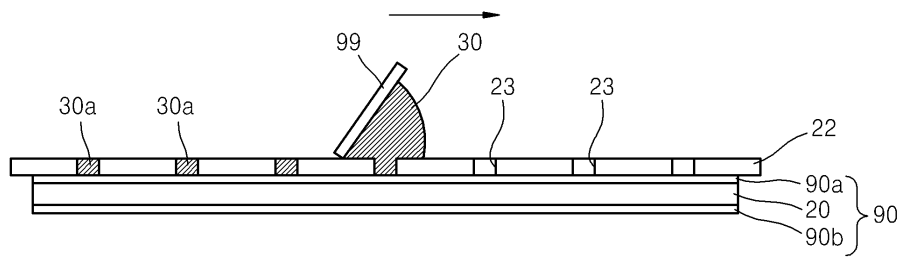
도면6b



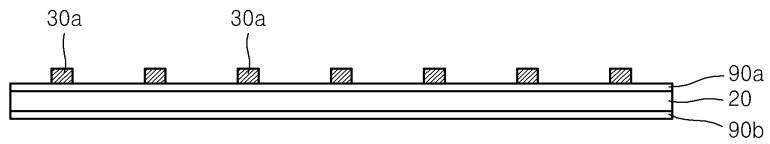
도면6c



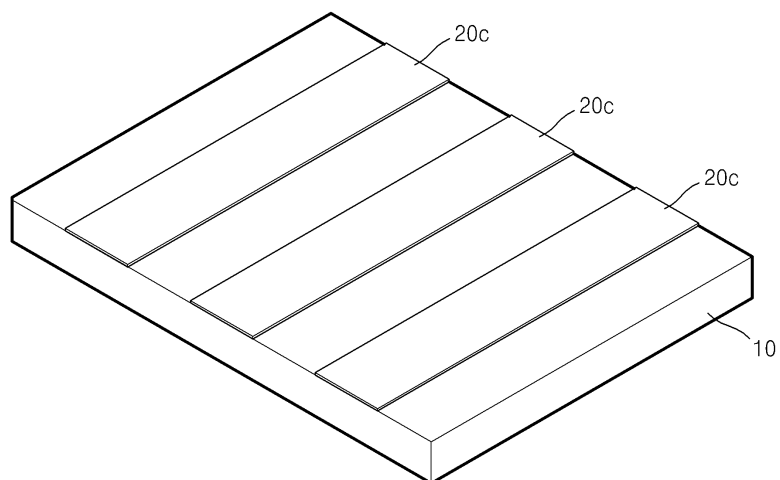
도면6d



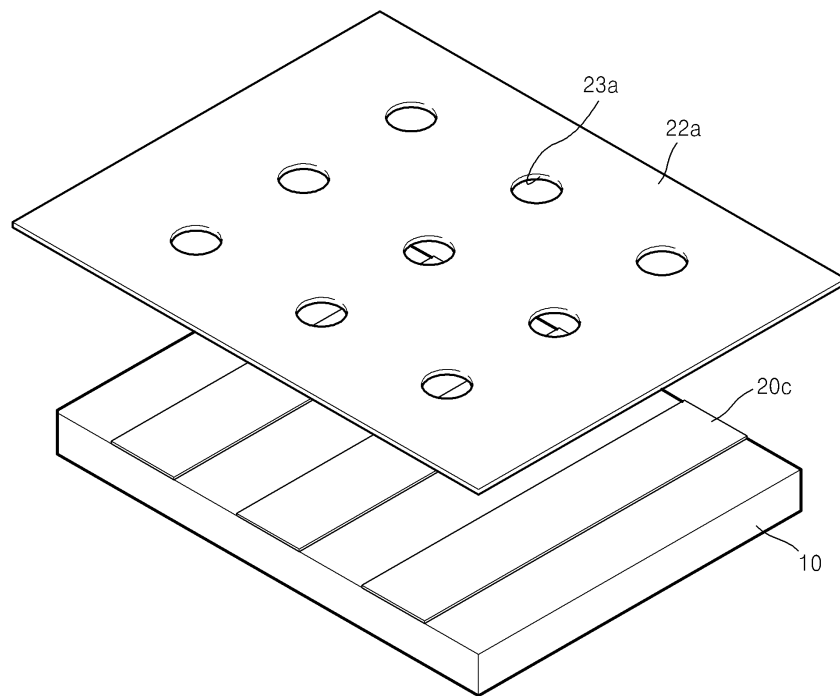
도면6e



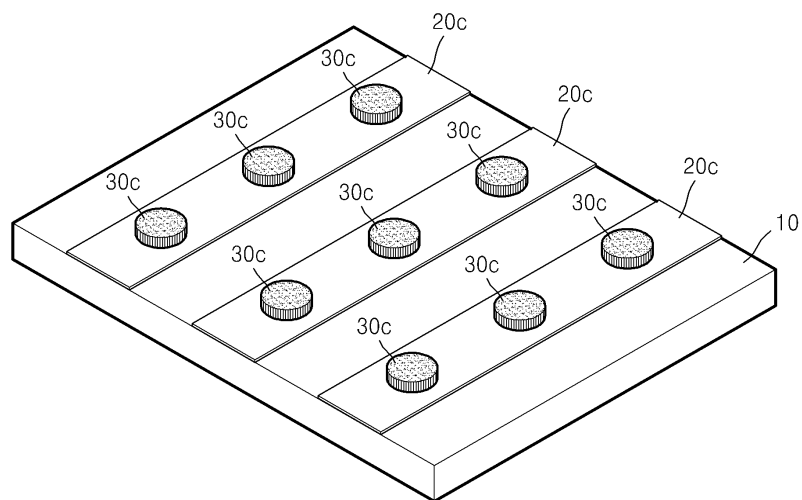
도면7a



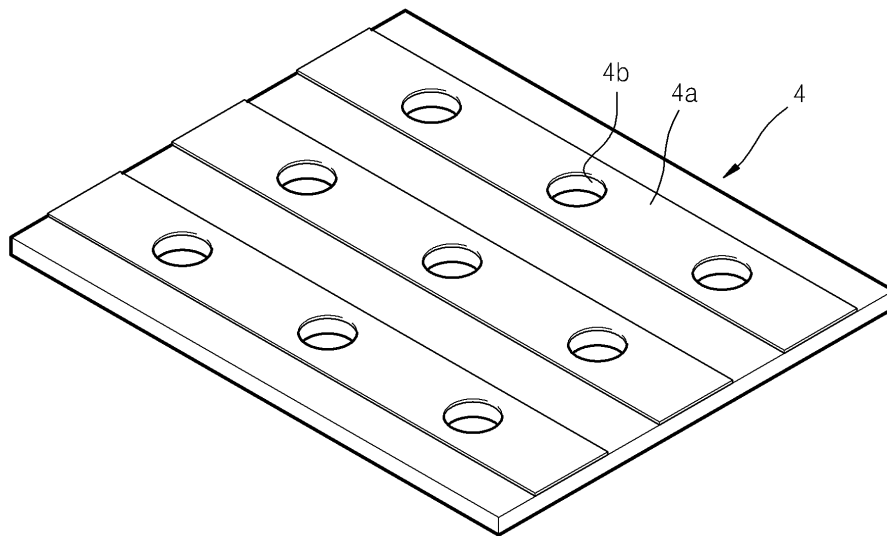
도면7b



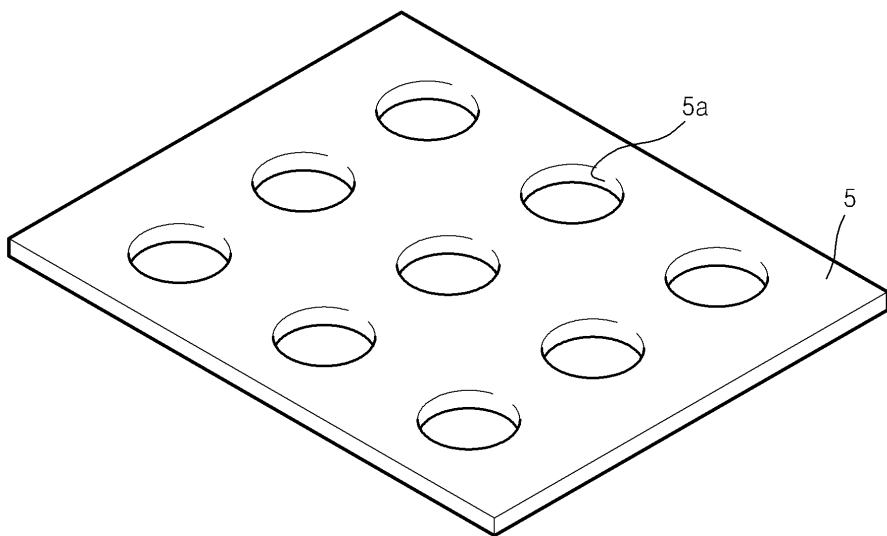
도면7c



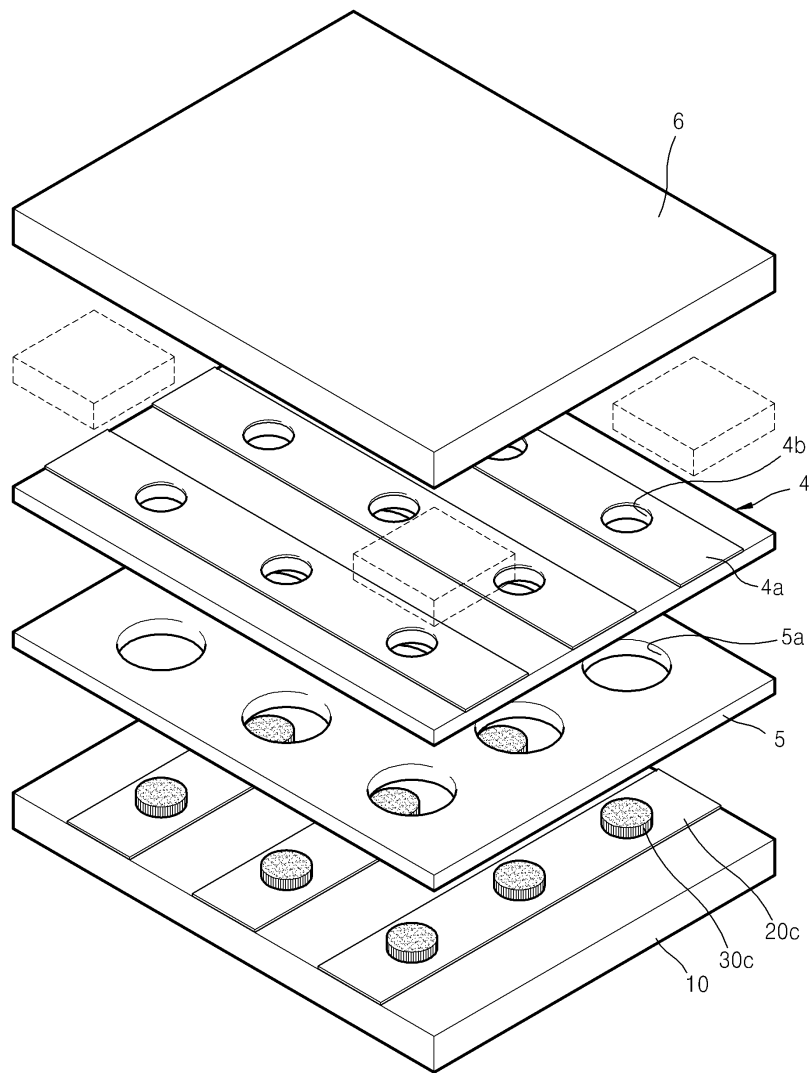
도면7d



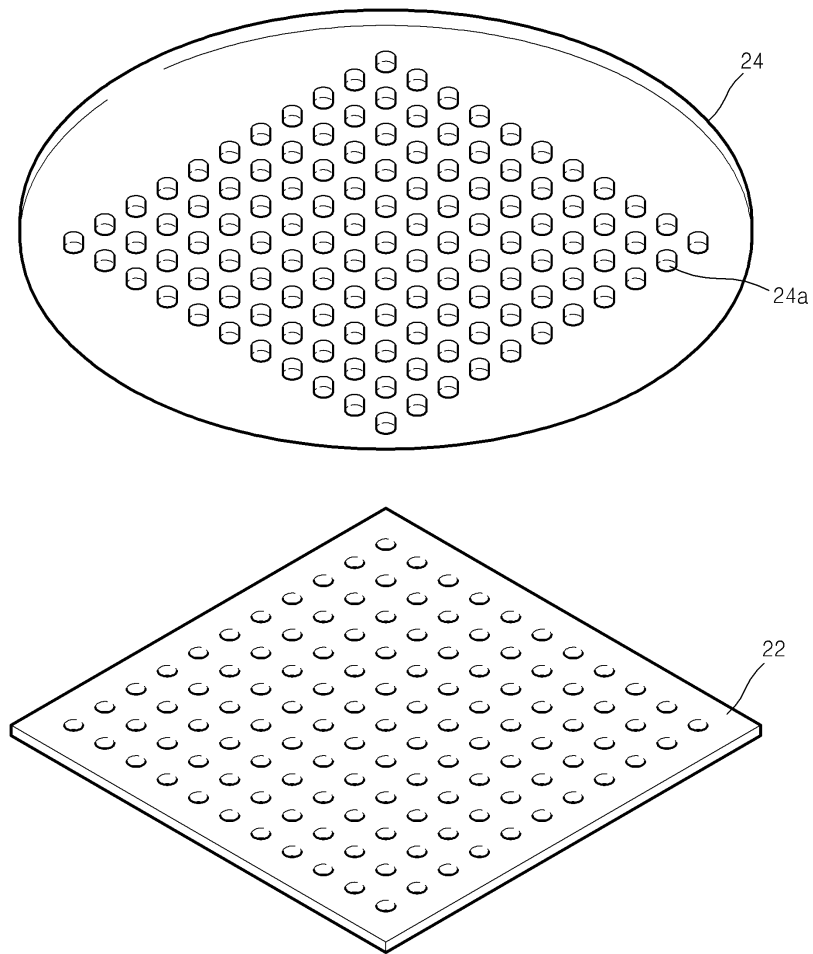
도면7e



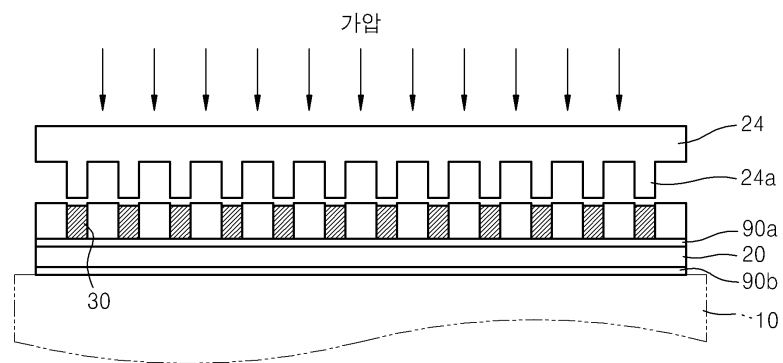
도면7f



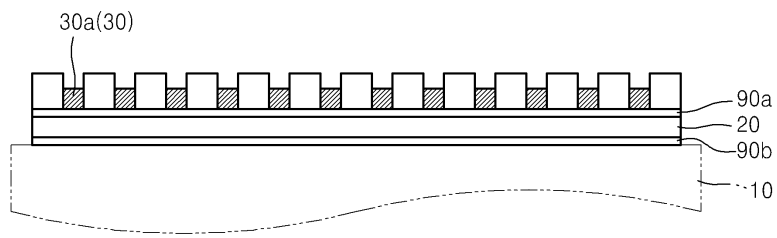
도면8a



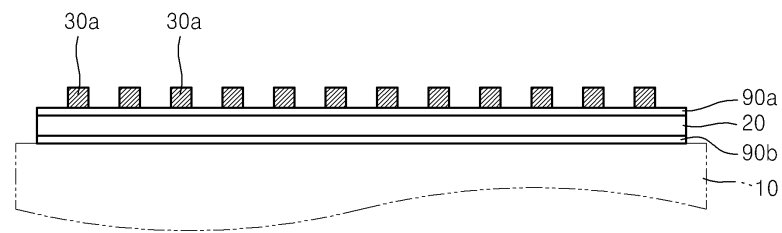
도면8b



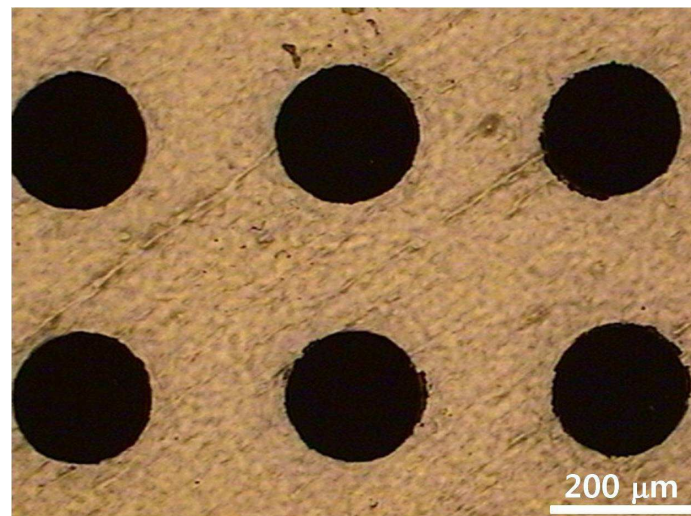
도면8c



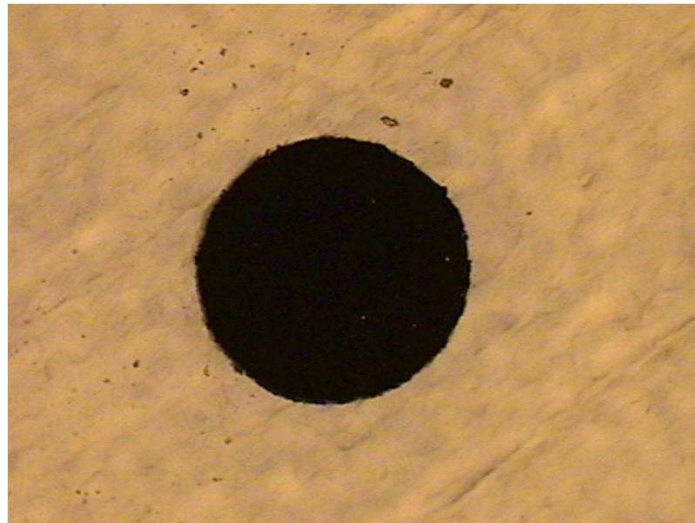
도면8d



도면9a



도면9b



도면9c

