

K AUTORSKÉMU OSVĚDČENÍ

(11)

(B1)



ÚŘAD PRO VYNÁLEZY
A OBJEVY

(61)

(23) Výstavní priorita
(22) Přihlášeno 20 03 84
(21) (PV 1965-84)

(51) Int. Cl.⁴

H 03 H 7/00

(40) Zveřejněno 17 04 86

(45) Vydáno 01 03 88

(75)

Autor vynálezu

MÜLLER ZDENĚK ing. CSc., PRAHA

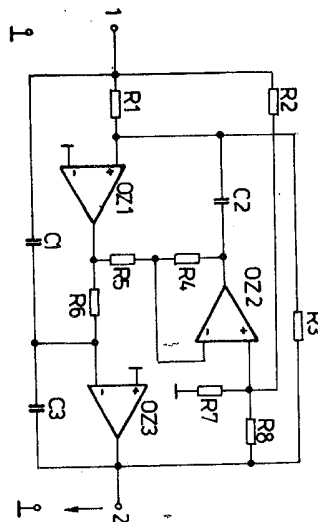
(54)

Zapojení selektivního funkčního bloku 2. řádu

Řešení se týká zapojení selektivního funkčního bloku 2. řádu určeného pro kaskádní syntézu aktivních RC filtrů.

Vstupní signál se připojuje mezi vstupní svorku 1 a společnou zemnicí svorku. Zapojení selektivního funkčního bloku lze využít jako eliptické sekce 2. řádu, kdy druhý odpor $R_2 = \infty$. Tak se realizují dolní propusti, horní propusti, pásmové propusti a pásmové zadržky Causerova typu. Volíme-li první odpor $R_1 = \infty$, první kondenzátor $C_1 = 0$, potom zapojení pracuje jako kvasipolynomiální pásmová propust. Použijeme-li jako výstupní svorku výstup prvního operačního zesilovače OZ_1 , pracuje jako kvasipolynomiální horní propust. Použijeme-li jako výstupní svorku výstup druhého operačního zesilovače OZ_2 , pracuje jako kvasipolynomiální dolní propust.

Zapojení je vhodné pro automatizovanou výrobu hybridních integrovaných obvodů. Použít lze s výhodou ve všech oborech telekomunikací.



Vynález se týká zapojení selektivního funkčního bloku 2. řádu, určeného pro kaskádní syntézu aktivních RC filtrů.

Jsou známa zapojení se třemi operačními zesilovači, která využívají dvou shodných typů integrátorů. Nevýhodou takových zapojení je, že reálné vlastnosti operačních zesilovačů, zejména pří-
davný kmitočtově závislý fázový posuv se sčítá a má za následek nesoulad mezi vypočtenými a naměřenými hodnotami parametrů obvodu, vzájemné ovlivňování dílčích parametrů a případně sklon k nestabilitě. Jiné známé zapojení se třemi operačními zesilovači využívá dvou různých typů integrátorů. Přídavný kmitočtově závislý fázový posuv je sice kompenzován, ale hodnoty odporů, určujících činitel jakosti a hodnotu zisku obvodu při nekonečném kmitočtu, mohou dosahovat až velikosti $M \Omega$, což je nevýhodné např. pro technologii hybridních integrovaných obvodů.

Účelem vynálezu je odstranit uvedené nevýhody. Podle podstaty vynálezu se toho dosahuje tím, že vstupní svorka je přes druhý odpor připojena k neinvertujícímu vstupu druhého operačního zesilovače a přes první odpor k neinvertujícímu vstupu prvního operačního zesilovače, jehož invertující vstup je uzemněn. Výstup prvního operačního zesilovače je připojen přes šestý odpor na invertující vstup třetího operačního zesilovače, jehož neinvertující vstup je uzemněn, a jednak přes první kondenzátor na vstupní svorku, jednak přes třetí kondenzátor na výstupní svorku, která je připojena na výstup třetího operačního zesilovače a přes osmý odpor na neinvertující vstup druhého operačního zesilovače a dále přes sedmý odpor k zemi. Invertující vstup druhého operačního zesilovače je připojen přes pátý odpor k výstupu prvního operačního zesilovače a přes čtvrtý odpor na výstup druhého operačního zesilovače, který je též připojen přes druhý kondenzátor na neinvertující vstup

prvního operačního zesilovače a dále přes třetí odpor na výstupní svorku.

Zapojení selektivního funkčního bloku 2. řádu podle vynálezu je vhodné zejména pro automatizovanou výrobu hybridních integrovaných obvodů, protože neobsahuje odpory s vysokými hodnotami a hodnoty parametrů vypočtené při návrhu se prakticky shodují s naměřenými při realizaci, takže může odpadnout funkční nastavování při výrobě. Pomocí nejvýše čtyř externích pasívních prvků lze nezávisle na sobě měnit funkci selektivního funkčního bloku.

Příklad zapojení selektivního funkčního bloku 2. řádu podle vynálezu je dále popsán pomocí výkresu. Vstupní svorka 1 je připojena přes první odpor R1 k neinvertujícímu vstupu prvního operačního zesilovače OZ1. Jeho invertující vstup je uzemněn a výstup je připojen přes šestý odpor R6 na invertující vstup třetího operačního zesilovače OZ3 a přes pátý odpor R5 na invertující vstup druhého operačního zesilovače OZ2. Neinvertující vstup prvního operačního zesilovače OZ1 je připojen přes třetí odpor R3 na výstupní svorku 2 a přes druhý kondenzátor C2 na výstup druhého operačního zesilovače OZ2. Čtvrtý odpor R4 je připojen mezi invertující vstup a výstup druhého operačního zesilovače OZ2. Neinvertující vstup druhého operačního zesilovače OZ2 je připojen jednak přes sedmý odpor R7 k zemi, jednak přes druhý odpor R2 k vstupní svorce 1 a přes osmý odpor R8 k výstupní svorce 2. Neinvertující vstup třetího operačního zesilovače OZ3 je uzemněn. Jeho invertující vstup je připojen přes první kondenzátor C1 na vstupní svorku 1 a přes třetí kondenzátor C3 na výstupní svorku 2, na níž je připojen i výstup třetího operačního zesilovače OZ3.

Vstupní signál se připojuje mezi vstupní svorku 1 a společnou zemnicí svorku, výstupní signál se odebírá mezi výstupní svorkou 2 a společnou zemnicí svorkou. Pro praktické použití má význam zejména zapojení selektivního funkčního bloku jako eliptické sekce 2. řádu, kdy druhý odpor $R_2 = \infty$. Tak lze realizovat dolní propusti, horní propusti, pásmové propusti a pásmové zádrže Causerova typu. Volíme-li první odpor $R_1 = \infty$, první kondenzátor $C_1 = 0$, potom zapojení podle vynálezu pracuje jako kvasipolynomiální pásmová propust. Použijeme-li jako výstupní svorku výstup prvního operačního zesilovače OZ1, pracuje jako kvasipolynomiální horní propust. Použijeme-li jako výstupní svorku výstup druhého operačního zesilovače OZ2,

pracuje jako kvasipolynomiální dolní propust.

Zapojení selektivního funkčního bloku 2. řádu podle vynálezu je univerzální. Proto je lze uplatnit ve všech oborech telekomunikací, kde vytváří různé funkce druhého řádu pomocí nejvýše čtyř externích pasívních prvků.

P Ř E D M Ě T V Y N Á L E Z U

Zapojení selektivního funkčního bloku 2. řádu, zejména pro kaskádní syntézu aktivních RC filtrů, se třemi operačními zesilovači, vyznačené tím, že vstupní svorka (1) je přes druhý odpor (R2) připojena k neinvertujícímu vstupu druhého operačního zesilovače (OZ2) a přes první odpor (R1) k neinvertujícímu vstupu prvního operačního zesilovače (OZ1), jehož invertující vstup je uzemněn a výstup je připojen přes šestý odpor (R6) na invertující vstup třetího operačního zesilovače (OZ3), jehož neinvertující vstup je uzemněn, a jednak přes první kondenzátor (C1) na vstupní svorku (1), jednak přes třetí kondenzátor (C3) na výstupní svorku (2), která je připojena na výstup třetího operačního zesilovače (OZ3) a přes osmý odpor (R8) na neinvertující vstup druhého operačního zesilovače (OZ2) a dále přes sedmý odpor (R7) k zemi, přičemž invertující vstup druhého operačního zesilovače (OZ2) je připojen přes pátý odpor (R5) k výstupu prvního operačního zesilovače (OZ1) a přes čtvrtý odpor (R4) na výstup druhého operačního zesilovače (OZ2), který je též připojen přes druhý kondenzátor (C2) na neinvertující vstup prvního operačního zesilovače (OZ1) a dále přes třetí odpor (R3) na výstupní svorku (2).

1 výkres

