



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0123956
(43) 공개일자 2014년10월23일

- (51) 국제특허분류(Int. Cl.)
H03K 5/13 (2014.01)
- (21) 출원번호 10-2014-7022900
- (22) 출원일자(국제) 2013년01월17일
심사청구일자 없음
- (85) 번역문제출일자 2014년08월14일
- (86) 국제출원번호 PCT/US2013/021836
- (87) 국제공개번호 WO 2013/109688
국제공개일자 2013년07월25일
- (30) 우선권주장
13/368,906 2012년02월08일 미국(US)
61/587,705 2012년01월18일 미국(US)

- (71) 출원인
헬컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자
첸, 윌슨 제이.
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
탄, 치우-구안
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (74) 대리인
특허법인 남앤드남

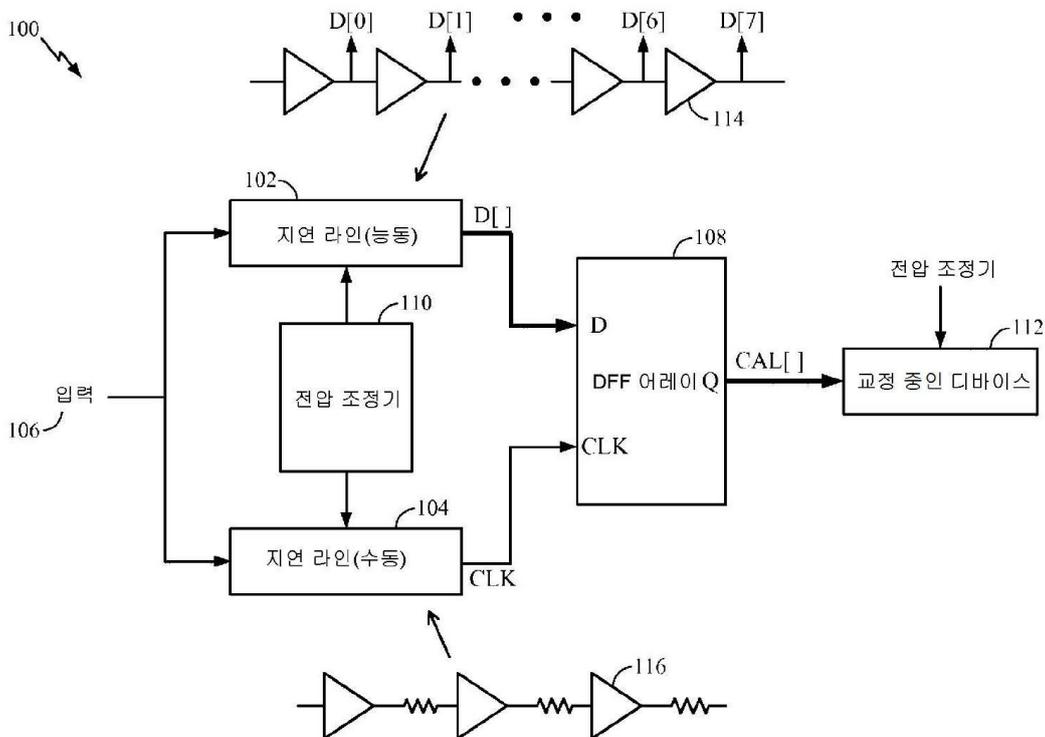
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 온-칩 코오스 지연 교정

(57) 요약

교정 중인 온-칩 디바이스의 프로세스, 전압 및 온도 코너들은 입력에 응답하는, 능동 온-칩 컴포넌트들 및 수동 온-칩 컴포넌트들과 같은 상이한 온-칩 컴포넌트들의 출력들을 비교함으로써 획득된다. 제 1 온-칩 지연 라인은, 지연의 상이한 스테이지들에서 출력들의 어레이(D[])를 생성하는 다수의 능동 디바이스들을 포함한다. 제 2 온-칩 지연 라인은 단일 출력(CLK)을 생성한다. DFF 어레이는 단일 출력 클록(CLK)을 이용하여 출력들의 어레이(D[])를 샘플링한다. 상이한 프로세스 및 온도 코너들에서의 상이한 지연 변동들은 DFF 어레이로부터의 상이한 출력들을 야기한다. DFF 어레이로부터의 상이한 출력들은, CLK의 일 사이클 내에서의 교정 중인 온-칩 디바이스의 고속 교정을 위한 것일 수 있는 프로세스 및 온도 코너에 대한 정보를 제공한다.

대표도



특허청구의 범위

청구항 1

지연 교정 방법으로서,

교정 중인 칩 상의 수동 디바이스들의 제 1 지연 라인과 교정 중인 상기 칩 상의 능동 디바이스들의 제 2 지연 라인 사이의 지연 차이를 결정하는 단계; 및

결정된 차이에 기초하여 온-칩 컴포넌트를 교정하는 단계를 포함하는, 지연 교정 방법.

청구항 2

제 1 항에 있어서,

상기 칩 상의 상기 능동 디바이스들과 상기 수동 디바이스들 사이의 실제의 변동에 의존하도록 상기 온-칩 컴포넌트를 구성하는 단계를 더 포함하는, 지연 교정 방법.

청구항 3

제 1 항에 있어서,

상기 지연 차이를 결정하기 전에, 상기 제 1 지연 라인 및 상기 제 2 지연 라인 둘 모두에서 동일한 페이즈(phase) 입력을 수신하는 단계를 더 포함하는, 지연 교정 방법.

청구항 4

제 1 항에 있어서,

상기 제 1 지연 라인 및 상기 제 2 지연 라인에 공통 전력을 공급하는 단계를 더 포함하는, 지연 교정 방법.

청구항 5

제 1 항에 있어서,

상기 제 1 지연 라인에 제 1 전력을 그리고 상기 제 2 지연 라인에 제 2 전력을 공급하는 단계를 더 포함하는, 지연 교정 방법.

청구항 6

제 5 항에 있어서,

상기 제 1 전력 및 상기 제 2 전력 중 하나는 일정한 기준 전력(constant reference power)인, 지연 교정 방법.

청구항 7

제 1 항에 있어서,

모바일 전화, 셋 톱 박스, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 네비게이션 디바이스, 컴퓨터, 핸드-헬드 개인용 통신 시스템(PCS) 유닛, 휴대용 데이터 유닛, 및 고정 위치 데이터 유닛 중 적어도 하나 내에 상기 교정 중인 칩을 집적하는 단계를 더 포함하는, 지연 교정 방법.

청구항 8

무선 통신을 위한 장치로서,

교정 중인 칩 상의 수동 디바이스들의 제 1 지연 라인과 교정 중인 상기 칩 상의 능동 디바이스들의 제 2 지연 라인 사이의 지연 차이를 결정하기 위한 수단; 및

결정된 차이에 기초하여 온-칩 컴포넌트를 교정하기 위한 수단을 포함하는, 무선 통신을 위한 장치.

청구항 9

제 8 항에 있어서,

상기 제 1 지연 라인 및 상기 제 2 지연 라인에 공통 전력을 공급하기 위한 수단을 더 포함하는, 무선 통신을 위한 장치.

청구항 10

제 8 항에 있어서,

상기 제 1 지연 라인에 제 1 전력을 공급하기 위한 수단; 및

상기 제 2 지연 라인에 제 2 전력을 공급하기 위한 수단을 더 포함하는, 무선 통신을 위한 장치.

청구항 11

제 8 항에 있어서,

모바일 전화, 셋 톱 박스, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 네비게이션 디바이스, 컴퓨터, 핸드-헬드 개인용 통신 시스템(PCS) 유닛, 휴대용 데이터 유닛, 및 고정 위치 데이터 유닛 중 적어도 하나에 집적되는, 무선 통신을 위한 장치.

청구항 12

무선 통신을 위한 장치로서,

D-플립-플롭 어레이;

입력과 상기 D-플립-플롭 어레이 사이에 커플링된 온-칩 능동 지연 라인; 및

상기 입력과 상기 D-플립-플롭 어레이 사이에 커플링된 온-칩 수동 지연 라인을 포함하고,

상기 D-플립-플롭 어레이는, 상기 온-칩 능동 지연 라인과 상기 온-칩 수동 지연 라인 사이의 지연 차이에 응답하여 교정 코드를 생성하도록 구성되는, 무선 통신을 위한 장치.

청구항 13

제 12 항에 있어서,

제 1 지연 라인 및 제 2 지연 라인에 공통 전력을 공급하기 위해 구성된 제 1 전력 공급부를 더 포함하는, 무선 통신을 위한 장치.

청구항 14

제 12 항에 있어서,

제 1 지연 라인에 제 1 전력을 공급하기 위해 구성된 제 1 전력 공급부; 및

제 2 지연 라인에 제 2 전력을 공급하기 위해 구성된 제 2 전력 공급부를 더 포함하는, 무선 통신을 위한 장치.

청구항 15

제 12 항에 있어서,

모바일 전화, 셋 톱 박스, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 네비게이션 디바이스, 컴퓨터, 핸드-헬드 개인용 통신 시스템(PCS) 유닛, 휴대용 데이터 유닛, 및 고정 위치 데이터 유닛 중 적어도 하나에 집적되는, 무선 통신을 위한 장치.

청구항 16

무선 네트워크에서의 무선 통신들을 위한 컴퓨터 프로그램 물건으로서,

프로그램 코드들이 기록된 비-일시적인 컴퓨터-판독가능 매체를 포함하며,

상기 프로그램 코드는,

교정 중인 칩 상의 제 1 지연 라인과 교정 중인 칩 상의 제 2 지연 라인 능동 디바이스(지연 라인) 및 수동 디바이스 사이의 지연 차이를 결정하기 위한 프로그램 코드; 및

결정된 차이에 기초하여 온-칩 컴포넌트를 교정하기 위한 프로그램 코드를 포함하는, 컴퓨터 프로그램 물건.

청구항 17

제 16 항에 있어서,

모바일 전화, 셋 톱 박스, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 네비게이션 디바이스, 컴퓨터, 핸드-헬드 개인용 통신 시스템(PCS) 유닛, 휴대용 데이터 유닛, 및 고정 위치 데이터 유닛 중 적어도 하나에 집적되는, 컴퓨터 프로그램 물건.

청구항 18

지연 교정 방법으로서,

교정 중인 칩 상의 수동 디바이스들의 제 1 지연 라인과 교정 중인 상기 칩 상의 능동 디바이스들의 제 2 지연 라인 사이의 지연 차이를 결정하는 단계; 및

결정된 차이에 기초하여 온-칩 컴포넌트를 교정하는 단계를 포함하는, 지연 교정 방법.

청구항 19

제 18 항에 있어서,

상기 칩 상의 상기 능동 디바이스들과 상기 수동 디바이스들 사이의 실제의 변동에 의존하도록 상기 온-칩 컴포넌트를 구성하는 단계를 더 포함하는, 지연 교정 방법.

청구항 20

제 18 항에 있어서,

모바일 전화, 셋 톱 박스, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 네비게이션 디바이스, 컴퓨터, 핸드-헬드 개인용 통신 시스템(PCS) 유닛, 휴대용 데이터 유닛, 및 고정 위치 데이터 유닛 중 적어도 하나 내에 상기 교정 중인 칩을 집적하는 단계를 더 포함하는, 지연 교정 방법.

명세서

기술분야

[0001] **관련 출원에 대한 상호 참조**

[0002] 본 특허 출원은 2012년 1월 18일자로 출원된 Chen 등에 의한 미국 가특허출원 제61/587,705호의 이득을 주장한다.

[0003] 본 발명은 일반적으로 반도체 교정 회로들에 관한 것이다. 더 상세하게, 본 발명은 칩 내의 프로세스 변동들, 전압 변동들, 및 온도 변동들과 같은 로컬 변동들을 위한 보상을 제공하는 것에 관한 것이다.

배경기술

[0004] 반도체 애플리케이션들에서, 반도체 패키지 상의 회로의 지연 교정은 프로세스, 전압, 및 온도(PVT) 변동들을 오프셋(offset)할 수 있다. 본 발명의 교정 방법들은 교정 중인 패키지들 상의 외부 핀들 뿐만 아니라 오프-칩(off-chip) 컴포넌트들을 포함한다. 교정 프로세스를 수행하기 위해, 몇몇 형태의 비교가 일반적으로 수행된다. 예를 들어, 오프-칩 컴포넌트가 교정을 위해 사용되는 경우, 오프-칩 컴포넌트는 온-칩 컴포넌트들과의 비교를 위한 참조로서 일반적으로 사용된다.

[0005] 상보성 금속 산화막 반도체(COMS) 기술의 지속적인 고속 스케일링 때문에, 오프-칩 컴포넌트들의 사용은 더 비싸지게 된다. 따라서, 오프-칩 컴포넌트들은 지연 교정의 높은 정확도에 의존하는 애플리케이션들로 제한되어

야 한다.

발명의 내용

[0006] 본 발명의 양상들에 따르면, 교정은 오프-칩 컴포넌트들 없이 완전히 온-칩만으로 수행될 수도 있다. 대신에, 교정은 2개의 상이한 타입들의 온-칩 컴포넌트들을 이용하여 수행된다. 2개의 상이한 타입들의 온-칩 컴포넌트들은 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET)들과 같은 능동 디바이스들 및 폴리실리콘(폴리) 저항기들과 같은 수동 디바이스들을 포함한다. 이들 디바이스들의 비교는 상이한 프로세스 및 온도 코너(corner)들(PT 코너들)에 걸쳐 상이한 변동을 나타낸다. 전압 변동들은 다수의 전력 공급부들을 이용하여 또한 보상될 수 있다.

[0007] 본 발명의 일 양상은, 교정 중인 칩 상의 능동 디바이스와 수동 디바이스 사이의 지연 차이를 결정하는 단계를 포함하는, 온 칩 컴포넌트의 지연 교정 방법을 제공한다. 온-칩 컴포넌트의 교정은 결정된 차이에 기초한다. 일 예시적인 구성에서, 방법은 칩 상의 능동 및 수동 디바이스 사이의 실제의 변동에 의존하도록 온 칩 컴포넌트를 구성하는 단계를 포함한다. 본 발명의 양상들에 따른 지연 교정 방법은 매우 신속하게 그리고 효율적으로 수행된다. 예를 들어, 기재된 교정 프로세스는 단일 사이클 시간 내에 완료될 수도 있다. 기재된 교정 프로세스는, 다른 프로세싱 태스크들을 중단시킬 필요 없이, 그리고 기재된 지연 교정 프로세스와 다른 프로세싱 태스크들 사이에서 전후(back and forth)로 스위칭하지 않으면서 지속적으로 또한 수행될 수도 있다.

[0008] 본 발명의 다른 양상은 무선 통신을 위한 장치를 제공한다. 본 발명의 이러한 양상에 따르면, 장치는, 교정 중인 칩 상의 수동 디바이스들의 제 1 지연 라인과 교정 중인 칩 상의 능동 디바이스들의 제 2 지연 라인 사이의 지연 차이를 결정하기 위한 수단을 포함한다. 또한, 장치는 결정된 차이에 기초하여 온 칩 컴포넌트를 교정하기 위한 수단을 포함한다.

[0009] 본 발명의 다른 양상은, D-플립-플롭 어레이, 입력과 D-플립-플롭 어레이 사이에 커플링된 온-칩 능동 지연 라인, 및 입력과 D-플립-플롭 어레이 사이에 커플링된 온-칩 수동 지연 라인을 포함하는, 무선 통신을 위한 장치를 제공한다. 본 발명의 이러한 양상에 따르면, D-플립 플롭 어레이는, 온 칩 능동 지연 라인과 온 칩 수동 지연 라인 사이의 지연 차이에 응답하여 교정 코드를 생성하도록 구성된다.

[0010] 이것은, 후속하는 상세한 설명이 더 양호하게 이해될 수도 있기 위해, 본 발명의 특성들 및 기술적 이점들을 다소 광범위하게 요약하였다. 본 발명의 부가적인 특성들 및 이점들은 후술될 것이다. 본 발명의 동일한 목적들을 수행하기 위해 다른 구조들을 변형 또는 설계하기 위한 기반으로서 본 발명이 용이하게 이용될 수도 있음이 당업자들에 의해 인식되어야 한다. 또한, 그러한 등가 구성들이, 첨부된 청구항들에 기재된 바와 같은 본 발명의 교시들을 벗어나지 않는다는 것이 당업자들에 의해 인지되어야 한다. 추가적인 목적들 및 이점들과 함께, 본 발명의 구성 및 동작 방법 둘 모두에 대해 본 발명의 특징인 것으로 믿어지는 신규한 특성들은, 첨부된 도면들과 관련하여 고려될 경우 다음의 설명으로부터 더 양호하게 이해될 것이다. 그러나, 도면들 각각이 단지 예시 및 설명의 목적을 위해 제공되며, 본 발명의 제한들의 정의로서 의도되지 않음이 명백히 이해될 것이다.

[0011] 본 발명의 특성들, 속성 및 이점들은, 동일한 참조 부호들이 전체에 걸쳐 대응하게 식별되는 도면들과 함께 취해진 경우, 아래에 기재된 상세한 설명으로부터 더 명백해질 것이다.

도면의 간단한 설명

- [0012] 도 1은 본 발명의 양상들에 따른 교정 회로의 일반적인 예를 개념적으로 도시하는 개략도이다.
- 도 2는 본 발명의 일 양상에 따른, 교정을 위한, 수동 지연과 능동 지연 사이의 차이들을 도시하는 신호 타이밍도면이다.
- 도 3은 본 발명의 구성이 유리하게 이용될 수도 있는 예시적인 무선 통신 시스템을 도시한다.
- 도 4는 본 발명의 일 양상에 따른 교정을 위한 방법을 도시하는 프로세스 흐름도이다.
- 도 5는 본 발명의 구성이 유리하게 이용될 수도 있는 링 발진기(oscillator) 회로를 개념적으로 도시하는 개략도들이다.
- 도 6은 본 발명의 일 양상에 따른, 반도체 컴포넌트의 회로, 레이아웃, 및 로직 설계를 위한 설계 워크스테이션을 도시하는 블록도이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 반도체 칩 상의 상이한 디바이스들은 매우 상이한 프로세스, 전압, 및 온도 변동들을 가질 수도 있다. 예를 들어, MOSFET들과 같은 능동 온-칩 컴포넌트들의 프로세스 및 온도 변동들은 폴리-저항기와 같은 수동 온-칩 컴포넌트의 프로세스 및 온도 변동들과 일반적으로 매우 상이하다. +/-60 % 범위 내의 변동들은, 상이한 프로세스들 전압들에 걸쳐 온-칩 능동 디바이스들의 포화 구동 전류(IDSAT)와 같은 성능 메트릭들에서 관측될 수 있다. 대조적으로, 온-칩 수동 저항기의 저항에서의 변동은, 예를 들어, 약 +/-20 % 범위 내에만 있을 수도 있다. 상이한 프로세스 및 온도 변동들 때문에, 교정 중인 디바이스의 프로세스 및 온도 코너들에 대한 정보는, 입력에 응답하는, 능동 온-칩 컴포넌트들 및 수동 온-칩 컴포넌트들과 같은 상이한 온-칩 컴포넌트들의 출력들을 비교함으로써 획득될 수도 있다.
- [0014] 도 1은 본 발명의 양상들에 따른 온-칩 교정을 수행하기 위한 회로(100)를 포함하는 설계 아키텍처의 상단 레벨 블록도를 도시한다. 회로(100)는, 입력(106)과 D 플립 플롭 어레이(DFE 어레이)(108)로의 입력들 사이에 커플링된 제 1 지연 라인(102) 및 제 2 지연 라인(104)을 포함한다. 제 1 지연 라인(102)은 다수의 능동 컴포넌트들(114)을 포함하고, 제 2 지연 라인(104)은 다수의 수동 컴포넌트들(116)을 포함한다. 전압 조정기(110)는 제 1 지연 라인(102)과 제 2 지연 라인(104) 사이에 커플링된다. 교정 중인 디바이스(112)는 DFE 어레이(108)의 출력에 커플링된다.
- [0015] 입력 신호(예를 들어, 상승 또는 하강 에지(edge)중 어느 하나)는 제 1 지연 라인(102) 및 제 2 지연 라인(104)들 모두에 공급된다. 제 1 지연 라인(102)의 지연은 능동 디바이스들(예를 들어, 인버터들)에 의해 주도(dominate)되고, 제 2 지연 라인(104)의 지연은 수동 디바이스들(예를 들어, 폴리 저항기들)에 의해 주도된다. 지연 라인들 둘 모두는, 그들의 전력 공급부 상의 변동을 감소시키기 위해 전압 조정기(110)에 의해 전력공급된다. 전압 변동이 또한 보상되어야 한다면, 별개의 전력 공급부가 각각의 지연 라인(102, 104)에 커플링된다.
- [0016] 제 1 지연 라인(102)은, 제 1 지연 라인의 상이한 스테이지들로부터 출력들의 어레이(D[0], D[1], ... D[6], D[7])를 생성한다. 제 2 지연 라인(104)은 자신의 지연을 이용하여 단일 출력(CLK)만을 생성한다. 각각의 입력(106)에 대해, 제 1 지연 라인(102)에 의해 생성된 출력들의 어레이(D[])의 타이밍 및 제 2 지연 라인(104)으로부터의 CLK 출력의 타이밍은 프로세스, 온도 및 전압에 의존한다. 출력들의 어레이(D[])는 온-칩 능동 컴포넌트 변동들에 기초하여 변한다. CLK 출력은 온-칩 수동 컴포넌트 변동들에 기초하여 변한다. 상이한 프로세스, 온도 및 전압 조건들에 대한 능동 컴포넌트 변동과 수동 컴포넌트 변동 사이의 차이들은 상이한 조건들 하의 출력들의 어레이(D[])와 CLK 출력을 비교함으로써 관측될 수 있다. 본 발명의 양상들에 따르면, CLK 출력과 출력들의 어레이(D[])의 차이는 교정 목적들을 위해 프로세스, 온도 및 전압 조건들을 표시하는 코드를 생성하기 위해 사용될 수 있다.
- [0017] 도 2는 2개의 상이한 경우들에서 코오스(coarse) 교정을 위해 사용될 수도 있는 제 1 지연 라인(102)과 제 2 지연 라인(104)의 출력 사이의 차이를 도시한다. FF(fast-fast) 프로세스 코너에서의 제 1 지연 라인(102) 및 제 2 지연 라인(104)으로부터의 출력들이 제 1 경우(202)에 도시된다. 제 1 경우(202)에서, FF 코너에서의 능동 지연 라인의 지연은 FF 코너에서의 수동 라인의 지연보다 작다. 이러한 경우에서, DFE 어레이(108)는, DFE 어레이(108)가 제 2 지연 라인(104)으로부터 CLK 출력을 수신하기 전에, 제 1 지연 라인(102)으로부터 6개의 출력들(D[0]...D[5])을 감지한다. 6개의 출력들은 CLK에 응답하여 DFE 어레이(108)에 래칭(latch)된다. 래칭된 출력들은, FF 프로세스 코너에서 능동 컴포넌트 지연과 수동 컴포넌트 지연 사이의 차이의 인코딩된 표현을 제공한다.
- [0018] SS(slow-slow) 프로세스 코너에서의 제 1 지연 라인(102) 및 제 2 지연 라인(104)으로부터의 출력들이 제 2 경우(204)에 도시된다. 제 2 경우(204)에서, SS 코너에서의 능동 지연 라인의 지연은 SS 코너에서의 수동 라인의 지연보다 길다. 이러한 경우에서, DFE 어레이(108)는, DFE 어레이(108)가 제 2 지연 라인(104)으로부터 CLK 출력을 수신하기 전에, 제 1 지연 라인(102)으로부터 하나의 출력(D[0])만을 감지한다. 단일 출력들(D[0])은 CLK에 응답하여 DFE 어레이(108)에 래칭된다. 래칭된 출력들은 SS 프로세스 코너에서 능동 컴포넌트 지연과 수동 컴포넌트 지연 사이의 차이의 인코딩된 표현을 제공한다.
- [0019] 일 구성에서, 무선 통신을 위한 장치는, 교정 중인 칩 상의 수동 디바이스들의 제 1 지연 라인과 교정 중인 칩 상의 능동 디바이스들의 제 2 지연 라인 사이의 지연 차이를 결정하기 위한 수단; 및 결정된 차이에 기초하여 온 칩 컴포넌트를 교정하기 위한 수단을 포함한다. 지연 차이를 결정하기 위한 수단 및 온 칩 컴포넌트를 교정하기 위한 수단은, 예를 들어, DFE 어레이(108)일 수도 있다. 다른 구성에서, 전술된 수단은, 전술된 수단

의해 인용된 기능들을 수행하도록 구성된 임의의 모듈 또는 임의의 장치일 수도 있다. 특정한 수단이 기재되었지만, 기재된 수단 전부가 기재된 구성들을 실시하기 위해 요구되지 않는다는 것이 당업자들에 의해 인식될 것이다. 또한, 특정한 잘 알려진 수단은 본 발명에 대한 포커스(focus)를 유지하기 위해 설명되지 않았다.

- [0020] 장치(100)는 교정 코드를 매우 신속하게 그리고 효율적으로 생성한다. 예를 들어, 장치(106)는, 입력을 수신하고 입력의 단일 사이클 시간 내에서 교정 코드를 생성하도록 구성된다.
- [0021] 본 발명의 양상들에 따르면, 장치(100)는 기재된 지연 교정 프로세스를 지속적으로 수행할 수도 있다. 이것은, 다른 프로세싱 태스크들을 중단시킬 필요 없이, 그리고 기재된 지연 교정 프로세스와 다른 프로세싱 태스크들 사이에서 전후로 스위칭하지 않으면서 교정이 더욱더 효율적으로 수행되게 한다.
- [0022] 도 3은 기재된 교정 방법의 구성이 유리하게 이용될 수도 있는 예시적인 무선 통신 시스템(300)을 도시한다. 예시의 목적들을 위해, 도 3은 3개의 원격 유닛들(320, 330, 및 350) 및 2개의 기지국들(340)을 도시한다. 무선 통신 시스템들이 매우 더 많은 원격 유닛들 및 기지국들을 가질 수도 있음을 인식할 것이다. 원격 유닛들(320, 330, 및 350)은 교정 회로(325A, 325B, 및 325C)를 각각 포함한다. 도 3은 기지국들(340)로부터 원격 유닛들(320, 330, 및 350)로의 순방향 링크 신호들(380) 및 원격 유닛들(320, 330, 및 350)로부터 기지국들(340)로의 역방향 링크 신호들(390)을 도시한다.
- [0023] 도 3에서, 원격 유닛(320)은 모바일 전화로서 도시되고, 원격 유닛(330)은 휴대용 컴퓨터로서 도시되며, 원격 유닛(350)은 무선 로컬 루프 시스템 내의 고정 위치 원격 유닛으로서 도시된다. 예를 들어, 원격 유닛들은 셀 전화기들, 핸드-헬드 개인용 통신 시스템(PCS) 유닛들, 개인 휴대 정보 단말들과 같은 휴대용 데이터 유닛들, 또는 검침 장비(meter reading equipment)와 같은 고정 위치 데이터 유닛들일 수도 있다. 도 3이 본 발명의 교시들에 따른 교정 회로를 이용할 수도 있는 원격 유닛들을 도시하지만, 본 발명은 이들 예시적인 도시된 유닛들로 제한되지 않는다. 예를 들어, 본 발명의 구성들에 따른 교정 회로는 임의의 디바이스에서 적절히 이용될 수도 있다.
- [0024] 본 발명의 양상들에 따른 지연 교정을 위한 방법은 도 4를 참조하여 설명된다. 블록(402)에서, 교정 중인 칩 상의 능동 디바이스(지연 라인)와 수동 디바이스 사이의 지연 차이가 결정된다. 블록(404)에서, 온-칩 컴포넌트는 결정된 차이에 기초하여 교정된다.
- [0025] 교정 결과는 능동과 수동 디바이스들 사이의 차이에 의존한다. 이러한 설계는, 이들 2개의 타입들의 디바이스의 변동이 칩 기판 재료, 예를 들어, 실리콘에 거의 완전히 상관된다면, 극히 매우 양호하게 수행한다. 그러나, 이들 디바이스들의 제조, 재료들 및 프로세스가 다소 상이하기 때문에, 이들 디바이스들의 변동이 거의 완전히 상관된다고 가정될 수 없다. 한편, 둘 모두의 타입들의 디바이스들이, 예를 들어, 폴리실리콘과 같은 유사한 구조들을 공유하기 때문에, 이들 디바이스들의 변동들은 또한 서로 완전히 독립적이지 않다. 불완전한 상관의 결과로서, 교정 결과들의 정확도가 영향을 받을 수 있다. 이러한 영향을 감소시키기 위해, 본 발명의 양상들에 따르면, 교정될 컴포넌트들은, 불완전한 상관들로부터의 영향이 소거될 수 있도록 능동 및 수동 디바이스들의 차이들에 기초하여 설계될 수 있다.
- [0026] 일 예에서, 교정될 링 발전기는, 자신의 발전 주파수가 불완전한 상관으로부터의 영향이 소거될 수 있도록, 능동 및 수동 디바이스들의 지연 사이의 차이들에 의존하게 하도록 설계될 수 있다. 링 발전기는 일반적으로 홀수의 인버터 스테이지들을 포함한다. 도 5는 링 발전기(500)에서의 단일 스테이지의 예시적인 설계를 도시한다. 링 발전기(500)는 인버터 회로(502) 및 키퍼(keeper) 회로(504)를 포함한다. 키퍼 회로(504)는 저항기들(506, 508)을 포함한다. 본 발명의 양상들에 따르면, 링 발전기(500)는 3개의 주된 프로세스 코너들, 즉, SS(slow-slow), TT(typical-typical) 코너 및 FF(fast-fast) 코너들에서 원하는 주파수 주변에서 발전하도록 설계된다.
- [0027] 링 발전기(500)와 같은 회로를 설계하고 분석하기 위해 사용되는 디바이스 모델들은 일반적으로, 수동 및 능동 디바이스들이 완전한 상관을 갖는다고 가정한다. 그러나, 실제의 칩 상에서, 능동 및 수동 디바이스들의 속성들은, 그들이 디바이스 모델들 내에 있고 완전한 상관을 갖지 않으므로, 정확히 동일하지는 않다. 예를 들어, FF 프로세스 코너에서, 칩 상의 수동 저항기는, 대응하는 디바이스 모델이 FF 프로세스 코너에 대해 예측했던 것보다 더 저항력이 있을 수도 있다. 수동 및 능동 디바이스들 사이의 예측된 차이보다 더 큰 차이는, 결과적인 교정 코드를 변경시키고, 발전기에서 부가적인 레그(leg)들을 턴 오프(turn off)하고 느리게 하기들(slow down) 시도할 수 있다. 그러나 키퍼 회로(504)의 효과가 수동 저항기들(506, 508)의 해 주로 결정되기 때문에, 그의 증가된 저항은 더 취약한 키퍼 기능을 야기한다. 이것은, 링 발전기(500)의 발전기 주파수를 가속화

(speed up)하는 경향이 있으며, 수동 디바이스의 저항에서의 예측된 차이보다 더 큰 차이의 영향에 대항한다. 즉, 키퍼 회로(504)는 불완전한 상관으로부터의 효과를 오프셋하고 교정 결과들의 정확도를 유지하도록 설계된다.

[0028] 특정한 회로가 기재되었지만, 기재된 회로 전부가 기재된 구성들을 실시하기 위해 요구되지는 않는다는 것이 당업자들에 의해 인식될 것이다. 또한, 특정한 잘 알려진 회로들은 본 발명에 대한 포커스를 유지하기 위해 설명되지 않았다.

[0029] 도 6은 상기 기재된 교정 회로와 같은 반도체 컴포넌트의 회로, 레이아웃, 및 로직 설계를 위해 사용되는 설계 워크스테이션을 도시하는 블록도이다. 설계 워크스테이션(600)은, 운영 시스템 소프트웨어, 지원 파일들, 및 Cadence 또는 OrCAD와 같은 설계 소프트웨어를 포함하는 하드 디스크(601)를 포함한다. 또한, 설계 워크스테이션(600)은 교정 회로와 같은 회로(610) 또는 반도체 컴포넌트(612)의 설계를 용이하게 하기 위한 디스플레이(602)를 포함한다. 회로 설계(610) 또는 반도체 컴포넌트(612)를 유형으로 저장하기 위해 저장 매체(604)가 제공된다. 회로 설계(610) 또는 반도체 컴포넌트(612)는 GDSII 또는 GERBER와 같은 파일 포맷으로 저장 매체(604) 상에 저장될 수도 있다. 저장 매체(604)는 CD-ROM, DVD, 하드 디스크, 플래시 메모리, 또는 다른 적절한 디바이스일 수도 있다. 또한, 설계 워크스테이션(600)은 저장 매체(604)로부터의 입력을 수용하거나 저장 매체(604)로의 출력을 기입하기 위한 드라이브 장치(603)를 포함한다.

[0030] 저장 매체(604) 상에 기록된 데이터는, 로직 회로 구성들, 포토리소그래피 마스크들에 대한 패턴 데이터, 또는 전자 빔 리소그래피와 같은 시리얼 기입 튜블들에 대한 마스크 패턴 데이터를 특정할 수도 있다. 데이터는 로직 시뮬레이션들과 연관된 타이밍 도면들 또는 넷(net) 회로들과 같은 로직 검증 데이터를 더 포함할 수도 있다. 저장 매체(604) 상에서 데이터를 제공하는 것은, 반도체 웨이퍼들을 설계하기 위한 프로세스들의 수를 감소시킴으로써 회로 설계(610) 또는 반도체 컴포넌트(612)의 설계를 용이하게 한다.

[0031] 펌웨어 및/또는 소프트웨어 구현에 대해, 방법들은 본 명세서에 설명된 기능들을 수행하는 모듈들(예를 들어, 절차들, 함수들 등)을 이용하여 구현될 수도 있다. 명령들을 유형으로 구현하는 머신-판독가능 매체는, 본 명세서에 설명된 방법들을 구현할 시에 사용될 수도 있다. 예를 들어, 소프트웨어 코드들은 메모리에 저장되고 프로세서 유닛에 의해 실행될 수도 있다. 메모리는 프로세서 유닛의 내부에 또는 프로세서 유닛의 외부에 구현될 수도 있다. 본 명세서에 사용된 바와 같이, 용어 "메모리"는 장기, 단기, 휘발성, 비휘발성, 또는 다른 메모리의 타입들을 지칭하며, 특정한 타입의 메모리 또는 메모리들의 수, 또는 메모리가 저장되는 매체들의 타입에 제한되지 않는다.

[0032] 펌웨어 및/또는 소프트웨어로 구현되면, 기능들은 컴퓨터-판독가능 매체 상에 하나 또는 그 초과 명령들 또는 코드로서 저장될 수도 있다. 예들은, 데이터 구조로 인코딩된 컴퓨터-판독가능 매체들 및 컴퓨터 프로그램으로 인코딩된 컴퓨터-판독가능 매체들을 포함한다. 컴퓨터-판독가능 매체들은 물리적 컴퓨터 저장 매체들을 포함한다. 저장 매체는 컴퓨터에 의해 액세스될 수 있는 이용가능한 매체일 수도 있다. 제한이 아닌 예로서, 그러한 컴퓨터-판독가능 매체들은 RAM, ROM, EEPROM, CD-ROM 또는 다른 광학 디스크 저장부, 자기 디스크 저장 또는 다른 자기 저장 디바이스들, 또는 명령들 또는 데이터 구조들의 형태로 원하는 프로그램 코드를 저장하는데 사용될 수 있고 컴퓨터에 의해 액세스될 수 있는 다른 매체를 포함할 수 있고; 본 명세서에 사용된 바와 같이, 디스크(disk) 및 디스크(disc)는 콤팩트 디스크(disc)(CD), 레이저 디스크(disc), 광학 디스크(disc), 디지털 다목적 디스크(disc)(DVD), 플로피 디스크(disk) 및 blu-ray 디스크(disc)를 포함하며, 여기서, 디스크(disk)들은 일반적으로 데이터를 자기적으로 재생하지만, 디스크(disc)들은 레이저들을 이용하여 광학적으로 데이터를 재생한다. 또한, 상기의 결합들은 컴퓨터-판독가능 매체들의 범위 내에 포함되어야 한다.

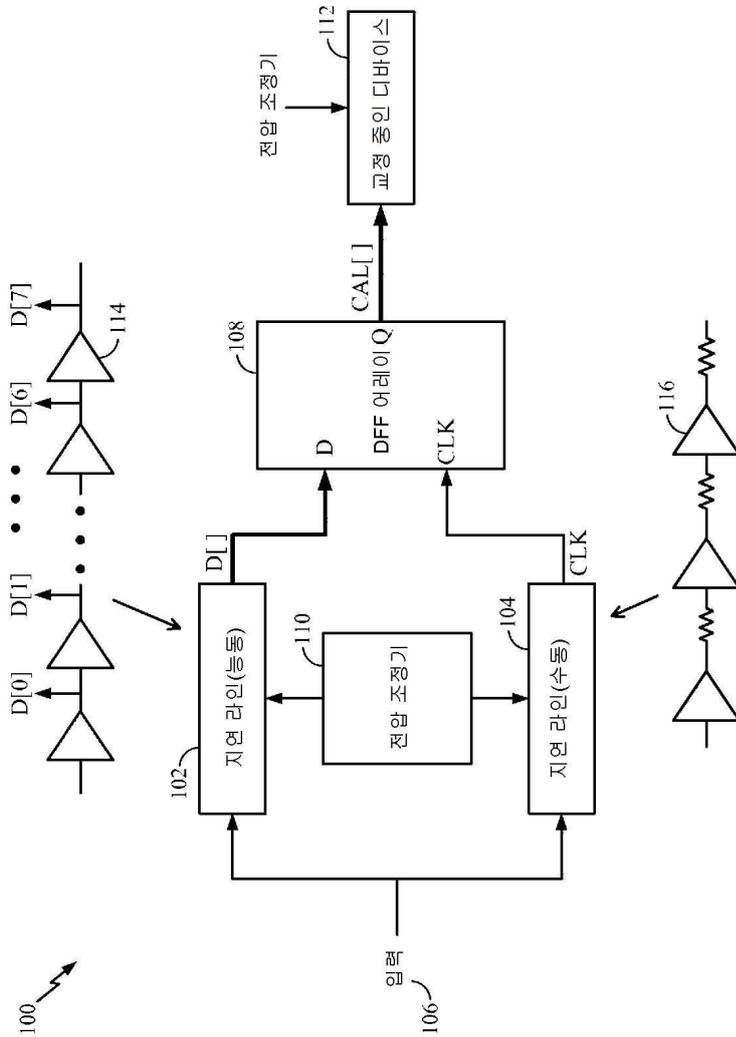
[0033] 컴퓨터 판독가능 매체 상의 저장에 부가하여, 명령들 및/또는 데이터는 통신 장치에 포함된 송신 매체들 상의 신호들로서 제공될 수도 있다. 예를 들어, 통신 장치는 명령들 및 데이터를 표시하는 신호들을 갖는 트랜시버를 포함할 수도 있다. 명령들 및 데이터는, 하나 또는 그 초과 프로세서들로 하여금 청구항들에서 약속된 기능들을 구현하게 하도록 구성된다.

[0034] 본 발명 및 본 발명의 이점들이 상세히 설명되었지만, 첨부된 청구항들에 의해 정의된 바와 같은 본 발명의 사상 및 범위를 벗어나지 않으면서 다양한 변화들, 치환들 및 수정들이 본 명세서에서 행해질 수 있음이 이해되어야 한다. 또한, 본 출원의 범위는 본 명세서에서 설명된 프로세스, 머신, 제작물, 물질의 구성, 수단, 방법들 및 단계들의 특정 구성들에 제한되는 것으로 의도되지 않는다. 당업자가 본 발명의 개시로부터 용이하게 인식할 바와 같이, 본 명세서에 설명된 대응하는 구성들과 실질적으로 동일한 기능을 수행하거나 실질적으로 동일한 결과를 달성하는, 현재 존재하거나 또는 추후에 개발될 프로세스들, 머신들, 제작물, 물질의 구성들, 수단, 방

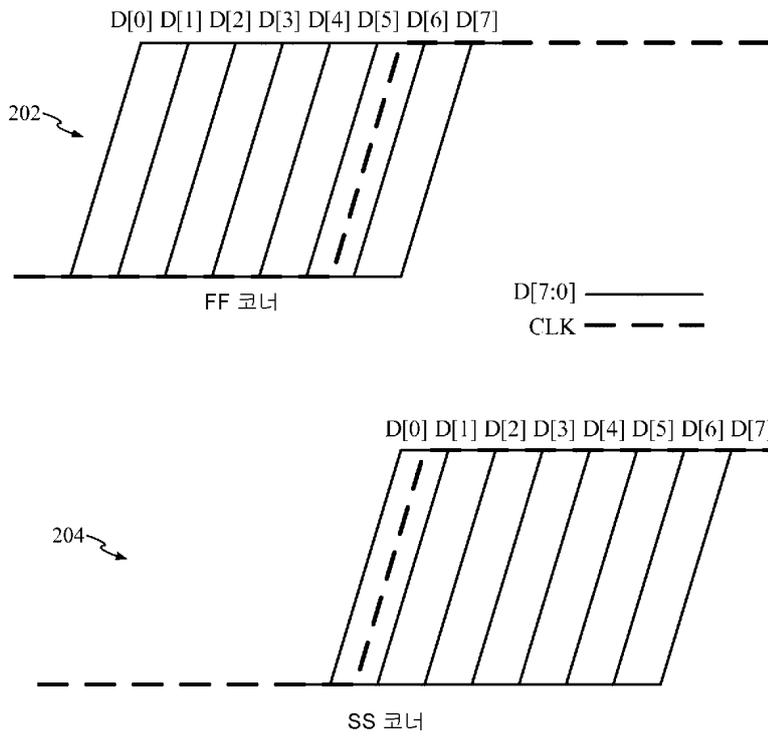
법들, 또는 단계들이 본 발명에 따라 이용될 수도 있다. 따라서, 첨부된 청구항들은 그들의 범위 내에 그러한 프로세스들, 머신들, 제작물, 물질의 구성들, 수단, 방법들 또는 단계들을 포함하도록 의도된다.

도면

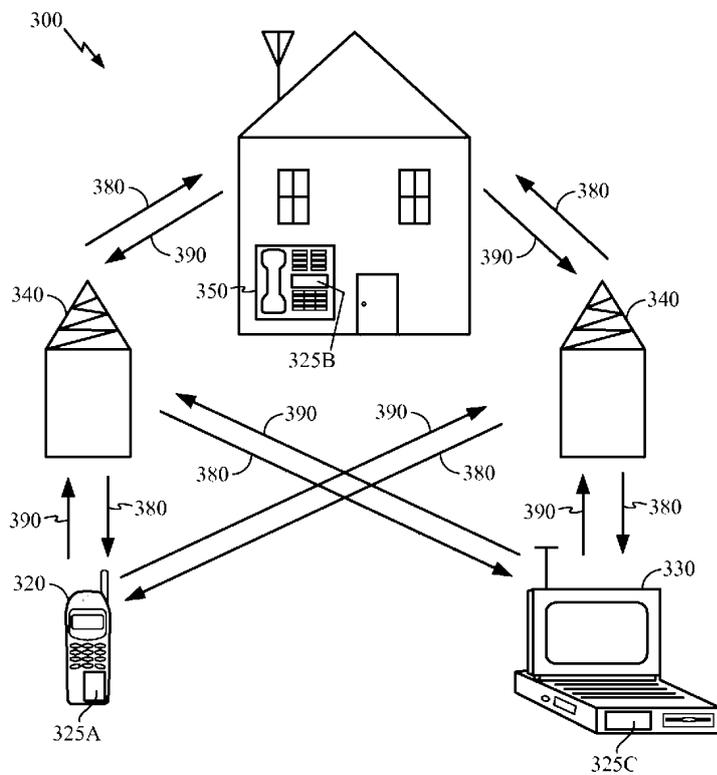
도면1



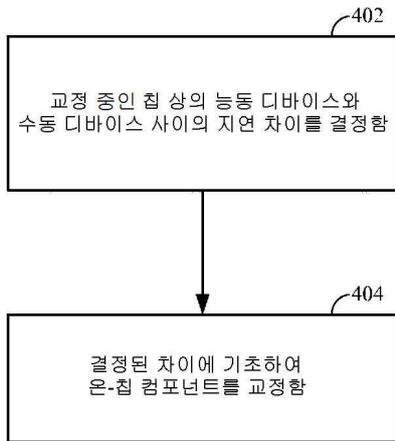
도면2



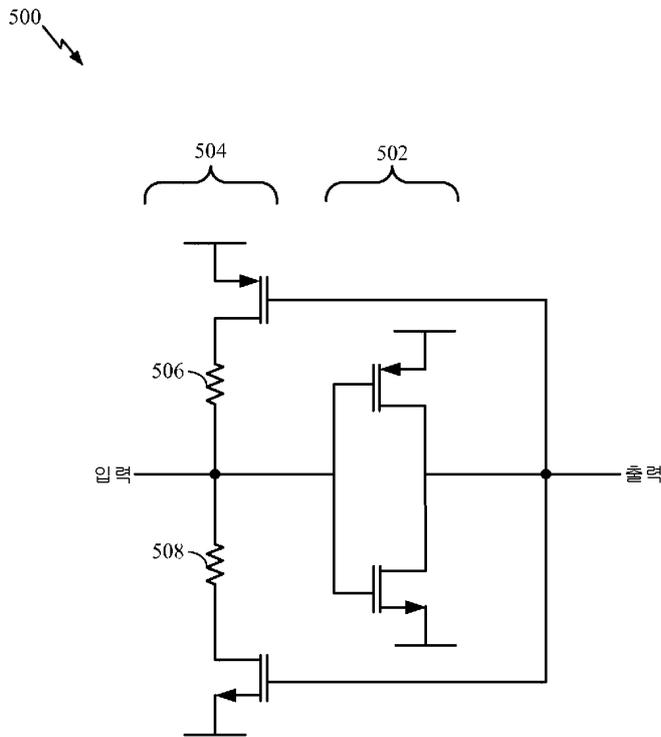
도면3



도면4



도면5



도면6

