

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2010-64338
(P2010-64338A)

(43) 公開日 平成22年3月25日(2010.3.25)

(51) Int.Cl.	F I	テーマコード (参考)
B 4 1 J 2/44 (2006.01)	B 4 1 J 3/21 L	2 C 1 6 2
B 4 1 J 2/45 (2006.01)	H O 4 N 1/036 A	2 H O 7 6
B 4 1 J 2/455 (2006.01)	G O 3 G 15/04	5 C O 5 1
H O 4 N 1/036 (2006.01)		
G O 3 G 15/04 (2006.01)		

審査請求 有 請求項の数 8 O L (全 31 頁)

(21) 出願番号	特願2008-232150 (P2008-232150)	(71) 出願人	000005496
(22) 出願日	平成20年9月10日 (2008. 9. 10)		富士ゼロックス株式会社
			東京都港区赤坂九丁目7番3号
		(74) 代理人	100104880
			弁理士 古部 次郎
		(74) 代理人	100118201
			弁理士 千田 武
		(74) 代理人	100118108
			弁理士 久保 洋之
		(72) 発明者	土屋 健
			神奈川県海老名市本郷2274番地 富士
			ゼロックス株式会社内
		Fターム(参考)	2C162 AE04 AE21 AE28 AE40 AE47
			AE68 AE73 AF07 AF13 AF23
			AF59 FA04 FA15 FA44 FA50
			最終頁に続く

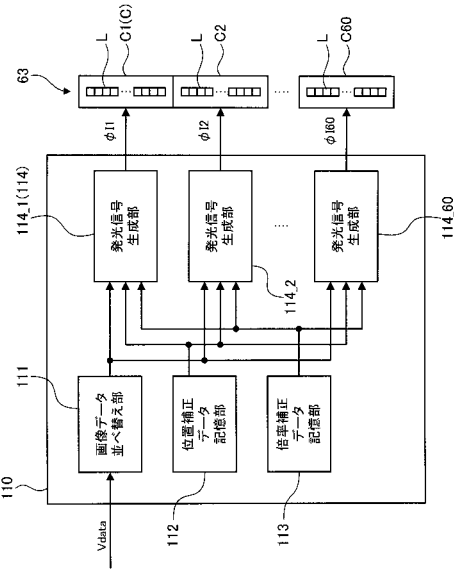
(54) 【発明の名称】 発光装置、露光装置および画像形成装置

(57) 【要約】

【課題】 主走査方向の位置合わせを、より高精度に行うことを目的とする。

【解決手段】 1200dpiの解像度に対応した間隔で一列に配列される260個の発光サイリスタLをそれぞれ有する60個の発光チップC(C1～C60)と、600dpiの解像度に対応した発光信号を各発光チップCに供給するとともに、各発光チップCにおいて連続する2個の発光サイリスタLを組とする複数の組に組分けし、複数の組に組分けされた2個の発光サイリスタLを、組を単位として発光または非発光に設定し、且つ、各発光チップCにおける260個の発光サイリスタLの組分けを、1個の発光サイリスタLを単位として補正する発光信号生成部114(114_1～114_60)とを備える。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

第 1 の解像度に対応した間隔で一行に配列される複数の発光素子を有する発光素子列と

、

前記第 1 の解像度の $1/m$ (m は 2 以上の整数) となる第 2 の解像度に対応した発光信号を供給する供給手段と、

前記発光素子列の連続する m 個の前記発光素子を組とする複数の組に組分けし、当該複数の組に組分けされた当該 m 個の発光素子を、前記供給手段から供給される前記発光信号を用いて、当該組を単位として発光または非発光に設定する設定手段と、

前記設定手段により行われる前記発光素子列の前記複数の発光素子の組分けを、1 個の前記発光素子を単位として補正する補正手段とを含む発光装置。

10

【請求項 2】

前記補正手段は、前記複数の発光素子の基準となる組分けに対し、発光素子 n 個 (n は 1 以上の整数) 分だけ当該複数の発光素子の配列方向の一方または他方にずらすことで組分けを補正することを特徴とする請求項 1 記載の発光装置。

【請求項 3】

前記補正手段は、前記複数の発光素子の基準となる組分けに対し、前記複数の組のうちの 1 つの組を構成する発光素子の数を m 個から増加または低減させることで組分けを補正することを特徴とする請求項 1 または 2 記載の発光装置。

20

【請求項 4】

基板と、当該基板に主走査方向に一行に配列される複数の発光素子を有する発光素子列とを備え、当該発光素子列が、主走査方向中央部に配列される発光素子を含む第 1 の発光素子群と、当該第 1 の発光素子群の主走査方向一端側に配列される発光素子を含む第 2 の発光素子群と、当該第 1 の発光素子群の主走査方向他端側に配列される発光素子を含む第 3 の発光素子群とを有する発光素子チップと、

複数の前記発光素子チップが千鳥状に配列され、且つ、隣り合う 2 つの発光素子チップ同士の各境界部において、一方の発光素子チップの前記第 2 の発光素子群と他方の発光チップの前記第 3 の発光素子群とが、前記主走査方向に重なる重なり部を形成するように取り付けられる取り付け部材と、

30

複数の前記発光素子チップのそれぞれに対し、前記発光素子列を構成する前記複数の発光素子の数よりも少ない数であって前記主走査方向に連続する複数の発光素子を発光対象とする発光信号を供給する供給部と、

複数の前記発光素子チップのそれぞれに対し、発光対象となる発光素子の位置および／または数を補正する補正部と、

複数の前記発光素子チップから出力される光を像保持体上に結像させる光学部材とを含む露光装置。

【請求項 5】

前記供給部は、前記重なり部において発光対象となる発光素子が主走査方向に連続するように、複数の前記発光素子チップのそれぞれに対して前記発光信号を供給することを特徴とする請求項 4 記載の露光装置。

40

【請求項 6】

前記供給部は、前記重なり部において発光対象となる発光素子が主走査方向に重なる場合に、重なる 2 つの発光素子を発光させる際の光量をそれぞれ低減することを特徴とする請求項 4 記載の露光装置。

【請求項 7】

前記供給部は、前記重なり部において発光対象となる発光素子が主走査方向に不連続となる場合に、不連続となる 2 つの発光素子を発光させる際の光量をそれぞれ増加させることを特徴とする請求項 4 記載の露光装置。

【請求項 8】

50

像保持体と、

前記像保持体を帯電する帯電装置と、

第1の解像度に対応した間隔で一行に配列される複数の発光素子を有する発光素子列と、当該第1の解像度の $1/m$ (m は2以上の整数)となる第2の解像度に対応した発光信号を供給する供給手段と、当該発光素子列の連続する m 個の当該発光素子を組とする複数の組に組分けし、当該複数の組に組分けされた当該 m 個の発光素子を、当該供給手段から供給される当該発光信号を用いて、当該組を単位として発光または非発光に設定する設定手段と、当該設定手段により行われる当該発光素子列の当該複数の発光素子の組分けを、1個の当該発光素子を単位として補正する補正手段とを有し、前記帯電装置にて帯電された前記像保持体を露光して静電潜像を形成する露光装置と、

10

前記像保持体に形成された前記静電潜像を現像して画像を形成する現像装置と、

前記像保持体に形成された画像を記録材に転写する転写装置と

を有する画像形成部を、複数備える画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の発光素子を備えた発光装置、露光装置および画像形成装置に関する。

【背景技術】

【0002】

電子写真方式を用いたプリンタや複写機等の画像形成装置において、感光体ドラム等の像保持体上に露光する露光装置として、近年、LED (Light Emitting Diode) 等の発光素子を一行に配列した発光素子アレイを用いたものが採用されている。また、最近の画像形成装置では、カラー化が急速に進んでおり、それぞれが露光装置を有する複数の像形成部を並べて配置し、各像形成部を用いて多色画像を出力するものが実用化されている。

20

【0003】

公報記載の従来技術として、各像形成部に設けられたLEDアレイのそれぞれにおいて、発光の対象となるLEDの位置を調整することで、主走査方向の像ずれを抑制する技術が存在する (特許文献1参照)。

また、他の公報記載の従来技術として、複数の発光素子を備えた記録ヘッドを複数本有し、画像情報に応じて複数の発光素子が選択的に発光し画像形成する画像形成装置において、画像形成時以外のタイミングでも発光素子を発光させ、各記録ヘッドを一定の温度に均一に上昇させることで、主走査方向の像ずれを抑制する技術が存在する (特許文献2参照)。

30

【0004】

【特許文献1】特開平11-105344号公報

【特許文献2】特開平10-24619号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、複数の発光素子を並べて構成した露光装置を用いた場合、画像データを操作して発光の対象となる発光素子を変更することで、得られる画像の主走査方向の像ずれの大きさは、画像データにおける1画素の大きさよりも小さい値に抑えることが可能となる。従来にあっては、この程度の像ずれは問題とされていなかったが、近年の画像形成装置の高画質化に伴い、画像形成装置に要求される主走査方向の位置合わせの精度は、上述した1画素の大きさよりも小さくなることが予想される。

40

【0006】

本発明は、主走査方向の位置合わせを、より高精度に行うことを目的とする。

【課題を解決するための手段】

【0007】

請求項1記載の発明は、第1の解像度に対応した間隔で一行に配列される複数の発光素

50

子を有する発光素子列と、前記第1の解像度の $1/m$ (m は2以上の整数)となる第2の解像度に対応した発光信号を供給する供給手段と、前記発光素子列の連続する m 個の前記発光素子を組とする複数の組に組分けし、当該複数の組に組分けされた当該 m 個の発光素子を、前記供給手段から供給される前記発光信号を用いて、当該組を単位として発光または非発光に設定する設定手段と、前記設定手段により行われる前記発光素子列の前記複数の発光素子の組分けを、1個の前記発光素子を単位として補正する補正手段とを含む発光装置である。

【0008】

請求項2記載の発明は、前記補正手段は、前記複数の発光素子の基準となる組分けに対し、発光素子 n 個 (n は1以上の整数)分だけ当該複数の発光素子の配列方向の一方または他方にずらすことで組分けを補正することを特徴とする請求項1記載の発光装置である。

10

請求項3記載の発明は、前記補正手段は、前記複数の発光素子の基準となる組分けに対し、前記複数の組のうちの1つの組を構成する発光素子の数を m 個から増加または低減させることで組分けを補正することを特徴とする請求項1または2記載の発光装置である。

【0009】

請求項4記載の発明は、基板と、当該基板に主走査方向に一行に配列される複数の発光素子を有する発光素子列とを備え、当該発光素子列が、主走査方向中央部に配列される発光素子を含む第1の発光素子群と、当該第1の発光素子群の主走査方向一端側に配列される発光素子を含む第2の発光素子群と、当該第1の発光素子群の主走査方向他端側に配列される発光素子を含む第3の発光素子群とを有する発光素子チップと、複数の前記発光素子チップが千鳥状に配列され、且つ、隣り合う2つの発光素子チップ同士の各境界部において、一方の発光素子チップの前記第2の発光素子群と他方の発光チップの前記第3の発光素子群とが、前記主走査方向に重なる重なり部を形成するように取り付けられる取り付け部材と、複数の前記発光素子チップのそれぞれに対し、前記発光素子列を構成する前記複数の発光素子の数よりも少ない数であって前記主走査方向に連続する複数の発光素子を発光対象とする発光信号を供給する供給部と、複数の前記発光素子チップのそれぞれに対し、発光対象となる発光素子の位置および/または数を補正する補正部と、複数の前記発光素子チップから出力される光を像保持体上に結像させる光学部材とを含む露光装置である。

20

30

【0010】

請求項5記載の発明は、前記供給部は、前記重なり部において発光対象となる発光素子が主走査方向に連続するように、複数の前記発光素子チップのそれぞれに対して前記発光信号を供給することを特徴とする請求項4記載の露光装置である。

請求項6記載の発明は、前記供給部は、前記重なり部において発光対象となる発光素子が主走査方向に重なる場合に、重なる2つの発光素子を発光させる際の光量をそれぞれ低減することを特徴とする請求項4記載の露光装置である。

請求項7記載の発明は、前記供給部は、前記重なり部において発光対象となる発光素子が主走査方向に不連続となる場合に、不連続となる2つの発光素子を発光させる際の光量をそれぞれ増加させることを特徴とする請求項4記載の露光装置である。

40

【0011】

請求項8記載の発明は、像保持体と、前記像保持体を帯電する帯電装置と、第1の解像度に対応した間隔で一行に配列される複数の発光素子を有する発光素子列と、当該第1の解像度の $1/m$ (m は2以上の整数)となる第2の解像度に対応した発光信号を供給する供給手段と、当該発光素子列の連続する m 個の当該発光素子を組とする複数の組に組分けし、当該複数の組に組分けされた当該 m 個の発光素子を、当該供給手段から供給される当該発光信号を用いて、当該組を単位として発光または非発光に設定する設定手段と、当該設定手段により行われる当該発光素子列の当該複数の発光素子の組分けを、1個の当該発光素子を単位として補正する補正手段とを有し、前記帯電装置にて帯電された前記像保持体を露光して静電潜像を形成する露光装置と、前記像保持体に形成された前記静電潜像を

50

現像して画像を形成する現像装置と、前記像保持体に形成された画像を記録材に転写する転写装置とを有する画像形成部を、複数備える画像形成装置である。

【発明の効果】

【0012】

請求項1記載の発明によれば、本構成を有しない場合と比較して、主走査方向の位置合わせを、より高精度に行うことができる。

請求項2記載の発明によれば、発光素子列による発光位置の主走査方向の位置ずれを補正することが可能になる。

請求項3記載の発明によれば、発光素子列による発光位置の主走査方向の倍率ずれを補正することが可能になる。

請求項4記載の発明によれば、本構成を有しない場合と比較して、主走査方向の位置合わせを、より高精度に行うことができる。

請求項5記載の発明によれば、本構成を有しない場合と比較して、露光像における副走査方向の黒筋および白筋の発生を抑制することができる。

請求項6記載の発明によれば、本構成を有しない場合と比較して、露光像における副走査方向の黒筋または白筋の発生を抑制することができる。

請求項7記載の発明によれば、本構成を有しない場合と比較して、露光像における副走査方向の白筋または黒筋の発生を抑制することができる。

請求項8記載の発明によれば、本構成を有しない場合と比較して、各画像形成部の主走査方向の位置合わせを、より高精度に行うことができる。

【発明を実施するための最良の形態】

【0013】

以下、添付図面を参照して、本発明の実施の形態について詳細に説明する。

<実施の形態1>

図1は、本実施の形態が適用される所謂タンデム型の画像形成装置1の全体構成の一例を示した図である。この画像形成装置1は、各色の画像データに対応して画像形成を行う画像形成プロセス部10と、パーソナルコンピュータ(PC)2、画像読取装置3、あるいはFAXモデム4等に接続され、これらから入力される画像データに画像処理を施し、さらには画像形成装置1全体の動作を制御する制御部20とを備えている。

【0014】

画像形成プロセス部10は、複数の画像形成部の一例としての4つの画像形成ユニット11(具体的には11Y、11M、11C、11K)を備える。各画像形成ユニット11は、像保持体の一例としての感光体ドラム12、感光体ドラム12を帯電する帯電装置の一例としての帯電器13、帯電された感光体ドラム12を制御部20から送られてくる画像データに基づいて露光する露光装置の一例としてのLEDプリントヘッド(LPH)14、感光体ドラム12上に形成された静電潜像をトナーで現像する現像装置の一例としての現像器15を備えている。また、画像プロセス系10は、画像形成ユニット11の各感光体ドラム12にて画像形成された各色のトナー像を多重転写させるための用紙を搬送する搬送ベルト16、搬送ベルト16を駆動させる駆動ロール17、感光体ドラム12のトナー像を用紙に転写させる転写装置の一例としての転写ロール18、転写後の用紙上の未定着トナー像を加熱・加圧して定着する定着器19を備えている。

【0015】

図2は、LPH14の構成を示した断面図である。このLPH14は、複数のLEDを備えた発光部63、発光部63や発光部63を駆動する信号発生回路100(後段の図5参照)等を搭載する回路基板62、発光部63から出射された光を感光体ドラム12表面に結像させる光学部材の一例としてのロッドレンズアレイ64、回路基板62およびロッドレンズアレイ64を支持するとともに発光部63を外部から遮蔽するホルダ65を備えている。

【0016】

図3(a)はLPH14における回路基板62および発光部63の上面図であり、図3

10

20

30

40

50

(b)はLPH14におけるロッドレンズアレイ64およびホルダ65の上面図である。図3(a)に示すように、発光部63は、取り付け部材の一例としての回路基板62上に、複数の発光素子チップの一例としての60個の発光チップC(C1~C60)を、副走査方向に二列に千鳥状に配置して構成されている。

【0017】

また、図3(b)に示すように、ロッドレンズアレイ64は、複数のロッドレンズ64aを、互い違いとなるように副走査方向に二列に整列配置した状態で、ホルダ65に保持させることによって構成されている。各ロッドレンズ64aは例えば円柱状の形状を有しており、その半径方向に屈折率分布を有し正立等倍実像を形成する屈折率分布型レンズにて構成される。このような屈折率分布型レンズとしては、例えばセルフロック(日本板硝子株式会社の登録商標)レンズが挙げられる。

10

【0018】

図4は、上記発光部63のうち、発光チップC1、C2、C3の連結部位を拡大した図である。ここで、発光チップC1~C60はすべて同一の構成を有しており、例えば発光チップC2を例とすると、基板の一例としての矩形状のチップ基板70と、このチップ基板70の表面に長手方向に沿って一列に配置された発光素子列の一例としての発光素子アレイ71とを備えている。この発光素子アレイ71は、主走査方向に一列に並べられた複数の発光素子の一例としての260個の発光サイリスタLを有している。そして、発光素子アレイ71において、隣接する発光サイリスタLの中心間の距離は、それぞれ約21.15 μ mに設定されている。したがって、発光部63すなわちLPH14は、主走査方向

20

【0019】

また、図4に示したように、例えば隣り合う発光チップC1と発光チップC2との境界においては、発光チップC1の右端側に設けられた4個の発光サイリスタLと、発光チップC2の左端側に設けられた4個の発光サイリスタLとが、主走査方向に1つずつ重なる重なり部を形成している。一方、例えば隣接する発光チップC2と発光チップC3との境界においても、発光チップC2の右端側に設けられた4個の発光サイリスタLと、発光チップC3の左端側に設けられた4個の発光サイリスタLとが、主走査方向に1つずつ重なる重なり部を形成している。なお、発光チップC3~C60の境界部においても、同様の重なり部が形成されている。

30

【0020】

図5は、回路基板62(図2参照)に搭載される信号発生回路100の構成および回路基板62の配線構成を示した図である。

信号発生回路100には、制御部20(図1参照)より、ライン同期信号Lsync、ビデオデータVdata、クロック信号clk、およびリセット信号RST等の各種制御信号が入力されるようになっている。そして、信号発生回路100は、外部から入力されてくる各種制御信号に基づいて、例えばビデオデータVdataの並べ替えや出力値の補正等を行い、各発光チップC(C1~C60)のそれぞれに対して発光信号 ϕ I(ϕ I1~ ϕ I60)を出力する発光信号発生部110を備えている。なお、本実施の形態では、各発光チップC(C1~C60)のそれぞれに、1個ずつ発光信号 ϕ I(ϕ I1~ ϕ I60)が供給されるようになっている。

40

【0021】

また、信号発生回路100は、外部から入力されてくる各種制御信号に基づき、各発光チップC1~C60に対してスタート転送信号 ϕ S、第1転送信号 ϕ 1および第2転送信号 ϕ 2を出力する転送信号発生部120をさらに備えている。

【0022】

回路基板62には、各発光チップC1~C60のVcc端子に接続される電力供給用のVcc=-5.0Vの電源ライン101およびGND端子に接続される接地用の電源ライン102が設けられている。また、回路基板62には、信号発生回路100の転送信号発生部120からスタート転送信号 ϕ S、第1転送信号 ϕ 1、第2転送信号 ϕ 2を送信する

50

スタート転送信号ライン103、第1転送信号ライン104、第2転送信号ライン105も設けられている。さらに、回路基板62には、信号発生回路100の発光信号発生部110から各発光チップC(C1~C60)に対して発光信号 ϕI ($\phi I1 \sim \phi I60$)を出力する60本の発光信号ライン106(106_1~106_60)も設けられている。なお、回路基板62には、60本の発光信号ライン106(106_1~106_60)に過剰な電流が流れるのを防止するための60個の発光電流制限抵抗RIDが設けられている。また、発光信号 $\phi I1 \sim \phi I60$ は、それぞれ、後述するようにハイレベル(H)およびローレベル(L)の2状態を取りうる。そして、ローレベルは-5.0Vの電位、ハイレベルは±0.0Vの電位となっている。

【0023】

図6は、発光チップC(C1~C60)の回路構成を説明するための図である。

発光チップCは、260個の転送サイリスタS1~S260、260個の発光サイリスタL1~L260を備えている。なお、発光サイリスタL1~L260は、転送サイリスタS1~S260と同じpnpn接続を有しており、その中のpn接続を利用することで発光ダイオード(LED)としても機能するようになっている。また、発光チップCは、259個のダイオードD1~D259および260個の抵抗R1~R260を備えている。さらに、発光チップCは、第1転送信号 $\phi 1$ 、第2転送信号 $\phi 2$ 、そしてスタート転送信号 ϕS が供給される信号線に、過剰な電流が流れるのを防止するための転送電流制限抵抗R1A、R2A、R3Aを有している。なお、発光素子アレイ71を構成する発光サイリスタL1~L260は、図中左側からL1、L2、…、L259、L260の順で配列され、発光素子列すなわち発光素子アレイ71を形成している。また、転送サイリスタS1~S260も、図中左側からS1、S2、…、S259、S260の順で配列され、スイッチ素子列すなわちスイッチ素子アレイ72を形成している。さらに、ダイオードD1~D259も、図中左からD1、D2、…、D258、D259の順で配列されている。さらにまた、抵抗R1~R260も、図中左からR1、R2、…、R259、R260の順で配列されている。

【0024】

では次に、発光チップCにおける各素子の電氣的な接続について説明する。

各転送サイリスタS1~S260のアノード端子は、GND端子に接続されている。このGND端子には、電源ライン102(図5参照)が接続され、接地される。

【0025】

また、奇数番目の転送サイリスタS1、S3、…、S259のカソード端子は、転送電流制限抵抗R1Aを介して $\phi 1$ 端子に接続されている。この $\phi 1$ 端子には、第1転送信号ライン104(図5参照)が接続され、第1転送信号 $\phi 1$ が供給される。

【0026】

一方、偶数番目の転送サイリスタS2、S4、…、S260のカソード端子は、転送電流制限抵抗R2Aを介して $\phi 2$ 端子に接続されている。この $\phi 2$ 端子には、第2転送信号ライン105(図5参照)が接続され、第2転送信号 $\phi 2$ が供給される。

【0027】

また、各転送サイリスタS1~S260のゲート端子G1~G260は、各転送サイリスタS1~S260に対応して設けられた抵抗R1~R260をそれぞれ介してVcc端子に接続されている。このVcc端子には、電源ライン101(図5参照)が接続され、電源電圧Vcc(-5.0V)が供給される。

【0028】

さらに、各転送サイリスタS1~S260のゲート端子G1~G260は、対応する同番号の発光サイリスタL1~L260のゲート端子に、1対1でそれぞれ接続されている。

【0029】

また、各転送サイリスタS1~S259のゲート端子G1~G259には、ダイオードD1~D259のアノード端子が接続されており、これらダイオードD1~D259のカ

10

20

30

40

50

ソード端子は、それぞれに隣接する次段の転送サイリスタ $S_2 \sim S_{260}$ のゲート端子 $G_2 \sim G_{260}$ に接続されている。すなわち、各ダイオード $D_1 \sim D_{259}$ は、転送サイリスタ $S_1 \sim S_{260}$ のゲート端子 $G_1 \sim G_{260}$ を挟んで直列接続されている。

【0030】

そして、ダイオード D_1 のアノード端子すなわち転送サイリスタ S_1 のゲート端子 G_1 は、転送電流制限抵抗 R_{3A} を介して ϕS 端子に接続されている。この ϕS 端子には、スタート信号転送ライン103（図5参照）を介してスタート転送信号 ϕS が供給される。

【0031】

次に、各発光サイリスタ $L_1 \sim L_{260}$ のアノード端子は、各転送サイリスタ $S_1 \sim S_{260}$ のアノード端子と同様に、 GND 端子に接続されている。

10

【0032】

また、各発光サイリスタ $L_1 \sim L_{260}$ のカソード端子は、 ϕI 端子に接続されている。この ϕI 端子には、発光信号ライン106（発光チップ C_1 の場合は発光信号ライン106_1：図5参照）が接続され、発光信号 ϕI （発光チップ C_1 の場合は発光信号 ϕI_1 ）が供給される。なお、他の発光チップ $C_2 \sim C_{60}$ には、それぞれ、対応する発光信号 $\phi I_2 \sim \phi I_{60}$ が供給される。

【0033】

ここで、発光チップ C において、図中左側に設けられる4個の発光サイリスタ $L_1 \sim L_4$ および図中右側に設けられる4個の発光サイリスタ $L_{257} \sim L_{260}$ は、発光部63を形成した際に、図4に示した重なり部を構成することになる。

20

【0034】

なお、発光チップ C は、このように260個の発光サイリスタ $L_1 \sim L_{260}$ を有するが、実際の画像形成動作においては、全発光サイリスタの数より少ない数の発光サイリスタを、発光点として使用する。ここで、「発光点」は、画像形成動作（露光動作）において、発光または非発光させる対象となる発光サイリスタ L をいう。より具体的に説明すると、通常は、中央部において連続する256個の発光サイリスタ $L_3 \sim L_{258}$ を、発光点として使用する。ただし、後述する主走査方向位置補正を行った結果に応じて、図中左側の発光サイリスタ L_2 あるいは図中右側の発光サイリスタ L_{259} を含んで連続する256個の発光サイリスタを、発光点として使用することもある。また、後述する主走査方向倍率補正を行った結果に応じて、連続する255個の発光サイリスタあるいは連続する257個の発光サイリスタを、発光点として使用することもある。さらに、これら主走査方向位置補正および主走査方向倍率補正を行った結果として、図中左側の発光サイリスタ L_1 、 L_2 または図中右側の発光サイリスタ L_{259} 、 L_{260} を含んで連続する257個の発光サイリスタを、発光点として使用することもある。

30

【0035】

ただし、隣接する2つの発光チップ C （例えば発光チップ C_1 および発光チップ C_2 ）の重なり部において、主走査方向の位置が同一となる2つの発光サイリスタ（例えば発光チップ C_1 における発光サイリスタ L_{258} および発光チップ C_2 における発光サイリスタ L_2 ）については、いずれか一方が発光点として使用され、他方は発光点として使用されないようになっている。なお、以下の説明では、各発光チップ C を構成する発光サイリスタ $L_1 \sim L_{260}$ のうち、発光点として使用されない発光サイリスタ L を、「非発光点」と呼ぶ。

40

【0036】

以下の説明では、発光チップ C の中央部に設けられる256個の発光サイリスタ $L_3 \sim L_{258}$ を、通常発光点群 LA と呼ぶ。これに対し、発光チップ C の左端部に設けられる2個の発光サイリスタ L_1 、 L_2 を、第1予備発光点群 LB と呼び、発光チップ C の右端部に設けられる2個のサイリスタ L_{259} 、 L_{260} を、第2予備発光点群 LC と呼ぶ。ここで、通常発光点群 LA は第1の発光素子群に、第1予備発光点群 LB は第2の発光素子群に、第2予備発光点群 LC は第3の発光素子群に、それぞれ対応する。

【0037】

50

図7は、図5に示す発光信号発生部110の構成の一例を示す図である。

この発光信号発生部110は、入力されてくるビデオデータVdataの並べ替えを行い、各発光チップC1～C60のそれぞれに対し個別の発光チップ用の画像データを出力する画像データ並べ替え部111を備える。また、発光信号発生部110は、各発光チップC1～C60のそれぞれに対し予め定められた主走査方向の位置補正データを記憶する位置補正データ記憶部112と、各発光チップC1～C60のそれぞれに対し予め定められた主走査方向の倍率補正データを記憶する倍率補正データ記憶部113とを備える。さらに、発光信号発生部110は、各発光チップC1～C60のそれぞれに対応して設けられ、画像データ並べ替え部111から入力されてくる個別の発光チップ用の画像データに、位置補正データ記憶部112から読み出した個別の発光チップ用の位置補正データを用いた補正、および、倍率補正データ記憶部113から読み出した個別の発光チップ用の倍率補正データを用いた補正を行い、得られた発光信号φI1～φI60を出力する60個の発光信号生成部114(114_1～114_60)を備える。なお、本実施の形態では、発光信号生成部114(114_1～114_60)が、供給手段、設定手段および補正手段として機能し、また、供給部および補正部として機能している。

【0038】

なお、LPH14を構成する発光部63は、上述したように主走査方向の出力解像度が1200dpiとなっているが、本実施の形態では、発光信号発生部110に入力されてくるビデオデータVdataの主走査方向の解像度(第2の解像度)が、600dpiすなわちLPH14の出力解像度の半分(1/2)となっている。このため、本実施の形態では、各発光信号生成部114(114_1～114_60)における各発光信号φI(φI1～φI60)の生成手法に工夫を施し、対応する各発光チップC(C1～C60)において、基本的に、連続する2個の発光サイリスタLを組として駆動させるようにすることで、発光部63を600dpi相当の出力解像度で動作させるようになっている。なお、この詳細については後述する。

【0039】

ではここで、LPH14における主走査方向の位置補正および倍率補正について説明する。

本実施の形態では、図1を用いて説明したように、画像形成装置において、4つの画像形成ユニット11(11Y、11M、11C、11K)を用いて画像形成を行っている。このため、LPH14も色毎に設けられている。ここで、各LPH14の装着対象となる画像形成装置のフレームの精度やLPH14自体の精度には限界があるため、画像形成装置に対して、各LPH14の主走査方向位置を一致させて装着することは困難である。そこで、この画像形成装置では、各LPH14から出射される光の主走査方向位置を精度よく合わせるために、主走査方向の位置補正が行われるようになっている。なお、以下の説明においては、主走査方向の位置補正のことを、単に位置補正と呼ぶことにする。

【0040】

また、各LPH14において、発光チップCの取り付け精度および各発光チップCにおける発光サイリスタLの形成精度にも限界があるため、各LPH14に設けられる発光サイリスタ列の主走査方向長さを一致させることも困難である。そこで、この画像形成装置では、各LPH14から出射される光の主走査方向長さを精度よく合わせるために、主走査方向の倍率補正が行われるようになっている。なお、以下の説明においては、主走査方向の倍率補正のことを、単に倍率補正と呼ぶことにする。

【0041】

図8は、各画像形成ユニット11(具体的には11Y、11M、11C、11K)を構成する各LPH14(具体的には14Y、14M、14C、14K)を、図示しない画像形成装置のフレームに取り付けた状態の一例を示す図である。なお、図8においては、図中左側が図1に示す画像形成装置の手前側(IN)となっており、図中右側が奥側(OUT)となっている。また、上述した位置補正および倍率補正は、いずれかのLPH14を基準として行うが、ここでは、イエロー用のLPH14Yを基準とし、マゼンタ用のLP

10

20

30

40

50

H 1 4 M、シアン用の L P H 1 4 C および黒用の L P H 1 4 K の位置補正および倍率補正を行う場合について説明する。

【 0 0 4 2 】

なお、これら位置補正および倍率補正を行う前の初期状態において、各 L P H 1 4 の各発光チップ C (C 1 ~ C 6 0) では、それぞれにおける通常発光点群 L A (発光サイリスタ L 3 ~ L 2 5 8) が、発光点として設定されているものとする。したがって、I N 側の端部に位置する 1 番目の発光点は、発光チップ C 1 の発光サイリスタ L 3 (図 6 参照) となる。一方、O U T 側の端部に位置する 1 5 3 6 0 番目の発光点は、発光チップ C 6 0 の発光サイリスタ L 2 5 8 (図 6 参照) となる。

【 0 0 4 3 】

また、本実施の形態では、上述したように、1 2 0 0 d p i の主走査方向の出力解像度を有する L P H 1 4 を、6 0 0 d p i での出力に用いるために、基本的に 2 個の発光点を、画像における 1 個の画素の形成に使用する。このため、初期状態においては、発光チップ C 1 の発光サイリスタ L 3、L 4 (1 番目の発光点、2 番目の発光点 : 図 6 参照) が 1 番目の画素となる第 1 画素 V 1 の形成に用いられ、発光チップ C 6 0 の発光サイリスタ L 2 5 7、L 2 5 8 (1 5 3 5 9 番目の発光点、1 5 3 6 0 番目の発光点 : 図 6 参照) が 7 6 8 0 番目の画素となる第 7 6 8 0 画素 V 7 6 8 0 の形成に用いられるように設定されている。なお、ここで、イエロー用の L P H 1 4 Y における第 1 画素 V 1 の主走査方向位置を第 1 基準位置 U 1 とし、第 7 6 8 0 画素 V 7 6 8 0 の主走査方向位置を第 2 基準位置 U 2 とする。

【 0 0 4 4 】

すると、マゼンタ用の L P H 1 4 M では、第 1 画素 V 1 の主走査方向位置が第 1 基準位置 U 1 に対し 0 . 5 画素 (発光点 1 つ分) だけ O U T 側にずれ、且つ、第 7 6 8 0 画素 V 7 6 8 0 の主走査方向位置も第 2 基準位置 U 2 に対し 0 . 5 画素 (発光点 1 つ分) だけ O U T 側にずれている。したがって、マゼンタ用の L P H 1 4 M は、イエロー用の L P H 1 4 Y に対し、主走査方向 O U T 側に 0 . 5 画素分だけ位置ずれが生じていることになる。以下の説明では、このような位置ずれを O U T 側位置ずれと呼ぶ。

【 0 0 4 5 】

なお、ここでは主走査方向 O U T 側に位置ずれが生じる場合について説明を行っているが、逆に、第 1 画素 V 1 の主走査方向位置が第 1 基準位置 U 1 に対し 0 . 5 画素 (発光点 1 つ分) だけ I N 側にずれ、且つ、第 7 6 8 0 画素 V 7 6 8 0 の主走査方向位置も第 2 基準位置 U 2 に対し 0 . 5 画素 (発光点 1 つ分) だけ I N 側にずれることにより、主走査方向 I N 側に 0 . 5 画素分だけ位置ずれが生じることもあり得る。以下の説明では、このような位置ずれを I N 側位置ずれと呼ぶ。

【 0 0 4 6 】

また、シアン用の L P H 1 4 C では、第 1 基準位置 U 1 に対する第 1 画素 V 1 の主走査方向位置のずれは生じていないものの、第 7 6 8 0 画素 V 7 6 8 0 の主走査方向位置は第 2 基準位置 U 2 に対し 0 . 5 画素 (発光点 1 つ分) だけ I N 側にずれている。したがって、シアン用の L P H 1 4 C は、イエロー用の L P H 1 4 Y に対し、主走査方向に 0 . 5 画素分だけ短くなる長さずれ (倍率ずれ) が生じていることになる。以下の説明では、このような倍率ずれを縮小倍率ずれと呼ぶ。

【 0 0 4 7 】

一方、黒用の L P H 1 4 K では、第 1 基準位置 U 1 に対する第 1 画素 V 1 の主走査方向位置のずれは生じていないものの、第 7 6 8 0 画素 V 7 6 8 0 の主走査方向位置は第 2 基準位置 U 2 に対し 0 . 5 画素 (発光点 1 つ分) だけ O U T 側にずれている。したがって、黒用の L P H 1 4 K は、イエロー用の L P H 1 4 Y に対し、主走査方向に 0 . 5 画素分だけ長くなる長さずれ (倍率ずれ) が生じていることになる。以下の説明では、このような倍率ずれを拡大倍率ずれと呼ぶ。

【 0 0 4 8 】

図 9 は、各色の L P H 1 4 に設けられた、位置補正データ記憶部 1 1 2 (図 7 参照) に

10

20

30

40

50

記憶される発光チップ名と位置補正データPとの関係、および、倍率補正データ記憶部113（図7参照）に記憶される発光チップ名と倍率補正データMとの関係を説明するための図である。ここで、図9は、イエロー用のLPH14Y、マゼンタ用のLPH14M、シアン用のLPH14Cおよび黒用のLPH14Kが、図8に示す状態で取り付けられた場合に設定される各種補正データを示している。なお、各発光チップCに対する位置補正データPおよび倍率補正データMは、例えば工場出荷時等に取得され、位置補正データ記憶部112あるは倍率補正データ記憶部113に記憶される。

【0049】

ここで、図9（a）は、イエロー用のLPH14Yの位置補正データ記憶部112に記憶される内容を、図9（b）はイエロー用のLPH14Yの倍率補正データ記憶部113に記憶される内容を、それぞれ示している。また、図9（c）は、マゼンタ用のLPH14Mの位置補正データ記憶部112に記憶される内容を、図9（d）はマゼンタ用のLPH14Mの倍率補正データ記憶部113に記憶される内容を、それぞれ示している。さらに、図9（e）は、シアン用のLPH14Cの位置補正データ記憶部112に記憶される内容を、図9（f）はシアン用のLPH14Cの倍率補正データ記憶部113に記憶される内容を、それぞれ示している。そして、図9（g）は、黒用のLPH14Kの位置補正データ記憶部112に記憶される内容を、図9（h）は黒用のLPH14Kの倍率補正データ記憶部113に記憶される内容を、それぞれ示している。

【0050】

図9（a）に示すように、イエロー用のLPH14Yの位置補正データ記憶部112には、発光チップC1～C60に対する位置補正データPとして、すべて基準位置補正データP0が設定されている。また、図9（b）に示すように、イエロー用のLPH14Yの倍率補正データ記憶部113には、発光チップC1～C60に対する倍率補正データMとして、すべて基準倍率補正データM0が設定されている。

【0051】

図9（c）に示すように、マゼンタ用のLPH14Mの位置補正データ記憶部112には、発光チップC1～C60に対する位置補正データPとして、すべて第1位置補正データP1が設定されている。また、図9（d）に示すように、マゼンタのLPH14Mの倍率補正データ記憶部113には、発光チップC1～C60に対する倍率補正データMとして、すべて基準倍率補正データM0が設定されている。

【0052】

図9（e）に示すように、シアン用のLPH14Cの位置補正データ記憶部112には、発光チップC1～C4に対する位置補正データPとして基準位置補正データP0が設定され、発光チップC5～C60に対する位置補正データPとして第2位置補正データP2が設定されている。また、図9（f）に示すように、シアン用のLPH14Cの倍率補正データ記憶部113には、発光チップC1～C3およびC5～C60に対する倍率補正データMとして基準倍率補正データM0が設定され、発光チップC4に対する倍率補正データMとして第1倍率補正データM1が設定されている。

【0053】

図9（g）に示すように、黒用のLPH14Kの位置補正データ記憶部112には、発光チップC1～C4に対する位置補正データPとして基準位置補正データP0が設定され、発光チップC5～C60に対する位置補正データPとして第1位置補正データP1が設定されている。また、図9（h）に示すように、黒用のLPH14Kの倍率補正データ記憶部113には、発光チップC1～C3およびC5～C60に対する倍率補正データMとして基準倍率補正データM0が設定され、発光チップC4に対する倍率補正データMとして第2倍率補正データM2が設定されている。

【0054】

図10は、上述した位置補正データPすなわち基準位置補正データP0、第1位置補正データP1および第2位置補正データP2と、位置補正に伴う発光チップCでの発光点の変化との関係を説明するための図である。ここで、図10（a）はP=P0の場合を、図

10

20

30

40

50

10 (b) は $P = P1$ の場合を、図 10 (c) は $P = P2$ の場合を、それぞれ示している。

【0055】

図 10 (a) に示すように、 $P = P0$ の場合、発光チップ C における発光点は、通常発光点群 L A のまますなわち発光サイリスタ L 3 ~ L 258 となる。そして、発光チップ C は、256 個の発光サイリスタ L 3 ~ L 258 を用いて 128 個の画素 W 1 ~ W 128 を形成することになるが、その際、各画素 W 1 ~ W 128 は、奇数番目の発光サイリスタとその右側に隣接する偶数番目の発光サイリスタとによって形成される。より具体的に説明すると、例えば図中左側の画素 W 1 は、発光サイリスタ L 3、L 4 によって形成される。また、例えば図中右側の画素 W 128 は、発光サイリスタ L 257、L 258 によって形成される。

10

【0056】

これに対し、図 10 (b) に示すように、 $P = P1$ の場合、発光チップ C における発光点は、通常発光点群 L A から発光サイリスタ L 258 を除いたものに、第 1 予備発光点群 L B の第 2 発光サイリスタ L 2 を加えたものとなる。すなわち、発光チップ C における発光点は、発光サイリスタ L 2 ~ L 257 となり、IN 側に 1 つだけずれる。そして、発光チップ C は、256 個の発光サイリスタ L 2 ~ L 257 を用いて 128 個の画素 W 1 ~ W 128 を形成することとなるが、その際、各画素 W 1 ~ W 128 は、偶数番目の発光サイリスタとその右側に隣接する奇数番目の発光サイリスタとによって形成される。より具体的に説明すると、例えば図中左側の画素 W 1 は、発光サイリスタ L 2、L 3 によって形成される。また、例えば図中右側の画素 W 128 は、発光サイリスタ L 256、L 257 によって形成される。

20

【0057】

一方、図 10 (c) に示すように、 $P = P2$ の場合、発光チップ C における発光点は、通常発光点群 L A から発光サイリスタ L 3 を除いたものに、第 2 予備発光点群 L C の第 259 発光サイリスタ L 259 を加えたものとなる。すなわち、発光チップ C における発光点は、発光サイリスタ L 4 ~ L 259 となり、OUT 側に 1 つだけずれる。そして、発光チップ C は、256 個の発光サイリスタ L 4 ~ L 259 を用いて 128 個の画素 W 1 ~ W 128 を形成することとなるが、その際、各画素 W 1 ~ W 128 は、偶数番目の発光サイリスタとその右側に隣接する奇数番目の発光サイリスタとによって形成される。より具体的に説明すると、例えば図中左側の画素 W 1 は、発光サイリスタ L 4、L 5 によって形成される。また、例えば図中右側の画素 W 128 は、発光サイリスタ L 258、L 259 によって形成される。

30

【0058】

図 11 は、上述した倍率補正データ M すなわち基準倍率補正データ M 0、第 1 倍率補正データ M 1 および第 2 倍率補正データ M 2 と、倍率補正に伴う発光チップ C での発光点の変化との関係を説明するための図である。ここで、図 11 (a) は $M = M0$ の場合を、図 11 (b) は $M = M1$ の場合を、図 11 (c) は $M = 2$ の場合を、それぞれ示している。

【0059】

図 11 (a) に示すように、 $M = M0$ の場合、発光チップ C における発光点は、通常発光点群 L A のまますなわち発光サイリスタ L 3 ~ L 258 となる。そして、発光チップ C は、256 個の発光サイリスタ L 3 ~ L 258 を用いて 128 個の画素 W 1 ~ W 128 を形成することになるが、その際、各画素 W 1 ~ W 128 は、奇数番目の発光サイリスタとその右側に隣接する偶数番目の発光サイリスタとによって形成される。より具体的に説明すると、例えば図中左側の画素 W 1 は、発光サイリスタ L 3、L 4 によって形成される。また、例えば図中右側の画素 W 128 は、発光サイリスタ L 257、L 258 によって形成される。

40

【0060】

これに対し、図 11 (b) に示すように、 $M = M1$ の場合、発光チップ C における発光点は、通常発光点群 L A に第 2 予備発光点群 L C の第 259 発光サイリスタ L 259 を加

50

えたものとなる。すなわち、発光チップCにおける発光点は、発光サイリスタL 3～L 2 5 9となり、図中右方向（図8においてはOUT側）に1つだけ増える。そして、発光チップCは、2 5 7個の発光サイリスタL 3～L 2 5 9を用いて1 2 8個の画素W 1～W 1 2 8を形成することとなるが、その際、画素W 1～W 1 2 7は、奇数番目の発光サイリスタとその右側に隣接する偶数番目の発光サイリスタとによって形成される。より具体的に説明すると、例えば左側の画素W 1は、発光サイリスタL 3、L 4によって形成され、例えば図中右側の画素W 1 2 7は、発光サイリスタL 2 5 5、L 2 5 6によって形成される。そして、図中右側の画素W 1 2 8は、3つの発光点すなわち奇数番目の発光サイリスタL 2 5 7とその右側に隣接する偶数番目の発光サイリスタL 2 5 8とさらにその右側に隣接する奇数番目の発光サイリスタL 2 5 9とによって形成される。

10

【0061】

一方、図11(c)に示すように、M=M 2の場合、発光チップCにおける発光点は、通常発光点群LAから発光サイリスタL 2 5 8を除いたものとなる。すなわち、発光チップCにおける発光点は、発光サイリスタL 3～L 2 5 7となり、図中右方向（図8においてはOUT側）に1つだけ減る。そして、発光チップCでは、2 5 5個の発光サイリスタL 3～L 2 5 7を用いて1 2 8個の画素W 1～W 1 2 8を形成することとなるが、その際、画素W 1～W 1 2 7は、奇数番目の発光サイリスタとその右側に隣接する偶数番目の発光サイリスタとによって形成される。より具体的に説明すると、例えば左側の画素W 1は、発光サイリスタL 3、L 4によって形成され、例えば図中右側の画素W 1 2 7は、発光サイリスタL 2 5 5、L 2 5 6によって形成される。そして、図中右側の画素W 1 2 8は、1つの発光点すなわち奇数番目の発光サイリスタL 2 5 7のみによって形成される。

20

【0062】

ではここで、図1に示す画像形成装置1における各LPH 1 4の露光動作について説明する。

画像形成動作が開始されると、制御部20は、各画像形成ユニット11を構成する各LPH 1 4の信号発生回路100に対し、ビデオデータVdataを送る。そして、各LPH 1 4に設けられた信号発生回路100では、転送信号発生部120が、入力されてくる制御信号等に基づいて作成したスタート信号φS、第1転送信号φ1および第2転送信号φ2を、発光部63を構成する60個の発光チップC（C1～C60）に出力する。また、信号発生回路100では、発光信号発生部110が、入力されてくるビデオデータVdataに基づいて作成した、主走査方向1ライン分に対応する60個の発光信号φI（φI1～φI60）を、発光部63を構成する60個の発光チップC（C1～C60）に出力する。そして、各LPH 1 4の発光部63では、各発光チップC1～C60が、それぞれに入力される各発光信号φI1～φI60に応じて、搭載する発光サイリスタL1～L260を、それぞれ発光／非発光に設定することにより、感光体ドラム12を選択的に露光する。なお、このとき、各発光チップC1～C60では、それぞれに設けられた発光サイリスタL1～L260のうち、発光点に設定された発光サイリスタLが発光または非発光のいずれかの状態に設定される一方、非発光点に設定された発光サイリスタLはすべて非発光の状態に設定される。

30

【0063】

次に、図12に示すタイミングチャートを参照しながら、このような露光動作における発光チップCの動作を詳細に説明する。なお、図12には、発光信号φIとして第1発光信号φIa、第2発光信号φIb、第3発光信号φIc、第4発光信号φIdおよび第5発光信号φIeを示している。ここで、第1発光信号φIaは、位置補正データPが基準位置補正データP0であって倍率補正データMが基準倍率補正データM0の場合に設定される。また、第2発光信号φIbは、位置補正データPが第1位置補正データP1であって倍率補正データMが基準倍率補正データM0の場合に設定される。さらに、第3発光信号φIcは、位置補正データPが第2位置補正データP2であって倍率補正データMが基準補正データM0の場合に設定される。さらにまた、第4発光信号φIdは、位置補正データPが基準位置補正データP0であって倍率補正データMが第1倍率補正データM1の

40

50

場合に設定される。そして、第 5 発光信号 $\phi I e$ は、位置補正データ P が基準位置補正データ P 0 であって倍率補正データ M が第 2 倍率補正データ M 2 の場合に設定される。

【0064】

なお、図 12 に示すタイミングチャートは、発光チップ C において、発光点に設定された発光サイリスタ L をすべて発光させる場合について表記している。また、初期状態においては、スタート信号 ϕS がローレベル (L) に、第 1 転送信号 $\phi 1$ がハイレベル (H) に、第 2 転送信号 $\phi 2$ がローレベルに、そして発光信号 ϕI ($\phi I a \sim \phi I e$) がハイレベルに、それぞれ設定されているものとする。また、ここでは、1 枚の発光チップ C の動作を説明するが、実際には、各発光チップ C 1 ~ C 60 が並行して動作する。

【0065】

動作の開始に伴い、信号発生部 100 の転送信号発生部 120 から入力されるスタート信号 ϕS が、ローレベルからハイレベルに変更される。これにより、発光チップ C の転送サイリスタ S 1 のゲート端子 G 1 にハイレベルのスタート信号 ϕS が供給される。このとき、ダイオード D 1 ~ D 259 を介して、他の転送サイリスタ S 2 ~ S 260 のゲート端子 G 2 ~ G 260 にもスタート信号 ϕS が供給される。ただし、各ダイオード D 1 ~ D 260 でそれぞれ電圧降下が生じるため、転送サイリスタ S 1 のゲート端子 G 1 にかかる電圧が最も高くなる。

【0066】

そして、スタート信号 ϕS がハイレベルとなっている状態で、転送信号発生部 120 から入力される第 1 転送信号 $\phi 1$ が、ハイレベルからローレベルに変更される。また、第 1 転送信号 $\phi 1$ がローレベルに変更されてから第 1 の期間 $t a$ が経過した後、転送信号発生部 120 から入力される第 2 転送信号 $\phi I 2$ が、ローレベルからハイレベルに変更される。

【0067】

このように、スタート信号 ϕS がハイレベルとなっている状態において、ローレベルの第 1 転送信号 $\phi 1$ が供給されると、発光チップ C では、ローレベルの第 1 転送信号 $\phi 1$ が供給される奇数番目の転送サイリスタ S 1、S 3、…、S 259 のうち、ゲート電圧が最も高く、閾値以上となる転送サイリスタ S 1 がターンオンする。また、このとき、第 2 転送信号 $\phi 2$ はハイレベルとなっているので、偶数番目の転送サイリスタ S 2、S 4、…、S 260 のカソード電圧は高いままとなり、ターンオフの状態が維持される。このとき、発光チップ C では、奇数番目の転送サイリスタ S 1 のみがターンオンした状態になる。これに伴い、奇数番目の転送サイリスタ S 1 とゲート同士が接続された発光サイリスタ L 1 がターンオンし、発光可能な状態におかれる。

【0068】

転送サイリスタ S 1 がターンオンしている状態において、第 2 転送信号 $\phi 2$ がハイレベルに変更されてから第 2 の期間 $t b$ が経過した後、第 2 転送信号 $\phi 2$ がハイレベルからローレベルに変更される。すると、ローレベルの第 2 転送信号 $\phi 2$ が供給される偶数番目の転送サイリスタ S 2、S 4、…、S 260 のうち、ゲート電圧が最も高く、閾値以上となる転送サイリスタ S 2 がターンオンする。このとき、発光チップ C では、奇数番目の転送サイリスタ S 1 とこれに隣接する偶数番目の転送サイリスタ S 2 とが、共にターンオンした状態になる。これに伴い、既にターンオンしている発光サイリスタ L 1 に加えて、偶数番目の転送サイリスタ S 2 とゲート同士が接続された発光サイリスタ L 2 がターンオンし、共に発光可能な状態におかれる。

【0069】

転送サイリスタ S 1 および転送サイリスタ S 2 が共にターンオンしている状態において、第 2 転送信号 $\phi 2$ がローレベルに変更されてから第 3 の期間 $t c$ が経過した後、第 1 転送信号 $\phi 1$ がローレベルからハイレベルに変更される。これに伴い、奇数番目の転送サイリスタ S 1 はターンオフし、偶数番目の転送サイリスタ S 2 のみがターンオンした状態になる。これに伴い、奇数番目の発光サイリスタ L 1 はターンオフして発光不能な状態におかれ、偶数番目の発光サイリスタ L 2 のみがターンオンを維持して発光可能な状態におか

10

20

30

40

50

れる。なお、この例では、第1転送信号 $\phi 1$ がハイレベルに変更されるのに合わせて、スタート信号 ϕS がハイレベルからローレベルに変更されている。

【0070】

転送サイリスタ $S 2$ がターンオンしている状態において、第1転送信号 $\phi 1$ がハイレベルに変更されてから第4の期間 $t d$ が経過した後、第1転送信号 $\phi 1$ がハイレベルからローレベルに変更される。これに伴い、ローレベルの第1転送信号 $\phi 1$ が供給される奇数番目の転送サイリスタ $S 1$ 、 $S 3$ 、…、 $S 259$ のうち、ゲート電圧が最も高い転送サイリスタ $S 3$ がターンオンする。このとき、発光チップ C では、偶数番目の転送サイリスタ $S 2$ とこれに隣接する奇数番目の転送サイリスタ $S 3$ とが、共にターンオンした状態になる。これに伴い、既にターンオンしている発光サイリスタ $L 2$ に加えて、奇数番目の転送サイリスタ $S 3$ とゲート同士が接続された発光サイリスタ $L 3$ がターンオンし、共に発光可能な状態におかれる。

10

【0071】

転送サイリスタ $S 2$ および転送サイリスタ $S 3$ が共にターンオンしている状態において、第1転送信号 $\phi 1$ がローレベルに変更されてから第5の期間 $t e$ が経過した後、第2転送信号 $\phi 2$ がローレベルからハイレベルに変更される。これに伴い、偶数番目の転送サイリスタ $S 2$ はターンオフし、奇数番目の転送サイリスタ $S 3$ のみがターンオンした状態になる。これに伴い、偶数番目の発光サイリスタ $L 2$ はターンオフして発光不能な状態におかれ、奇数番目の発光サイリスタ $L 3$ のみがターンオンを維持して発光可能な状態におかれる。

20

【0072】

このように、発光チップ C では、第1転送信号 $\phi 1$ および第2転送信号 $\phi 2$ が共にローレベルに設定される重なり期間を設けつつ、交互にハイレベル、ローレベルが切り換えられることにより、転送サイリスタ $S 1 \sim S 260$ が番号順に順次ターンオンする。また、これに伴い、発光サイリスタ $L 1 \sim L 260$ も番号順に順次ターンオンする。このとき、第2の期間 $t b$ では、奇数番目の転送サイリスタ（例えば転送サイリスタ $S 1$ ）のみがターンオンし、第3の期間 $t c$ では、奇数番目の転送サイリスタおよび次段に設けられた偶数番目の転送サイリスタ（例えば転送サイリスタ $S 1$ および転送サイリスタ $S 2$ ）がターンオンし、第4の期間 $t d$ では、偶数番目の転送サイリスタ（例えば転送サイリスタ $S 2$ ）のみがターンオンし、第5の期間 $t e$ では、偶数番目の転送サイリスタおよび次段に設けられた奇数番目の転送サイリスタ（例えば転送サイリスタ $S 2$ および転送サイリスタ $S 3$ ）がターンオンし、その後、再び第2の期間 $t b$ において奇数番目の転送サイリスタ（例えば転送サイリスタ $S 3$ ）のみがターンオンする、という過程を繰り返すことになる。

30

【0073】

ではここで、第1発光信号 $\phi I a$ に基づく発光サイリスタ $L 1 \sim L 260$ の発光動作について説明する。第1発光信号 $\phi I a$ では、基本的に、奇数番目および偶数番目の転送サイリスタが共にターンオンする第3の期間 $t c$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。ただし、左端の2個の転送サイリスタ $S 1$ 、 $S 2$ が共にターンオンする期間、および、右端の2個の転送サイリスタ $S 259$ 、 $S 260$ が共にターンオンする期間については、このような変更は行われない。これにより、発光チップ C では、両端部を除いて、発光サイリスタ $L 3 \& L 4$ 、 $L 5 \& L 6$ 、…、 $L 255 \& L 256$ 、 $L 257 \& L 258$ が、2個を1組として順番に発光する。

40

【0074】

次に、第2発光信号 $\phi I b$ に基づく発光サイリスタ $L 1 \sim L 260$ の発光動作について説明する。第2発光信号 $\phi I b$ では、基本的に、偶数番目および奇数番目の転送サイリスタが共にターンオンする第5の期間 $t e$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。ただし、右端側の2個の転送サイリスタ $S 258$ 、 $S 259$ が共にターンオンする期間については、このような変更は行われない。これにより、発光チップ C では、右端側を除いて、発光サイリスタ $L 2 \& L 3$ 、 L

50

4 & L 5、…、L 2 5 4 & L 2 5 5、L 2 5 6 & L 2 5 7 が、2 個を 1 組として順番に発光する。

【0075】

次に、第 3 発光信号 $\phi I c$ に基づく発光サイリスタ L 1 ~ L 2 6 0 の発光動作について説明する。第 3 発光信号 $\phi I c$ では、基本的に、偶数番目および奇数番目の転送サイリスタが共にターンオンする第 5 の期間 $t e$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。ただし、左端側の 2 個の転送サイリスタ S 2、S 3 が共にターンオンする期間については、このような変更は行われない。これにより、発光チップ C では、左端側を除いて、発光サイリスタ L 4 & L 5、L 6 & L 7、…、L 2 5 6 & L 2 5 7、L 2 5 8 & L 2 5 9 が、2 個を 1 組として順番に発光する。

10

【0076】

次に、第 4 発光信号 $\phi I d$ に基づく発光サイリスタ L 1 ~ L 2 6 0 の発光動作について説明する。第 4 発光信号 $\phi I d$ では、基本的に、奇数番目および偶数番目の転送サイリスタがともにオンする第 3 の期間 $t c$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。ただし、左端の 2 個の転送サイリスタ S 1、S 2 が共にターンオンする期間、および、右端の 2 個の転送サイリスタ S 2 5 9、S 2 6 0 が共にターンオンする期間については、このような変更は行われない。また、右端側の 1 個の転送サイリスタ S 2 5 9 のみがターンオンする第 2 の期間 $t b$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。これにより、発光チップ C では、両端部を除いて、発光サイリスタ L 3 & L 4、L 5 & L 6、…、L 2 5 5 & L 2 5 6、L 2 5 7 & L 2 5 8 が、2 個を 1 組として順番に発光し、続いて、発光サイリスタ L 2 5 9 が単独で発光する。

20

【0077】

最後に、第 5 発光信号 $\phi I e$ に基づく発光サイリスタ L 1 ~ L 2 6 0 の発光動作について説明する。第 5 発光信号 $\phi I e$ では、基本的に、奇数番目および偶数番目の転送サイリスタがともにオンする第 3 の期間 $t c$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。ただし、左端の 2 個の転送サイリスタ S 1、S 2 が共にターンオンする期間、右端側の 2 個の転送サイリスタ S 2 5 7、S 2 5 8 が共にターンオンする期間、および、右端の転送サイリスタ S 2 5 9、S 2 6 0 が共にターンオンする期間については、このような変更は行われない。また、右端側の 1 個の転送サイリスタ S 2 5 7 のみがターンオンする第 2 の期間 $t b$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。これにより、発光チップ C では、両端部を除いて、発光サイリスタ L 3 & L 4、L 5 & L 6、…、L 2 5 5 & L 2 5 6 が、2 個を 1 組として順番に発光し、続いて、発光サイリスタ L 2 5 7 が単独で発光する。

30

【0078】

図 1 3 は、図 8 に示す状態を取り付けがなされた各 L P H 1 4 における、発光チップ C 1 ~ C 6 の発光点を示す図である。ここで、図 1 3 (a) はイエロー用の L P H 1 4 Y を、図 1 3 (b) はマゼンタ用の L P H 1 4 M を、図 1 3 (c) はシアン用の L P H 1 4 C を、そして図 1 3 (d) は黒用の L P H 1 4 K を、それぞれ示している。なお、各 L P H 1 4 を構成する各発光チップ C (C 1 ~ C 6 0) の発光点は、それぞれ、図 9 (a) ~ (h) に示す各色用の位置補正データ P および倍率補正データ M によって補正されている。

40

【0079】

図 1 3 (a) に示すように、イエロー用の L P H 1 4 Y では、すべての発光チップ C 1 ~ C 6 0 において、発光点が通常発光点群 L A となる。このとき、隣接する発光チップ C 1 ~ C 6 0 のすべての重なり部 (図 4 参照) において、発光点は主走査方向に連続することになる。

【0080】

これに対し、図 1 3 (b) に示すように、マゼンタ用の L P H 1 4 M では、すべての発光チップ C 1 ~ C 6 0 において、発光点が通常発光点 L A から発光点 1 個分だけ I N 側に

50

シフトしたものとなる。これにより、図 8 に示したマゼンタ用の L P H 1 4 M の O U T 側位置ずれは、イエロー用の L P H 1 4 Y と一致する方向に補正される。この場合も、隣接する発光チップ C 1 ～ C 6 0 のすべての重なり部（図 4 参照）において、発光点は主走査方向に連続することになる。

【0081】

また、図 1 3 （c）に示すように、シアン用の L P H 1 4 C では、発光チップ C 1 ～ C 3 において、発光点が通常発光点群 L A となる一方、発光チップ C 4 において、発光点が通常発光点 L A に O U T 側の発光点 1 個分だけ加えたものとなり、発光チップ C 5 ～ C 6 0 において、発光点が通常発光点 L A から発光点 1 個分だけ O U T 側にシフトしたものとなる。これにより、図 8 に示したシアン用の L P H 1 4 C の縮小倍率ずれは、イエロー用の L P H 1 4 Y と一致する方向に補正される。この場合も、隣接する発光チップ C 1 ～ C 6 0 のすべての重なり部（図 4 参照）において、発光点は主走査方向に連続することになる。なお、ここでは、発光チップ C 4 における発光点の数を増加させるようにしていたが、発光チップ C 1 ～ C 6 0 のうち、いずれか 1 個の発光チップ C の発光点の数を増加させるようにしても、同様の結果が得られる。

【0082】

さらに、図 1 3 （d）に示すように、黒用の L P H 1 4 K では、発光チップ C 1 ～ C 3 において、発光点が通常発光点群 L A となる一方、発光チップ C 4 において、発光点が通常発光点 L A から O U T 側の発光点 1 個分だけ減らしたものとなり、発光チップ C 5 ～ C 6 0 において、発光点が通常発光点 L A から発光点 1 個分だけ I N 側にシフトしたものとなる。これにより、図 8 に示した黒用の L P H 1 4 K の拡大倍率ずれは、イエロー用の L P H 1 4 Y と一致する方向に補正される。この場合も、隣接する発光チップ C 1 ～ C 6 0 のすべての重なり部（図 4 参照）において、発光点は主走査方向に連続することになる。なお、ここでは、発光チップ C 4 における発光点の数を減少させるようにしていたが、発光チップ C 1 ～ C 6 0 のうち、いずれか 1 個の発光チップ C の発光点の数を減少させるようにしても、同様の結果が得られる。

【0083】

なお、この例においては、各発光チップ C に対し、基準位置補正データ P 0 あるいは基準倍率補正データ M 0 のいずれか一方を必ず設定する場合について説明を行った。このため、各発光チップ C 1 ～ C 6 0 における I N 側端部の発光サイリスタ L 1 および O U T 側端部の発光サイリスタ L 2 6 0 が発光点に設定されることはなかった。ただし、1 つの発光チップ C に対し、第 1 基準位置データ P 1 あるいは第 2 基準位置データ P 2 と第 1 倍率補正データ M 1 あるいは第 2 倍率補正データ M 2 との組み合わせが設定された場合には、発光サイリスタ L 1 あるいは発光サイリスタ L 2 6 0 が、発光点として設定されることもある。

【0084】

一方、各発光チップ C に対し、基準位置補正データ P 0 あるいは基準倍率補正データ M 0 のいずれかを一方を必ず設定するようにし、位置補正データ P をさらに増加させて、発光点を I N 側および O U T 側にさらにもう 1 個分（最大で 2 個分）だけシフトさせるように構成してもよい。

【0085】

<実施の形態 2>

本実施の形態は、実施の形態 1 とほぼ同様であるが、倍率補正を行うに際して、発光チップ C で発光点の増減を行うのではなく、発光チップ C の端部の発光点に設定された発光サイリスタ L を発光させる際の光量を増減するようにしたものである。なお、本実施の形態において、実施の形態 1 と同様のものについては、同じ符号を付してその詳細な説明を省略する。

【0086】

図 1 4 は、本実施の形態において、各色 L P H 1 4 に設けられた位置補正データ記憶部 1 1 2 に記憶される発光チップ名と位置補正データ P との関係、および、倍率補正データ

10

20

30

40

50

記憶部 113 に記憶される発光チップ名と倍率補正データ M との関係を示すための図である。なお、図 14 は、実施の形態 1 と同様、イエロー用の LPH14Y、マゼンタ用の LPH14M、シアン用の LPH14C および黒用の LPH14K が、図 8 に示す状態で取り付けられた場合に設定される各種補正データを示している。

【0087】

ここで、図 14 (a) は、イエロー用の LPH14Y の位置補正データ記憶部 112 に記憶される内容を、図 14 (b) はイエロー用の LPH14Y の倍率補正データ記憶部 113 に記憶される内容を、それぞれ示している。また、図 14 (c) は、マゼンタ用の LPH14M の位置補正データ記憶部 112 に記憶される内容を、図 14 (d) はマゼンタ用の LPH14M の倍率補正データ記憶部 113 に記憶される内容を、それぞれ示している。さらに、図 14 (e) は、シアン用の LPH14C の位置補正データ記憶部 112 に記憶される内容を、図 14 (f) はシアン用の LPH14C の倍率補正データ記憶部 113 に記憶される内容を、それぞれ示している。そして、図 14 (g) は、黒用の LPH14K の位置補正データ記憶部 112 に記憶される内容を、図 14 (h) は黒用の LPH14K の倍率補正データ記憶部 113 に記憶される内容を、それぞれ示している。なお、図 14 (a)、(c)、(e)、(g) に示す各位置補正データ P は、実施の形態 1 で説明したもの (図 9 (a)、(c)、(e)、(g)) と同じである。

【0088】

図 14 (b) に示すように、イエロー用の LPH14Y の倍率補正データ記憶部 113 には、発光チップ C1 ~ C60 に対しすべて基準倍率補正データ Q0 が設定されている。図 14 (d) に示すように、マゼンタ用の LPH14M の倍率補正データ記憶部 113 には、発光チップ C1 ~ C60 に対しすべて基準倍率補正データ Q0 が設定されている。図 14 (f) に示すように、シアン用の LPH14C の倍率補正データ記憶部 113 には、発光チップ C1 ~ C3 および C6 ~ C60 に対し基準倍率補正データ Q0 が設定され、発光チップ C4 に対し第 1 倍率補正データ Q1 が設定され、発光チップ C5 に対し第 2 倍率補正データ Q2 が設定されている。図 14 (h) に示すように、黒用の LPH14K の倍率補正データ記憶部 113 には、発光チップ C1 ~ C3 および C6 ~ C60 に対し基準倍率補正データ Q0 が設定され、発光チップ C4 に対し第 3 倍率補正データ Q3 が設定され、発光チップ C5 に対し第 4 倍率補正データ Q4 が設定されている。

【0089】

図 15 は、上述した倍率補正データ Q すなわち基準倍率補正データ Q0、第 1 倍率補正データ Q1、第 2 倍率補正データ Q2、第 3 倍率補正データ Q3 および第 4 倍率補正データ Q4 と、倍率補正に伴う発光チップ C での発光点の光量との関係を説明するための図である。ここで、図 15 (a) は $Q = Q0$ の場合を、図 15 (b) は $Q = Q1$ の場合を、図 15 (c) は $Q = Q2$ の場合を、図 15 (d) は $Q = Q3$ の場合を、図 15 (e) は $Q = Q4$ の場合を、それぞれ示している。なお、本実施の形態では、倍率補正の有無に関係なく、発光チップ C における発光点の数が一定 (256 個) となる。そこで、以下の説明においては、発光チップ C における各発光点を、発光点 E1 ~ E256 と呼ぶことにする。

【0090】

図 15 (a) に示すように、 $Q = Q0$ の場合、各発光点 E1 ~ E256 の光量は一律に設定される。これに対し、 $Q = Q1$ の場合、発光点 E1 ~ E255 の光量は一律に設定されるが、最も OUT 側となる発光点 E256 の光量は、他の発光点 E1 ~ E255 の光量よりも多くなるように設定される。また、 $Q = Q2$ の場合、発光点 E2 ~ E256 の光量は一律に設定されるが、最も IN 側となる発光点 E1 の光量は、他の発光点 E2 ~ E256 の光量よりも多くなるように設定される。さらに、 $Q = Q3$ の場合、発光点 E1 ~ E255 の光量は一律に設定されるが、最も OUT 側となる発光点 E256 の光量は、他の発光点 E1 ~ E255 の光量よりも少なくなるように設定される。そして、 $Q = Q4$ の場合、発光点 E2 ~ E256 の光量は一律に設定されるが、最も IN 側となる発光点 E1 の光量は、他の発光点 E2 ~ E256 の光量よりも少なくなるように設定される。

【0091】

本実施の形態において、各発光サイリスタ L 1 ～ L 2 6 0 を発光させる際の光量は、対応する転送サイリスタ S 1 ～ S 2 6 0 がターンオンしている間に、発光信号 ϕI をローレベルに維持する期間（発光期間）で調整されている。具体的に説明すると、基準光量に基づいて予め決められた基準発光期間に対し、光量を少なくしたい場合には発光期間を基準発光期間よりも短くし、また、光量を多くしたい場合には発光期間を基準発光期間よりも長くする。

【0092】

図 1 6 は、図 8 に示す状態を取り付けがなされた各 L P H 1 4 における、発光チップ C 1 ～ C 6 の発光点を示す図である。ここで、図 1 6 (a) はイエロー用の L P H 1 4 Y を、図 1 6 (b) はマゼンタ用の L P H 1 4 M を、図 1 6 (c) はシアン用の L P H 1 4 C を、そして図 1 6 (d) は黒用の L P H 1 4 K を、それぞれ示している。なお、各 L P H 1 4 を構成する各発光チップ C (C 1 ～ C 6 0) の発光点は、それぞれ、図 1 4 (a) ～ (h) に示す各色用の位置補正データ P および倍率補正データ Q によって補正されている。

10

【0093】

図 1 6 (a) に示すように、イエロー用の L P H 1 4 Y では、すべての発光チップ C 1 ～ C 6 0 において、発光点が通常発光点群 L A となる。このとき、隣接する発光チップ C 1 ～ C 6 0 のすべての重なり部（図 4 参照）において、発光点は主走査方向に連続することになる。

【0094】

これに対し、図 1 6 (b) に示すように、マゼンタ用の L P H 1 4 M では、すべての発光チップ C 1 ～ C 6 0 において、発光点が通常発光点 L A から発光点 1 個分だけ I N 側にシフトしたものとなる。これにより、図 8 に示したマゼンタ用の L P H 1 4 M の O U T 側位置ずれは、イエロー用の L P H 1 4 Y と一致する方向に補正される。この場合も、隣接する発光チップ C 1 ～ C 6 0 のすべての重なり部（図 4 参照）において、発光点は主走査方向に連続することになる。

20

【0095】

また、図 1 6 (c) に示すように、シアン用の L P H 1 4 C では、発光チップ C 1 ～ C 4 において、発光点が通常発光点 L A となる一方、発光チップ C 5 ～ C 6 0 において、発光点が通常発光点 L A から発光点 1 個分だけ O U T 側にシフトしたものとなる。このとき、発光チップ C 1 ～ C 4 の重なり部および発光チップ C 5 ～ C 6 0 の重なり部では、発光点が主走査方向に連続する。これに対し、発光チップ C 4 と発光チップ C 5 との重なり部では、発光点が主走査方向に 1 つだけ抜け、連続しなくなる。ただし、発光チップ C 4 と発光チップ C 5 との重なり部において、発光チップ C 4 の O U T 側端部の発光点となる発光サイリスタ L 2 5 8 の光量および発光チップ C 5 の I N 側端部の発光点となる発光サイリスタ L 4 の光量がそれぞれ増加されているため、感光体ドラム 1 2 上に形成される静電潜像には、発光点が主走査方向に不連続となることに起因する筋（反転現像方式を採用した場合には白筋となり、正現像方式を採用した場合には黒筋となる）が目立ちにくくなる。これにより、図 8 に示したシアン用の L P H 1 4 C の縮小倍率ずれは、イエロー用の L P H 1 4 Y と一致する方向に補正される。なお、ここでは、発光チップ C 4 と発光チップ C 5 との重なり部において光量調整を行うようにしていたが、他の隣接する 2 枚の発光チップ C の重なり部において光量を調整するようにしても、同様の結果が得られる。

30

【0096】

さらに、図 1 6 (d) に示すように、黒用の L P H 1 4 K では、発光チップ C 1 ～ C 4 において、発光点が通常発光点 L A となる一方、発光チップ C 5 ～ C 6 0 において、発光点が通常発光点 L A から発光点 1 個分だけ I N 側にシフトしたものとなる。このとき、発光チップ C 1 ～ C 4 の重なり部および発光チップ C 5 ～ C 6 0 の重なり部では、発光点が主走査方向に連続する。これに対し、発光チップ C 4 と発光チップ C 5 との重なり部では、2 つの発光点が主走査方向に重なることになる。ただし、発光チップ C 4 と発光チップ C 5 との重なり部において、発光チップ C 4 の O U T 側端部の発光点となる発光サイリス

40

50

タ L 2 5 8 の光量および発光チップ C 5 の I N 側端部の発光点となる発光サイリスタ L 2 の光量がそれぞれ低減されているため、感光体ドラム 1 2 上に形成される静電潜像には、発光点が主走査方向に重なることに起因する筋（反転現像方式を採用した場合には黒筋となり、正現像方式を採用した場合には白筋となる）が目立ちにくくなる。これにより、図 8 に示した黒用の L P H 1 4 K の縮小倍率ずれは、イエロー用の L P H 1 4 Y と一致する方向に補正される。なお、ここでは、発光チップ C 4 と発光チップ C 5 との重なり部において光量調整を行うようにしていたが、他の隣接する 2 枚の発光チップ C の重なり部において光量を調整するようにしても、同様の結果が得られる。

【0097】

ここで、実施の形態 1、2 では、L P H 1 4 の出力解像度が 1 2 0 0 d p i であるのに対し、ビデオデータ V d a t a の解像度を 1 / 2 すなわち 6 0 0 d p i としていた。ただし、これに限られるものではなく、1 / m (m は 2 以上の整数) としてもよい。この場合には、連続する m 個の発光サイリスタ L によって、1 つの画素を形成すればよい。

【0098】

＜実施の形態 3＞

本実施の形態は、実施の形態 1 とほぼ同様であるが、実施の形態 1 では 1 2 0 0 d p i の出力解像度を有する各 L P H 1 4 に対し、6 0 0 d p i の解像度のビデオデータ V d a t a を用いて駆動を行っていたのに対し、本実施の形態ではビデオデータ V d a t a の解像度を 1 2 0 0 d p i としたものである。なお、本実施の形態において、実施の形態 1 と同様のものについては、同じ符号を付してその詳細な説明を省略する。

【0099】

図 1 7 は、図 9 に示す位置補正データすなわち基準位置補正データ P 0 、第 1 位置補正データ P 1 および第 2 位置補正データ P 2 と、位置補正に伴う発光チップ C での発光点の変化との関係を説明するための図である。ここで、図 1 7 (a) は P = P 0 の場合を、図 1 7 (b) は P = P 1 の場合を、図 1 7 (c) は P = P 2 の場合を、それぞれ示している。

【0100】

図 1 7 (a) に示すように、P = P 0 の場合、発光チップ C における発光点は、通常発光点群 L A のまますなわち発光サイリスタ L 3 ~ L 2 5 8 となる。したがって、発光チップ C は、2 5 6 個の発光サイリスタ L 3 ~ L 2 5 8 を用いて 2 5 6 個の画素 W 1 ~ W 2 5 6 を形成する。具体的に説明すると、例えば図中左側の画素 W 1 は発光サイリスタ L 3 によって形成され、図中右側の画素 W 2 5 6 は、発光サイリスタ L 2 5 8 によって形成される。

【0101】

これに対し、図 1 7 (b) に示すように、P = P 1 の場合、発光チップ C における発光点は、発光サイリスタ L 2 ~ L 2 5 7 となり、I N 側に 1 つだけずれる。そして、発光チップ C は、2 5 6 個の発光サイリスタ L 2 ~ L 2 5 7 を用いて 2 5 6 個の画素 W 1 ~ W 2 5 6 を形成する。具体的に説明すると、例えば図中左側の画素 W 1 は発光サイリスタ L 2 によって形成され、図中右側の画素 W 2 5 6 は発光サイリスタ L 2 5 7 によって形成される。

【0102】

一方、図 1 7 (c) に示すように、P = P 2 の場合、発光チップ C における発光点は、発光サイリスタ L 4 ~ L 2 5 9 となり、O U T 側に 1 つだけずれる。そして、発光チップ C は、2 5 6 個の発光サイリスタ L 4 ~ L 2 5 9 を用いて 2 5 6 個の画素 W 1 ~ W 2 5 6 を形成する。具体的に説明すると、例えば図中左側の画素 W 1 は発光サイリスタ L 4 によって形成され、図中右側の画素 W 2 5 6 は発光サイリスタ L 2 5 9 によって形成される。

【0103】

図 1 8 は、図 9 に示す倍率補正データすなわち基準倍率補正データ M 0 、第 1 倍率補正データ M 1 および第 2 倍率補正データ M 2 と、倍率補正に伴う発光チップ C での発光点の変化との関係を説明するための図である。ここで、図 1 8 (a) は M = M 0 の場合を、図

18 (b) は $M = M1$ の場合を、図 18 (c) は $M = M2$ の場合を、それぞれ示している。

【0104】

図 18 (a) に示すように、 $M = M0$ の場合、発光チップ C における発光点は、通常発光点群 LA のまますなわち発光サイリスタ L3 ~ L258 となる。そして、発光チップ C は、256 個の発光サイリスタ L3 ~ L258 を用いて 256 個の画素 W1 ~ W256 を形成する。

【0105】

これに対し、図 18 (b) に示すように、 $M = M1$ の場合、発光チップ C における発光点は、発光サイリスタ L3 ~ L259 となり、図中右方向 (図 8 においては OUT 側) に 1 つだけ増える。そして、発光チップ C は、257 個の発光サイリスタ L3 ~ L259 を用いて 257 個の画素 W1 ~ W257 を形成する。具体的に説明すると、例えば図中左側の画素 W1 は発光サイリスタ L3 によって形成され、図中右側の画素 W257 は、発光サイリスタ L259 によって形成される。

【0106】

一方、図 18 (c) に示すように、 $M = M2$ の場合、発光チップ C における発光点は、発光サイリスタ L3 ~ L257 となり、図中左方向 (図 8 においては IN 側) に 1 つだけ減る。そして、発光チップ C では、255 個の発光サイリスタ L3 ~ L257 を用いて 255 個の画素 W1 ~ W255 を形成する。具体的に説明すると、例えば図中左側の画素 W1 は発光サイリスタ L3 によって形成され、図中右側の画素 W255 は、発光サイリスタ L257 によって形成される。

【0107】

図 19 は、本実施の形態の露光動作における発光チップ C の動作を説明するためのタイミングチャートである。なお、スタート信号 ϕS 、第 1 転送信号 $\phi 1$ および第 2 転送信号 $\phi 2$ の波形は、実施の形態 1 と同じである。

【0108】

ではここで、第 1 発光信号 ϕIa に基づく発光サイリスタ L1 ~ L260 の発光動作について説明する。なお、第 1 の発光信号 ϕIa は、実施の形態 1 と同様に位置補正データ P が基準位置補正データ P0 であって倍率補正データ M が基準倍率補正データ M0 の場合に設定される。第 1 発光信号 ϕIa では、基本的に、奇数番目の転送サイリスタが単独でターンオンする第 2 の期間 $t b$ および偶数番目の転送サイリスタが単独でターンオンする第 4 の期間 $t d$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。ただし、左端の 2 個の転送サイリスタ S1、S2 がターンオンする期間、および、右端の 2 個の転送サイリスタ S259、S260 がターンオンする期間については、このような変更は行われない。これにより、発光チップ C では、発光サイリスタ L3、L4、…、L257、L258 が、1 個ずつ順番に発光する。

【0109】

次に、第 2 発光信号 ϕIb に基づく発光サイリスタ L1 ~ L260 の発光動作について説明する。第 2 発光信号 ϕIb は、実施の形態 1 と同様に位置補正データ P が第 1 位置補正データ P1 であって倍率補正データ M が基準倍率補正データ M0 の場合に設定される。第 2 発光信号 ϕIb では、基本的に、奇数番目の転送サイリスタが単独でターンオンする第 2 の期間 $t b$ および偶数番目の転送サイリスタが単独でターンオンする第 4 の期間 $t d$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。ただし、左端の 1 個の転送サイリスタ S1 がターンオンする期間、および、右端側の 3 個の転送サイリスタ S258 ~ S260 がターンオンする期間については、このような変更は行われない。これにより、発光チップ C では、発光サイリスタ L2、L3、…、L256、L257 が、1 個ずつ順番に発光する。

【0110】

次に、第 3 発光信号 ϕIc に基づく発光サイリスタ L1 ~ L260 の発光動作について説明する。第 3 発光信号 ϕIc は、実施の形態 1 と同様に位置補正データ P が第 2 位置補

正データ P 2 であって倍率補正データ M が基準補正データ M 0 の場合に設定される。第 3 発光信号 $\phi I c$ では、基本的に、奇数番目の転送サイリスタが単独でターンオンする第 2 の期間 $t b$ および偶数番目の転送サイリスタが単独でターンオンする第 4 の期間 $t d$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。ただし、左端側の 3 個の転送サイリスタ S 1 ~ S 3 がターンオンする期間、および、右端の 1 個の転送サイリスタ S 2 6 0 がターンオンする期間については、このような変更は行われない。これにより、発光チップ C では、発光サイリスタ L 4、L 5、…、L 2 5 8、L 2 5 9 が、1 個ずつ順番に発光する。

【0111】

次に、第 4 発光信号 $\phi I d$ に基づく発光サイリスタ L 1 ~ L 2 6 0 の発光動作について説明する。第 4 発光信号 $\phi I d$ は、実施の形態 1 と同様に位置補正データ P が基準位置補正データ P 0 であって倍率補正データ M が第 1 倍率補正データ M 1 の場合に設定される。第 4 発光信号 $\phi I d$ では、基本的に、奇数番目の転送サイリスタが単独でターンオンする第 2 の期間 $t b$ および偶数番目の転送サイリスタが単独でターンオンする第 4 の期間 $t d$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。ただし、左端の 2 個の転送サイリスタ S 1、S 2 がターンオンする期間、および、右端の転送サイリスタ S 2 6 0 がターンオンする期間については、このような変更は行われない。これにより、発光チップ C では、発光サイリスタ L 3、L 4、…、L 2 5 8、L 2 5 9 が、1 個ずつ順番に発光する。なお、発光サイリスタ L 2 5 9 の発光の可否は、隣接する発光サイリスタ L 2 5 8 の発光の可否に基づいて決定される。すなわち、発光サイリスタ L 2 5 8 を発光させる場合には、発光サイリスタ L 2 5 9 も発光させるようにし、発光サイリスタ L 2 5 8 を発光させない場合には、発光サイリスタ L 2 5 9 も発光させないようにする。

【0112】

最後に、第 5 発光信号 $\phi I e$ に基づく発光サイリスタ L 1 ~ L 2 6 0 の発光動作について説明する。第 5 発光信号 $\phi I e$ は、実施の形態 1 と同様に位置補正データ P が基準位置補正データ P 0 であって倍率補正データ M が第 2 倍率補正データ M 2 の場合に設定される。第 5 発光信号 $\phi I e$ では、基本的に、奇数番目の転送サイリスタが単独でターンオンする第 2 の期間 $t b$ および偶数番目の転送サイリスタが単独でターンオンする第 4 の期間 $t d$ において、ハイレベルからローレベルへの変更およびローレベルからハイレベルへの変更が行われる。ただし、左端の 2 個の転送サイリスタ S 1、S 2 がターンオンする期間、および右端側の 3 個の転送サイリスタ S 2 5 8 ~ S 2 6 0 がターンオンする期間については、このような変更は行われない。これにより、発光チップ C では、発光サイリスタ L 3、L 4、…、L 2 5 6、L 2 5 7 が、1 個ずつ順番に発光する。

【0113】

本実施の形態においても、各 L P H 1 4 において、発光点の主走査方向の連続性を維持しながら、各 L P H 1 4 の相対的な位置ずれや倍率ずれが補正されることになる。

【0114】

なお、実施の形態 1 ないし 3 では、各発光チップ C において、転送サイリスタ S 1 ~ S 2 6 0 の各アノード端子を共通電位とし、各カソード端子の電位を第 1 転送信号 $\phi 1$ あるいは第 2 転送信号 $\phi 2$ で変えるようにしていたが、これに限られるものではなく、転送サイリスタ S 1 ~ S 2 6 0 の各カソード端子を共通電位とし、各アノード端子の電位を第 1 転送信号 $\phi 1$ あるいは第 2 転送信号 $\phi 2$ で変えるようにしてもよい。

【0115】

一方、実施の形態 1 ないし 3 では、発光サイリスタ L 1 ~ L 2 6 0 の各アノード端子を共通電位とし、各カソード端子の電位を発光信号 ϕI ($\phi I 1 \sim \phi I 6 0$) で変えるようにしていたが、これに限られるものではなく、発光サイリスタ L 1 ~ L 2 6 0 の各カソード端子を共通電位とし、各アノード端子の電位を発光信号 ϕI で変えるようにしてもよい。

【0116】

また、実施の形態 1 ないし 3 では、複数の発光サイリスタ L を有する発光素子アレイ 7 1 および複数の転送サイリスタ等を有するスイッチ素子アレイ 7 2 を設けた所謂自己走査型の発光チップ C を例に説明を行ったが、これに限られるものではなく、例えば複数の発光ダイオードと、各発光ダイオードの導通の有無を切り換える複数のスイッチ素子とを備えた構成としてもかまわない。すなわち、複数の発光素子と、これら複数の発光素子をそれぞれ発光／非発光の状態に設定する一または複数のスイッチ素子を備えていればよい。

【図面の簡単な説明】

【0117】

【図 1】本実施の形態が適用される画像形成装置の全体構成の一例を示す図である。

【図 2】LPH の構成を示した断面図である。

10

【図 3】(a) は LPH における回路基板および発光部の上面図であり、(b) は LPH におけるロッドレンズアレイおよびホルダの上面図である。

【図 4】発光部のうち、3 つの発光チップの連結部位を拡大した図である。

【図 5】回路基板に搭載される信号発生回路の構成および回路基板の配線構成を示した図である。

【図 6】発光チップの回路構成を説明するための図である。

【図 7】発光信号発生部の構成の一例を示す図である。

【図 8】各 LPH を、画像形成装置のフレームに取り付けた状態の一例を示す図である。

【図 9】(a) ～ (h) は、各色の LPH に設けられた、位置補正データ記憶部に記憶される発光チップ名と位置補正データとの関係、および、倍率補正データ記憶部に記憶される発光チップ名と倍率補正データとの関係を説明するための図である。

20

【図 10】(a) ～ (c) は、各位置補正データと各発光チップにおける発光点との関係を説明するための図である。

【図 11】(a) ～ (c) は、各倍率補正データと各発光チップにおける発光点との関係を説明するための図である。

【図 12】実施の形態 1 における発光チップの動作を説明するためのタイミングチャートである。

【図 13】(a) ～ (d) は、各 LPH 14 における、各発光チップの発光点を示す図である。

【図 14】(a) ～ (h) は、各色の LPH に設けられた、位置補正データ記憶部に記憶される発光チップ名と位置補正データとの関係、および、倍率補正データ記憶部に記憶される発光チップ名と倍率補正データとの関係を説明するための図である。

30

【図 15】(a) ～ (e) は、各倍率補正データと倍率補正に伴う発光チップでの発光点の光量との関係を説明するための図である。

【図 16】(a) ～ (d) は、各 LPH 14 における、各発光チップの発光点を示す図である。

【図 17】(a) ～ (c) は、各位置補正データと各発光チップにおける発光点との関係を説明するための図である。

【図 18】(a) ～ (c) は、各倍率補正データと各発光チップにおける発光点との関係を説明するための図である。

40

【図 19】実施の形態 3 における発光チップの動作を説明するためのタイミングチャートである。

【符号の説明】

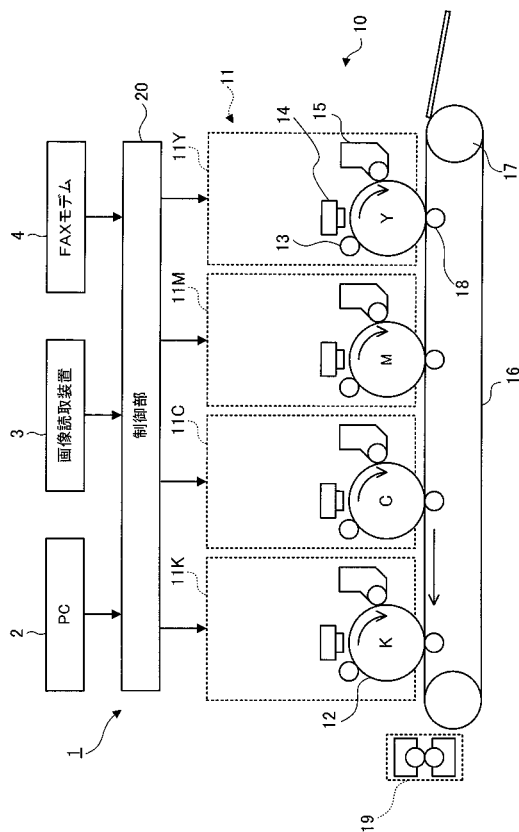
【0118】

14 … LED プリントヘッド (LPH)、63 … 発光部、70 … チップ基板、100 … 信号発生回路、110 … 発光信号発生部、111 … 画像データ並べ替え部、112 … 位置補正データ記憶部、113 … 倍率補正データ記憶部、114 … 発光信号生成部、120 … 転送信号発生部、C1 ～ C60 … 発光チップ、S1 ～ S260 … 転送サイリスタ、L1 ～ L260 … 発光サイリスタ、φI … 発光信号、φS … スタート転送信号、φ1 … 第 1 転送信号、φ2 … 第 2 転送信号、LA … 通常発光点群、LB … 第 1 予備発光点群、LC … 第 2 予備

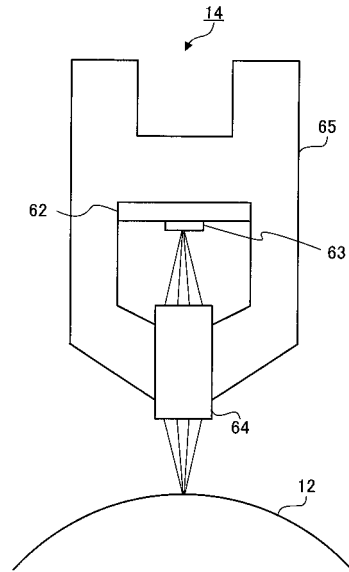
50

発光点群、P…位置補正データ、M、Q…倍率補正データ

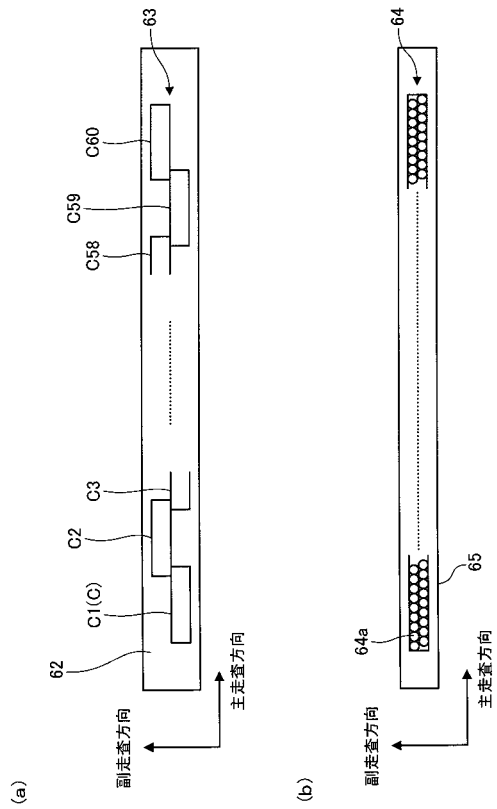
【図 1】



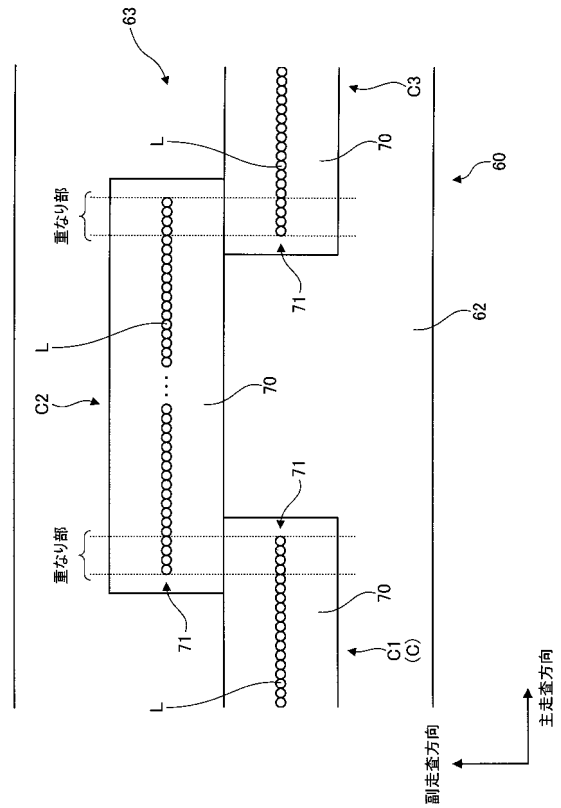
【図 2】



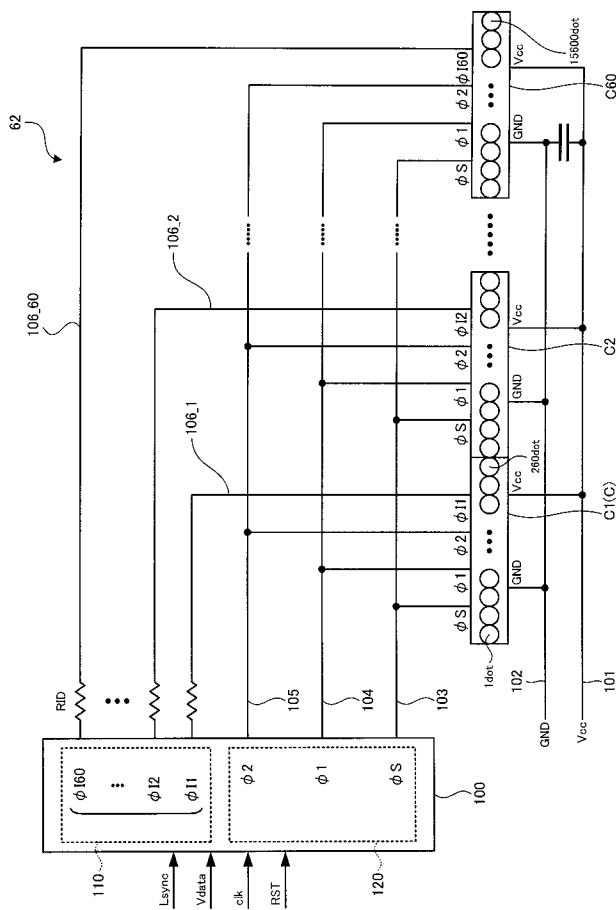
【図 3】



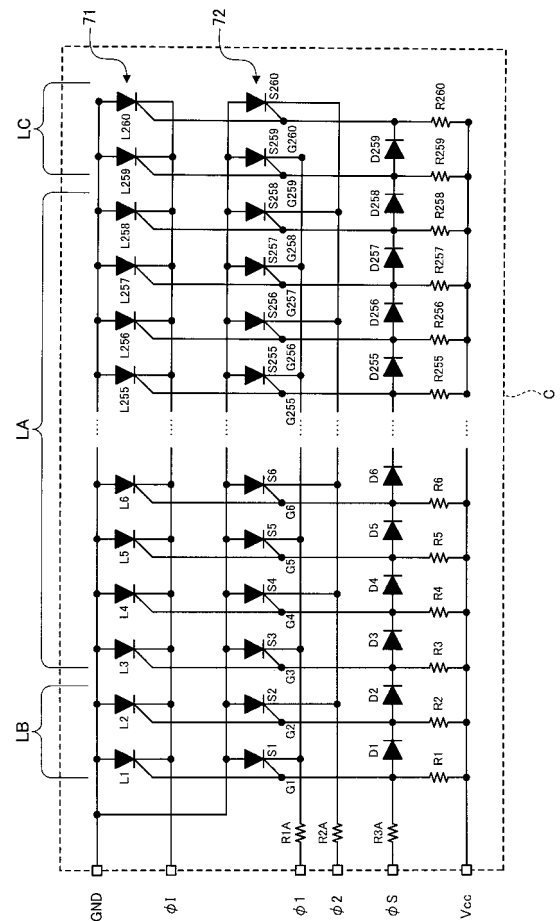
【図 4】



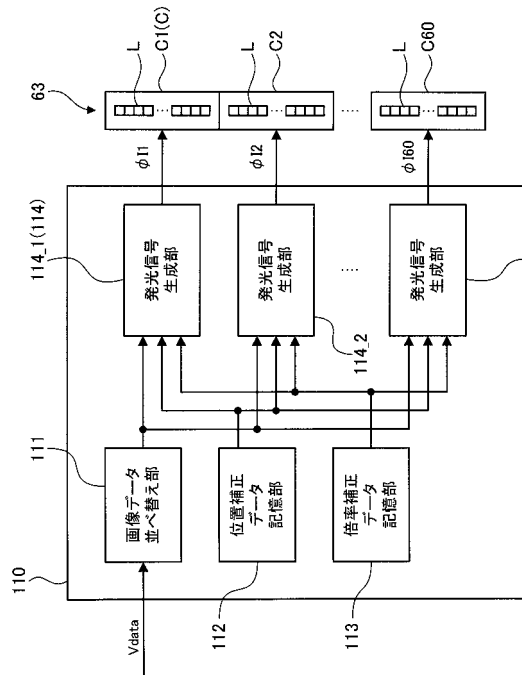
【図 5】



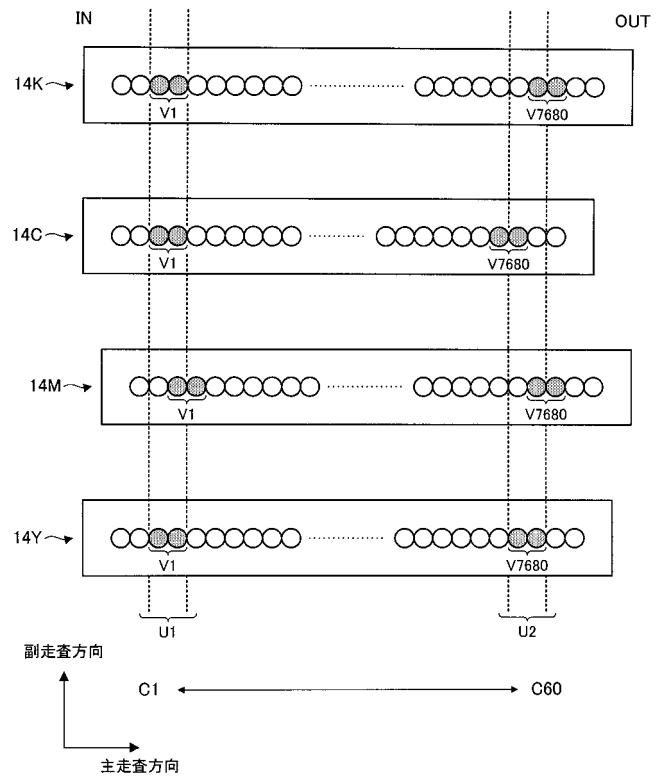
【図 6】



【図 7】



【図 8】

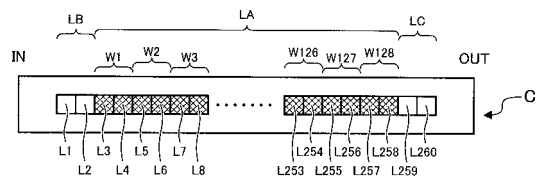


【図 9】

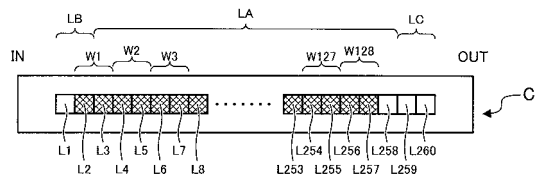
(a)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	位置補正データP	P0	P0	P0	P0	P0	P0	...	P0
(b)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	倍率補正データM	M0	M0	M0	M0	M0	M0	...	M0
(c)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	位置補正データP	P1	P1	P1	P1	P1	P1	...	P1
(d)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	倍率補正データM	M0	M0	M0	M0	M0	M0	...	M0
(e)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	位置補正データP	P0	P0	P0	P0	P2	P2	...	P2
(f)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	倍率補正データM	M0	M0	M0	M1	M0	M0	...	M0
(g)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	位置補正データP	P0	P0	P0	P0	P1	P1	...	P1
(h)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	倍率補正データM	M0	M0	M0	M2	M0	M0	...	M0

【図 10】

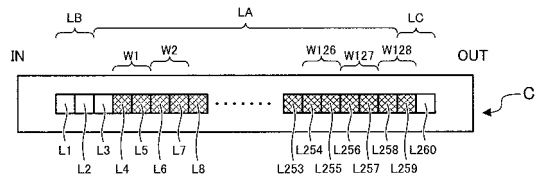
(a) P=P0



(b) P=P1

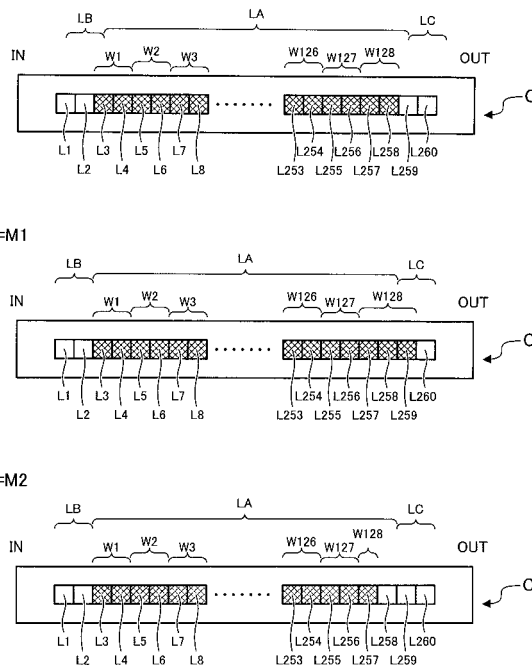


(c) P=P2

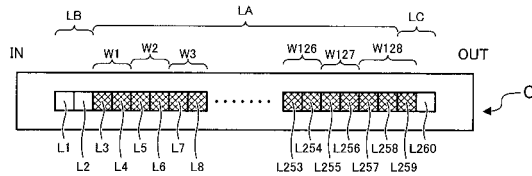


【図 1 1】

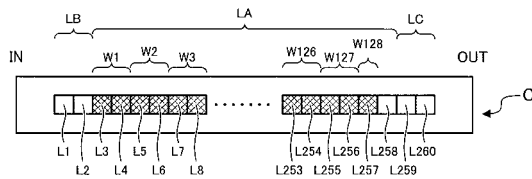
(a) M=M0



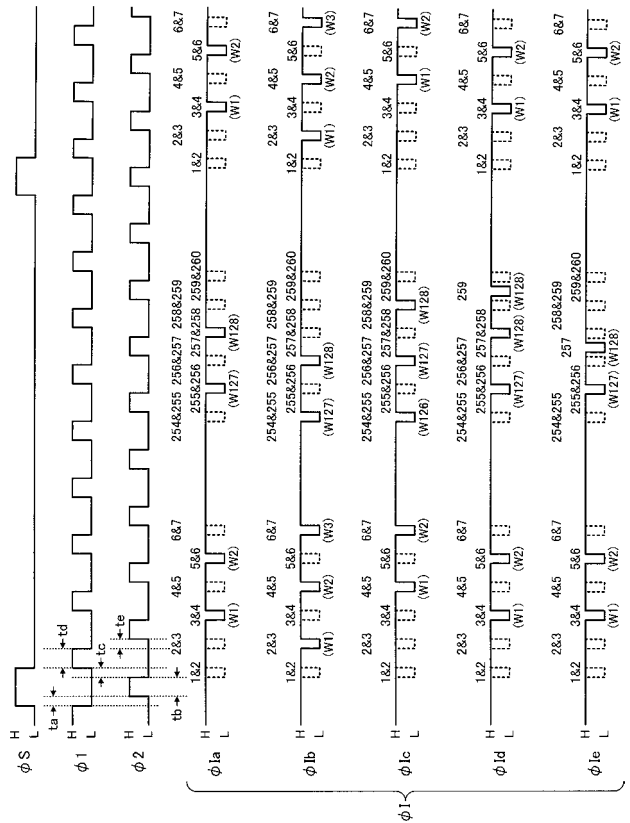
(b) M=M1



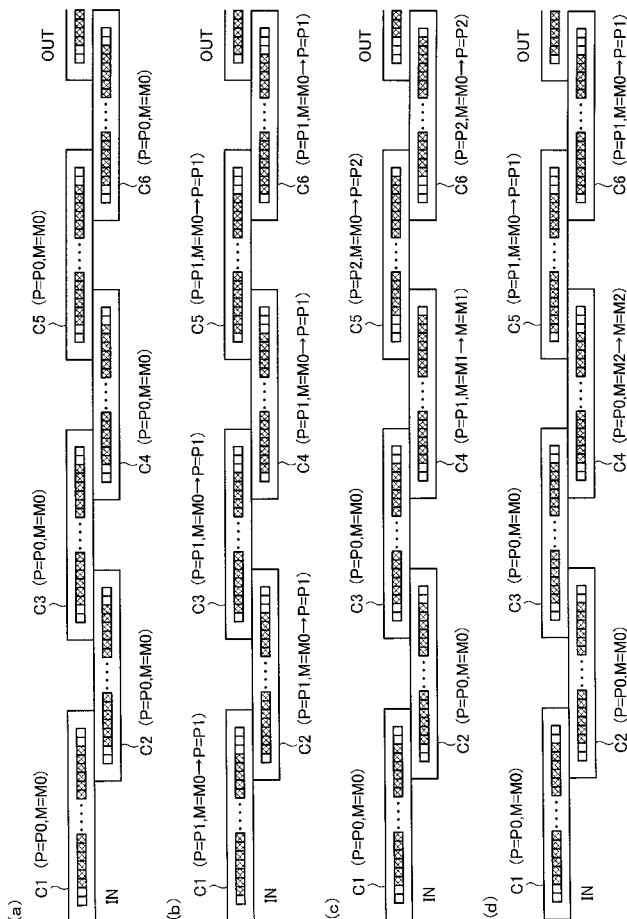
(c) M=M2



【図 1 2】



【図 1 3】



【図 1 4】

(a)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	位置補正データP	P0	P0	P0	P0	P0	P0	...	P0

(b)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	倍率補正データQ	Q0	Q0	Q0	Q0	Q0	Q0	...	Q0

(c)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	位置補正データP	P1	P1	P1	P1	P1	P1	...	P1

(d)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	倍率補正データQ	Q0	Q0	Q0	Q0	Q0	Q0	...	Q0

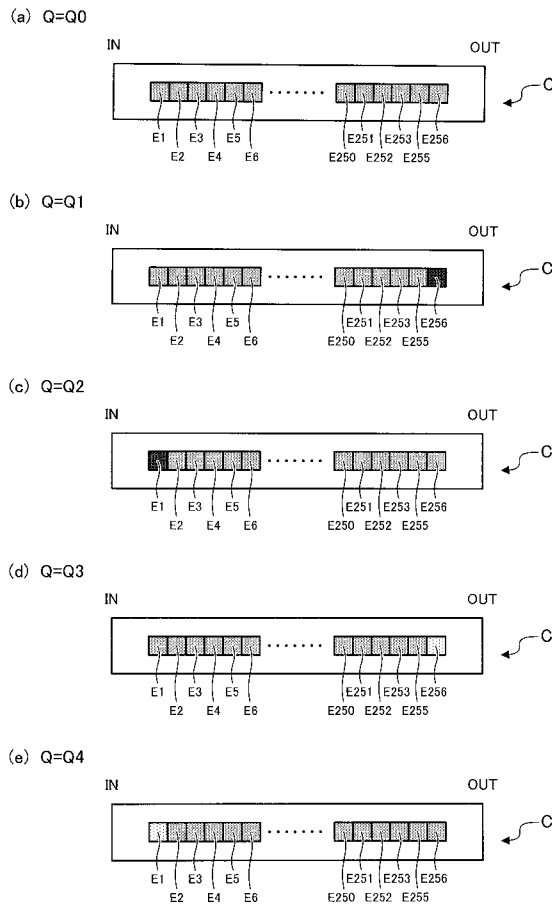
(e)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	位置補正データP	P0	P0	P0	P0	P2	P2	...	P2

(f)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	倍率補正データQ	Q0	Q0	Q0	Q1	Q2	Q0	...	Q0

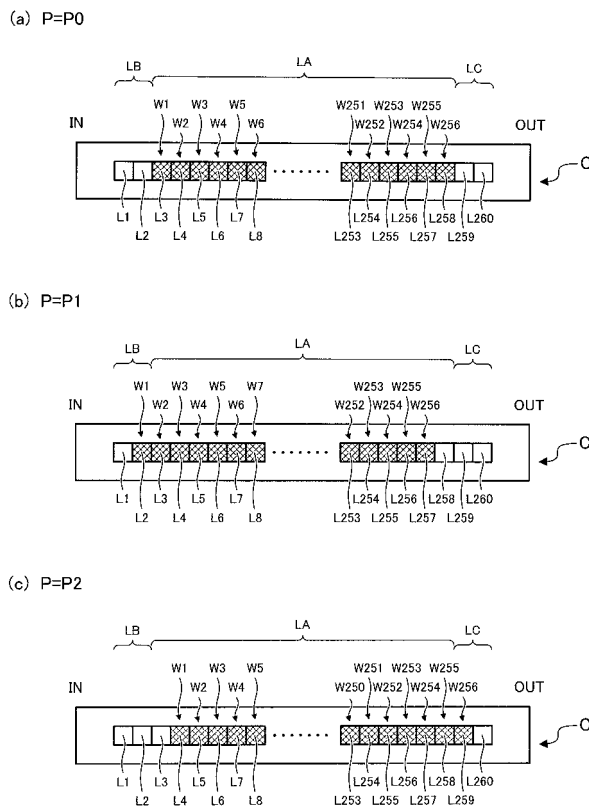
(g)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	位置補正データP	P0	P0	P0	P0	P1	P1	...	P1

(h)	発光チップ名	C1	C2	C3	C4	C5	C6	...	C60
	倍率補正データQ	Q0	Q0	Q0	Q3	Q4	Q0	...	Q0

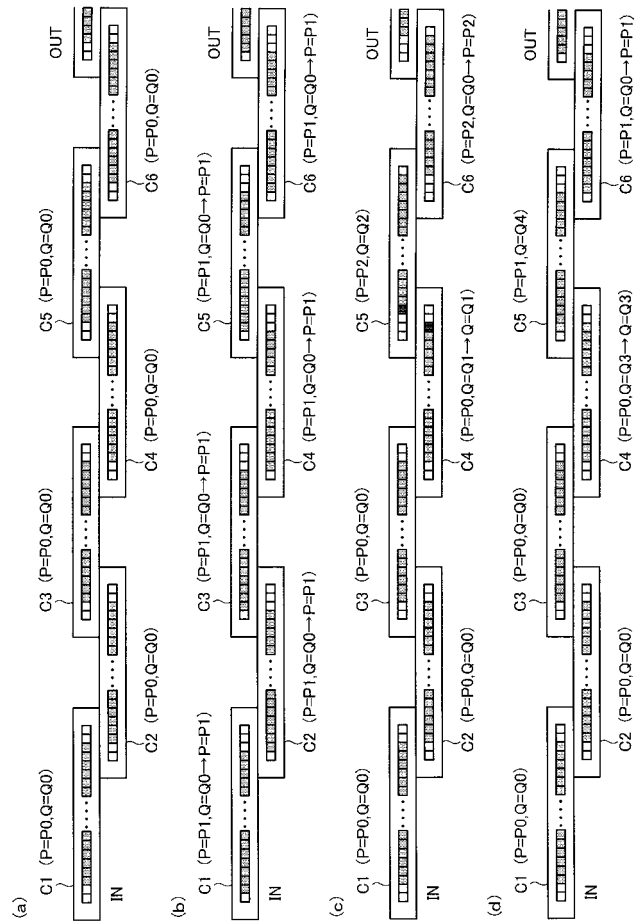
【図 15】



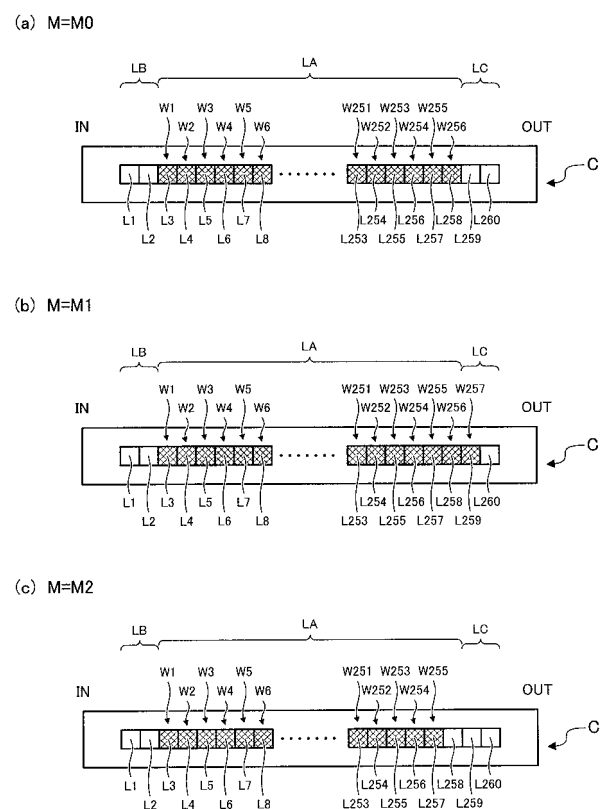
【図 17】



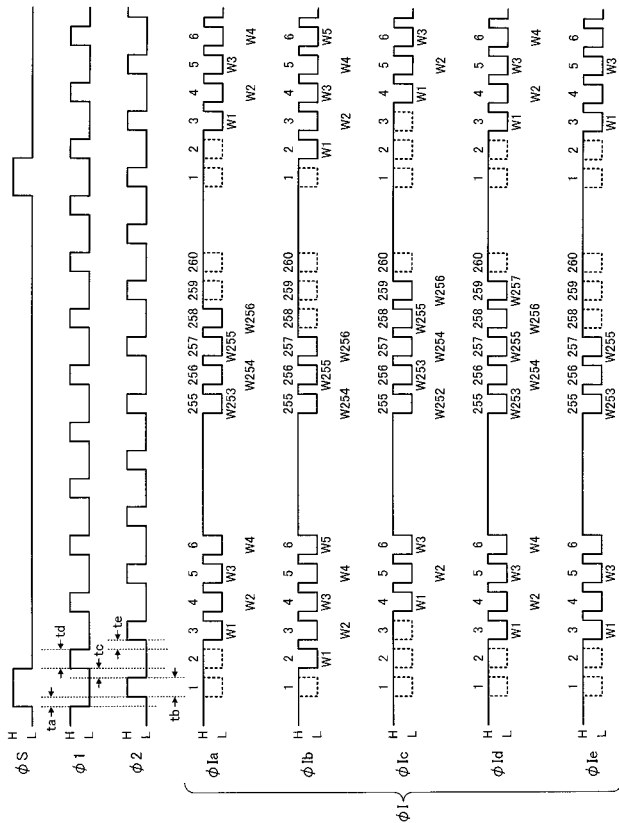
【図 16】



【図 18】



【図 19】



【手続補正書】

【提出日】平成21年8月26日(2009.8.26)

【手続補正1】

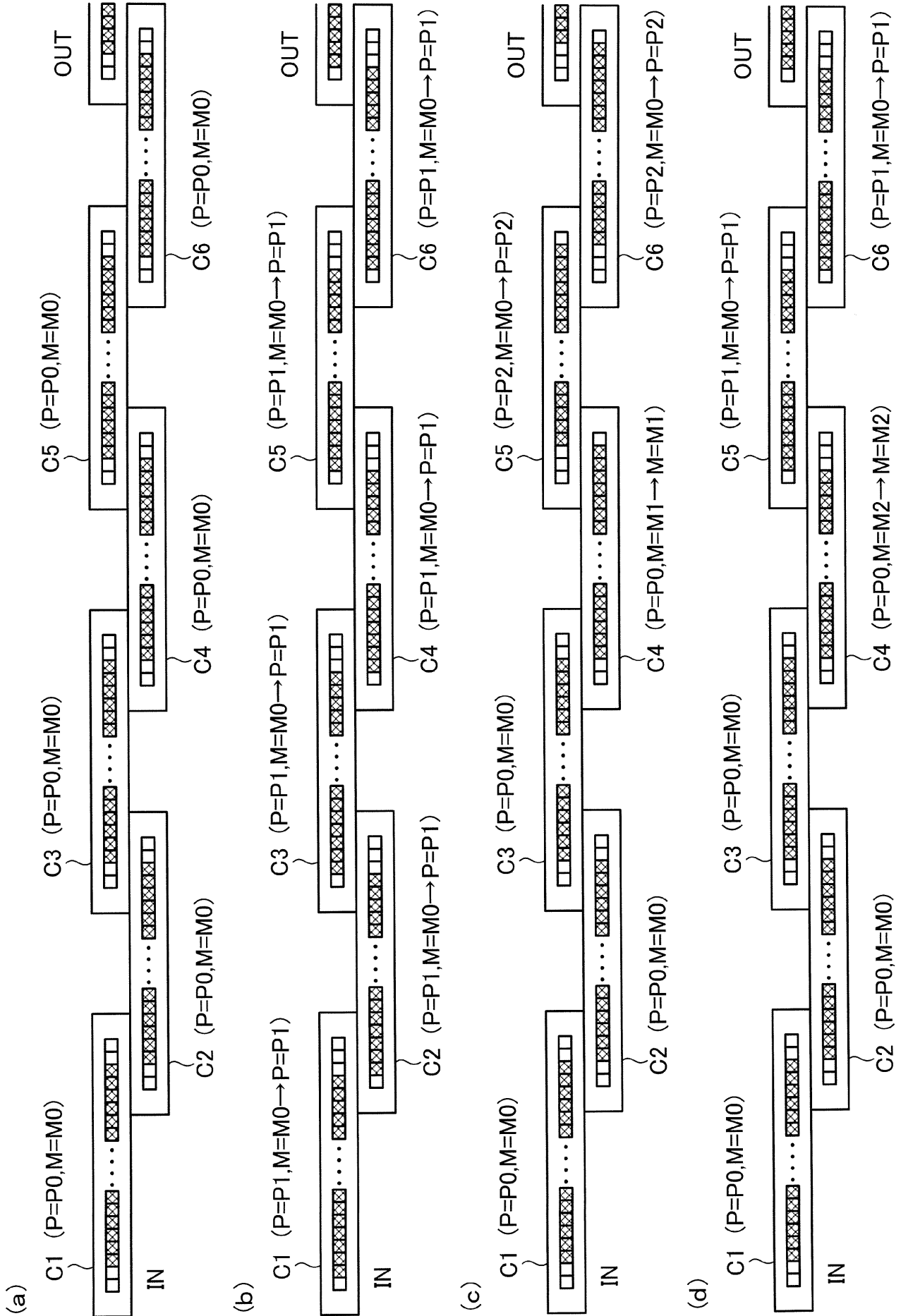
【補正対象書類名】図面

【補正対象項目名】図 13

【補正方法】変更

【補正の内容】

【図 13】



フロントページの続き

Fターム(参考) 2H076 AB42 AB51 AB60

5C051 AA02 CA08 DA04 DB02 DB22 DC07 DE07 EA01