

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成21年5月7日(2009.5.7)

【公開番号】特開2007-316453(P2007-316453A)

【公開日】平成19年12月6日(2007.12.6)

【年通号数】公開・登録公報2007-047

【出願番号】特願2006-147535(P2006-147535)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

H 0 1 L 51/50 (2006.01)

【F I】

G 0 9 G 3/30 J

G 0 9 G 3/20 6 1 1 F

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 4 1 D

G 0 9 G 3/20 6 2 2 Q

H 0 5 B 33/14 A

【手続補正書】

【提出日】平成21年3月11日(2009.3.11)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

(1) 第 1 の制御信号が供給される、行方向に延びる複数の主走査線、

(2) 第 2 の制御信号が供給される、行方向に延びる複数の副走査線、

(3) 映像信号が供給される、列方向に延びる複数の信号線、及び、

(4) 画素回路、

を備えており、

画素回路は、ドライブトランジスタ、サンプリングトランジスタ、第 1 スイッチングトランジスタ、第 2 スイッチングトランジスタ、第 3 スイッチングトランジスタ、画素容量、及び、発光素子から構成されており、

ドライブトランジスタにおいては、

(A-1) 一方のソース／ドレインは、第 3 スイッチングトランジスタの他方のソース／ドレインに接続されており、

(A-2) 他方のソース／ドレインは、第 2 スイッチングトランジスタの他方のソース／ドレインと、発光素子のアノードと、画素容量の一端とに接続されており、

(A-3) ゲートは、サンプリングトランジスタの他方のソース／ドレインと、第 1 スイッチングトランジスタの他方のソース／ドレインと、画素容量の他端とに接続されており、

サンプリングトランジスタにおいては、

(B-1) 一方のソース／ドレインは、信号線に接続されており、

(B-2) ゲートは、主走査線に接続されており、

第 1 スイッチングトランジスタにおいては、

(C-1) 一方のソース／ドレインは、第 1 基準電位に接続され、

第 2 スイッチングトランジスタにおいては、

(D-1) 一方のソース／ドレインは、第 2 基準電位に接続され、

第 3 スイッチングトランジスタにおいては、

(E-1) 一方のソース／ドレインは、電源電位に接続され、

(E-2) ゲートは、副走査線に接続されており、

第 1 の制御信号、第 2 の制御信号、及び、映像信号に基づいて画素回路が順次行毎に走査される画像表示装置であって、

或る行に属する画素回路において、

第 1 スイッチングトランジスタのゲート及び第 2 スイッチングトランジスタのゲートの内の 1 つは、或る行とは異なる別の行に属する主走査線に接続されている画像表示装置。

【請求項 2】

表示装置は、更に、第 3 の制御信号が供給される、行方向に延びる複数の補正用走査線を備えており、

第 1 スイッチングトランジスタのゲート及び第 2 スイッチングトランジスタのゲートの内の残りの 1 つは、補正用走査線に接続されている請求項 1 に記載の画像表示装置。

【請求項 3】

第 1 スイッチングトランジスタのゲートは、別の行に属する主走査線に接続されており、

第 2 スイッチングトランジスタのゲートは、補正用走査線に接続されている請求項 2 に記載の画像表示装置。

【請求項 4】

別の行が走査される順番は或る行が走査される順番よりも早く設定されている請求項 1 乃至請求項 3 のいずれか 1 項に記載の画像表示装置。

【請求項 5】

別の行が走査される順番は或る行が走査される順番より 1 つ早く設定されている請求項 4 に記載の画像表示装置。

【請求項 6】

第 1 スイッチングトランジスタのゲートは、別の行に属する主走査線に接続されており、

第 2 スイッチングトランジスタのゲートは、或る行及び別の行とは異なる行に属する主走査線に接続されている請求項 1 に記載の画像表示装置。

【請求項 7】

別の行が走査される順番は或る行が走査される順番よりも早く設定されており、或る行及び別の行とは異なる行が走査される順番は別の行が走査される順番よりも早く設定されている請求項 6 に記載の画像表示装置。

【請求項 8】

別の行が走査される順番は或る行が走査される順番より 1 つ早く設定されており、或る行及び別の行とは異なる行が走査される順番は別の行が走査される順番より 1 つ早く設定されている請求項 7 に記載の画像表示装置。

【請求項 9】

(1) 第 1 の制御信号が供給される、行方向に延びる複数の主走査線、

(2) 第 2 の制御信号が供給される、行方向に延びる複数の副走査線、

(3) 映像信号が供給される、列方向に延びる複数の信号線、及び、

(4) 画素回路、

を備えており、

画素回路は、ドライブトランジスタ、サンプリングトランジスタ、第 1 スイッチングトランジスタ、第 2 スイッチングトランジスタ、第 3 スイッチングトランジスタ、画素容量、及び、発光素子から構成されており、

ドライブトランジスタにおいては、

(A-1) 一方のソース／ドレインは、第 3 スイッチングトランジスタの他方のソース

／ドレインに接続されており、

(A-2) 他方のソース／ドレインは、第2スイッチングトランジスタの他方のソース／ドレインと、発光素子のアノードと、画素容量の一端とに接続されており、

(A-3) ゲートは、サンプリングトランジスタの他方のソース／ドレインと、第1スイッチングトランジスタの他方のソース／ドレインと、画素容量の他端とに接続されており、

サンプリングトランジスタにおいては、

(B-1) 一方のソース／ドレインは、信号線に接続されており、

(B-2) ゲートは、主走査線に接続されており、

第1スイッチングトランジスタにおいては、

(C-1) 一方のソース／ドレインは、第1基準電位に接続され、

第2スイッチングトランジスタにおいては、

(D-1) 一方のソース／ドレインは、第2基準電位に接続され、

第3スイッチングトランジスタにおいては、

(E-1) 一方のソース／ドレインは、電源電位に接続され、

(E-2) ゲートは、副走査線に接続されており、

第1の制御信号、第2の制御信号、及び、映像信号に基づいて画素回路を順次行毎に走査する画像表示装置の駆動方法であって、

或る行に属する画素回路において、

(a) 第2スイッチングトランジスタをオン状態としてドライブトランジスタの他方のソース／ドレインと発光素子のアノードと画素容量の一端とを第2基準電位に接続し、第1スイッチングトランジスタをオン状態としてドライブトランジスタのゲートと画素容量の他端とを第1基準電位に接続し、以て、ドライブトランジスタのゲートと他方のソース／ドレインとの間の電位差がドライブトランジスタの閾電圧を超え、且つ、発光素子のアノードとカソードとの間の電位差が発光素子の閾電圧を超えないように、ドライブトランジスタのゲートと他方のソース／ドレインの電位を設定し、次いで、

(b) 第2スイッチングトランジスタをオフ状態とし、第1スイッチングトランジスタを介してドライブトランジスタのゲートと画素容量の他端とを第1基準電位に接続した状態で、第3スイッチングトランジスタをオン状態とし、以て、ドライブトランジスタの閾電圧に相当する電圧を画素容量に保持し、その後、

(c) 第1スイッチングトランジスタをオフ状態とし、第3スイッチングトランジスタをオフ状態とし、次いで、

(d) サンプリングトランジスタをオン状態とし、以て、信号線からの映像信号をドライブトランジスタのゲートと画素容量の他端とに印加し、その後、

(e) サンプリングトランジスタをオフ状態とし、オン状態とされた第3スイッチングトランジスタ、及び、ドライブトランジスタを介して、ドライブトランジスタのゲート／ソース間電圧の値に応じたドレイン電流を発光素子に流す、

工程を行うと共に、

第1スイッチングトランジスタのゲートに、或る行とは異なる別の行であって或る行よりも走査する順番が早い行に属する主走査線に供給される第1の制御信号と同じ信号を印加し、以て、第1スイッチングトランジスタのオン状態とオフ状態を制御する画像表示装置の駆動方法。

【請求項10】

表示装置は、更に、第3の制御信号が供給される、行方向に延びる複数の補正用走査線を備えており、

第2スイッチングトランジスタのゲートに、補正用走査線を介して第3の制御信号を印加し、以て、第2スイッチングトランジスタのオン状態とオフ状態を制御する請求項9に記載の画像表示装置の駆動方法。

【請求項11】

別の行を走査する順番は或る行を走査する順番より1つ早く設定されている請求項10

に記載の画像表示装置の駆動方法。

【請求項 1 2】

前記工程（d）を行う期間の始期と終期との間に、第 3 スイッチングトランジスタをオフ状態からオン状態とする請求項 9 乃至請求項 1 1 のいずれか 1 項に記載の画像表示装置の駆動方法。

【請求項 1 3】

第 2 スイッチングトランジスタのゲートに、或る行及び別の行とは異なる行であって別の行よりも走査する順番が早い行に属する主走査線に供給される第 1 の制御信号と同じ信号を印加し、以て、第 2 スイッチングトランジスタのオン状態とオフ状態を制御する請求項 9 に記載の画像表示装置の駆動方法。

【請求項 1 4】

別の行を走査する順番は或る行を走査する順番よりも早く設定されており、或る行及び別の行とは異なる行を走査する順番は別の行を走査する順番よりも早く設定されている請求項 1 3 に記載の画像表示装置の駆動方法。

【請求項 1 5】

別の行を走査する順番は或る行を走査する順番より 1 つ早く設定されており、或る行及び別の行とは異なる行を走査する順番は別の行を走査する順番より 1 つ早く設定されている請求項 1 4 に記載の画像表示装置の駆動方法。

【請求項 1 6】

前記工程（d）を行う期間の始期と終期との間に、第 3 スイッチングトランジスタをオフ状態からオン状態とする請求項 1 3 乃至請求項 1 5 のいずれか 1 項に記載の画像表示装置の駆動方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】画像表示装置、及び、画像表示装置の駆動方法

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 1

【補正方法】変更

【補正の内容】

【0 0 2 1】

当該フィールドが始まる前のタイミング T 0 で、全ての制御信号 W S , A Z 1 , A Z 2 , D S がローレベルにある。したがって N チャネル型のトランジスタ T r 1 , T r 2 , T r 3 はオフ状態にある一方、P チャネル型のトランジスタ T r 4 のみオン状態である。したがってドライブトランジスタ T r d はオン状態のトランジスタ T r 4 を介して電源 V c c に接続しているので、所定の入力電圧 V g s に応じて出力電流 I d s を発光素子 E L に供給している。したがってタイミング T 0 で発光素子 E L は発光している。この時ドライブトランジスタ T r d に印加される入力電圧 V g s は、ゲート電位（G）とソース電位（S）の差で表される。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 9

【補正方法】変更

【補正の内容】

【0 0 2 9】

しかしながら上述した先行開発例にかかる画素回路は、4 種類のトランジスタ T r 1 , T r 2 , T r 3 及び T r 4 をそれぞれ最適なタイミングで動作制御するため、行単位で 4

種類の走査線（ゲートライン） WS 、 DS 、 $AZ1$ 、 $AZ2$ を配していた。このため、電源ラインや信号線ラインとのクロスオーバーが増加してしまう。これは歩留りを低下させる原因になる。さらにレイアウト的に高精細化が困難になる。そこで本発明は、走査線の兼用化を図り以って行当りに必要なゲートラインの本数を削減することを目的とする。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正の内容】

【0030】

図5は、本発明にかかる表示装置の第1実施形態を示す模式的なブロック図である。理解を容易にするため、図1に示した先行開発例にかかる画像表示装置と対応する部分には対応する参照番号を付してある。図1の先行開発例と図5の第1実施形態を比較すれば明らかなように、本実施形態は行当りの走査線が WS 、 DS 及び AZ の3本となっており、先行開発例に比べ1本少ない。これと対応して、周辺のスキャナ部も、主走査線 WS を制御するライトスキャナ4と、副走査線 DS を制御するドライブスキャナ5と、1本の補正用走査線 AZ を制御する補正用スキャナ7とで構成されている。先行開発例では2本あった補正用走査線 $AZ1$ 及び $AZ2$ の少なくとも一方を主走査線 WS で兼用化を図ることで、補正用走査線を AZ の1本にすることが出来る。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0031

【補正方法】変更

【補正の内容】

【0031】

図6は、図5に示した第1実施形態に含まれる画素回路の構成を示す回路図である。説明の都合上、画素アレイ部に、当該行（自段） n に属する画素回路 $2n$ と、一段前の行（前段） $n-1$ に属する画素回路 $2n-1$ を上下に並べて描いてある。説明の対象となる当該段（自段）の画素回路 $2n$ は、サンプリングトランジスタ $Tr1$ と、ドライブトランジスタ Trd と、第1スイッチングトランジスタ $Tr2$ と、第2スイッチングトランジスタ $Tr3$ と、第3スイッチングトランジスタ $Tr4$ と、画素容量 Cs と、有機 EL デバイスなどの発光素子 EL とを含む。サンプリングトランジスタ $Tr1$ は、所定のサンプリング期間に主走査線 WSn から供給される（第1の）制御信号 WSn に応じ導通して信号線 SL から供給された映像信号の信号電位を画素容量 Cs にサンプリングする。画素容量 Cs は、サンプリングされた映像信号の信号電位に応じてドライブトランジスタ Trd のゲート G に入力電圧 Vgs を印加する。ドライブトランジスタ Trd は、入力電圧 Vgs に応じた出力電流 $I ds$ を発光素子 EL に供給する。発光素子 EL は、所定の発光期間中ドライブトランジスタ Trd から供給される出力電流 $I ds$ により映像信号の信号電位に応じた輝度で発光する。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0032

【補正方法】変更

【補正の内容】

【0032】

第1スイッチングトランジスタ $Tr2$ は、サンプリング期間に先立ちライトスキャナ4から供給される（第1の）制御信号 $WSn-1$ に応じ導通してドライブトランジスタ Trd のゲート G を第1基準電位 $Vss1$ に設定する。第2スイッチングトランジスタ $Tr3$ は、同じくサンプリング期間に先立ち補正用スキャナ7から供給される（第3の）制御信号 AZn に応じ導通してドライブトランジスタ Trd のソース S を第2基準電位 $Vss2$

に設定する。第3スイッチングトランジスタ T_{r4} は、同じくサンプリング期間に先立ち副走査線 DS_n から供給される(第2の)制御信号 DS_n に応じ導通してドライブトランジスタ T_{rd} を電源電位 V_{cc} に接続し、以ってドライブトランジスタ T_{rd} の閾電圧 V_{th} に相当する電圧を画素容量 C_s に保持させて閾電圧 V_{th} の影響を補正すると共に、発光期間に再び副走査線 DS_n から供給される(第2の)制御信号 DS_n に応じ導通してドライブトランジスタ T_{rd} を電源電位 V_{cc} に接続して出力電流 I_{ds} を発光素子 EL に流す。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

本発明の特徴事項として、第1スイッチングトランジスタ T_{r2} 及び第2スイッチングトランジスタ T_{r3} の内の1つは、当該行 n よりも前の行もしくは後の行に属する主走査線 WS を介してライトスキャナ4から制御信号 WS を受け入れて動作し、以って第1スイッチングトランジスタ T_{r2} 及び第2スイッチングトランジスタ T_{r3} の内の1つに配すべき走査線を主走査線 WS で兼用している。特に本実施形態では、第1スイッチングトランジスタ T_{r2} が当該行 n から1行前の行 $n-1$ に属する主走査線 WS_{n-1} を介してライトスキャナ4から制御信号 WS_{n-1} を受け入れて動作する。一方第2スイッチングトランジスタ T_{r3} は当該行の補正用走査線 AZ_n を介して補正用スキャナ7から制御信号 AZ_n を受け入れて通常のように動作している。この様に本実施形態では当該行に先行する前段側からサンプリング用の制御信号 WS を取り込んでスイッチングトランジスタを制御している。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0048

【補正方法】変更

【補正の内容】

【0048】

そこで本発明では出力電流を入力電圧側に負帰還させる事で移動度のばらつきをキャンセルしている。トランジスタ特性式から明らかなように、移動度が大きいとドレイン電流 I_{ds} が大きくなる。したがって負帰還量 ΔV は移動度が大きいほど大きくなる。図13のグラフに示すように、移動度 μ の大きな画素1の負帰還量 ΔV_1 は移動度の小さな画素2の負帰還量 ΔV_2 に比べて大きい。したがって、移動度 μ が大きいほど負帰還が大きくなる事となって、ばらつきを抑制する事が可能である。図示するように、移動度 μ の大きな画素1で ΔV_1 の補正をかけると、出力電流は I_{ds1}' から I_{ds1} まで大きく下降する。一方移動度 μ の小さな画素2の補正量 ΔV_2 は小さいので、出力電流 I_{ds2}' は I_{ds2} までそれ程大きく下降しない。結果的に、 I_{ds1} と I_{ds2} は略等しくなり、移動度のばらつきがキャンセルされる。この移動度のばらつきのキャンセルは黒レベルから白レベルまで V_{sig} の全範囲で行われるので、画面のユニフォーミティは極めて高くなる。以上をまとめると、移動度の異なる画素1と2があった場合、移動度の大きい画素1の補正量 ΔV_1 は移動度の小さい画素2の補正量 ΔV_2 に対して大きくなる。つまり移動度が大きいほど ΔV が大きく I_{ds} の減少値は大きくなる。これにより移動度の異なる画素電流値は均一化され、移動度のばらつきを補正する事ができる。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0052

【補正方法】変更

【補正の内容】

【0052】

図15は、式5をグラフ化した図であり、縦軸に出力電流 I_{ds} を取り、横軸に映像信号 V_{sig} を取っている。パラメータとして移動度補正期間 $t = 0 \text{ us}$ 、 2.5 us 及び 5 us の場合を設定している。さらに、移動度 μ もパラメータとして比較的大きい場合 1.2μ と比較的小さい場合 0.8μ をパラメータにとってある。 $t = 0 \text{ us}$ として実質的に移動度補正をかけない場合に比べ、 $t = 2.5 \text{ us}$ では移動度ばらつきに対する補正が十分にかかっていることがわかる。移動度補正なしでは I_{ds} に40%のばらつきがあったものが、移動度補正をかけると10%以下に抑えられる。但し $t = 5 \text{ us}$ として補正期間を長くすると逆に移動度 μ の違いによる出力電流 I_{ds} のばらつきが大きくなってしまふ。この様に、適切な移動度補正を掛けるために、 t は最適な値に設定する必要がある。図15に示したグラフの場合、最適値は $t = 2.5 \text{ us}$ の近辺である。