



(12)发明专利

(10)授权公告号 CN 103219398 B

(45)授权公告日 2017.09.12

(21)申请号 201310017189.0

(22)申请日 2013.01.17

(65)同一申请的已公布的文献号
申请公布号 CN 103219398 A

(43)申请公布日 2013.07.24

(30)优先权数据
2012-007650 2012.01.18 JP
2012-107483 2012.05.09 JP

(73)专利权人 株式会社半导体能源研究所
地址 日本神奈川县厚木市

(72)发明人 浅见良信 坚石李甫

(74)专利代理机构 中国专利代理(香港)有限公司 72001
代理人 叶晓勇 朱海煜

(51)Int.Cl.

H01L 31/0216(2014.01)

H01L 31/0352(2006.01)

(56)对比文件

US 2008/0241421 A1,2008.10.02,说明书第[0024]段.

WO 2011/035268 A2,2011.03.24,说明书第[0006]段.

US 2010/0267187 A1,2010.10.21,说明书第[0078]-[0091]段,[0136]-[0144]段、附图4.

审查员 陈颂杰

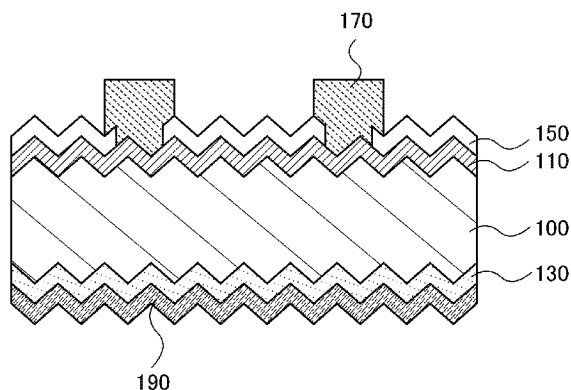
权利要求书2页 说明书7页 附图7页

(54)发明名称

光电转换装置

(57)摘要

本发明的一个方式提供一种具有不需要用来与电极连接的开口部的钝化膜的光电转换装置。一种光电转换装置,该光电转换装置在一对电极之间包括:具有p型导电型的硅衬底;形成在硅衬底的一方的面一侧的与一对电极的一方接触的具有n型导电型的硅半导体层;以及形成在硅衬底的另一方的面一侧的与一对电极的另一方接触的具有p型导电型的氧化物半导体层。作为该氧化物半导体层,使用以属于第4族至第8族的金属的氧化物为主要成分且带隙为2eV以上的无机化合物。



1. 一种光电转换装置,包括:

第一电极;

所述第一电极上的与该第一电极接触的第一半导体层;

所述第一半导体层上的第二半导体层;

所述第二半导体层上的第三半导体层;以及

所述第三半导体层上的第二电极,

其中,所述第一半导体层包含金属氧化物半导体,

所述第一电极通过所述第一半导体层电连接到所述第二半导体层,

所述第一半导体层不包括用于所述第一电极与所述第二半导体层之间的连接的开口,

所述第一半导体层具有第一导电型,

所述第二半导体层具有所述第一导电型,

所述第三半导体层具有与所述第一导电型相反的第二导电型,

并且,所述第一半导体层的载流子浓度比所述第二半导体层的载流子浓度低。

2. 根据权利要求1所述的光电转换装置,还包括所述第三半导体层上的透光薄膜。

3. 根据权利要求1所述的光电转换装置,其中所述第三半导体层包括与所述第二电极接触的第一区域,并且所述第一区域的载流子浓度比所述第三半导体层的第二区域的载流子浓度高。

4. 根据权利要求1所述的光电转换装置,其中所述金属氧化物半导体的带隙为2eV以上。

5. 根据权利要求1所述的光电转换装置,其中所述金属氧化物半导体作为主要成分包含属于元素周期表的第4族至第8族中的任一个的金属。

6. 根据权利要求1所述的光电转换装置,其中所述金属氧化物半导体包含以氧化钒、氧化铌、氧化钽、氧化铬、氧化钼、氧化钨、氧化锰、氧化镧中的任一个为主要成分的材料。

7. 根据权利要求1所述的光电转换装置,其中所述第二电极位于所述光电转换装置的受光面一侧。

8. 一种光电转换装置,包括:

第一电极;

所述第一电极上的与该第一电极接触的氧化物半导体层,所述氧化物半导体层是第一半导体层,所述氧化物半导体层包含金属氧化物半导体;

所述第一半导体层上的第二半导体层;

所述第二半导体层上的第三半导体层;以及

所述第三半导体层上的第二电极,

其中,所述第一电极通过所述第一半导体层电连接到所述第二半导体层,

所述第一半导体层不包括用于所述第一电极与所述第二电极之间的连接的开口,

所述第二半导体层包含硅,

所述第三半导体层包含硅,

所述第一半导体层具有p型导电型,

所述第二半导体层具有p型导电型,

并且,所述第三半导体层具有n型导电型。

9. 根据权利要求8所述的光电转换装置,还包括所述第三半导体层上的透光薄膜。
10. 根据权利要求8所述的光电转换装置,其中所述第三半导体层包括与所述第二电极接触的第一区域,并且所述第一区域的载流子浓度比所述第三半导体层的第二区域的载流子浓度高。
11. 根据权利要求8所述的光电转换装置,还包括所述第一半导体层和所述第二半导体层之间的第四半导体层,
其中,所述第四半导体层包含硅,
所述第四半导体层具有p型导电型,
并且,所述第四半导体层的载流子浓度比所述第二半导体层的载流子浓度高。
12. 根据权利要求8所述的光电转换装置,其中所述金属氧化物半导体的带隙为2eV以上。
13. 根据权利要求8所述的光电转换装置,其中所述金属氧化物半导体作为主要成分包含属于元素周期表的第4族至第8族中的任一个的金属。
14. 根据权利要求8所述的光电转换装置,其中所述金属氧化物半导体包含以氧化钒、氧化铌、氧化钽、氧化铬、氧化钼、氧化钨、氧化锰、氧化镱中的任一个为主要成分的材料。

光电转换装置

技术领域

[0001] 本发明涉及一种使用硅衬底的光电转换装置。

背景技术

[0002] 近年来,作为地球变暖对策,在发电时不排出二氧化碳的光电转换装置引人注目。作为其典型例子,已知使用单晶硅、多晶硅等的硅衬底的太阳能电池。

[0003] 在使用硅衬底的光电转换装置中,控制少数载流子是重要的。通过提高少数载流子的寿命,即通过提高硅衬底中的块体(bulk)的寿命并降低表面复合速度,可以提高转换效率。

[0004] 为了提高硅衬底中的块体的寿命,降低结晶缺陷或降低杂质等是有效的,主要当形成硅衬底时进行该处理。另一方面,为了降低表面的复合速度,主要对光电转换装置的结构进行处理,诸如导入终结表面缺陷的钝化膜等。例如,非专利文献1公开了如下技术:通过减少硅衬底与电极的接触部,尽可能地用钝化膜覆盖硅衬底,来获得高转换效率。

[0005] [非专利文献1] A.W.Blakers,A.Wang,A.M.Milne,J.Zhao and M.A.Green,“22.8% Efficient Silicon Solar Cell”,Appl. Physics Letters,Vol.55,pp.1363-1365,1989.

[0006] 然而,非专利文献1所公开的钝化膜是热氧化膜,即绝缘体。因此,为了连接硅衬底与电极,需要在该钝化膜中设置开口部。然而,设置该开口部会导致制造工序的增加。

[0007] 另外,当利用钝化膜时,虽然可以降低硅衬底的表面的复合速度,但是由于硅衬底与电极的接触面积减少,所以光电转换装置的一对电极之间的串联电阻增加。该串联电阻会成为使光电转换装置的电特性恶化的一个原因。

发明内容

[0008] 因此,本发明的一个方式的目的之一是提供一种光电转换装置,该光电转换装置具有不需要用来与电极连接的开口部的钝化膜。另外,本发明的一个方式的目的之一是提供一种通过具有钝化膜来提高电特性的光电转换装置。

[0009] 本说明书所公开的本发明的一个方式涉及一种光电转换装置,在该光电转换装置中,将以属于元素周期表的第4族至第8族的金属的氧化物为主要成分的氧化物半导体层用作钝化层。

[0010] 本说明书所公开的本发明的一个方式是一种光电转换装置,该光电转换装置在一对电极之间包括:具有p型导电型的硅衬底;形成在硅衬底的一方的面一侧的与一对电极的一方接触的具有n型导电型的硅半导体层;以及形成在硅衬底的另一方的面一侧的与一对电极的另一方接触的具有p型导电型的氧化物半导体层。

[0011] 也可以在上述硅半导体层上形成有具有透光性的薄膜(以下,称为透光薄膜)。通过形成透光薄膜,可以赋予抗反射效果及/或钝化效果。另外,透光薄膜不局限于单层,也可以是叠层。

[0012] 另外,也可以采用如下结构:上述硅半导体层的一部分区域中的载流子浓度比该硅半导体层的其他区域的载流子浓度高,并且该载流子浓度高的区域与上述一对电极的一方接触。

[0013] 另外,也可以采用如下结构:在上述硅衬底和氧化物半导体层之间形成有具有p型导电型的硅半导体层。

[0014] 本说明书所公开的本发明的另一个方式是一种光电转换装置,该光电转换装置包括:具有一导电型的硅衬底;形成在该硅衬底的一方的面上的氧化物半导体层;形成在硅衬底的另一方的面上的具有与硅衬底相同的导电型,且其载流子浓度比硅衬底的载流子浓度高的第一杂质区,及具有与硅衬底相反的导电型的第二杂质区;形成在硅衬底的另一方的面上的绝缘层;与第一杂质区接触的第一电极;以及与第二杂质区接触的第二电极。

[0015] 在上述氧化物半导体层上也可以形成有具有透光性的薄膜。

[0016] 另外,作为上述氧化物半导体层,可以使用带隙为2eV以上的材料。另外,上述氧化物半导体层中的载流子浓度也可以与上述硅衬底中的载流子浓度相同或低于上述硅衬底中的载流子浓度。

[0017] 另外,上述氧化物半导体层优选使用以属于第4族至第8族的金属的氧化物为主要成分的材料形成。例如,可以使用以氧化钒、氧化铌、氧化钽、氧化铬、氧化钼、氧化钨、氧化锰、氧化镧为主要成分的材料。

[0018] 通过使用本发明的一个方式,可以省略在钝化膜中设置开口部的制造工序。另外,可以提供一对电极之间的串联电阻小的电特性良好的光电转换装置。

附图说明

[0019] 图1是说明本发明的一个方式的光电转换装置的截面图;

[0020] 图2是说明本发明的一个方式的光电转换装置的截面图;

[0021] 图3是说明本发明的一个方式的光电转换装置的截面图;

[0022] 图4是说明本发明的一个方式的光电转换装置的截面图;

[0023] 图5是说明本发明的一个方式的光电转换装置的截面图;

[0024] 图6A至图6C是说明本发明的一个方式的光电转换装置的制造方法的工序的截面图;

[0025] 图7A至图7C是说明本发明的一个方式的光电转换装置的制造方法的工序的截面图;

[0026] 图8A和图8B是在硅衬底上形成有氧化钼膜的元件的I-V特性;

[0027] 图9是说明本发明的一个方式的光电转换装置的截面图;

[0028] 图10是说明本发明的一个方式的光电转换装置的截面图。

具体实施方式

[0029] 下面,参照附图详细说明本发明的实施方式。但是,本发明不局限于以下说明,所属技术领域的普通技术人员可以很容易地理解一个事实就是其方式及详细内容可以被变换为各种形式。此外,本发明不应该被解释为仅限定在以下所示的实施方式所记载的内容中。注意,在用于说明实施方式的所有附图中,使用相同的附图标记来表示相同的部分或具

有相同功能的部分,有时省略其重复说明。

[0030] 在本实施方式中,对本发明的一个方式的光电转换装置及其制造方法进行说明。

[0031] 图1是本发明的一个方式的光电转换装置的截面图。该光电转换装置包括:导电型为p型的硅衬底100;形成在该硅衬底的一方的面上的导电型为n型的硅半导体层110;形成在该硅衬底的另一方的面上的导电型为p型的氧化物半导体层130;形成在硅半导体层110上的透光薄膜150;与硅半导体层110接触的第一电极170;以及与氧化物半导体层130接触的第二电极190。另外,第一电极170是栅形电极(grid electrode),并且第一电极170一侧是受光面。

[0032] 另外,图1示出对硅衬底100的表面和背面进行了凹凸加工的例子。在进行了凹凸加工的面入射光多次反射,且光倾斜地射入光电转换区内,因此光路长度增大。另外,也可以产生背面反射光在表面全反射的所谓的陷光效果(light trapping effect)。

[0033] 另外,如图2所例示,也可以采用只对硅衬底100的表面和背面中的一方进行凹凸加工的结构。因为通过进行凹凸加工会使硅衬底的表面积增大,这虽然能够获得上述光学效果但同时会导致表面缺陷的绝对量增大。因此,实施者应考虑到光学效果与表面缺陷量的平衡而以能够获得更好的电特性的方式决定光电转换装置的结构,即可。

[0034] 硅衬底100的导电型是p型,而硅半导体层110的导电型是n型。因此,在硅衬底100和硅半导体层110之间形成p-n结。另外,硅半导体层110可以是:将赋予n型导电型的杂质扩散于硅衬底100的表层而成的区域;或者形成在硅衬底100上的包含赋予n型导电型的杂质的硅膜。

[0035] 氧化物半导体层130用作终结硅衬底100的表面缺陷并降低表面的复合速度的钝化层。另外,本发明的一个方式中的氧化物半导体层130的导电型优选为p型。本发明的一个方式中的氧化物半导体层130的导电型也可以是n型或i型。

[0036] 另外,如图3所示,也可以在硅衬底100和氧化物半导体层130之间设置其载流子浓度比硅衬底100的载流子浓度高的p型硅半导体层180。另外,硅半导体层180可以是:将赋予p型导电型的杂质扩散于硅衬底100的表层而成的区域;或者包含赋予p型导电型的杂质的硅膜。

[0037] 硅半导体层180用作BSF(Back Surface Field:背面电场)层。通过设置BSF层,形成p-p⁺结,由于该电场少数载流子被反弹到p-n结一侧,从而可以防止在第二电极190近旁产生载流子复合。另外,在没有形成硅半导体层180的结构中,也可以将p型氧化物半导体层130用作BSF层。

[0038] 另外,在本说明书中,当需要区别导电型相同但载流子浓度不同的材料时,将载流子浓度相对高的材料的导电型称为n⁺型或p⁺型,而将载流子浓度相对低的材料的导电型称为n⁻型或p⁻型。

[0039] 形成在硅半导体层110上的透光薄膜150用作抗反射膜。作为透光薄膜150,可以使用透光介电膜、透光导电膜等。通过设置抗反射膜,可以降低受光面的光反射损失。另外,根据需要设置透光薄膜150即可。

[0040] 另外,如图4所示,也可以在硅半导体层110和透光薄膜150之间设置钝化层160。作为钝化层160,可以使用硅的氧化膜或氮化膜等绝缘膜。通过设置钝化层160,可以降低硅半导体层110的表面缺陷,从而可以提高光电转换装置的电特性。另外,也可以将钝化层160用

作抗反射膜而不设置透光薄膜150。

[0041] 另外,如图5所示,也可以采用如下结构:硅半导体层110的一部分是 n^+ 型区域110a,其他部分是 n^- 型区域110b,并且 n^+ 型区域110a与第一电极170接触。通过采用该结构,可以降低硅半导体层110的整体中的膜中缺陷及表面缺陷的绝对量,从而可以提高光电转换装置的电特性。

[0042] 另外,也可以制造具有将图1、图2、图3、图4和图5的各结构任意组合而成的结构的光电转换装置。

[0043] 另外,本发明的一个方式中的光电转换装置也可以采用图9、图10所示的结构。图9的光电转换装置包括:具有一导电型的硅衬底100;形成在该硅衬底的表面的氧化物半导体层130;形成在该硅衬底的背面的具有与硅衬底100相同的导电型,且其载流子浓度比该硅衬底的载流子浓度高的第一杂质区220;具有与该硅衬底相反的导电型的第二杂质区230;绝缘层260;形成在氧化物半导体层130上的透光薄膜150;与第一杂质区220接触的第一电极270;以及与第二杂质区230接触的第二电极290。就是说,图9的结构是只在背面设置电极及杂质区的背接触结构。另外,硅衬底100的导电型可以是p型、n型中的任一方。另外,透光薄膜150用作抗反射膜,根据需要设置透光薄膜150即可。

[0044] 设置在硅衬底100的表面的氧化物半导体层130具有如下作用:通过使该硅衬底与氧化物半导体层130连接的部分附近的能带弯曲或氧化物半导体层130成为电位障壁,而抑制载流子复合。另外,也可以使氧化物半导体层130与硅衬底100的界面起反应来设置硅氧化膜。通过使硅氧化膜介于氧化物半导体层130与硅衬底100之间的界面,可以形成更高的电位障壁,从而可以提高钝化效果。因此,可以将氧化物半导体层130用作背接触结构的光电转换装置的表面一侧的钝化膜。

[0045] 另外,图10的光电转换装置包括:具有一导电型的硅衬底100;形成在该硅衬底的表面的具有与该硅衬底相反的导电型的氧化物半导体层130;具有与硅衬底100相同的导电型,其载流子浓度比该硅衬底的载流子浓度高,且形成在该硅衬底的背面的杂质区240;形成在该硅衬底的背面及贯通该硅衬底的开口部的壁面的绝缘层260;形成在氧化物半导体层130上的透光薄膜150;通过贯通硅衬底100的开口部接触于氧化物半导体层130的第一电极270;以及与杂质区240接触的第二电极290。

[0046] 在图10的结构中,与图9的结构同样,氧化物半导体层130具有在硅衬底100的表面抑制载流子复合的作用,并也用作在与硅衬底100之间形成pn接合的接合层。

[0047] 作为本发明的一个方式中的氧化物半导体层130,可以使用以带隙为2eV以上,优选为2.5eV以上的过渡金属氧化物为主要成分的无机化合物。尤其是,所使用的无机化合物优选为属于元素周期表的第4族至第8族的金属的氧化物。另外,氧化物半导体层130中的载流子浓度也可以与硅衬底100中的载流子浓度相同或低于硅衬底100中的载流子浓度。例如,上述氧化物半导体层130中的载流子浓度也可以是上述硅衬底100中的载流子浓度的一半以下。

[0048] 具体而言,作为上述金属氧化物,可以使用氧化钒、氧化铌、氧化钽、氧化铬、氧化钼、氧化钨、氧化锰、氧化镱等。尤其是,优选使用氧化钼,这是因为氧化钼在大气中稳定、吸湿性低且容易进行处理。

[0049] 另外,通过对上述金属氧化物添加杂质,可以改变导电型。此外,在不对上述金属

氧化物意图性地添加杂质的情况下,上述金属氧化物也有时显示n型或p型导电型,这是因为金属氧化物中的缺陷或在成膜工序中被引入的微量的杂质形成施主能级或受主能级。

[0050] 或者,也可以通过对上述金属氧化物为主要成分的材料混合作为副成分的其化学组成与主要成分的化学组成不同的材料,或者通过产生氧缺陷,来改变导电型。

[0051] 例如,当将Kojundo Chemical Laboratory Co.,Ltd.制造的三氧化钼粉末(4N M0003PB)放在Furuuchi Chemical Corporation制造的钨舟(tungsten boat)(BB-3)中并在 1×10^{-4} Pa以下的真空下以0.2nm/秒的成膜速度对硅衬底上进行电阻加热蒸镀时,由于硅衬底的导电型的差异而形成I-V特性不同的元件。图8A是通过上述方法在n型硅衬底上形成氧化钼膜的元件的I-V特性,图8B是通过上述方法在p型硅衬底上形成氧化钼膜的元件的I-V特性。由于图8A显示整流性,且图8B显示欧姆特性,所以可以说在显示图8A所示的特性的元件中形成有p-n结。据此,由于通过上述方法形成的氧化钼膜只在与n型硅的异质结时显示整流性,所以可知通过上述方法形成的氧化钼膜的导电型是具有高浓度载流子的p型。

[0052] 另外,通过上述蒸镀法形成的氧化钼膜的导电率为 1×10^{-6} 至 3.8×10^{-3} S/cm(暗导电率),折射率为1.6至2.2(波长为550nm),消光系数为 6×10^{-4} 至 3×10^{-3} (波长为550nm),从Tauc曲线算出的光学带隙为2.8eV至3eV。

[0053] 另外,上述金属氧化物具有高钝化效果,可以减少硅表面的缺陷,从而可以提高载流子的寿命。

[0054] 例如,确认到:在电阻率大约为 $9 \Omega \cdot \text{cm}$ 的n型单晶硅衬底的双面形成氧化钼且将其用作钝化膜时的通过 μPCD (microwave photoconductivity decay:微波光电导衰减)法测量的有效寿命大约为400 μsec 。另外,当进行示出单晶硅衬底的块体寿命的使用碘醇溶液(alcoholic iodine solution)的化学钝化时,n型单晶硅衬底的寿命也大约为400 μsec 。此外,不形成钝化膜时的n型单晶硅衬底的有效寿命大约为40 μsec 。

[0055] 由于本发明的一个方式中的氧化物半导体层130具有导电性,所以可以通过氧化物半导体层130连接第二电极190与硅衬底100。由此,可以降低硅衬底的一方的面的几乎整个面的表面缺陷。另外,由于不需要在氧化物半导体层130中设置电极连接用开口,所以可以缩减制造工序。

[0056] 接着,使用图6A至图7C对图1所示的光电转换装置的制造方法进行说明。

[0057] 在本发明的一个方式中,作为硅衬底100,可以使用单晶硅衬底或多晶硅衬底。对这些硅衬底的制造方法及导电型没有特别的限制。在本实施方式中,对使用通过MCZ(Magnetic Czochralski:磁场直拉)法制造的在其表面具有(100)面的p型单晶硅衬底的例子进行说明。

[0058] 接着,对硅衬底100的表面和背面进行凹凸加工(参照图6A)。另外,这里以上面所述的使用其表面具有(100)面的单晶硅衬底的情况为例子,对凹凸加工的方法进行说明。当作为硅衬底100使用多晶硅衬底时,使用干蚀刻法或利用银等金属催化剂的湿蚀刻等进行凹凸加工,即可。

[0059] 当初期的单晶硅衬底为仅经过切割加工的衬底时,通过湿蚀刻工序去除残留在从单晶硅衬底的表面到10 μm 至20 μm 的损伤层。作为蚀刻液可以使用较高浓度的碱溶液,例如,10%至50%的氢氧化钠水溶液或相同浓度的氢氧化钾水溶液。或者,也可以使用氢氟酸与硝酸的混合酸或对它们混合了醋酸的混合酸。

[0060] 接着,通过酸清洗去除附着于去除了损伤层之后的单晶硅衬底表面的杂质。作为酸,例如可以使用0.5%氢氟酸与1%过氧化氢水的混合液(FPM)等。或者也可以进行RCA清洗等。另外,也可以省略该酸清洗工序。

[0061] 当利用碱溶液对结晶硅进行蚀刻时,利用相对于面方位的蚀刻速度的不同来形成凹凸。作为蚀刻液可以使用较低浓度的碱溶液,例如1%至5%的氢氧化钠水溶液或相同浓度的氢氧化钾水溶液,优选添加几%的异丙醇。将蚀刻液的温度设定为70℃至90℃,将单晶硅衬底浸渍于蚀刻液中30分钟至60分钟。通过该处理,可以在单晶硅衬底的表面形成由微小的大致四角锥形的多个凸部及在彼此相邻的凸部之间形成的凹部构成的凹凸。

[0062] 接着,由于在上述用来形成凹凸的蚀刻工序中,在硅的表层形成不均匀的氧化层,所以去除该氧化层。另外,由于在该氧化层中容易残留碱溶液的成分,所以去除该残留的碱溶液的成分也是目的之一。由于当碱金属例如Na离子、K离子侵入到硅中时,硅的寿命发生劣化,所以光电转换装置的电特性会明显下降。另外,为了去除该氧化层,使用1%至5%的稀氢氟酸即可。

[0063] 接着,也可以使用混合了氢氟酸和硝酸的混合酸或对它们混合了醋酸的混合酸对单晶硅衬底的表面进行蚀刻来去除金属成分等杂质。通过混合醋酸,可以得到维持硝酸的氧化力且使蚀刻工序稳定的效果以及将蚀刻速度调整为固定的效果。例如,可以将各酸的体积比率设定为氢氟酸(大约50%):硝酸(60%以上):醋酸(90%以上)=1:(1.5至3):(2至4)。另外,在本说明书中,将氢氟酸、硝酸及醋酸的混合酸液称为氢氟硝酸醋酸(HF-nitric-acetic acid)。另外,在使用该氢氟硝酸醋酸的蚀刻工序中,由于使凸部的顶点的截面中的角度变大,所以表面积减小,由此可以减少表面缺陷的绝对量。另外,当进行使用该氢氟硝酸醋酸的蚀刻时,也可以省略上述使用稀氢氟酸去除氧化层的工序。根据到此为止的工序可以在作为硅衬底100的单晶硅衬底的表面形成凹凸。

[0064] 接着,在经过适当的清洗后,在用作受光面的硅衬底100的一方的面一侧形成具有n型导电型的硅半导体层110(参照图6B)。在本实施方式中,作为上述硅半导体层,说明形成将赋予n型导电型的杂质扩散于硅衬底100的表层而成的区域(扩散层)的例子。

[0065] 作为赋予n型的杂质,可以举出磷、砷、锑等。例如,通过在氧氯化磷气氛中以800℃以上且900℃以下的温度对硅衬底100进行热处理,可以使磷从硅衬底的表面扩散到0.5μm左右的深度。

[0066] 另外,为了避免在与受光面相反一侧的硅衬底100的另一方的面一侧形成扩散层,将无机绝缘膜等耐热材料用作掩模覆盖与形成扩散层的面相反一侧的面,并在形成扩散层之后进行去除该掩模的工序,即可。

[0067] 接着,在硅半导体层110上形成透光薄膜150作为抗反射膜(参照图6C)。作为透光薄膜150,例如可以使用铟锡氧化物、包含硅的铟锡氧化物、包含锌的氧化铟、氧化锌、包含镓的氧化锌、包含铝的氧化锌、氧化锡、包含氟的氧化锡、包含锑的氧化锡、石墨烯、氧化铌、氧化钛、氟化镁、硫化锌等透光导电膜或透光介电膜的单层或叠层。该透光导电膜或该透光介电膜可以通过溅射法或蒸镀法形成。另外,作为透光薄膜150,也可以使用氧化硅膜或氮化硅膜。这些膜可以通过等离子体CVD法形成。

[0068] 接着,在与受光面相反一侧的硅衬底100的另一方的面一侧形成氧化物半导体层130(参照图7A)。作为该氧化物半导体层可以使用上述金属氧化物,在此说明形成p型氧化

钼膜的例子。

[0069] p型氧化钼膜可以通过蒸镀法、溅射法或离子镀法等气相法形成。作为蒸镀法,可以利用蒸镀氧化钼材料的单体或共蒸镀氧化钼材料和赋予p型导电型的杂质的方法。共蒸镀是指在一个处理室内从多个蒸发源同时进行蒸镀的蒸镀法。另外,作为溅射法,可以利用如下方法:以氧化钼、钼或包含对它们赋予p型导电型的杂质的材料为靶材,作为溅射气体使用氧或氧和氩等稀有气体的混合气体。另外,在离子镀法中,使用与在上述溅射法中使用的材料相同的材料,并在包含氧的等离子体中形成膜,即可。

[0070] 在本实施方式中,利用蒸镀氧化钼材料的单体的方法。作为蒸镀源,可以使用三氧化钼粉末。三氧化钼粉末的纯度优选为99.99%(4N)至99.9999%(6N)。成膜优选在高真空中进行,真空度优选为 5×10^{-3} Pa以下,更优选为 1×10^{-4} Pa以下。

[0071] 接着,在氧化物半导体层130上形成第二电极190。作为第二电极190可以使用银、铝、铜等低电阻金属,并可以利用溅射法或真空蒸镀法等形成。或者,也可以通过利用丝网印刷法供应银膏、铜膏、铝膏等导电树脂,进行烘烤来形成第二电极190。

[0072] 接着,在透光薄膜150上供应成为第一电极170的导电树脂(参照图7B)。第一电极170是栅形电极,优选通过丝网印刷法供应银膏、铜膏、镍膏、钼膏等导电树脂来形成。另外,第一电极170也可以是银膏和铜膏的叠层等的不同材料的叠层。此外,当供应导电树脂时,也可以利用分配器法或喷墨法。

[0073] 接下来,通过烘烤该成为第一电极170的导电树脂,使硅半导体层110与第一电极170接触(参照图7C)。在上述提供导电树脂的阶段,由于透光薄膜150介于导电树脂和硅半导体层110之间,所以导电树脂不与硅半导体层110接触,但是通过进行烘烤,导电树脂的导体成分贯通透光薄膜150,从而导电树脂可以与硅半导体层110接触。注意,当透光薄膜150具有导电性时,不需要使硅半导体层110与第一电极170直接接触。

[0074] 另外,为了形成具有图2的结构的光电转换装置,可以在进行凹凸加工之前在不形成凹凸的面上设置无机材料等抗蚀剂掩模。

[0075] 另外,为了形成图3的结构的光电转换装置,在形成氧化物半导体层130之前,进行将赋予p型导电型的杂质(例如,硼、铝、镓等)扩散到与受光面相反一侧的硅衬底100的另一方的面一侧的工序,即可。

[0076] 此外,为了形成图4的结构的光电转换装置,在形成透光薄膜150之前形成钝化层160即可。

[0077] 另外,为了形成图5的结构的光电转换装置,首先通过杂质的扩散工序使硅半导体层110整体具有 n^- 型导电型,形成具有开口部的透光薄膜150,然后再次通过杂质的扩散工序使硅半导体层的一部分成为 n^+ 型区域110a。然后,以接触于 n^+ 型区域110a的方式形成第一电极170,即可。

[0078] 通过上述步骤,可以制造本发明的一个方式的将氧化物半导体层用作钝化层的光电转换装置。

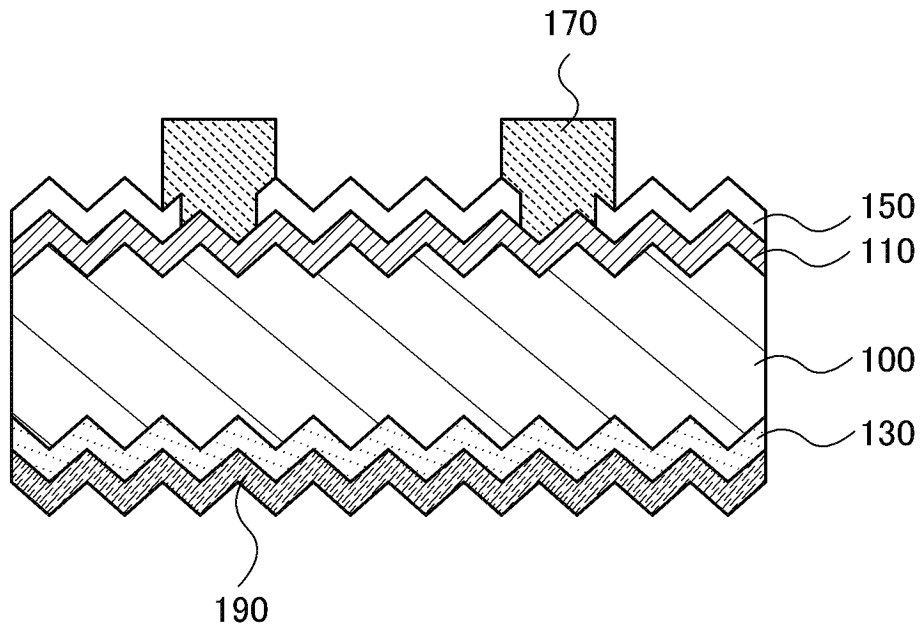


图 1

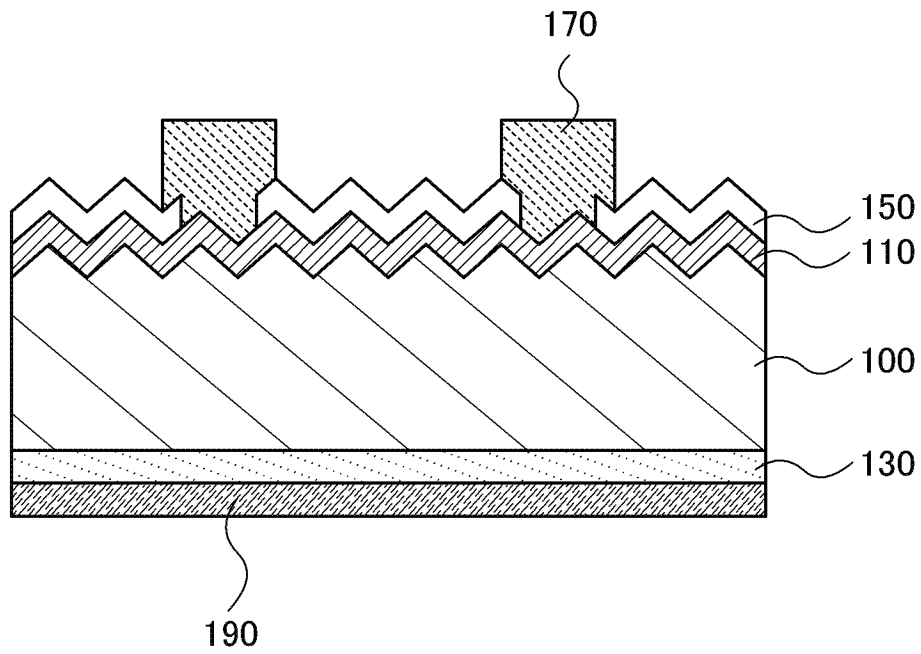


图 2

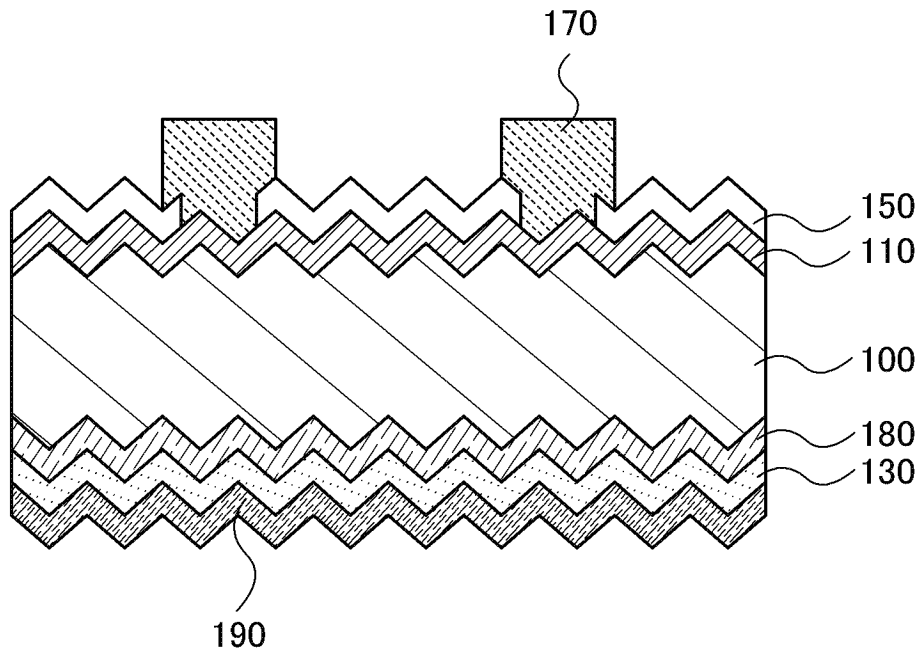


图 3

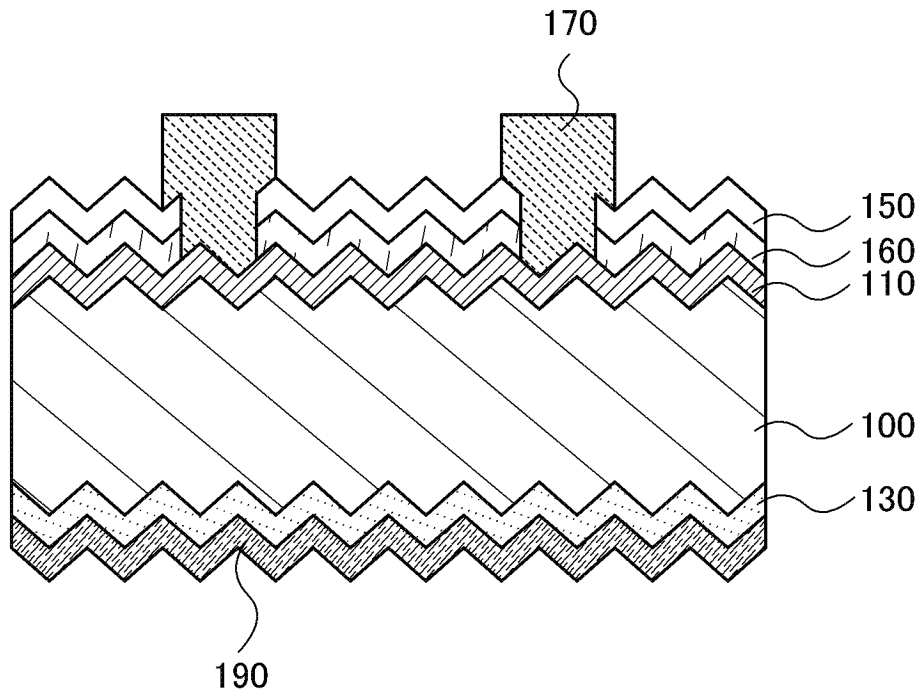


图 4

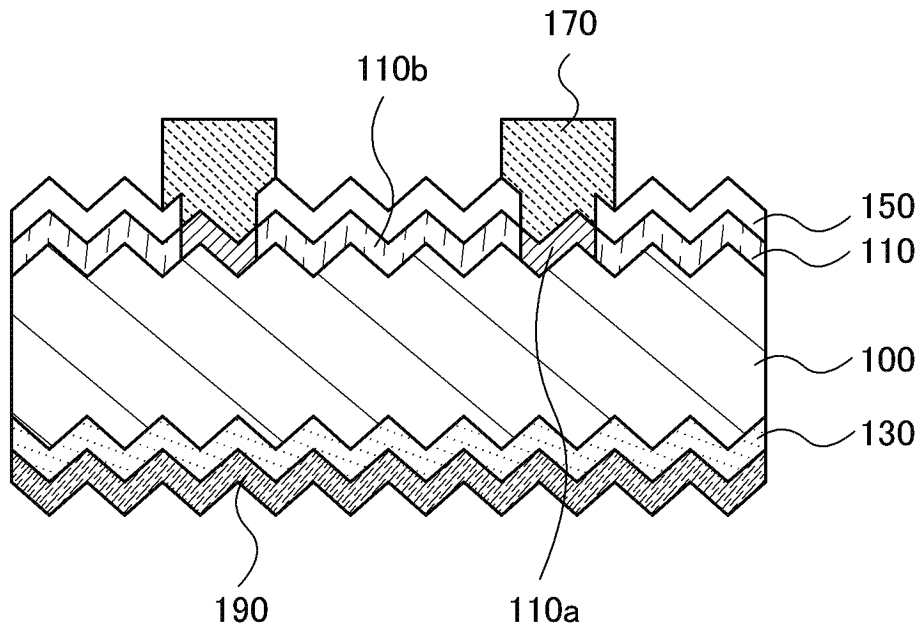


图 5

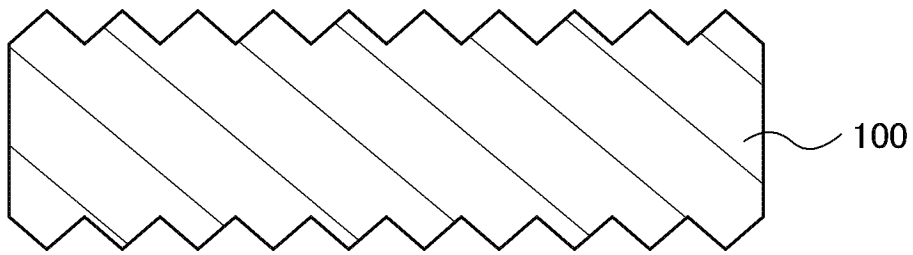


图 6A

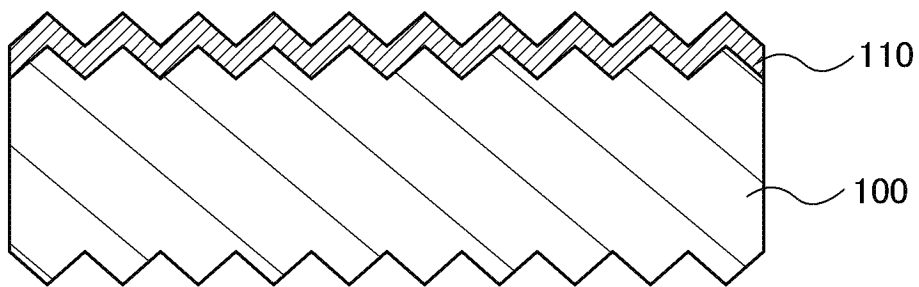


图 6B

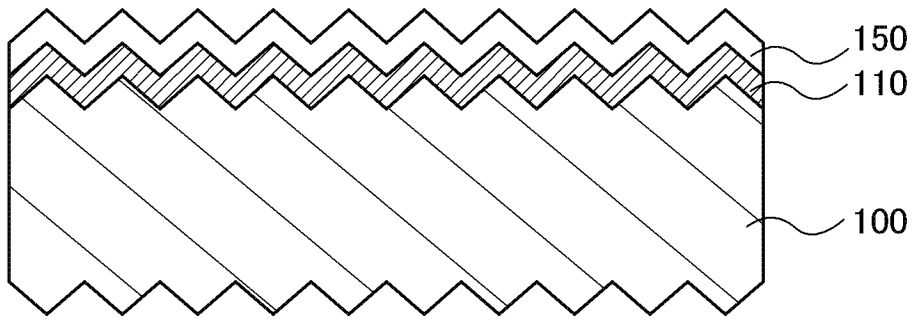


图 6C

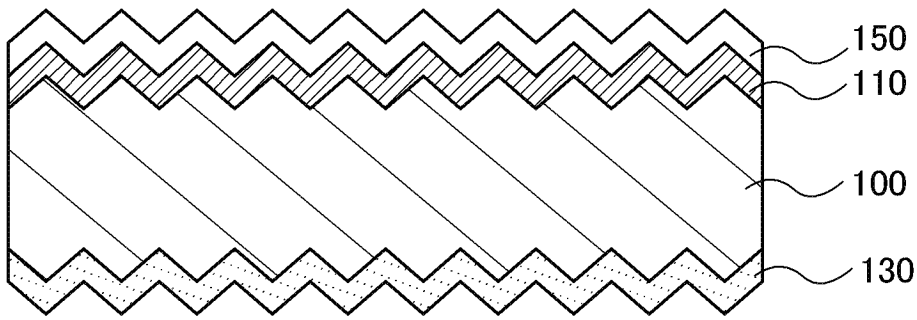


图 7A

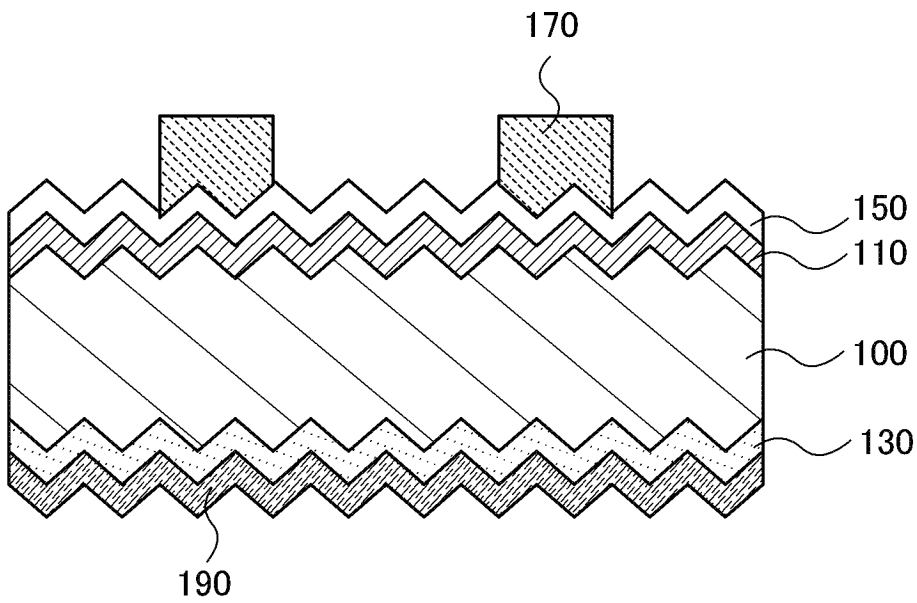


图 7B

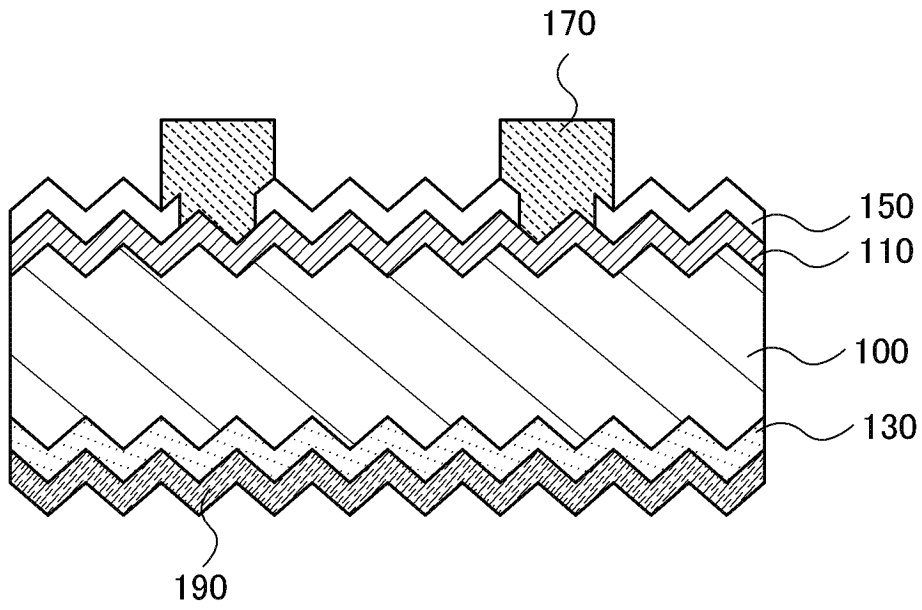


图 7C

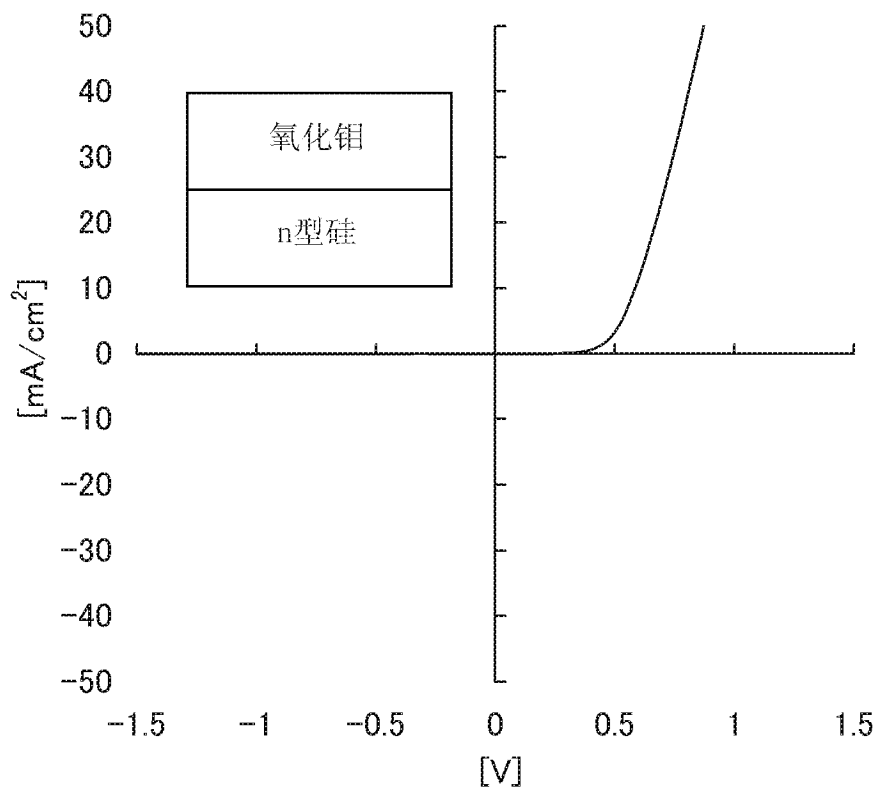


图 8A

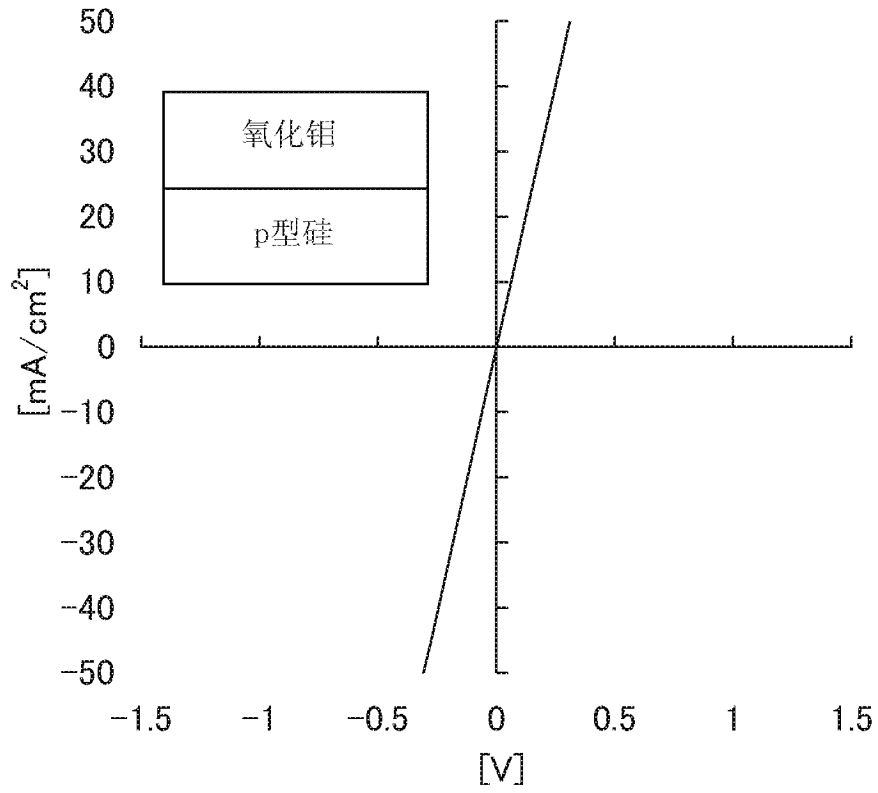


图 8B

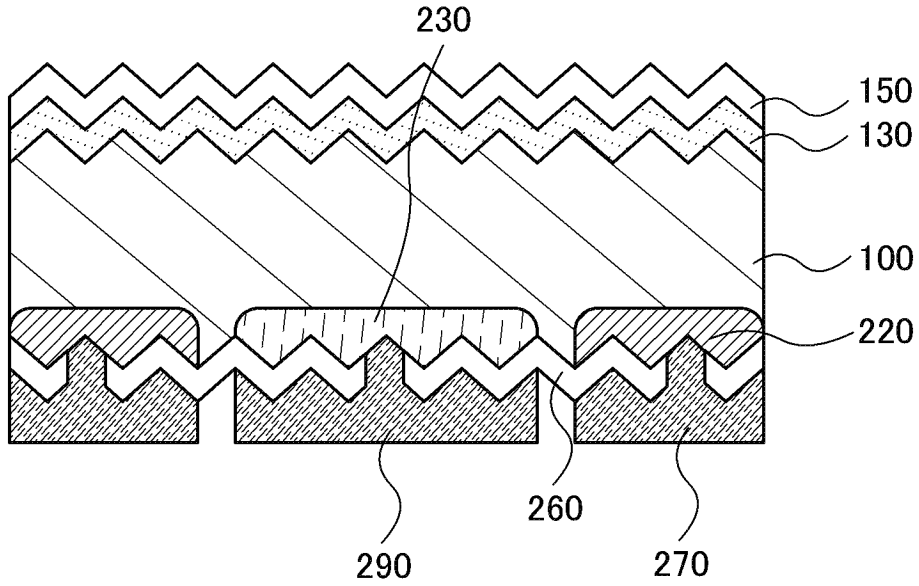


图 9

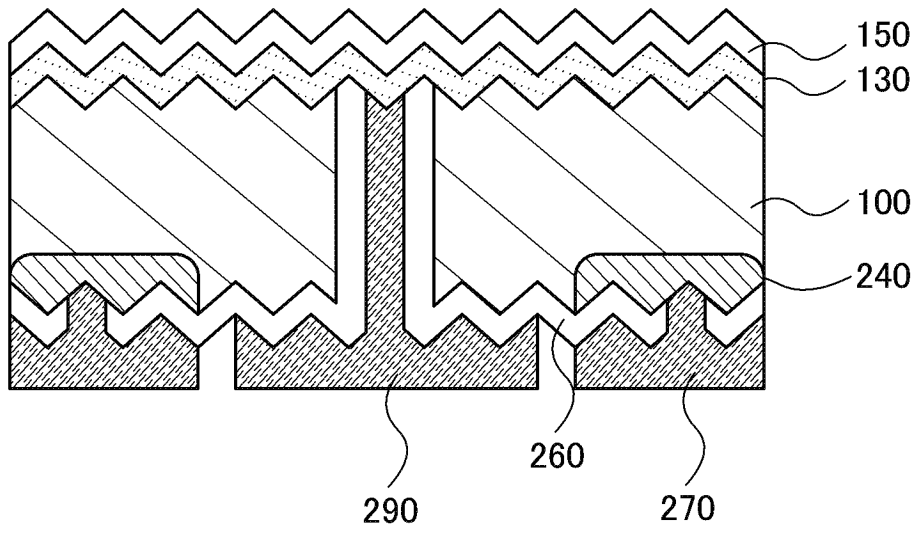


图 10