



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년08월13일
(11) 등록번호 10-1293587
(24) 등록일자 2013년07월31일

(51) 국제특허분류(Int. Cl.)

H01L 31/12 (2006.01)

(21) 출원번호 10-2006-0099152

(22) 출원일자 2006년10월12일

심사청구일자 2011년10월11일

(65) 공개번호 10-2007-0042076

(43) 공개일자 2007년04월20일

(30) 우선권주장

JP-P-2005-00302315 2005년10월17일 일본(JP)

(56) 선행기술조사문헌

JP2004127933 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

가부시키가이샤 한도오파이 에네루기 켄큐쇼

일본국 가나가와켄 아쓰기시 하세 398

(72) 발명자

쿠와바라 히데아키

일본국 가나가와켄 아쓰기시 하세 398 가부시키가
이샤 한도오파이에네루기 켄큐쇼 나이

오누마 히데토

일본국 가나가와켄 아쓰기시 하세 398 가부시키가
이샤 한도오파이에네루기 켄큐쇼 나이

(74) 대리인

이화익

전체 청구항 수 : 총 24 항

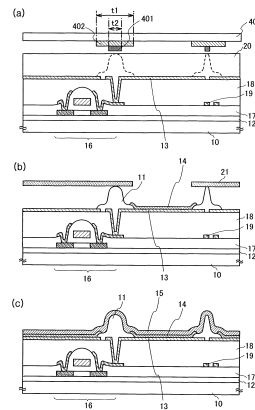
심사관 : 김태근

(54) 발명의 명칭 발광장치 및 그 제조 방법

(57) 요약

고섬세화에 따르는 화소 영역의 미세화, 대면적화에 따르는 기관의 대형화에 의해, 증착시에 사용하는 마스크의 정밀성과 휨 등에 의한 불량이 문제가 되고 있다. 회절격자 패턴 또는 반투막으로 이루어진 광강도 저감 기능을 가지는 보조 패턴을 설치한 포토마스크 또는 레티클을 사용함으로써, 공정을 늘리지 않고, 표시 영역에 있어서의 화소 전극(제1 전극이라고도 부른다) 위, 및 화소 전극층 주변에 막 두께가 다른 부분을 가지는 분리벽을 형성한다.

대표도 - 도1



특허청구의 범위

청구항 1

절연 표면을 가지는 제1 기관 위의 제1 전극과,
 상기 제1 전극의 단부를 덮는 분리벽과,
 상기 제1 전극 위의 유기 화합물을 포함하는 층과,
 상기 유기 화합물을 포함하는 층 위의 제2 전극을 포함하고,
 상기 분리벽은, 돌출부와 단차를 포함하고,
 상기 분리벽은 단층이고,
 상기 유기 화합물을 포함하는 층은 상기 단차의 일부를 덮고,
 상기 분리벽은 상기 분리벽의 외측에 위치한 곡률반경의 중심을 갖는 곡면을 포함하고,
 상기 곡면은 상기 단차와 상기 돌출부 사이에 위치하고,
 상기 돌출부의 두께는 상기 제1 전극의 단부에서 상기 분리벽의 두께보다 두꺼운 것을 특징으로 하는 발광 장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

제 1 항에 있어서,
 상기 분리벽과 동일한 재료로 된 구조물을 더 포함하고,
 상기 제 1 전극, 상기 분리벽, 상기 유기 화합물을 포함하는 층, 및 상기 제 2 전극은 화소부에 포함되고,
 상기 구조물은 상기 화소부를 둘러싸도록 배치되고,
 상기 구조물의 두께와 상기 분리벽의 두께는 서로 다른 것을 특징으로 하는 발광 장치.

청구항 6

삭제

청구항 7

삭제

청구항 8

제 1항에 있어서,
 상기 제1 기관에 대향하는 제 2 기관을 더 포함하고,
 발광소자로부터 방출된 빛은 상기 제2 기관을 통과하는 것을 특징으로 하는 발광 장치.

청구항 9

삭제

청구항 10

삭제

청구항 11

절연 표면을 가지는 기판 위에 제1 전극을 형성하는 단계와,

상기 제1 전극의 단부 위에, 회절격자 패턴이나 반투과부를 갖는 포토마스크 또는 레티클을 사용하여, 제1영역과 상기 제1영역보다 얇은 제2영역을 갖는 분리벽을 형성하는 단계와,

상기 제1 전극 위에 유기 화합물을 포함하는 층을 형성하는 단계와,

상기 유기 화합물을 포함하는 층 위에 제2 전극을 형성하는 단계를 포함하고,

상기 유기 화합물을 포함하는 층은 상기 제 2 영역의 일부를 덮고,

상기 분리벽은 상기 분리벽의 외측에 위치한 곡률반경의 중심을 가지는 곡면을 포함하고,

상기 곡면은 상기 제 1 영역과 상기 제 2 영역 사이에 위치하는 것을 특징으로 하는 발광 장치의 제조 방법.

청구항 12

제 11항에 있어서,

상기 분리벽은, 선택적으로 노광 및 현상해서 형성한 수지인 것을 특징으로 하는 발광 장치의 제조 방법.

청구항 13

절연 표면을 가지는 제1 기판 위에 박막 트랜지스터를 형성하는 단계와,

상기 박막 트랜지스터에 전기적으로 접속된 제1 전극을 형성하는 단계와,

상기 제1 전극의 단부를 덮는 분리벽과, 상기 분리벽 둘레의 구조물을 형성하는 단계와,

상기 제1 전극 위에 유기 화합물을 포함하는 층을 형성하는 단계와,

상기 유기 화합물을 포함하는 층 위에 제2 전극을 형성하는 단계와,

상기 구조물이 상기 제1 기판과 제2 기판 사이의 간격을 유지하도록, 상기 제2 기판을 수지재료로 상기 제1 기판에 부착하는 단계를 포함하고,

상기 분리벽은 제 1 영역과 상기 제 1 영역보다 얇은 제 2 영역을 갖고,

상기 유기 화합물을 포함하는 층은 상기 제 2 영역의 일부를 덮고,

상기 분리벽은 상기 분리벽의 외측에 위치한 곡률반경의 중심을 가지는 곡면을 포함하고,

상기 곡면은 상기 제 1 영역과 상기 제 2 영역 사이에 위치하는 것을 특징으로 하는 발광 장치의 제조 방법.

청구항 14

제 13항에 있어서,

상기 분리벽 및 상기 구조물은 각각, 회절격자 패턴, 또는 반투과부를 가지는 포토마스크 또는 레티클을 사용해서 선택적으로 노광 및 현상함으로써 형성한 수지인 것을 특징으로 하는 발광 장치의 제조 방법.

청구항 15

삭제

청구항 16

제 1항에 있어서,

상기 돌출부 및 상기 단차는 각각 곡면을 갖는 것을 특징으로 하는 발광 장치.

청구항 17

삭제

청구항 18

제 1항에 있어서,

상기 분리벽의 최상위부는, 상기 유기 화합물을 포함하는 층의 최상위부보다 높은 것을 특징으로 하는 발광 장치.

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

절연 표면을 가지는 제 1 기판 위의 제1 전극과,

상기 제1 전극의 단부를 덮는 절연막과,

상기 제1 전극 위의 유기 화합물을 포함하는 층과,

상기 유기 화합물을 포함하는 층 위의 제2 전극을 포함하고,

상기 절연막은 단층이고,

상기 절연막은 제1 영역과 상기 제1 영역을 둘러싸는 제2 영역을 포함하고,

상기 제1 영역의 상부면은 만곡되어 있고,

상기 제2 영역은 제 1 곡면을 포함하고,

상기 절연막은 상기 절연막의 외측에 위치한 곡률반경의 중심을 갖는 제 2 곡면을 포함하고,

상기 제 2 곡면은 상기 제 1 영역과 상기 제 2 영역 사이에 위치하고,

상기 제 1 영역의 두께는 상기 제 1 전극의 단부에서 상기 절연막의 두께 보다 두꺼운 것을 특징으로 하는 발광 장치.

청구항 23

제 22항에 있어서,

상기 절연막은 돌출부를 포함하고,

상기 돌출부는 상기 제 1 영역을 포함하는 것을 특징으로 하는 발광 장치.

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

청구항 27

제 22항에 있어서,

상기 제1 영역의 두께는 상기 제2 영역의 두께보다 두껍고,

상기 유기 화합물을 포함하는 층은, 상기 제2 영역의 단부를 덮는 것을 특징으로 하는 발광 장치.

청구항 28

삭제

청구항 29

절연 표면을 가지는 제 1 기판 위의 제1 전극과,

상기 제1 전극의 단부를 덮는 절연막과,

상기 제1 전극 위의 유기 화합물을 포함하는 층과,

상기 유기 화합물을 포함하는 층 위의 제2 전극을 포함하고,

상기 절연막은 단층이고,

상기 절연막은 단면 형상을 갖고,

상기 단면 형상은 제 1 곡선, 제 2 곡선, 및 상기 제 1 곡선과 상기 제 2 곡선 사이에 개재된 제 3 곡선을 포함하고,

상기 제 3 곡선은 상기 단면 형상의 외측에 위치한 곡률반경의 중심을 갖고,

상기 절연막은 돌출부를 포함하고,

상기 돌출부는 상기 제 1 곡선을 포함하고,

상기 돌출부의 두께는 상기 제 1 전극의 단부에서 상기 절연막의 두께보다 두꺼운 것을 특징으로 하는 발광 장치.

청구항 30

삭제

청구항 31

절연 표면을 가지는 제 1 기판 위의 제1 전극과,

상기 제1 전극의 단부를 덮는 절연막과,

상기 제1 전극 위의 유기 화합물을 포함하는 층과,

상기 유기 화합물을 포함하는 층 위의 제2 전극을 포함하고,

상기 절연막은 단층이고,

상기 절연막은 제1 부분과, 제2 부분과, 상기 제1 부분과 상기 제2 부분 사이에 개재된 제3 부분을 포함하고,

상기 제3 부분의 상부면은 만곡되어 있고,

상기 제1 부분과 상기 제2 부분은 각각 제 1 곡면을 포함하고,

상기 절연막은 상기 절연막의 외측에 위치한 곡률반경의 중심에 따라 결정되는 제 2 곡면을 포함하고,

상기 제 2 곡면은 상기 제 1 부분과 상기 제 3 부분 사이에 제공되고,

상기 제 3 부분의 두께는 상기 제 1 전극의 단부에서 상기 절연막의 두께보다 두꺼운 것을 특징으로 하는 발광 장치.

청구항 32

삭제

청구항 33

삭제

청구항 34

삭제

청구항 35

제 31항에 있어서,

상기 제3 부분의 두께는 상기 제1 부분의 두께보다 두꺼운 것을 특징으로 하는 발광 장치.

청구항 36

삭제

청구항 37

제 31항에 있어서,

상기 절연막은 돌출부를 포함하고,

상기 돌출부는 상기 제 3 부분을 포함하는 것을 특징으로 하는 발광 장치.

청구항 38

삭제

청구항 39

제23항 또는 제 37항에 있어서,

상기 돌출부는 정점을 포함하는 것을 특징으로 하는 발광 장치.

청구항 40

제 22항, 제 29항 또는 제 31항 중 어느 한 항에 있어서,

상기 절연막은 분리벽인 것을 특징으로 하는 발광 장치.

청구항 41

제 22항, 제 29항 또는 제 31항 중 어느 한 항에 있어서,

상기 절연막은 감광성 수지막인 것을 특징으로 하는 발광 장치.

청구항 42

제 22항, 제 29항 또는 제 31항 중 어느 한 항에 있어서,

상기 절연막의 최상위부는, 상기 유기 화합물을 포함하는 층의 최상위부보다 높은 것을 특징으로 하는 발광 장치.

청구항 43

삭제

청구항 44

제22항, 제29항 또는 제31항 중 어느 한 항에 있어서,
 상기 절연막과 동일한 재료로 된 구조물을 더 포함하고,
 상기 제 1 전극, 상기 절연막, 상기 유기화합물을 포함하는 층, 및 상기 제 2 전극은 화소부를 포함하고,
 상기 구조물은 상기 화소부를 둘러싸도록 배치되고,
 상기 구조물의 두께와 상기 분리벽의 두께는 서로 다른 것을 특징으로 하는 발광 장치.

청구항 45

제44항에 있어서,
 상기 제 1 기관에 대항하는 제 2 기관을 더 포함하고,
 발광소자로부터 방출되는 빛은 상기 제 2 기관을 통과하는 것을 특징으로 하는 발광 장치.

청구항 46

제45항에 있어서,
 상기 구조물, 상기 제 1 기관 및 상기 제 2 기관에 의해 둘러싸인 영역을 더 포함하고,
 상기 영역은 수지로 충전되는 것을 특징으로 하는 발광 장치.

청구항 47

제45항에 있어서,
 상기 구조물은 상기 제 1 기관과 상기 제 2 기관 사이에 간격을 유지하는 것을 특징으로 하는 발광 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0017] [기술분야]
- [0018] 본 발명은 한 쌍의 전극 사이에 유기 화합물을 포함한 막(이하, 「유기 화합물층」으로 한다)을 설치한 소자에 전계를 인가함으로써 형광 또는 인광이 얻어지는 발광소자를 사용한 발광 장치 및 그 제조 방법에 관한 것이다. 이때, 발광 장치는 화상표시 디바이스, 발광 디바이스, 혹은 광원(조명 장치를 포함한다)을 가리킨다.
- [0019] [배경기술]
- [0020] 초경량, 고속 응답성, 직류 저전압 구동 등의 특징을 지니는 유기 화합물을 발광체로서 사용한 발광소자는 차세대 평면 패널 표시에 응용될 것으로 기대되고 있다. 특히, 발광소자를 매트릭스 형상으로 배치한 표시장치는, 종래의 액정표시장치와 비교하여, 시야각이 넓고 가시성이 좋다는 점에서 우수하다고 여겨지고 있다.
- [0021] 발광소자의 발광 매커니즘으로는, 한 쌍의 전극 사이에 유기 화합물층을 개재해서 전압을 인가함으로써, 음극으로부터 주입된 전자 및 양극으로부터 주입된 정공이 유기 화합물층의 발광중심에서 재결합하여 분자 여기자를 형성하고, 그 분자 여기자가 기저상태로 되돌아올 때에 에너지를 방출하여 발광한다고 알려져 있다. 여기 상태에는 단일항 여기와 삼중항 여기가 알려져 있고, 발광은 어느 쪽의 여기 상태를 거쳐도 가능하다고 알려져 있다.
- [0022] 이러한 발광소자를 매트릭스 형상으로 배치한 발광 장치에는, 패시브 매트릭스 구동(단순 매트릭스형)과 액티브 매트릭스 구동(액티브 매트릭스형) 등의 구동방법을 이용할 수 있다. 그러나, 화소 밀도가 증가한 경우에는, 화소(또는 각 도트)마다 스위치가 설치되는 액티브 매트릭스형이 저전압으로 구동할 수 있으므로 유리하다고 여겨

지고 있다.

- [0023] 액티브 매트릭스형 발광 장치를 제조할 경우, 절연 표면을 가지는 기판 위에 스위칭소자로서 TFT를 형성하고, 상기 TFT와 전기적으로 접속하는 화소 전극을 양극 또는 음극으로 한 EL소자를 매트릭스 형상으로 배치한다.
- [0024] 액티브 매트릭스형 발광 장치나 패시브 매트릭스형 발광 장치를 제조할 경우, 인접한 화소를 서로 절연하기 위한 분리벽을 화소 전극의 단부에 설치한다.
- [0025] 본 출원은 특허문헌 1이나 특허문헌 2에 기재한 분리벽을 제안한다(특허문헌 1: 일본국 공개특허공보 특개 2002-164181, 특허문헌 2: 일본국 공개특허공보 특개 2004-127933).

발명이 이루고자 하는 기술적 과제

- [0026] 일렉트로루미네선스(이하, EL이라고도 한다) 소자를 구비하는 표시장치에 있어서, 풀 컬러 표시를 행하기 위해서, 컬러 발광하는 컬러 발광소자를 사용한다. 컬러 발광소자를 형성하기 위해서는, 각 색의 발광 재료를 미세한 패턴으로 전극 위에 형성하는 것이 하나의 중요한 요소가 된다.
- [0027] 상기 목적을 위해, 증착법 등을 이용해서 재료를 형성할 때, 마스크를 사용해서 미세한 패턴으로 형성하는 방법이 일반적으로 이용되고 있다.
- [0028] 그러나, 화질 개선에 따른 화소 영역의 미세화, 대면적화에 따른 기판의 대형화로 인해, 증착시에 사용하는 마스크의 정밀성과 휨 등에 따른 불량이 문제가 되고 있다.
- [0029] 본 발명은 공정을 늘리지 않고, 증착시에 사용하는 마스크의 정밀성과 휨 등에 따른 불량을 방지할 수 있는 구조를 제공한다.
- [0030] 적색, 녹색, 청색의 발광 색을 이용하는 풀 컬러의 평면 패널 표시에 있어서, 더욱 고화질, 고개구율, 고신뢰성에 대한 요구가 높아지고 있다. 이러한 요구는, 발광 장치의 고화질화(화소 수의 증대) 및 소형화에 따라 각 표시 화소 피치의 미세화를 증진시키는 데 있어서 중대한 과제다. 액티브 매트릭스형 발광 장치 또는 패시브 매트릭스형 발광 장치를 고화질화하기 위해서는 분리벽의 윗면 형상도 작게 할 필요가 있다. 본 발명은 윗면 형상을 축소하여, 더욱 높은 화질의 표시를 가능하게 하는 분리벽 및 그 분리벽을 구비한 발광 장치를 제공한다.

발명의 구성 및 작용

- [0031] [과제를 해결하기 위한 수단]
- [0032] 본 발명은 회절격자 패턴 또는 반투막으로 이루어진 광강도 저감 기능을 가지는 보조 패턴을 설치한 포토마스크 또는 레티클을 사용함으로써, 공정을 늘리지 않고, 표시 영역에 있어서의 화소 전극(제1 전극이라고도 부른다) 위, 및 화소 전극층 주변에 막 두께가 다른 부분을 가지는 분리벽을 형성한다.
- [0033] 본 발명의 분리벽은 막 두께가 두꺼운 부분으로 증착 마스크를 지지하고, 증착 마스크의 비틀림이나, 휨 등에 의해 증착 마스크가 화소 전극 표면에 접하는 것을 방지한다. 따라서, 화소 전극 표면에는 마스크에 의한 손상이 생기지 않아, 화소 전극의 형상에는 결함이 생기지 않는다. 따라서 고화질 표시가 가능한 신뢰성 높은 표시 장치를 제조할 수 있다. 상기 막 두께가 두꺼운 부분은 증착 마스크가 화소 전극의 표면과 접촉하는 것을 막을 수 있는 한 선택적으로 형성될 수 있다. 즉, 하나의 막 두께가 두꺼운 부분은 복수의 화소들이 배치된 영역에 형성될 수 있다.
- [0034] 또한 본 발명의 분리벽에 있어서의 막 두께가 얇은 부분은, 유기 화합물을 포함하는 층을 화소 전극 위에 형성할 때, 화소 전극과 분리벽의 경계에서 피복 불량이 발생하는 것을 억제할 수 있다. 따라서, 본 발명의 분리벽은 상당히 막 두께가 얇은 유기 화합물을 포함하는 층을 형성할 경우에 특히 효과적이다. 분리벽에 있어서의 막 두께가 얇은 부분은, 막 두께가 두꺼운 부분의 적어도 반 정도 이하의 막 두께로 한다.
- [0035] 회절격자 패턴 또는 반투막으로 이루어진 광강도 저감 기능을 가지는 보조 패턴을 설치한 포토마스크 또는 레티클을 조절함으로써, 막 두께가 두꺼운 부분의 폭을 줄일 수 있고, 막 두께가 얇은 부분의 폭을 포함하는 총 분리벽 폭도 20 μm 미만으로 할 수 있다. 또한 분리벽의 막 두께가 두꺼운 부분의 폭을 5 μm 정도로 설정한 경우에, 증착시, 증착 마스크로부터 압력이 가해져도, 막 두께가 얇은 부분이 막 두께가 두꺼운 부분을 양쪽에서 지

지하므로 강도는 확보된다.

- [0036] 본 명세서에 기재하는 발명의 구성은, 절연 표면을 가지는 기판 위에 복수의 발광소자를 가지는 발광 장치로서, 상기 발광소자는, 제1 전극과, 상기 제1 전극의 단부를 덮는 분리벽과, 상기 제1 전극 위에 유기 화합물을 포함하는 층과, 상기 유기 화합물을 포함하는 층 위에 제2 전극을 포함하고, 상기 분리벽은 발광소자 윗면으로부터 기판을 향해서 퍼지는 단면 형상을 가지고, 분리벽의 측면에 단차를 포함하는 것을 특징으로 한다.
- [0037] 상기 구성에 있어서, 상기 분리벽의 상단부는 둥글려진 것을 하나의 특징으로 한다. 분리벽의 상단부에 둥글린 부분을 가진다는 것은, 분리벽의 내부에 곡률반경의 중심에 의해 결정되는 곡면을 가지고, 그 곡률반경이 $0.2\mu\text{m}$ 이상 $3\mu\text{m}$ 이하인 것을 가리킨다. 분리벽의 상단부를 둥글리도록 형성하기 위해서는, 분리벽을 형성할 때에 분리벽의 재료로서 감광성 수지를 사용해서 선택적으로 노광을 행하는 것이 바람직하다. 또한 습식 에칭으로 분리벽의 상단부에 둥글린 부분을 형성해도 된다. 또한 분리벽의 단면 형상에 있어서, 상단부와 하단부의 두 군데에 분리벽의 내부에 위치하는 곡률반경의 중심에 따라 결정되는 두 개의 곡면을 가지고, 그 두 군데 사이에는 분리벽의 외측에 위치하는 곡률반경의 중심에 따라 결정되는 한 개의 곡면도 가진다.
- [0038] 상기 구성에 있어서, 상기 퍼지는 단면 형상을 가지는 분리벽은 단층인 것을 하나의 특징으로 한다. 적층구조가 아니기 때문에, 분리벽의 제조 공정이 간단하다.
- [0039] 또한 전술한 과제에 해결 방법과는 다른 해결 방법으로서, 발광소자가 배치되는 화소부, 다시 말해, 표시 영역 주변에 증착 마스크를 지지하는 구조물을 형성해도 된다. 본 명세서에서, 특정 발광소자와 다른 발광소자 사이에 형성되는 보호층은 분리벽이라 한다. 또한, 본 명세서에서, 화소부의 중심으로부터 떨어져 배치된 발광소자 밖에 위치하고 그 밖에는 발광소자가 위치하지 않는 절연체는 구조물이라 한다. 표시 영역의 면적이 작을 경우에는, 표시 영역 주변에 증착 마스크를 지지하는 구조물을 형성함으로써, 증착 마스크의 비틀림이나 휨 등에 의해 화소 전극 표면에 접하는 것을 방지할 수 있다.
- [0040] 본 발명의 다른 구성은, 절연 표면을 가지는 기판 위에 복수의 발광소자를 포함하는 화소부를 구비한 발광 장치로서, 발광소자는, 제1 전극과, 상기 제1 전극의 단부를 덮는 분리벽과, 상기 제1 전극 위에 유기 화합물을 포함하는 층과, 상기 유기 화합물을 포함하는 층 위에 제2 전극을 포함하고, 상기 분리벽과 동일한 재료의 구조물이 상기 화소부를 둘러싸도록 배치되고, 상기 구조물의 막 두께와 상기 분리벽의 막 두께는 다른 것을 특징으로 한다.
- [0041] 전술한 구조물은 전술한 아래쪽을 향해 퍼지는 단면 형상을 가지는 분리벽과 동일 재료를 사용해서 동일 공정에서 형성할 수도 있다. 상기 구성에 있어서, 상기 분리벽은 돌출부를 포함하는 것을 하나의 특징으로 한다. 상기 분리벽은 발광소자의 윗면으로부터 기판을 향해서 퍼지는 단면 형상을 가지고, 분리벽의 측면에 단차를 가진다.
- [0042] 대향하는 기판을 사용해서 발광소자를 밀봉할 경우, 상기 구조물로 한 쌍의 기판의 간격을 유지해도 된다. 상기 구성에 있어서, 상기 발광 장치는, 상기 절연 표면을 가지는 기판에 대향하는 기판을 가지고, 이 한 쌍의 기판의 간격을 상기 구조물이 유지하는 것을 하나의 특징으로 한다. 이 구성은, 특히, 대향하는 기판으로서 투광성 기판을 사용하고, 발광소자로부터의 발광을 그 투광성 기판을 통과시켜서 표시를 행할 경우에 효과적이다. 상기 구조물에 의해 한 쌍의 기판 간격을 균일하게 할 수 있으므로, 고화질 표시가 실현된다.
- [0043] 상기 구성에 있어서, 상기 구조물과, 한 쌍의 기판으로 둘러싸인 영역은 수지로 충전되는 것을 하나의 특징으로 한다. 이 구성은, 특히, 대향하는 기판으로서 투광성 기판을 사용하고, 발광소자로부터의 발광을 그 투광성 기판을 통과시켜서 표시를 행할 경우에 효과적이다. 또한 투명한 수지를 한 쌍의 기판 사이에 충전함으로써, 한 쌍의 기판 사이를 공간(불활성 기체)으로 한 경우와 비교해서 전체 투과율을 향상시킬 수 있다.
- [0044] 또한 전술한 구조물이나 전술한 분리벽 이외에도 여러 가지 구조물, 예를 들면 밀봉기판에 부착할 때에 밀착성을 향상시키기 위한 볼록부 등을 동일 재료를 사용해서 동일 공정에서 형성할 수도 있다.
- [0045] 상기 구조를 실현하기 위한 발명의 구성은, 절연 표면을 가지는 기판 위에 제1 전극을 형성하는 단계와, 상기 제1 전극의 단부 위에, 회절격자 패턴, 또는 반투과부를 가지는 포토마스크 또는 레티클을 사용하여, 막 두께가 두꺼운 영역과, 상기 영역보다 막 두께가 얇은 영역을 가지는 분리벽을 형성하는 단계와, 상기 제1 전극 위에 유기 화합물을 포함하는 층을 형성하는 단계와, 상기 유기 화합물을 포함하는 층 위에 제2 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 발광 장치의 제조 방법이다.
- [0046] 상기 제조 공정에 있어서, 상기 분리벽은, 회절격자 패턴, 또는 반투과부를 가지는 포토마스크 또는 레티클을 사용해서 선택적으로 노광 현상해서 형성한 수지인 것을 하나의 특징으로 한다.

- [0047] 상기 제조 공정에 있어서, 상기 제1 전극 위에 유기 화합물을 포함하는 층을 형성하는 공정은, 증착법, 구체적으로는 증착 마스크를 사용한 저항 가열법을 이용하는 경우에 분리벽의 막 두께가 두꺼운 영역이 증착 마스크의 휨 등을 방지할 수 있으므로 효과적이다. 또한, 유기 화합물을 포함하는 층은, 증착법에 한정되지 않고, 스핀 코트법, 잉크젯법, 딥법, 전계 중합법 등으로 형성할 수 있다.
- [0048] 제조 방법에 관한 본 발명의 다른 구성은, 절연 표면을 가지는 기판 위에 복수의 박막 트랜지스터 및 복수의 발광소자를 가지는 발광 장치의 제조 방법으로서, 절연 표면을 가지는 제1 기판 위에 소스 영역, 드레인 영역, 및 그 사이의 채널 형성 영역을 가지는 반도체층과, 게이트 절연막과, 게이트 전극을 포함하는 박막 트랜지스터를 형성하는 단계와, 상기 게이트 절연막 위에 상기 소스 영역 또는 상기 드레인 영역과 전기적으로 접속하는 제1 전극을 형성하는 단계와, 상기 제1 전극의 단부를 덮는 분리벽과, 복수의 발광소자를 둘러싸는 위치에 구조물을 형성하는 단계와, 상기 제1 전극 위에 유기 화합물을 포함하는 층을 형성하는 단계와, 상기 유기 화합물을 포함하는 층 위에 제2 전극을 형성하는 단계와, 상기 구조물에서 기판 사이의 간격을 유지하도록, 제2 기판을 수지 재료로 상기 제1 기판에 부착시켜서 상기 발광소자를 밀봉하는 단계를 포함하는 것을 특징으로 한다.
- [0049] 상기 제조 공정에 있어서, 상기 분리벽 및 상기 구조물은, 동일 재료이며, 회절격자 패턴, 또는 반투과부를 가지는 포토마스크 또는 레티클을 사용해서 선택적으로 노광 현상해서 형성한 수지인 것을 하나의 특징으로 한다. 상기 구조물은, 분리벽과 동일 공정에서 형성할 수 있으므로, 공정 수를 늘리지 않고 형성할 수 있다.
- [0050] 본 발명은 스위칭소자를 가지는 액티브 매트릭스형 발광 장치에 한정되지 않고, 패시브형 발광 장치에도 적용할 수 있다.
- [0051] 이때, 본 명세서에 있어서 발광 장치는 화상표시 디바이스, 발광 디바이스, 혹은 광원(조명 장치 포함한다)을 가리킨다. 또한 발광 장치에 코넥터, 예를 들면 FPC(연성인쇄회로) 혹은 TAB(Tape Automated Bonding) 테이프 혹은 TCP(Tape Carrier Package)가 부착된 모듈, TAB테이프나 TCP의 끝에 인쇄회로판이 설치된 모듈, 또는 발광 소자에 COG(Chip On Glass)방식으로 IC(집적회로)가 직접 설치된 모듈도 모두 발광 장치에 포함하는 것으로 한다.
- [0052] [실시예]
- [0053] 본 발명의 실시예에 대해서, 도면을 이용해서 상세하게 설명한다. 단, 본 발명은 이하의 설명에 한정되지 않고, 본 발명의 취지 및 그 범위에서 이탈하는 않는 한, 그 형태 및 상세한 내용을 다양하게 변경할 수 있다는 것은 당업자라면 용이하게 이해된다. 따라서, 본 발명은 이하에 나타내는 실시예의 기재 내용에 한정해서 해석되지 않는다. 또한, 이하에 설명하는 본 발명의 구성에 있어서, 동일 부분 또는 유사 기능을 가지는 부분에는 동일한 부호를 다른 도면 사이에서 공통으로 사용하고, 그 반복된 설명은 생략한다.
- [0054] (실시예 1)
- [0055] 여기에서는 액티브 매트릭스형 발광 장치의 예를 사용해서 본 발명을 설명한다.
- [0056] 또한 도 1c의 구조를 얻기 위한 제조 공정의 일례를 이하에 나타낸다.
- [0057] 우선, 절연 표면을 가지는 기판(10) 위에 TFT(16)를 제조한다. TFT(16)의 하지 절연막(12) 및 게이트 절연막을 포함하는 절연막의 적층(17)으로는, 스퍼터링법, 또는 PCVD법에 의해 얻어지는 무기재료(산화 실리콘, 질화 실리콘, 산화질화 실리콘, SiOF막, SiONF막 등)를 사용한다. 또한 층간 절연막의 기능을 하는 절연막(18)으로는, 스퍼터링법, PCVD법, 또는 도포법에 의해 얻어지는 무기재료(산화 실리콘, 질화 실리콘, 산화질화 실리콘, SiOF막, SiONF막 등), 또는 도포법에 의해 얻어지는 감광성 또는 비감광성 유기재료(폴리이미드, 아크릴, 폴리이미드, 폴리이미드 아미드, 레지스트 또는 벤조시클로부텐), 또는 도포법에 의해 얻어지는 SOG막(실록산 구조를 가지는 절연막), 또는 이것들의 적층 등을 적절히 이용할 수 있다. TFT(16)로는, 공지의 방법으로 n채널형 TFT 또는 p채널형 TFT를 제조하면 된다.
- [0058] 다음으로, 절연막(18)을 에칭하여 TFT의 전극에 도달하는 통로를 형성한 후, 양극이 되는 제1 전극(13)을 TFT의 전극과 일부 겹치도록 형성한다. 여기에서, 제1 전극(13)은 일함수가 큰 도전막(ITO(산화인듐주석), 산화인듐과 산화아연의 합금($\text{In}_2\text{O}_3\text{-ZnO}$), 산화아연(ZnO) 등)을 사용하여, 웨트에칭으로 형성한다. 제1 전극(13)을 선택적으로 에칭할 때, 절연막(18)과 선택비를 취하도록 에칭 조건 또는 재료를 적절히 설정한다.
- [0059] 이어서, 도포법으로 절연막을 전체 면에 형성한 후, 회절격자 패턴 또는 반투막으로 이루어진 광강도 저감 기능

을 가지는 보조 패턴을 설치한 포토마스크 또는 레티클을 사용해서 분리벽(11)을 형성한다. 분리벽(11)은 TFT의 전극에 도달하는 개구부와 겹치는 위치에 형성한다. 분리벽(11)을 TFT의 전극에 도달하는 개구부와 겹치는 위치에 형성하면 분리벽과 제1 전극 사이의 접착력이 향상되므로 바람직하다. 여기에서는 감광성 수지막(20)을 전체면에 형성한 후, 반투막으로 이루어진 광강도 저감 기능을 가지는 보조 패턴을 설치한 포토마스크를 사용해서 노광한 예를 도 1a에 나타낸다.

[0060] 도 1a에 있어서, 노광 마스크(400)는, Cr 등의 금속막으로 이루어진 차광부(401)와, 광강도 저감 기능을 가지는 보조 패턴으로서, 반투막이 설치된 부분(반투과부라고도 부른다)(402)이 설치되어 있다. 노광 마스크의 단면도에 있어서, 차광부(401)의 폭은 t2로 나타내고, 반투막이 설치된 부분(402)의 폭은 t1로 나타낸다. 반투막이 설치된 부분(402)에 있어서 차광부(401)와 겹치는 부분은, 빛은 투과하지 않는다. 여기에서는 노광 마스크의 일부로서 반투막을 사용한 예를 제시했지만, 회절격자 패턴을 사용해도 된다.

[0061] 도 1a에 나타내는 노광 마스크를 사용해서 감광성 수지막(20)의 노광을 행하면, 비노광 영역과 노광 영역이 형성된다. 노광시에는, 빛이 차광부(401) 주위를 통과하고, 반투막이 설치된 부분(402)을 통과함으로써 도 1a의 점선으로 나타낸 노광 영역이 형성된다. 그리고, 노광 영역을 제거하면 바닥을 향해 퍼지는 단면 형상을 가지는 분리벽(11)이 형성된다. 다시 말해, 도 1a에 나타낸 바와 같이 분리벽(11)은, 막 두께가 두꺼운 부분과, 막 두께가 얇은 부분을 가지고 있다. 분리벽에 있어서의 막 두께가 얇은 부분은, 막 두께가 두꺼운 부분의 적어도 반 이하의 막 두께가 되도록 형성한다. 이때, 막 두께가 두꺼운 부분은 절연막(18)의 평면으로부터 측정한 두께가 두꺼운 부분을 가리킨다. 분리벽(11)의 높이(즉, 막 두께가 두꺼운 부분의 높이)가 $2\mu\text{m}$ 이상이면, 커버리지 불량이 생기기 쉬우므로, 분리벽(11)의 높이는 낮은($2\mu\text{m}$ 미만) 것이 바람직하다. 도 1a에 나타낸 바와 같이, TFT의 전극에 도달하는 개구부와 겹치는 부분(11)과 다른 폭을 가지는 부분을 배선(19) 위에 형성한다.

[0062] 또한 여기에서는 감광성 수지막(20)을 사용해서 형성하는 예를 제시했지만, 절연막을 전체면에 형성한 후, 회절격자 패턴 또는 반투막으로 이루어진 광강도 저감 기능을 가지는 보조 패턴을 설치한 포토마스크 또는 레티클을 사용해서 레지스트 마스크를 형성하고, 레지스트 마스크를 마스크로 사용해서 에칭함으로써, 바닥을 향해 퍼지는 단면 형상을 가지는 분리벽(11)을 형성해도 된다.

[0063] 다음으로, 유기 화합물을 포함하는 층(14)을 증착법으로 형성한다. 증착법으로 형성할 경우에는, 도 1b에 나타낸 바와 같이 증착 마스크(21)를 사용해서 선택적으로 유기 화합물을 포함하는 층(14)을 형성한다. 이때, 도 1b는, 실제로 증착을 행할 때와는 상하 방향을 반대로 보이고 있다. 증착을 행하는 경우에는, 기판 홀더와 증착 마스크의 사이에 기판을 개재하고, 기판 홀더에 설치된 영구자석으로 금속으로 이루어진 증착 마스크를 끌어당겨서 기판을 고정하고, 제1 전극의 노출된 평면 아래에 증착원이 위치하도록 해서 증착을 행한다.

[0064] 도 1b에서는 유기 화합물을 포함하는 층(14)을 단층으로서 나타내지만, 유기 화합물을 포함하는 층(14)은 정공 주입층(또는 정공수송층), 발광층, 전자주입층(또는 전자수송층) 등이 적층된 적층구조다. 이때, 신뢰성을 향상시키기 위해서, 유기 화합물을 포함하는 층(14)의 형성 직전에 진공가열($100^\circ\text{C} \sim 250^\circ\text{C}$)을 행해서 탈기를 행하는 것이 바람직하다. 예를 들면 증착법을 이용할 경우, 진공도가 $5 \times 10^{-3} \text{ Torr} (0.665 \text{ Pa})$ 이하, 바람직하게는 10^{-4} 내지 10^{-6} Pa 까지 진공 배기된 성막실에서 증착을 행한다. 증착시, 미리, 저항 가열에 의해 유기 화합물은 기화되어 있고, 증착시에 서터가 열려 있으면 기판 방향으로 비산한다. 기화된 유기 화합물은, 위쪽으로 비산하고, 증착 마스크에 설치된 개구부를 통해 기판 위에 증착된다.

[0065] 도 2a 및 2b에 증착 장치의 일례를 제시한다.

[0066] 도 2a에 나타내는 증착 장치에는, 증착 재료의 승화 방향을 유지하기 위해서 증착 방지 부재가 설치된 성막실이 포함되고, 증착 방지 부재에는 복수의 개구부가 설치된다. 증착 재료는 그 복수의 개구부를 통해 승화한다. 증착 방지 부재 아래에는, 기판의 이동 방향(반송 방향이라고도 부른다)과 수직인 방향으로 이동 가능한 증착원이 설치된다. 또한 증착 방지 부재의 폭 Wb은, 기판의 폭 Wa보다도 넓게 하여, 증착막의 막 두께 균일성을 향상시킨다. 이하에 증착 장치의 기구를 간략히 나타낸다.

[0067] 기판(701)은 미리 증착 마스크(702)와 맞춰져 위치한다. 위치가 맞춰진 상태에서 화살표 방향(증착 재료의 승화 방향(706))으로 기판이 반송된다. 기판은 반송되어서, 증착 방지 부재(703a)의 위쪽을 통과한다. 증착 방지 부재(703a)에는 개구부(703b)가 설치되어 있어, 증착원(704)으로부터의 증착 재료가 개구부(703b)를 통해 승화한다. 개구부(703b)로부터 증착 재료의 승화 방향(706)을 유지하기 위해서, 증착 방지 부재(703a)는 증착 방지 부재 자체에는 부착되지 않도록 가열된다.

- [0068] 증착원(704)에는 복수의 도가니를 설치할 수 있고, 화살표 방향(증착원의 이동 방향(705))으로 이동할 수 있다. 증착 방법으로는 저항 가열법을 이용한다. 또한, 증착원이 이동하는 범위는 기관의 폭 W_a 보다 넓은 것이 바람직하다. 또한, 증착 방지 부재의 폭 W_b 도 기관의 폭 W_a 보다 넓게 하는 것이 바람직하며, 이로써 증착막의 막 두께 균일성이 향상된다.
- [0069] 이때, 도 2a의 증착 장치에 있어서, 개구부(703b)의 형상이나 수는 특별히 한정되지 않는다.
- [0070] 증착원의 도가니에 증착 재료를 보급하기 위해서, 성막실에 게이트를 통해 연결하는 설치실을 형성해도 된다. 또한 하나의 성막실에 복수의 증착원과 증착 방지 부재를 형성해도 된다. 복수의 증착원을 설치하고, 설치실을 설치한 경우의 증착 장치의 평면도를 도 2b에 나타낸다. 증착원의 이동 방향(705)으로 설치실(707)을 설치한다. 증착 재료를 보급할 때에는, 증착원을 설치실까지 이동시켜서 보급하면 된다. 증착원이 성막실에 고정되어 있을 경우에는, 증착원에 증착 재료를 보급하기 위해 성막실 내를 대기압으로 해야 한다. 따라서 다시 증착하기 위해 성막실을 진공으로 하는 데에 시간을 요하게 된다. 설치실(707)을 설치하면, 성막실(700)의 진공도를 유지한 채, 설치실(707) 내만을 대기압과 진공으로 전환할 수 있으므로, 단시간에 증착 재료의 보급이 가능해 진다.
- [0071] 여기에서는 하나의 성막실에 하나의 증착원을 설치한 예를 게시했지만, 하나의 성막실에 2 이상의 수의 증착원을 형성해도 된다.
- [0072] 증착시, 막 두께가 두꺼운 영역, 즉 분리벽(11)의 상부는 증착 마스크에 접하고 간격을 유지하는 기능을 한다. 분리벽(11)이 제1 전극을 둘러싸도록 배치되어 있을 경우, 마스크의 아래 쪽에 있어서 통로가 설치되지 않는 영역, 예를 들면 이웃하는 화소에 증착하는 것을 막을 수 있다. 이때, 분리벽(11)은 각 제1 전극의 단부를 감싸도록 절연막(18)에 형성되고, 제1 전극은 인접하는 제1 전극으로부터 절연되어 쇼트 회로로부터 방지된다. 또한, 막 두께가 두꺼운 영역, 즉 분리벽(11)의 상부는 TFT의 전극에 도달하는 개구부와 겹친다.
- [0073] 분리벽(11)의 폭이 크면, 개구율이 감소하므로, 가능한 한 분리벽의 윗면 형상을 작게 해서 개구율 향상시키고, 화질 향상을 피하는 것이 바람직하다. 또한, 유기 화합물을 포함하는 층(14)을 분리벽(11)의 막 두께가 얇은 부분과 겹침으로써, 분리벽 아래에 형성된 제1 전극과 나중에 형성되는 제2 전극은 쇼트 회로로부터 효과적으로 방지될 수 있다. 환언하면, 분리벽(11)과 겹치는 유기 화합물을 포함하는 층(14)의 부분, 즉 발광에 기여하지 않는 부분 또한 분리벽의 일부 기능을 한다.
- [0074] 다음으로, 유기 화합물을 포함하는 층(14) 위에 음극의 기능을 하는 제2 전극(15)을 형성한다. 제2 전극(15)을 형성할 때 증착 마스크가 또한 사용된다. 증착 마스크의 개구부가 전체 화소부에 해당하면, 화소부가 아닌 영역에 형성된 구조는 증착 마스크에 거리를 유지한다.
- [0075] 이상의 공정을 통해, 도 1c에 나타내는 구조를 얻을 수 있다. 또한 유기 화합물을 포함하는 층(14)이나 제2 전극(15)의 성막 방법으로는, TFT(16)에 데미지를 주지 않는 저항 가열법이 바람직하고, 도포법(잉크젯법이나 스핀 코트법 등)도 사용할 수 있다. 또한 유기 화합물을 포함하는 층(14)에는 도포법으로 형성한 막과 증착법에 의한 막을 적층해도 된다. 예를 들면, 정공주입층의 작용을 하는 폴리(에틸렌 디옥시티오펜)/폴리(스티렌술폰산) 수용액(PEDOT/PSS), 폴리아닐린/캄페 술폰산 수용액(PANI/CSA), PTPDES, Et-PTPDEK, 또는 PPBA 등을 스핀 코트법으로 도포, 소성한 후, 증착법에 의해 발광층, 전자수송층 등을 적층해도 된다.
- [0076] 도 1c에 있어서, 10은 기관, 11은 분리벽, 12는 하지 절연막, 13은 제1 전극, 14는 유기 화합물을 포함하는 층, 15는 제2 전극, 16은 TFT, 17은 게이트 절연막을 포함하는 절연막의 적층, 18은 절연막, 19는 전원 공급선 등의 배선이다. 이때, 도 1c에서, 제1 전극(13)은 발광소자의 양극의 기능을 하게 하고, 제2 전극은 발광소자의 음극의 기능을 하게 한다. 그러나 특별히 한정되지 않고, 재료를 적절히 선택하여 제1 전극은 음극의 기능을 하게 하고, 제2 전극은 양극의 기능을 하게 하는 것도 가능하다.
- [0077] 또한 본 발명은 도 1a의 TFT구조에 한정되지 않고, 필요하다면 채널 형성 영역과 드레인 영역(또는 소스 영역) 사이에 LDD영역을 가지는 저농도 드레인(LDD: Lightly Doped Drain) 구조로 해도 된다. 이 구조는 채널 형성 영역과, 고농도로 불순물원소를 첨가해서 형성하는 소스 영역 또는 드레인 영역 사이에 저농도로 불순물원소를 첨가한 영역을 설치한 것이며, 이 영역을 LDD영역이라고 부르고 있다. 또한 게이트 절연막을 사이에 두고 LDD영역을 게이트 전극과 겹쳐서 배치한, 소위 GOLD(Gate-Drain Overlapped LDD) 구조로 해도 된다.
- [0078] 또한 여기에서는 n채널형 TFT를 사용하여 설명했지만, n형 불순물원소 대신에 p형 불순물원소를 사용함으로써 p채널형 TFT를 형성할 수 있다는 것은 말할 필요도 없다.

- [0079] 또한 여기에서는, 톱 게이트형 TFT를 사용해서 일례를 설명했지만, TFT구조에 상관없이 본 발명을 적용하는 것이 가능한데, 예를 들면 보텀 게이트형(역스태거형) TFT나 순스태거형 TFT에 적용할 수 있다.
- [0080] 본 명세서에 있어서, TFT의 활성층이 되는 반도체층으로는, 규소를 주성분으로 하는 반도체막, 유기재료를 주성분으로 하는 반도체막, 또는 금속산화물을 주성분으로 하는 반도체막을 사용할 수 있다. 규소를 주성분으로 하는 반도체막으로는, 비정질 반도체막, 결정구조를 포함하는 반도체막, 비정질구조를 포함하는 화합물 반도체막 등을 사용할 수 있다. 구체적으로는 규소를 주성분으로 하는 반도체막으로서 아모포스 실리콘, 미결정 실리콘, 다결정 실리콘 등을 사용할 수 있다. 유기재료를 주성분으로 하는 반도체막으로는, 다른 원소와 조합해서 일정량의 탄소 또는 탄소의 동소체(다이아몬드를 제외한다)로 된 물질을 주성분으로 하는 반도체막을 사용할 수 있다. 구체적으로는, 펜타센, 테트라센, 티오펜 올리고머 유도체, 페닐렌 유도체, 프탈로시아닌 화합물, 폴리아세틸렌 유도체, 폴리티오펜 유도체, 시아닌 색소 등을 들 수 있다. 또한 금속산화물을 주성분으로 하는 반도체막으로는, 산화아연(ZnO), 아연과 갈륨과 인듐의 산화물(In-Ga-Zn-O) 등을 사용할 수 있다.
- [0081] (실시예 2)
- [0082] 본 실시예에서는, 본 실시예 1과는 구조가 일부 다른 예를 도 3을 참조하여 설명한다.
- [0083] 여기에서는, 도 1의 층간 절연막을 1층 줄인 구조, 구체적으로는 도 1a 내지 1c에 나타내는 절연막(18)을 형성하지 않는 구조를 나타낸다. 또한, 도 3에 있어서 도 1a 내지 1c와 동일한 부분에는 동일한 부호를 사용한다.
- [0084] 실시예 1과 유사한 방법으로 절연 표면을 가지는 기판(10) 위에 TFT(16)를 제조한다. 이어서, 게이트 절연막을 포함하는 절연막의 적층(17) 위에 양극의 기능을 하는 제1 전극(33)을 형성한다. 제1 전극(33)은, 게이트 절연막을 포함하는 절연막의 적층(17) 위에, TFT의 소스 영역 또는 드레인 영역과 전기적으로 접속하는 전극과 일부 겹쳐서 겹치도록 형성된다.
- [0085] 이어서, 도포법으로 절연막을 전체 면에 형성한 후, 회절격자 패턴 또는 반투막으로 이루어진 광강도 저감 기능을 가지는 보조 패턴을 설치한 포토마스크 또는 레티클을 사용해서 분리벽(31)을 형성한다. 분리벽(31)에는 막 두께가 두꺼운 부분과, 막 두께가 얇은 부분이 포함된다. 또한 분리벽(31)은 게이트 절연막을 포함하는 절연막의 적층(17) 위에 설치하고, 전원 공급선 등의 배선(19)과 접한 상태로 덮는다.
- [0086] 다음으로, 유기 화합물을 포함하는 층(34)을 증착법으로 형성한다. 도 1a 내지 1c에 있어서, 유기 화합물을 포함하는 층(14)은 분리벽(11)에 있어서 막 두께가 얇은 부분과 일부 겹치는 예를 제시했지만, 도 3에서는, 유기 화합물을 포함하는 층(34)은, 분리벽(31)에 있어서 두꺼운 부분과도 겹치는 예를 제시하고 있다. 기판 평면에 수직인 단면에 있어서 방지부의 폭이 분리벽(31)의 막 두께가 두꺼운 부분보다 작은 부분에 증착 마스크가 사용되므로, 유기 화합물을 포함하는 층(34)은 도 3에 나타난 바와 같이 분리벽(31)의 막 두께가 두꺼운 부분과도 겹친다. 본 발명에서, 증착 마스크의 방지부의 폭은 분리벽의 폭과 비교하여, 작아도 되고, 같아도 되며, 달라도 된다. 또한, 유기 화합물을 포함하는 층(34)을 분리벽(31)의 두꺼운 부분과도 겹치게 함으로써, 분리벽 하부에 형성된 TFT와 후에 형성되는 제2 전극은 쇼트 회로로부터 효과적으로 방지될 수 있다.
- [0087] 다음으로, 유기 화합물을 포함하는 층(34) 위에 음극의 기능을 하는 제2 전극(15)을 형성한다.
- [0088] 이상의 공정을 통해 도 3에 나타내는 구조를 얻을 수 있다.
- [0089] 따라서, 도 3에 나타난 구조는, 도 1a 내지 1c와 비교해서 적은 공정 수로 발광 장치를 제조할 수 있다.
- [0090] 본 실시예는, 실시예 1과 자유롭게 조합할 수 있다.
- [0091] (실시예 3)
- [0092] 본 실시예에서는, 복수의 발광소자가 배치된 화소부(표시 영역이라고도 부른다)에 설치하는 분리벽과, 화소부 주변을 둘러싸도록 배치하는 구조물을 설치하는 예를 제시한다.
- [0093] 여기에서는, 도 4a 및 도 4b를 참조하여, 패시브 매트릭스형 발광 장치를 제조하는 예를 제시한다.
- [0094] 제1 기판(301) 위에, 제1 전극(303)을 형성하고, 그 제1 전극(303)의 단부를 덮어서 분리벽(302)을 형성한다. 또한 분리벽(302)과 동일 공정에서 구조물(304)을 형성한다. 분리벽(302)과 구조물(304)의 두께는 다르다. 이 단계의 단면도를 도 4a에 나타낸다.
- [0095] 다음으로, 제1 전극(303) 위에 유기 화합물을 포함하는 층(305)을 형성하고, 그 위에 제2 전극(307)을 형성한다. 이때 증착법으로 유기 화합물을 포함하는 층(305)을 형성하는 데 있어서, 구조물(304)은 증착 마스크

와 제1 전극(303)이 서로 접촉하는 것을 방지한다. 또한, 구조물(304)은 증착 마스크와 분리벽(302)이 서로 접촉하는 것도 방지할 수 있다.

[0096] 그리고, 제2 기관(308)과 제1 기관(301)을 접촉층(309)으로 부착해서 밀봉한다.

[0097] 도 4b에 나타난 바와 같이 제1 기관(301) 위에 화소부(306)의 주변을 둘러싸도록 배치하는 구조물(304)은 제2 기관(308)을 사용해서 밀봉할 경우, 한 쌍의 기관 간격을 유지할 수 있다. 또한 구조물과 한 쌍의 기관으로 둘러싸인 영역을 밀폐해서 화소부를 밀봉할 수도 있다. 즉, 구조물(304)은 외부로부터 불순물이나 습기가 침입하는 것을 방지할 수 있다.

[0098] 분리벽(302)과 구조물(304)은 회절격자 패턴, 또는 반투과부를 가지는 포토마스크 또는 레티클을 사용해서 동일 공정에서 형성한다.

[0099] 액티브 매트릭스형 발광 장치를 제조할 경우에는, 마찬가지로 복수의 발광소자가 배치된 화소부(표시 영역이라고도 부른다)에 설치하는 분리벽과, 화소부 주변을 둘러싸도록 배치하는 구조물을 형성하면 된다.

[0100] 액티브 매트릭스형 발광 장치를 제조하는 경우에는, 화소에 배치하는 TFT와 동일 공정으로 구동회로의 일부를 TFT로 형성할 수도 있다. 그 경우, 화소부 주변에 구동회로를 배치한다. 또한 그 구동회로와 접치는 위치에 구조물을 형성해도 된다.

[0101] 본 실시예는, 실시예 1 또는 실시예 2와 자유롭게 조합할 수 있다.

[0102] 예를 들면, 분리벽을 바닥을 향해 퍼지는 형상으로 형성하고, 분리벽의 일부를 구조물과 동일한 막 두께로 함으로써, 분리벽과 구조물 모두로 한 쌍의 기관 간격을 유지할 수 있다. 하나의 화소를 둘러싸도록 이러한 윗면 형상을 가지는 분리벽을 설치할 경우, 제2 기관과 분리벽으로 하나의 화소를 밀폐해서 밀봉할 수 있고, 그 주변을 구조물로 더욱 밀폐해서 밀봉할 수 있다. 상기와 같이 밀봉을 2회 행함으로써, 신뢰성 높은 발광장치를 얻을 수 있다. 한 쌍의 기관이 분리벽과 구조물로 지지되므로, 외부로부터 발광장치에 충격이 가해져도, 충격의 힘을 흡수할 수 있다. 따라서, 내구력 있는 발광장치를 제조할 수 있다.

[0103] (실시예 4)

[0104] 본 실시예에서는, TFT를 제조하고, 감광성 수지막을 전체 면에 형성한 후, 반투막으로 이루어진 광강도 저감 기능을 가지는 보조 패턴을 설치한 포토마스크를 사용해서 분리벽을 형성하고, 발광 장치를 완성할 때까지의 공정에 대해서 이하에 나타낸다.

[0105] 우선, 절연 표면을 가지는 기관(100) 위에 하지막으로서, 스퍼터링법, PVD법(Physical Vapor Deposition), 감압CVD법(LPCVD법), 또는 플라즈마CVD법 등의 CVD법(Chemical Vapor Deposition) 등으로 질화산화규소막(SiNO)을 사용해서 하지막(101a)을 10 ~ 200nm(바람직하게는 50 ~ 100nm) 형성하고, 산화질화규소막(SiON)을 사용해서 하지막(101b)을 50 ~ 200nm(바람직하게는 100 ~ 150nm) 적층한다. 본 실시예에서는, 플라즈마CVD법을 이용해서 하지막(101a), 하지막(101b)을 형성한다. 기관(100)으로는, 유리 기관, 석영기관이나 실리콘 기관, 금속기관, 또는 스테인레스 기관의 표면에 절연막을 형성한 것을 사용해도 된다. 또한 본 실시예의 처리 온도를 견딜 수 있는 내열성을 가지는 플라스틱 기관을 사용해도 되고, 필름과 같은 유연성 기관을 사용해도 된다. 플라스틱 기관으로는 PET(폴리에틸렌테레프탈레이트), PEN(폴리에틸렌나프탈레이트), PES(폴리에테르술폰)로 된 기관, 유연성 기관으로는 아크릴 등의 합성 수지를 사용할 수 있다.

[0106] 하지막으로는, 산화규소, 질화규소, 산화질화규소, 질화산화규소 등을 사용할 수 있고, 단층으로 해도 되고 2층, 3층으로 한 적층구조로 해도 된다. 본 명세서에서 산화질화규소는 산소의 조성비가 질소의 조성비보다 큰 물질로, 질소를 포함하는 산화규소라고도 할 수 있다. 마찬가지로, 질화산화규소는 질소의 조성비가 산소의 조성비보다 큰 물질로, 산소를 포함하는 질화규소라고도 할 수 있다. 본 실시예에서는, 기관 위에 SiH₄, NH₃, N₂O, N₂ 및 H₂을 반응 가스로 사용해서 질화산화규소막을 막 두께 50nm로 형성하고, SiH₄ 및 N₂O를 반응 가스로 사용해서 산화질화규소막을 막 두께 100nm로 형성한다. 질화산화규소막의 막 두께를 140nm, 적층하는 산화질화규소막의 막 두께를 100nm로 해도 된다.

[0107] 이어서, 하지막 위에 반도체막을 형성한다. 반도체막은 25 ~ 200nm(바람직하게는 30 ~ 150nm)의 두께로 공지의 방법(스퍼터링법, LPCVD법, 또는 플라즈마CVD법 등)으로 성막하면 된다. 본 실시예에서는, 비정질 반도체막을 레이저로 결정화함으로써 형성된 결정성 반도체막을 사용하는 것이 바람직하다. 결정성 반도체막을 사용할 경우, 그 결정성 반도체막의 제조 방법은, 공지의 방법(레이저 결정화법, 열결정화법, 또는 니켈 등의 결정화를

촉진하는 원소를 사용한 열결정화법 등)을 이용하면 된다.

- [0108] 연속발진이 가능한 고체레이저를 사용하고, 기본파의 제2 고조파 ~ 제4 고조파의 레이저빔을 조사함으로써 대입 경의 결정을 얻을 수 있다. 대표적으로는, Nd:YVO₄레이저(기본파: 1064nm)의 제2 고조파(532nm)나 제3 고조파(355nm)를 이용하는 것이 바람직하다. 구체적으로는, 연속발진의 YVO₄레이저로부터 쏘아진 레이저빔을 비선형 광학 소자에 의해 고조파로 변환하여, 출력 수 W 이상의 레이저빔을 얻는다. 그리고, 바람직하게는 광학계에 의해 조사 면에 사각형 또는 타원형의 레이저빔으로 형성하고, 반도체막에 조사한다. 이때의 에너지밀도는 0.001~100MW/cm² 정도(바람직하게는 0.1~10MW/cm²)가 필요하다. 그리고, 주사 속도를 0.5 ~ 2000cm/sec 정도(바람직하게는 10 ~ 200cm/sec)로 해서 조사한다.
- [0109] 레이저의 빔 형상은 선형으로 하는 것이 바람직하다. 그 결과, 스루풋을 향상시킬 수 있다. 또한 레이저는, 반도체막에 대하여 입사각 $\theta(0^\circ < \theta < 90^\circ)$ 를 갖도록 해서 조사하는 것이 바람직하다. 이는 레이저 간섭을 방지하기 위함이다.
- [0110] 이러한 레이저와, 반도체막을 상대적으로 이동시킴으로써, 레이저조사를 행할 수 있다. 또한, 레이저조사에 있어서, 빔을 정밀도 좋게 포개거나, 레이저조사 시작 위치나 레이저조사 종료 위치를 제어하기 위해서, 마커를 형성할 수도 있다. 마커는 비정질 반도체막과 동시에, 기판 위에 형성하면 된다.
- [0111] 레이저로는, 연속 발진 또는 펄스 발진의 기체레이저, 고체레이저, 구리증기 레이저, 금증기 레이저 등을 사용할 수 있다. 기체레이저로는, 엑시머레이저, Ar레이저, Kr레이저, He-Cd레이저 등을 들 수 있고, 고체레이저로는, YAG레이저, YVO₄레이저, YLF레이저, YAlO₃레이저, Y₂O₃레이저, 유리레이저, 루비레이저, 알렉산드라이트레이저, Ti:사파이어레이저 등을 들 수 있다.
- [0112] 반도체막을 형성하는 재료로는, 실란이나 게르만으로 대표되는 반도체재료 가스를 사용해서 기상성장법이나 스퍼터링법으로 제조되는 비정질 반도체(이하 「아모포스 반도체: AS」라고도 한다), 상기 비정질 반도체를 빛에너지나 열에너지를 이용해서 결정화시킨 다결정 반도체, 또는 세미 아모포스(미결정 혹은 마이크로 크리스털이라고도 불린다. 이하 「SAS」라고도 한다) 반도체 등을 사용할 수 있다.
- [0113] 또한, 펄스 발진의 레이저빔의 발진 주파수를 0.5MHz 이상으로 해서 보통 이용되고 있는 수십 Hz ~ 수백 Hz의 주파수대보다도 현저하게 높은 주파수대를 이용해서 레이저 결정화를 행해도 된다. 펄스 발진으로 레이저빔을 반도체막에 조사하고 나서 반도체막이 완전히 고화할 때까지의 시간은 수십 nsec ~ 수백 nsec라고 알려져 있다. 상기 주파수대를 이용함으로써, 반도체막이 레이저빔에 의해 용융하고 나서 고화하기 전까지, 다음 펄스의 레이저빔을 조사할 수 있다. 따라서, 반도체막에 있어서 고체와 액체 사이의 계면을 연속적으로 이동시킬 수 있으므로, 주사 방향을 향해서 연속적으로 성장한 결정립을 가지는 반도체막이 형성된다. 구체적으로는, 결정립의 주사 방향에 있어서의 폭이 10 ~ 30 μm , 주사 방향에 대하여 수직인 방향에 있어서의 폭이 1~5 μm 정도인 결정립의 집합을 형성할 수 있다. 상기 주사 방향을 따라 길게 연장된 단결정의 결정립을 형성함으로써, 적어도 박막 트랜지스터의 채널 방향으로는 결정립계가 대부분 존재하지 않는 반도체막을 형성할 수 있게 된다.
- [0114] 회가스나 질소 등의 불활성 가스 분위기로 레이저빔을 조사하도록 해도 된다. 이에 따라 레이저빔의 조사로 인해 반도체 표면이 거칠어지는 것을 억제할 수 있고, 계면 준위 밀도의 편차에 의해 발생하는 스레슬드의 편차를 억제할 수 있다.
- [0115] 비정질 반도체막의 결정화는, 열처리와 레이저빔 조사에 의한 결정화를 조합해도 되고, 열처리나 레이저빔 조사를 단독으로, 복수 회 행해도 된다.
- [0116] 본 실시예에서는, 하지막(101b) 위에, 비정질 반도체막을 형성하고, 비정질 반도체막을 결정화시킴으로써 결정성 반도체막을 형성한다. 비정질 반도체막으로는, SiH₄, H₂의 반응 가스에 의해 형성하는 비정질 규소를 사용한다. 본 실시예에 있어서, 하지막(101a), 하지막(101b), 비정질 반도체막은 동일 챔버 내에서 진공을 유지한 상태로 330℃의 동일 온도에서, 반응 가스를 교환하면서 연속적으로 형성한다. 이어서, 비정질 반도체막에 레이저광을 조사하는데, 구체적으로는, 레이저의 반복 주파수가 10MHz 이상인 레이저 발진기로부터 방출한 기본파를 이용해서 결정성 반도체막을 형성한다. 이때의 레이저빔의 최고 출력의 범위는, 1GW/cm² ~ 1TW/cm²으로 한다. 이 단계의 단면도를 도 5a에 나타낸다.
- [0117] 이렇게 하여 얻어지는 결정성 반도체막에 대하여, 박막 트랜지스터의 역치 전압을 제어하기 위해서 미량의 불순물원소(붕소 또는 인)를 도핑해도 된다. 이 불순물원소의 도핑은 결정화 공정 전에 비정질 반도체막에 행해도

된다. 비정질 반도체막에 불순물원소를 도핑하면, 그 후의 결정화를 위한 가열처리에 의해, 불순물의 활성화도 행할 수 있다. 또한 도핑 시에 발생하는 결함 등도 개선할 수 있다.

[0118] 다음으로, 결정성 반도체막(102)을 마스크를 사용해서 선택적으로 에칭한다. 본 실시예에서는 결정성 반도체막(102) 위에 형성된 산화막을 제거한 후, 다른 산화막을 형성한다. 그리고, 포토마스크를 형성하고, 포토리소그래픽법을 이용한 패터닝 처리에 의해, 반도체층(103), 반도체층(104), 반도체층(105), 및 반도체층(106)을 형성한다.

[0119] 다음으로, 반도체층 위의 산화막을 제거하고, 반도체층(103), 반도체층(104), 반도체층(105), 및 반도체층(106)을 덮는 게이트 절연층(107)을 형성한다.

[0120] 게이트 절연층(107)은 플라즈마CVD법 또는 스퍼터링법 등을 이용하여, 두께 10 ~ 150nm로 규소를 포함하는 절연막을 사용해서 형성한다. 게이트 절연층(107)으로는, 질화규소, 산화규소, 산화질화규소, 질화산화규소로 대표되는 규소의 산화물 재료 또는 질화물 재료 등의 공지의 재료로 형성하면 되고, 단층 구조로 해도 되고 적층 구조로 해도 된다. 본 실시예에서, 게이트 절연층은 질화규소막, 산화규소막, 질화규소막의 3층의 적층으로 형성한다. 또는 산화질화규소막의 단층, 또는 2층으로 이루어진 적층으로 해도 된다. 바람직하게는, 치밀한 막질을 가지는 질화규소막이 사용된다. 또한, 반도체층과 게이트 절연층 사이에, 막 두께 1~ 100nm, 바람직하게는 1~ 10nm, 더 바람직하게는 2 ~ 5nm인 막 두께가 얇은 산화규소막을 형성해도 된다. 얇은 산화규소막의 형성 방법으로는, GRTA법, LRTA법 등을 이용해서 반도체 영역 표면을 산화하고, 열산화막을 형성함으로써 막 두께가 얇은 산화규소막을 형성할 수 있다.

[0121] 이어서, 게이트 절연층(107) 위에, 게이트 전극층으로 사용하는 막 두께 20 ~ 100nm의 제1 도전막(108)과, 막 두께 100 ~ 400nm의 제2 도전막(109)을 적층해서 형성한다(도 5b 참조).

[0122] 제1 도전막(108) 및 제2 도전막(109)은 스퍼터링법, 증착법, CVD법 등의 공지의 방법으로 형성할 수 있다. 각 제1 도전막(108) 및 제2 도전막(109)은 탄탈(Ta), 텅스텐(W), 티타늄(Ti), 몰리브덴(Mo), 알루미늄(Al), 구리(Cu), 크롬(Cr), 네오디뮴(Nd)으로부터 선택된 원소, 또는 상기 원소를 주성분으로 하는 합금 재료 혹은 화합물 재료로 형성하면 된다. 또한 제1 도전막(108) 및 제2 도전막(109)으로서 인 등의 불순물원소를 도핑한 다결정 실리콘막으로 대표되는 반도체막이나, AgPdCu합금을 사용해도 된다. 또한 2층 구조에 한정되지 않고, 예를 들면 제1 도전막으로서 막 두께 50nm의 텅스텐 막, 제2 도전막으로서 막 두께 500nm의 알루미늄과 실리콘의 합금(Al-Si)막, 제3 도전막으로서 막 두께 30nm의 질화티타늄막을 순차 적층한 3층 구조로 해도 된다. 3층 구조로 할 경우, 제1 도전막의 텅스텐 대신에 질화텅스텐을 사용해도 되고, 제2 도전막의 알루미늄과 실리콘의 합금(Al-Si)막 대신에 알루미늄과 티타늄의 합금막(Al-Ti)을 사용해도 되고, 제3 도전막의 질화티타늄막 대신에 티타늄막을 사용해도 된다. 또한 게이트 전극층은 단층 구조로 해도 된다. 본 실시예에서는, 제1 도전막(108)으로서 질화탄탈(TaN)을 막 두께 30nm로 형성하고, 제2 도전막(109)으로서 텅스텐(W)을 막 두께 370nm로 형성한다.

[0123] 다음으로, 회절격자 패턴 또는 반투막으로 이루어진 광강도 저감 기능을 가지는 보조 패턴을 설치한 포토마스크 또는 레티클을 사용해서 레지스트 마스크를 형성하고, 제1 도전막(108) 및 제2 도전막(108)을 선택적으로 에칭하고, 제1 게이트 전극층, 도전층, 및 제2 게이트 전극층을 테이퍼 형상을 가지도록 형성한다. 레지스트 마스크는 막 두께가 두꺼운 부분과 막 두께가 얇은 부분을 가지고, 후에 채널 형성 영역이 형성되는 부분과 레지스트 마스크의 막 두께가 두꺼운 부분이 겹치도록 형성한다. 바닥을 향해 퍼지는 단면 형상의 전극 또는 배선을 얻은 후, 레지스트 마스크를 제거한다.

[0124] 이상의 공정을 통해, 주변구동 회로영역(204)에 제1 게이트 전극층(121) 및 제2 게이트 전극층(131)으로 된 게이트 전극층(117), 제1 게이트 전극층(122) 및 제2 게이트 전극층(132)으로 된 게이트 전극층(118)을 형성할 수 있고, 화소 영역(206)에 제1 게이트 전극층(124) 및 제2 게이트 전극층(134)으로 된 게이트 전극층(127), 제1 게이트 전극층(125) 및 제2 게이트 전극층(135)으로 된 게이트 전극층(128), 제1 게이트 전극층(126) 및 제2 게이트 전극층(136)으로 된 게이트 전극층(129)을 형성할 수 있고, 접속 영역(205)에 도전층(123) 및 도전층(133)으로 이루어진 도전층(130)을 형성할 수 있다(도 5c 참조). 본 실시예에서는, 게이트 전극층의 형성을 드라이에칭으로 행하지만 습식 에칭으로 해도 된다.

[0125] 이때, 게이트 전극층을 형성할 때의 에칭 공정에 의해, 게이트 절연층(107)이 다소 에칭되어, 그 막 두께가 줄어드는(소위 막 감소) 경우가 있다.

[0126] 다음으로, 게이트 전극층(117), 게이트 전극층(118), 게이트 전극층(127), 게이트 전극층(128), 게이트 전극층(129), 도전층(130)을 마스크로 사용해서, n형을 부여하는 불순물원소(151)를 첨가하여, 제1 n형 불순물영역

(140a), 제1 n형 불순물영역(140b), 제1 n형 불순물영역(141a), 제1 n형 불순물영역(141b), 제1 n형 불순물영역(142a), 제1 n형 불순물영역(142b), 제1 n형 불순물영역(142c), 제1 n형 불순물영역(143a), 제1 n형 불순물영역(143b)을 형성한다(도 6a 참조). 여기에서는, 불순물원소를 포함하는 도핑 가스로서 포스핀(PH₃)을 사용하여, 제1 n형 불순물영역(140a), 제1 n형 불순물영역(140b), 제1 n형 불순물영역(141a), 제1 n형 불순물영역(141b), 제1 n형 불순물영역(142a), 제1 n형 불순물영역(142b), 제1 n형 불순물영역(142c), 제1 n형 불순물영역(143a), 제1 n형 불순물영역(143b)에, n형을 부여하는 불순물원소가 1×10^{17} 내지 $5 \times 10^{18} / \text{cm}^3$ 정도의 농도로 포함되도록 첨가한다.

[0127] 다음으로, 반도체층(103), 반도체층(105)의 일부, 반도체층(106)을 덮는 마스크(153a), 마스크(153b), 마스크(153c), 및 마스크(153d)를 형성한다. 마스크(153a), 마스크(153b), 마스크(153c), 마스크(153d), 제2 게이트 전극층(132)을 마스크로 사용해서 n형을 부여하는 불순물원소(152)를 첨가하여, 제2 n형 불순물영역(144a), 제2 n형 불순물영역(144b), 제3 n형 불순물영역(145a), 제3 n형 불순물영역(145b), 제2 n형 불순물영역(147a), 제2 n형 불순물영역(147b), 제2 n형 불순물영역(147c), 제3 n형 불순물영역(148a), 제3 n형 불순물영역(148b), 제3 n형 불순물영역(148c), 제3 n형 불순물영역(148d)을 형성한다(도 6b 참조). 여기에서는, 제2 n형 불순물영역(144a), 제2 n형 불순물영역(144b)에 n형을 부여하는 불순물원소가 $5 \times 10^{19} \sim 5 \times 10^{20} / \text{cm}^3$ 정도의 농도로 포함되도록 첨가한다. 제3 n형 불순물영역(145a), 제3 n형 불순물영역(145b)은, 제3 n형 불순물영역(148a), 제3 n형 불순물영역(148b), 제3 n형 불순물영역(148c), 제3 n형 불순물영역(148d)과 동일한 정도, 또는 약간 높은 농도로 n형을 부여하는 불순물원소를 포함하도록 형성한다. 또한 반도체층(104)에 채널 형성 영역(146)을 형성하고, 반도체층(105)에 채널 형성 영역(149a) 및 채널 형성 영역(149b)을 형성한다.

[0128] 제2 n형 불순물영역(144a), 제2 n형 불순물영역(144b), 제2 n형 불순물영역(147a), 제2 n형 불순물영역(147b), 제2 n형 불순물영역(147c)은 각각 고농도 n형 불순물영역이며, 소스, 드레인의 기능을 한다. 한편, 제3 n형 불순물영역(145a), 제3 n형 불순물영역(145b), 제3 n형 불순물영역(148a), 제3 n형 불순물영역(148b), 제3 n형 불순물영역(148c), 제3 n형 불순물영역(148d)은 각각 저농도 불순물영역이며, LDD(Lightly Doped Drain) 영역이 된다. n형 불순물영역(145a), n형 불순물영역(145b)은 각각, 게이트 절연층(107)을 사이에 두고, 제1 게이트 전극층(122)으로 덮여 있으므로 Lov영역이며, 드레인 근방의 전계를 완화하고, 핫 캐리어에 의한 온 전류의 열화를 억제할 수 있다. 그 결과, 고속 동작이 가능한 박막 트랜지스터를 형성할 수 있다. 한편, 제3 n형 불순물영역(148a), 제3 n형 불순물영역(148b), 제3 n형 불순물영역(148c), 제3 n형 불순물영역(148d)은 게이트 전극층(127), 또는 게이트 전극층(128)으로 덮여 있지 않은 Loff영역에 형성되므로, 드레인 근방의 전계를 완화해서 핫 캐리어 주입에 의한 열화를 막는 동시에, 오프 전류를 저감하는 효과가 있다. 그 결과, 신뢰성 높고, 저소비 전력의 반도체장치를 제조할 수 있다.

[0129] 이때, 본 실시예에서는, 불순물영역이 게이트 절연층을 사이에 두고 게이트 전극층과 겹치는 영역을 Lov영역으로 나타내고, 불순물영역이 게이트 절연층을 사이에 두고 게이트 전극층과 겹치지 않는 영역을 Loff영역으로 나타낸다.

[0130] 다음으로, 마스크(153a), 마스크(153b), 마스크(153c) 및 마스크(153d)를 제거하고, 반도체층(103), 반도체층(105)을 덮는 마스크(155a), 마스크(155b)를 형성한다. 마스크(155a), 마스크(155b), 게이트 전극층(117) 및 게이트 전극층(129)을 마스크로 사용해서 p형을 부여하는 불순물원소(154)를 첨가하여, 제1 p형 불순물영역(160a), 제1 p형 불순물영역(160b), 제1 p형 불순물영역(163a), 제1 p형 불순물영역(163b), 제2 p형 불순물영역(161a), 제2 p형 불순물영역(161b), 제2 p형 불순물영역(164a), 제2 p형 불순물영역(164b)을 형성한다(도 6c 참조). 본 실시예에서는, 불순물원소로서 붕소(B)를 사용한다. 여기에서는, 제1 p형 불순물영역(160a), 제1 p형 불순물영역(160b), 제1 p형 불순물영역(163a), 제1 p형 불순물영역(163b), 제2 p형 불순물영역(161a), 제2 p형 불순물영역(161b), 제2 p형 불순물영역(164a), 제2 p형 불순물영역(164b)에 p형을 부여하는 불순물원소가 $1 \times 10^{20} \sim 5 \times 10^{21} / \text{cm}^3$ 정도의 농도로 포함되도록 첨가한다. 본 실시예에서는, 제2 p형 불순물영역(161a), 제2 p형 불순물영역(161b), 제2 p형 불순물영역(164a), 제2 p형 불순물영역(164b)은, 게이트 전극층(117) 및 게이트 전극층(129)의 형상을 반영하고, 자기정합적으로 제1 p형 불순물영역(160a), 제1 p형 불순물영역(160b), 제1 p형 불순물영역(163a), 제1 p형 불순물영역(163b)보다 저농도가 되도록 형성한다. 또한 반도체층(103)에 채널 형성 영역(162), 반도체층(106)에 채널 형성 영역(165)을 형성한다.

[0131] 다음으로, 마스크(155a), 마스크(155b)를 O₂ 애싱이나 레지스트 박리액으로 제거하고, 산화막도 제거한다.

[0132] 다음으로, 불순물원소를 활성화하기 위해서 가열처리, 강한 빛의 조사, 또는 레이저빛의 조사를 행한다. 활성화

와 동시에 게이트 절연층에 대한 플라즈마 테미지나 게이트 절연층과 반도체층 사이의 계면에 대한 플라즈마 테미지를 회복할 수 있다.

[0133] 다음으로, 게이트 전극층, 게이트 절연층을 덮는 층간 절연층을 형성한다. 본 실시예에서는, 층간 절연층을 절연막(167)과 절연막(168)의 적층구조로 한다(도 7a 참조). 절연막(167)으로서 질화산화규소막을 막 두께 200nm로 형성하고, 절연막(168)으로서 산화질화절연막을 막 두께 800nm로 형성하고, 적층구조로 한다. 또는, 게이트 전극층, 게이트 절연층을 덮도록, 산화질화규소막을 막 두께 30nm로 형성하고, 질화산화규소막을 막 두께 140nm로 형성하고, 산화질화규소막을 막 두께 800nm 형성함으로써, 3층의 적층구조로 된 층간 절연층을 형성해도 된다. 본 실시예에서는, 절연막(167) 및 절연막(168)을 하지막과 유사한 방식으로 플라즈마CVD법을 이용해서 연속적으로 형성한다. 절연막(167) 및 절연막(168)은 질화규소막에 한정되지 않고, 스퍼터링법, 또는 플라즈마CVD를 이용한 질화산화규소막, 산화질화규소막, 산화규소막으로 해도 되고, 다른 규소를 포함하는 절연막을 단층 또는 3층 이상의 적층구조로서 사용해도 된다.

[0134] 다음으로, 질소분위기에서, 300 ~ 550℃로 1~ 12시간의 열처리를 행하여, 반도체층을 수소화하는 공정을 행한다. 바람직하게는, 400 ~ 500℃로 행한다. 이 공정은 층간 절연층인 절연막(167)에 포함되는 수소에 의해 반도체층의 탭글링 본드를 중단하는 공정이다. 본 실시예에서는, 410℃에서 가열처리를 행한다.

[0135] 다음으로, 레지스트으로 된 마스크를 사용해서 절연막(167), 절연막(168), 게이트 절연층(107)에 반도체층에 달하도록 콘택홀(개구부)을 형성한다. 에칭은 사용하는 재료의 선택비에 따라, 일 회 실시해도 되고, 복수 회 실시해도 된다.

[0136] 다음으로, 개구부를 덮도록 도전막을 형성하고, 도전막을 에칭해서 각 소스 영역 또는 드레인 영역의 일부와 각각 전기적으로 접속하는 소스 전극층 또는 드레인 전극층(169a), 소스 전극층 또는 드레인 전극층(169b), 소스 전극층 또는 드레인 전극층(170a), 소스 전극층 또는 드레인 전극층(170b), 소스 전극층 또는 드레인 전극층(171a), 소스 전극층 또는 드레인 전극층(171b), 소스 전극층 또는 드레인 전극층(172a), 소스 전극층 또는 드레인 전극층(172b), 배선층(156)을 형성한다. 소스 전극층 또는 드레인 전극층은, PVD법, CVD법, 증착법 등에 의해 도전막을 성막한 후, 그 도전막을 원하는 형상으로 에칭해서 형성할 수 있다. 또한 액적도출법, 인쇄법, 전계 도금법 등으로, 소정의 장소에 선택적으로 도전층을 형성할 수 있다. 또한 리플로우법, 다마신법을 이용해도 된다. 소스 전극층 또는 드레인 전극층의 재료로는, Ag, Au, Cu, Ni, Pt, Pd, Ir, Rh, W, Al, Ta, Mo, Cd, Zn, Fe, Ti, Zr, Ba 등의 금속 또는 그 합금, 혹은 그 금속질화물을 사용해서 형성한다. 또한, Si, Ge을 포함하는 도전 재료를 사용해도 된다. 또한, 이것들의 적층구조로 해도 된다. 본 실시예에서는, 티타늄(Ti)을 막 두께 100nm로 형성하고, 알루미늄과 실리콘의 합금(Al-Si)을 막 두께 700nm로 형성하고, 티타늄(Ti)을 막 두께 200nm로 형성하고, 선택적으로 에칭해서 원하는 형상으로 형성한다.

[0137] 이상의 공정을 통해, 주변구동 회로영역(204)에 있어서 Lov영역에 p형 불순물영역을 가지는 p채널형 박막 트랜지스터(173), Lov영역에 n채널형 불순물영역을 가지는 n채널형 박막 트랜지스터(174)를, 접속 영역에 도전층(177)을, 화소 영역(206)에 있어서 Loff영역에 n형 불순물영역을 가지는 멀티채널형의 n채널형 박막 트랜지스터(175), Lov영역에 p형 불순물영역을 가지는 p채널형 박막 트랜지스터(176)를 가지는 액티브 매트릭스 기판을 제조할 수 있다(도 7b 참조).

[0138] 다음으로, 제2 층간 절연층으로서 절연막(180) 및 절연막(181)을 형성한다(도 8a 참조). 도 8a 내지 8c는 표시 장치의 제조 공정을 나타내며, 스크라이브에 의한 분리를 위한 분리 영역(201), FPC의 부착부인 외부단자 접속 영역(202), 주변부의 리드 배선 영역인 배선 영역(203), 주변구동 회로영역(204), 접속 영역(205), 화소 영역(206)이 있다. 배선 영역(203)에는, 배선(179a), 배선(179b)이 설치되고, 외부단자 접속영역(202)에는, 외부단자와 접속하는 단자전극층(178)이 설치된다.

[0139] 절연막(180), 절연막(181)으로는 산화규소, 질화규소, 산화질화규소, 질화산화규소, 질화알루미늄(A1N), 산화질화알루미늄(A1ON), 질소함유량이 산소함유량보다도 많은 질화산화알루미늄(A1NO) 또는 산화알루미늄, 다이아몬드 라이크 카본(DLC), 질소함유 탄소막(CN), PSG(인글라스), BPSG(보론 인 글래스), 알루미늄나막, 폴리실라잔, 그 밖의 무기절연성 재료를 포함하는 물질로 선택된 재료로 형성할 수 있다. 또한 실록산 수지를 사용해도 된다. 이때, 실록산 수지는, Si-O-Si결합을 포함하는 수지에 해당한다. 실록산은 실리콘(Si)과 산소(O)의 결합으로 골격구조가 구성된다. 치환기로서, 적어도 수소를 포함하는 유기기(예를 들면 알킬기, 방향족 탄화수소)를 사용할 수 있다. 치환기로서, 플루오르기를 사용해도 된다. 또는 치환기로서, 적어도 수소를 포함하는 유기기와, 플루오르기를 사용해도 된다. 또한 유기절연성 재료를 사용해도 되는데, 유기재료로는, 감광성, 또는 비감광성 중 어느 것으로 해도 되고, 폴리이미드, 아크릴, 폴리아미드, 폴리이미드 아미드, 레지스트, 벤조

시클로부텐, 또는 저유전율 유기절연성 재료를 사용할 수 있다.

[0140] 다음으로, 도 8b에 나타난 바와 같이 제2 층간 절연층인 절연막(180) 및 절연막(181)에 개구부(182, 183)를 형성한다. 절연막(180) 및 절연막(181)은, 접속 영역(205), 배선 영역(203), 외부단자 접속영역(202), 분리 영역(201) 등에 있어서는 대면적으로 에칭할 필요가 있다. 그러나, 화소 영역(206)에 있어서는 통로 면적이, 접속 영역(205) 등의 통로 면적과 비교해서 상당히 작고, 미세해진다. 따라서, 화소 영역의 개구부 형성용 포토리스그래피 공정과, 접속 영역의 개구부 형성용 포토리스그래피 공정을 각각 행한다.

[0141] 그 후에, 도 8c에 나타난 바와 같이, 화소 영역(206)의 절연막(180) 및 절연막(181)에 미세한 개구부(184), 즉 콘택홀을 형성한다.

[0142] 본 실시예에서는, 접속 영역(205), 배선 영역(203), 외부단자 접속영역(202), 분리 영역(201), 주변구동 회로영역(204)의 일부를 덮고, 화소 영역(206)에 소정의 개구부가 설치된 마스크를 사용해서, 절연막(180) 및 절연막(181)을 에칭할 경우를 설명했지만, 본 발명은 이것에 한정되지 않는다. 예를 들면, 접속 영역(205)의 개구부는 대면적이므로, 에칭하는 양이 많다. 이러한 대면적의 개구부는 복수 회 에칭함으로써 형성할 수 있다.

[0143] 다음으로, 도 9a에 나타난 바와 같이 소스 전극층 또는 드레인 전극층(172a)에 접하도록, 제1 전극층(185)(화소 전극층이라고도 한다)을 형성한다. 제1 전극층은 양극, 또는 음극의 기능을 하고, Ti, Ni, W, Cr, Pt, Zn, Sn, In, 또는 Mo로부터 선택된 원소, TiN, TiSiXNY, WSiX, WNX, WSiXNY, NbN, 또는 상기 원소를 주성분으로 하는 합금 재료 혹은 화합물 재료를 주성분으로 하는 막 또는 그것들의 적층막을 총 막 두께 100nm ~ 800nm의 범위로 사용해서 형성하면 된다.

[0144] 본 실시예에서는, 표시 소자로서 발광소자를 사용하고, 발광소자로부터의 빛을 제1 전극층(185) 측으로부터 추출하는 구조이므로, 제1 전극층(185)은 투광성을 가진다. 투명 도전막을 형성하고, 원하는 형상으로 에칭함으로써 제1 전극층(185)을 형성한다. 본 발명에서 사용하는 제1 전극층(185)으로서, 산화규소를 포함하는 산화인듐주석(산화규소를 포함하는 인듐주석산화물이라고도 한다, 이하, 「ITSO」라고 한다), 산화아연, 산화주석, 산화인듐 등을 사용해도 된다. 그 밖에, 산화인듐에 2 ~ 20wt%의 산화아연(ZnO)을 혼합한 산화인듐 산화아연 합금 등의 투명 도전막을 사용할 수 있다. 제1 전극층(185)으로서 상기 투명 도전막 이외에, 질화티타늄막 또는 티타늄막을 사용해도 된다. 이 경우, 투명 도전막을 성막한 후에, 질화티타늄막 또는 티타늄막을, 빛이 투과하는 정도의 막 두께(바람직하게는, 5nm ~ 30nm 정도)로 성막한다. 본 실시예에서는, 제1 전극층(185)으로서, 산화인듐주석과 산화규소를 사용한 ITSO를 사용한다.

[0145] 제1 전극층(185)을 형성한 단계에서의 화소 영역의 평면도의 일례를 도 11에 나타낸다. 도 11에 있어서, 하나의 화소는, TFT(501), TFT(502), 용량소자(504), 제1 전극층(185), 게이트 배선층(506), 소스 및 드레인 배선층(505), 전원선(507)으로 구성되어 있다.

[0146] 다음으로, 제1 전극층(185)을 형성한 후, 가열처리를 행해도 된다. 이 가열처리를 통해, 제1 전극층(185) 내에 포함된 수분은 방출된다. 따라서, 제1 전극층(185)에는 탈가스 등이 발생하지 않는다. 제1 전극층 위에 수분에 의해 열화하기 쉬운 발광 재료를 형성해도, 발광 재료는 열화하지 않아, 신뢰성 높은 표시장치를 제조할 수 있다. 본 실시예에서는, 제1 전극층(185)으로 ITSO를 사용하므로, 소성을 실시해도 ITO(산화인듐 산화주석 합금)와 같이 결정화되지 않고, 아모퍼스 상태 그대로 남는다. 따라서, ITSO는, ITO보다도 평탄성이 높고, 유기 화합물을 포함하는 층이 얇더라도 음극과의 쇼트가 쉽게 발생하지 않는다.

[0147] 다음으로, 제1 전극층(185)의 단부, 소스 전극층 또는 드레인 전극층을 덮는 절연재료로 이루어진 분리벽(186)을 형성한다(도 9b 참조). 회절격자 패턴 또는 반투막으로 이루어진 광강도 저감 기능을 가지는 보조 패턴을 설치한 포토마스크 또는 레티클을 사용해서 분리벽(186)을 형성한다. 또한 분리벽(186)은 막 두께가 두꺼운 부분을 복수 군데 가진 단면 형상을 가지고, 분리벽의 측면에 단차를 가지고 있다. 이 분리벽(186)은 실시예 1에 따른 제조 방법에 의해 얻을 수 있다.

[0148] 풀 컬러 표시를 행하기 위해서는, 제1 전극층 위에 전계발광층을 형성할 때, RGB 발광을 행하는 전계발광층은 따로따로 형성해야 한다. 따라서, 다른 색의 전계발광층을 형성할 때에, 그 화소 전극층(제1 전극층)은 증착 마스크로 덮인다. 증착 마스크로는 금속재료 등으로 이루어진 막 형태의 것을 사용할 수 있다. 이때, 증착 마스크는 분리벽(186) 위에 설치되고, 분리벽(186)의 두꺼운 부분으로 지지된다. 이 분리벽(186)의 두꺼운 부분을 설치함으로써, 마스크에 의한 제1 전극층의 형상 불량이 방지되어, 제1 전극층은 발광 불량, 표시 불량을 일으키지 않고, 신뢰성 높은 고품질 표시장치로 할 수 있다.

[0149] 또한 분리벽(186)과 동 공정에서 외부단자 접속영역(202)에 절연물(절연층)(187a), 절연물(절연층)(187b)을 형

성한다.

[0150] 접속 영역(205)에 있어서, 분리벽(186)은 개구부(182)와 마주보는 절연막(180) 및 절연막(181)의 단부를 덮도록 형성되어 있다. 선택적으로 에칭하는 처리에 의해 단차를 가지도록 가공된 절연막(180) 및 절연막(181)의 단부는, 그 급격한 단차 때문에, 그 위에 적층하는 제2 전극층(189)의 피복성이 나쁘다. 따라서 본 발명과 같이, 개구부 주변의 단차를 분리벽(186)으로 덮어 단차를 완만하게 함으로써, 적층하는 제2 전극층(189)의 피복성을 향상시킬 수 있다. 접속 영역(205)에 있어서, 제2 전극층과 동 공정, 동 재료로 형성되는 배선층은 배선층(156)과 전기적으로 접속한다. 본 실시예에서, 제2 전극층(189)은 배선층(156)과 접해서 전기적으로 접속되어 있지만, 다른 배선을 거쳐서 전기적으로 접속되어 있어도 된다.

[0151] 다음으로, 제1 전극층(185) 위에 전계발광층(188)을 형성한다. 또한, 도 10에서는 하나의 화소만 도시했지만, 본 실시예에서는 R(적색), G(녹색), B(청색)의 각 색에 대응한 전계발광층을 독립적으로 형성한다. 본 실시예에서는 전계발광층(188)으로서, 적색(R), 녹색(G), 청색(B)의 발광을 나타내는 재료를, 각각 증착 마스크를 사용한 증착법 등에 의해 선택적으로 형성한다.

[0152] 다음으로, 전계발광층(188) 위에 도전막으로 된 제2 전극층(189)을 형성한다. 제2 전극층(189)으로는, 일함수가 작은 재료(Al, Ag, Li, Ca, 또는 이것들의 합금이나 화합물, MgAg, MgIn, AlLi, CaF₂, 또는 질화칼슘)를 사용하면 된다. 이렇게 해서 제1 전극층(185), 전계발광층(188) 및 제2 전극층(189)으로 이루어진 발광소자(190)가 형성된다.

[0153] 도 10에 나타난 본 실시예의 표시장치에 있어서, 발광소자(190)로부터 방출된 빛은, 제1 전극층(185) 측으로부터, 도 10의 화살표 방향으로 투과해서 쏘아진다.

[0154] 제2 전극층(189)을 덮도록 해서 패시베이션막(191)을 설치하는 것은 효과적이다. 패시베이션막(191)으로는, 질화규소, 산화규소, 산화질화규소(SiON), 질화산화규소(SiNO), 질화알루미늄(AIN), 산화질화알루미늄(AION), 질소함유량이 산소함유량보다도 많은 질화산화알루미늄(AINO) 또는 산화알루미늄, 다이아몬드 라이크 카본(DLC), 질소함유 탄소막(CN)을 포함하는 절연막으로 이루어지고, 상기 절연막을 단층 혹은 조합한 적층을 사용할 수 있다. 또한 실록산수지 재료를 사용해도 된다.

[0155] 다음으로, 발광소자(190)가 형성된 기판(100)과, 밀봉기판(195)을 밀봉체(192)로 고정하여, 발광소자를 밀봉한다(도 10 참조).

[0156] 이때, 밀봉체로 둘러싸인 영역에는 충전재나 점착테이프를 충전해도 되고, 질소분위기 하에서 밀봉함으로써, 질소 등을 봉입해도 된다. 본 실시예는, 밀면 방출형이므로, 충전재는 투광성을 가질 필요는 없지만, 충전재를 투과해서 빛을 추출하는 구조인 경우에는, 투광성을 가질 필요가 있다. 대표적으로는 가시광선 경화, 자외선 경화 또는 열경화의 에폭시 수지를 사용하면 된다. 이상의 공정으로, 본 실시예에 있어서의, 발광소자를 사용한 표시기능을 가지는 표시장치가 완성된다. 또 충전재는, 액상의 상태에서 적하하고, 표시장치 내에 충전할 수도 있다.

[0157] 또한 발광소자의 수분에 의한 열화를 막기 위해서, 패널 내에 건조제를 설치해도 된다.

[0158] 다음으로, 외부단자 접속영역(202)에 있어서, 단자전극층(178)에 이방성 도전층(196)으로 FPC(194)를 접속하고, 외부와 전기적으로 접속한다.

[0159] 본 발명의 표시장치에 있어서, 화면표시의 구동방법은 특별히 한정되지 않고, 예를 들면 점 순차 구동방법이나 선 순차 구동방법이나 면 순차 구동방법 등을 이용하면 된다. 대표적으로는, 선 순차 구동방법으로 해서 시분할 계조 구동방법이나 면적계조 구동방법을 적절히 이용하면 된다. 또한 표시장치의 소스선에 입력하는 영상신호는, 아날로그 신호여도 되고, 디지털 신호여도 되며, 적절히, 영상신호에 맞춰서 구동회로 등을 설계하면 된다.

[0160] 또한, 비디오신호가 디지털인 표시장치에 있어서, 화소에 입력되는 비디오신호가 정전압(CV)인 것과, 정전류(CC)인 것이 있다. 비디오신호가 정전압인 것(CV)에는, 발광소자에 인가되는 전압이 일정한 것(CVCV)과, 발광소자에 인가되는 전류치가 일정한 것(CVCC)이 있다. 또한 비디오신호가 정전류인 것(CC)에는, 발광소자에 인가되는 전압값이 일정한 것(CCCV)과, 발광소자에 인가되는 전류치가 일정한 것(CCCC)이 있다.

[0161] 본 발명을 이용하면, 신뢰성 높은 표시장치를 간략화한 공정으로 제조할 수 있다. 따라서, 고화질 표시장치를 낮은 비용으로 수율 좋게 제조할 수 있다.

- [0162] 본 실시예는, 실시예 1 내지 3 중 어느 하나와 자유롭게 조합할 수 있다.
- [0163] (실시예 5)
- [0164] 본 발명에 의해 형성되는 발광 장치에 의해, 텔레비전 장치를 완성할 수 있다. 표시 패널에는, 화소부만이 형성되어서 주사선측 구동회로와 신호선측 구동회로가 TAB방식으로 설치되는 경우와, COG방식으로 설치되는 경우와, TFT를 형성하고, 화소부와 주사선측 구동회로를 기판 위에 일체 형성하고 신호선측 구동회로를 별도 드라이버IC로 설치할 경우, 또한 화소부와 신호선측 구동회로와 주사선측 구동회로를 기판 위에 일체 형성할 경우 등이 있지만, 어떤 형태로 해도 된다.
- [0165] 다른 외부회로의 구성으로서, 영상신호의 입력 측에서는, 튜너에서 수신한 신호 중, 영상신호를 증폭하는 영상신호 증폭회로와, 거기에서 출력되는 신호를 적색, 녹색, 청색 각 색에 대응한 색 신호로 변환하는 영상신호 처리회로와, 그 영상신호를 드라이버IC의 입력 사양으로 변환하기 위한 컨트롤 회로 등으로 되어 있다. 컨트롤 회로는, 주사선 측과 신호선 측에 각각 신호를 출력한다. 디지털 구동할 경우에는, 신호선 측에 신호 분할 회로를 설치하고, 입력 디지털 신호를 m개로 분할해서 공급하는 구성으로 해도 된다.
- [0166] 튜너로 수신한 신호 중, 음성신호는, 음성신호 증폭회로에 보내지고, 그 출력은 음성신호 처리회로를 거쳐서 스피커에 공급된다. 제어회로는 수신국(수신 주파수)이나 음량의 제어 정보를 입력부로부터 받고, 튜너나 음성신호 처리회로에 신호를 송출한다.
- [0167] 표시 모듈을, 도 12a 및 12b에 나타낸 바와 같이 케이싱에 삽입하여, 텔레비전 장치를 완성할 수 있다. FPC까지 부착된 표시 패널을 EL표시 모듈이라고도 부른다. EL표시 모듈에 의해 주화면(2003)이 형성되고, 기타 부속 설비로서 스피커부(2009), 조작 스위치 등이 구비되어 있다. 이렇게, 본 발명에 의해 텔레비전 장치를 완성할 수 있다.
- [0168] 또한 위상차판이나 편광판을 사용하여, 외부로부터 입사하는 빛의 반사광을 차단해도 된다. 또 윗면 방사형 표시장치인 경우, 분리벽이 되는 절연층을 착색하여 블랙 매트릭스로 사용해도 된다. 이 분리벽은 액적토출법 등으로 형성할 수 있다. 안료계의 흑색수지나, 폴리이미드 등의 수지재료에, 카본블랙 등을 혼합시켜도 되고, 그 적층으로 해도 된다. 액적토출법에 의해, 다른 재료를 동일 영역에 복수 회 토출하여, 분리벽을 형성해도 된다. 위상차판으로는 $\lambda/4$ 판, $\lambda/2$ 판을 사용하고, 빛을 제어할 수 있게 설계하면 된다. 구성으로는, 순차적으로 TFT 소자기관, 발광소자, 밀봉기관(밀봉제), 위상차판($\lambda/4$ 판, $\lambda/2$ 판), 편광판을 적층하고, 발광소자로부터 방사된 빛은, 이것들을 통과해 편광판 측으로부터 외부로 방사된다. 위상차판이나 편광판은 빛이 방사되는 쪽에 설치하면 되고, 양면 방사되는 양면 방사형 표시장치이면 양쪽에 설치할 수도 있다. 또한 편광판 외측에 반사 방지막을 가져도 된다. 이에 따라, 보다 섬세하게 정밀한 화상을 표시할 수 있다.
- [0169] 도 12a에 나타낸 바와 같이, 케이싱(2001)에 표시 소자를 이용한 표시용 패널(2002)이 삽입되어 있고, 수신기(2005)에 의해 일반 텔레비전 방송의 수신을 비롯해, 모뎀(2004)을 통해 유선 또는 무선에 의한 통신 네트워크에 접속함으로써 단방향(송신자에게서 수신자) 또는 쌍방향(송신자와 수신자 사이, 또는 수신자들 사이)의 정보 통신을 할 수도 있다. 텔레비전 장치의 조작은, 케이싱에 삽입된 스위치 또는 별체의 리모트 컨트롤 조작기(2006)에 의해 행하는 것이 가능하고, 이 리모트 컨트롤 장치에도 출력하는 정보를 표시하는 표시부(2007)가 설치되어 있어도 된다.
- [0170] 또한 텔레비전 장치에도, 주화면(2003) 이외에 서브 화면(2008)을 제2 표시용 패널로 형성하고, 채널이나 음량 등을 표시하는 구성이 부가되어 있어도 된다. 이 구성에 있어서, 주화면(2003)을 시야각이 좋은 EL표시용 패널로 형성하고, 서브 화면을 저소비 전력으로 표시 가능한 액정 표시용 패널로 형성해도 된다. 또한 저소비 전력화를 우선으로 하기 위해서는, 주화면(2003)을 액정표시용 패널로 형성하고, 서브 화면을 EL표시용 패널로 형성하고, 서브 화면은 점멸 가능하게 하는 구성으로 해도 된다. 본 발명에 따르면, 이러한 대형 기관을 사용하고, 많은 TFT나 전자부품을 사용해도, 신뢰성 높은 표시장치를 제조할 수 있다.
- [0171] 도 12b는 예를 들면 20 ~ 80인치의 대형 표시부를 가지는 텔레비전 장치이며, 케이싱(2010), 조작부인 키보드부(2012), 표시부(2011), 스피커부(2013) 등을 포함한다. 본 발명은, 표시부(2011)의 제조에 적용된다. 도 12b의 표시부는, 완곡 가능한 물질을 사용하고 있으므로, 표시부가 완곡한 텔레비전 장치로 되어 있다. 이렇게 표시부의 형상을 자유롭게 설계할 수 있으므로, 원하는 형상의 텔레비전 장치를 제조할 수 있다.
- [0172] 본 발명에 따라, 간략한 공정으로 표시장치를 형성할 수 있으므로, 코스트 다운도 달성할 수 있다. 따라서 본 발명을 이용한 텔레비전 장치로는, 대화면의 표시부를 가져도 낮은 비용로 형성할 수 있다. 따라서 고성능, 고

신뢰성의 텔레비전 장치를 수율 좋게 제조할 수 있다.

- [0173] 물론, 본 발명은 텔레비전 장치에 한정되지 않고, PC의 모니터를 비롯하여, 철도의 역이나 공항 등의 정보 표시판이나, 가두의 광고 표시판 등 대면적 표시 매체로서도 여러 가지 용도에 적용할 수 있다.
- [0174] 본 실시예는, 실시예 1 내지 4 중 어느 하나와 자유롭게 조합할 수 있다.
- [0175] (실시예 6)
- [0176] 본 실시예를 도 13a 및 13b를 참조하여 설명한다. 본 실시예에서는, 실시예 1 내지 4에서 제조하는 표시장치를 가지는 패널을 사용한 모듈의 예를 제시한다.
- [0177] 도 13a에 나타내는 정보단말의 모듈에는, 인쇄회로기판(946) 위에, 컨트롤러(901), 중앙처리장치(CPU)(902), 메모리(911), 전원회로(903), 음성처리회로(929) 및 송수신회로(904)나, 그 외, 저항, 버퍼, 용량소자 등의 소자가 설치되어 있다. 또한 패널(900)이 플렉시블 배선 기판(FPC)(908)을 통해 인쇄회로기판(946)에 접속되어 있다.
- [0178] 패널(900)에는, 발광소자가 각 화소에 설정된 화소부(905)와, 상기 화소부(905)가 가지는 화소를 선택하는 제1 주사선 구동회로(906a), 제2 주사선 구동회로(906b)와, 선택된 화소에 비디오신호를 공급하는 신호선 구동회로(907)가 설치된다.
- [0179] 인쇄회로기판(946)에 구비된 인터페이스(I/F)부(909)를 통해, 각종 제어신호의 입출력이 행해진다. 또한 안테나 사이의 신호의 송수신을 행하기 위한 안테나용 포트(910)가 인쇄회로기판(946)에 설치된다.
- [0180] 이때, 본 실시예에서는 패널(900)에 인쇄회로기판(946)이 FPC(908)를 통해 접속되어 있지만, 반드시 이 구성에 한정되지 않는다. COG(Chip On Glass) 방식을 이용하여, 컨트롤러(901), 음성처리회로(929), 메모리(911), CPU(902) 또는 전원회로(903)를 패널(900)에 직접 설치해도 된다. 또한 인쇄회로기판(946)에는, 용량소자, 버퍼 등의 각종 소자가 설치되어, 전원전압이나 신호에 노이즈가 타거나, 신호의 상승(일어서기)이 느려지는 것 등을 막는다.
- [0181] 도 13b는, 도 13a에 나타난 모듈의 블럭도를 나타낸다. 이 모듈(999)은 메모리(911)로서 VRAM(932), DRAM(925), 플래시 메모리(926) 등을 포함한다. VRAM(932)에는 패널에 표시하는 화상 데이터가, DRAM(925)에는 화상 데이터 또는 음성 데이터가, 플래시 메모리에는 각종 프로그램이 기억되어 있다.
- [0182] 전원회로(903)에서는, 패널(900), 컨트롤러(901), CPU(902), 음성처리회로(929), 메모리(911), 송수신회로(931)에 공급하는 전원전압이 생성된다. 또한, 패널의 사양에 따라서는, 전원회로(903)에 전류원이 구비되어 있는 경우도 있다.
- [0183] CPU(902)는 제어신호 생성회로(920), 디코더(921), 레지스터(922), 연산 회로(923), RAM(924), CPU용 인터페이스(935) 등을 가진다. 인터페이스(935)를 통해 CPU(902)에 입력된 각종 신호는, 일단 레지스터(922)에 유지된 후, 연산 회로(923), 디코더(921) 등에 입력된다. 연산 회로(923)에서는, 입력된 신호에 근거하여 연산을 행하고, 각종 명령을 전달하는 장소를 지정한다. 한편 디코더(921)에 입력된 신호는 디코드되고, 제어신호 생성회로(920)에 입력된다. 제어신호 생성회로(920)는 입력된 신호에 근거하여, 각종 명령을 포함하는 신호를 생성하고, 연산 회로(923)에 있어서 지정된 장소, 구체적으로는 메모리(911), 송수신회로(931), 음성처리회로(929), 컨트롤러(901) 등에 보낸다.
- [0184] 메모리(911), 송수신회로(931), 음성처리회로(929), 컨트롤러(901)는 각각 전송된 명령에 따라서 동작한다. 이하 그 동작에 대해서 간단히 설명한다.
- [0185] 입력 수단(934)으로부터 입력된 신호는, 인터페이스(909)를 통해 인쇄회로기판(946)에 설치된 CPU(902)에 보내진다. 제어신호 생성회로(920)는, 포인팅 디바이스나 키보드 등의 입력 수단(934)으로부터 보내 온 신호에 따라, VRAM(932)에 저장된 화상 데이터를 소정의 포맷으로 변환하고, 컨트롤러(901)에 전송한다.
- [0186] 컨트롤러(901)는 패널의 사양에 맞춰서 CPU(902)로부터 보내 온 화상 데이터를 포함하는 신호에 데이터 처리를 실시하고, 패널(900)에 공급한다. 또한 컨트롤러(901)는 전원회로(903)로부터 입력된 전원전압이나 CPU(902)로부터 입력된 각종 신호를 바탕으로, Hsync신호, Vsync신호, 클록 신호CLK, 교류전압(AC Cont), 전환 신호 L/R를 생성하고, 패널(900)에 공급한다.
- [0187] 송수신회로(904)에서는, 안테나(933)에 의해 전파로서 송수신되는 신호가 처리되는데, 구체적으로는 아이솔레이

터, 밴드패스 필터, VCO(Voltage Controlled Oscillator), LPF(Low Pass Filter), 커플러, 바란 등의 고주파 회로를 포함한다. 송수신회로(904)에 있어서 송수신되는 신호 중 음성정보를 포함하는 신호가, CPU(902)로부터의 명령에 따라, 음성처리회로(929)에 보내진다.

[0188] CPU(902)의 명령에 따라 보내 온 음성정보를 포함하는 신호는, 음성처리회로(929)에서 음성신호로 복조되고, 스피커(928)에 보내진다. 또한 마이크(927)로부터 보내 온 음성신호는, 음성처리회로(929)에서 변조되고, CPU(902)로부터의 명령에 따라, 송수신회로(904)에 보내진다.

[0189] 콘트롤러(901), CPU(902), 전원회로(903), 음성처리회로(929), 메모리(911)를, 본 실시예의 패키지로서 설치할 수 있다. 본 실시예는, 아이솔레이터, 밴드패스 필터, VCO(Voltage Controlled Oscillator), LPF(Low Pass Filter), 커플러, 바란 등의 고주파회로를 제외하면, 어떤 회로에도 응용할 수 있다.

[0190] 표시 패널(900)에는 화소 전극 위, 또는 화소 전극 주위를 덮는 절연물 위에 스페이서를 구비한다. 이에 따라, 이 표시 패널(900)을 구비하는 모듈은, 전계발광층을 형성할 때 사용하는 마스크가 화소 전극과 접촉하지 않도록 지지하므로, 화소 전극의 손상을 막을 수 있고, 고화질 표시와 높은 신뢰성의 효과를 얻을 수 있다.

[0191] (실시예 7)

[0192] 본 실시예는 도 14를 이용하여 설명한다. 도 14에는 실시예 6에서 제조하는 모듈을 포함하는 무선을 사용하고 이전 가능한 소형전화기(휴대전화)의 일 태양을 나타낸다. 표시 패널(900)은 하우징(1001)에 탈착하도록 삽입되어 모듈(999)과 용이하게 고정할 수 있다. 하우징(1001)은 조립되는 전자기기에 맞추고, 형상이나 치수를 적절히 변경할 수 있다.

[0193] 표시 패널(900)을 고정된 하우징(1001)은 인쇄회로기판(946)에 삽입되어 모듈로서 조립할 수 있다. 인쇄회로기판(946)에는, 콘트롤러, CPU, 메모리, 전원회로, 그 외에, 저항, 버퍼, 용량소자 등이 설치되어 있다. 또한, 마이크로폰(994) 및 스피커(995)를 포함하는 음성처리회로, 송수신회로 등의 신호 처리 회로(993)가 구비되어 있다. 패널(900)은 FPC(908)를 통해 인쇄회로기판(946)에 접속된다.

[0194] 모듈(999), 입력 수단(998), 배터리(997)는 케이싱(996)에 수납된다. 표시 패널(900)의 화소부는 케이싱(996)에 형성된 창을 통해 볼 수 있도록 배치되어 있다.

[0195] 표시 패널(900)은 화소 전극 위, 또는 화소 전극 주위를 덮는 절연물 위에 스페이서를 구비하고 있다. 이에 따라, 이 표시 패널(900)을 구비하는 모듈은, 전계발광층을 형성할 때 사용하는 마스크가 화소 전극과 접촉하지 않도록 지지하기 때문에, 화소 전극의 손상을 막을 수 있고, 고화질 표시와 높은 신뢰성의 효과를 나타낼 수 있다.

[0196] 도 14에 나타내는 케이싱(996)은 전화기의 외관 형상을 일례로서 보이고 있다. 그렇지만, 본 실시예에 관련되는 전자기기는, 그 기능이나 용도에 따라 여러 가지 태양으로 변용할 수 있다. 이하에 나타내는 실시예에서, 그 태양의 일례를 설명한다.

[0197] (실시예 8)

[0198] 본 발명을 적용하면, 여러 가지 표시장치를 제조할 수 있다. 다시 말해, 이들 표시장치를 표시부에 삽입한 여러 가지 전자기기에 본 발명을 적용할 수 있다.

[0199] 이러한 전자기기로는, 비디오 카메라, 디지털 카메라 등의 카메라, 프로젝터, 헤드 마운트 디스플레이(고글형 디스플레이), 카 네비게이션, 카 스테레오, PC, 게임 기기, 휴대 정보단말(모바일 컴퓨터, 휴대전화 또는 전자서적 등), 기록 매체를 구비한 화상재생장치(구체적으로는 DVD(Digital Versatile Disc) 등의 기록 매체를 재생하고, 그 화상을 표시할 수 있는 디스플레이를 구비한 장치) 등을 들 수 있다. 그것들의 예를 도 15a 내지 15d에 나타낸다.

[0200] 도 15a는 컴퓨터로, 본체(2101), 케이싱(2102), 표시부(2103), 키보드(2104), 외부접속 포트(2105), 포인팅 마우스(2106) 등을 포함한다. 본 발명을 이용하면, 소형화되고, 화소가 미세화되어도, 신뢰성 높고, 고화질의 화상을 표시하는 컴퓨터를 완성할 수 있다.

[0201] 도 15b는 기록 매체를 구비한 화상재생장치(구체적으로는 DVD재생장치)로, 본체(2201), 케이싱(2202), 표시부A(2203), 표시부B(2204), 기록 매체(DVD 등) 판독부(2205), 조작 키(2206), 스피커부(2207) 등을 포함한다. 표시부A(2203)는 주로 화상정보를 표시하고, 표시부B(2204)는 주로 문자정보를 표시한다. 본 발명을 이용하면, 소형화되고, 화소가 미세화되어도, 신뢰성 높고, 고화질 화상을 표시하는 화상재생장치를 완성할 수 있다.

- [0202] 도 15c는 휴대전화로, 본체(2301), 음성출력부(2302), 음성입력부(2303), 표시부(2304), 조작 스위치(2305), 안테나(2306) 등을 포함한다. 본 발명을 이용하면, 소형화되고, 화소가 미세화되어도, 신뢰성 높고, 고화질 화상을 표시하는 휴대전화를 완성할 수 있다.
- [0203] 도 15d는 비디오 카메라로, 본체(2401), 표시부(2402), 케이싱(2403), 외부접속 포트(2404), 리모트 컨트롤 수신부(2405), 수장부(2406), 배터리(2407), 음성입력부(2408), 접안부(2409), 조작 키(2410) 등을 포함한다. 본 발명을 이용하면, 소형화되고, 화소가 미세화되어도, 신뢰성 높고, 고화질 화상을 표시할 수 있는 비디오 카메라를 완성할 수 있다.
- [0204] 본 실시예는, 실시예 1 내지 4 중 어느 하나와 자유롭게 조합할 수 있다.
- [0205] (실시예 9)
- [0206] 여기에서는, 발광소자와 전기적으로 접속하는 TFT로서, 아모포스 실리콘을 활성층으로 하는 TFT의 예를 도 16에 나타낸다.
- [0207] 도 16a에 있어서, 1910은 기판, 1911은 분리벽, 1913은 제1 전극, 1914는 유기 화합물을 포함하는 층, 1915는 제2 전극, 1916은 아모포스 실리콘 TFT, 1917은 게이트 절연막, 1918은 절연막이다. 또한 1919는 전원 공급선 등의 배선이다.
- [0208] 아모포스 실리콘 TFT(1916)의 제조 순서는, 공지의 기술을 이용하면 된다. 우선, 기판(1910) 위에 게이트 전극을 형성한 후, 게이트 절연막(1917)을 형성한다. 다음으로, 아모포스 실리콘막(활성층), 인을 포함하는 아모포스 실리콘막(n+층), 금속막을 순차로 적층한다. 이어서, 아모포스 실리콘을 원하는 소자 형상으로 에칭한 후, 게이트 전극과 겹치는 영역에서, 아모포스 실리콘이 일부 노출하도록 선택적으로 에칭해서 채널을 형성한다. 이어서, 전체 면을 절연막(1918)으로 덮은 후, 콘택홀, 소스 배선, 드레인 배선을 형성한다.
- [0209] 이때, 아모포스 실리콘 TFT(1916)는 채널 에칭형 TFT로 나타내지만, 채널 스톱형 TFT로 해도 된다.
- [0210] 아모포스 실리콘 TFT 제조 이후의 공정에서는, 실시예 1과 마찬가지로, 제1 전극(1913), 단면 형상이 바닥을 향해 퍼지는 형상의 분리벽(1911)을 형성한다.
- [0211] 다음으로, 유기 화합물을 포함하는 층(1914)을 증착법, 잉크젯법, 또는 도포법으로 형성한다. 이어서, 증착법 또는 스퍼터링법으로 제2 전극(1915)을 형성한다.
- [0212] 아모포스 실리콘 TFT는 고열에서 프로세스가 적고, 대량생산에 적합하다. 발광 장치의 제조 비용을 삭감할 수 있다.
- [0213] 또한 본 실시예에 있어서는, 아모포스 실리콘 TFT를 사용하는 예이므로, 동일 기판 위에 화소부와 구동회로를 제조하지 않고, 화소부만을 기판 위에 형성하고, 구동회로를 IC에 구성한다.
- [0214] 본 실시예는 실시예 1 내지 8 중 어느 하나와 자유롭게 조합할 수 있다.
- [0215] 본 출원은 2005년 10월 17일 일본 특허청에 출원한 일본특허 no. 2005-302315에 근거하는 것으로, 그 내용은 여기에 참조로 인용한다.

발명의 효과

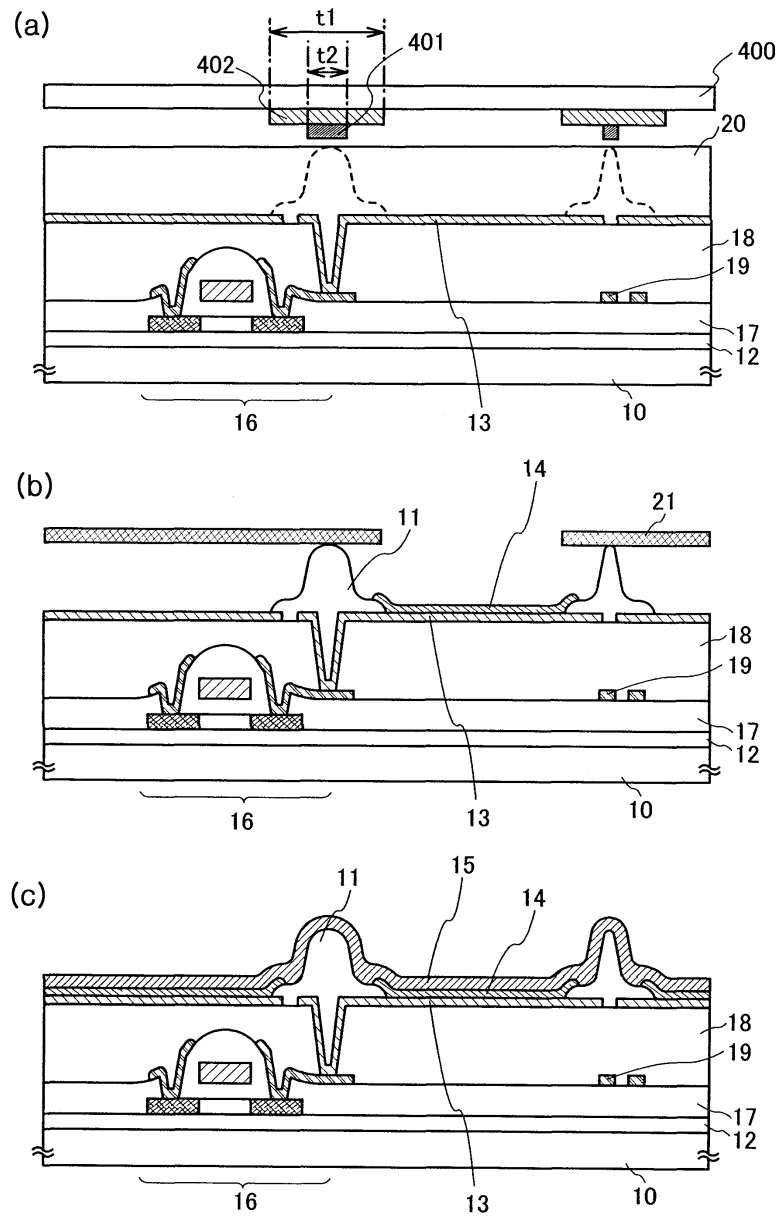
- [0216] 본 발명은 공정 수를 늘리지 않고, 제1 전극의 단부를 덮는 분리벽이나, 화소부를 둘러싸는 구조물을 설치함으로써, 증착시에 사용하는 마스크의 정밀성과 휨 등에 의한 불량을 막을 수 있다.
- [0217] 또한 본 발명은 분리벽의 사이즈, 특히 분리벽이 차지하는 평면 면적을 축소할 수 있고, 축소된 분리벽 및 그 분리벽을 구비한 발광 장치를 실현할 수 있다. 특히, 분리벽을 사용하여 증착 마스크와 제1 전극 사이의 간격을 줄일 수 있으므로, 증착막의 랩어라운드를 억제할 수 있고 증착막의 색 정확도를 향상시킬 수 있다. 이때 증착막의 랩어라운드는 증착 마스크를 사용해서 증착할 때, 증착 마스크의 개구부의 영역보다 더 넓은 영역에서 증착막을 형성하는 것을 의미한다. 본 발명은 발광 장치의 고화질화(화소 수의 증대) 및 소형화에 따른 각 표시 화소 피치의 미세화를 촉진할 수 있다. 본 발명의 분리벽은 증착 마스크와 제1 전극 사이의 간격을 줄일 수 있고, 제1 전극과 증착 마스크 사이의 접촉을 확실히 방지할 수 있다. 따라서 더욱 얇게 설계된 증착 마스크도 사용할 수 있다.

도면의 간단한 설명

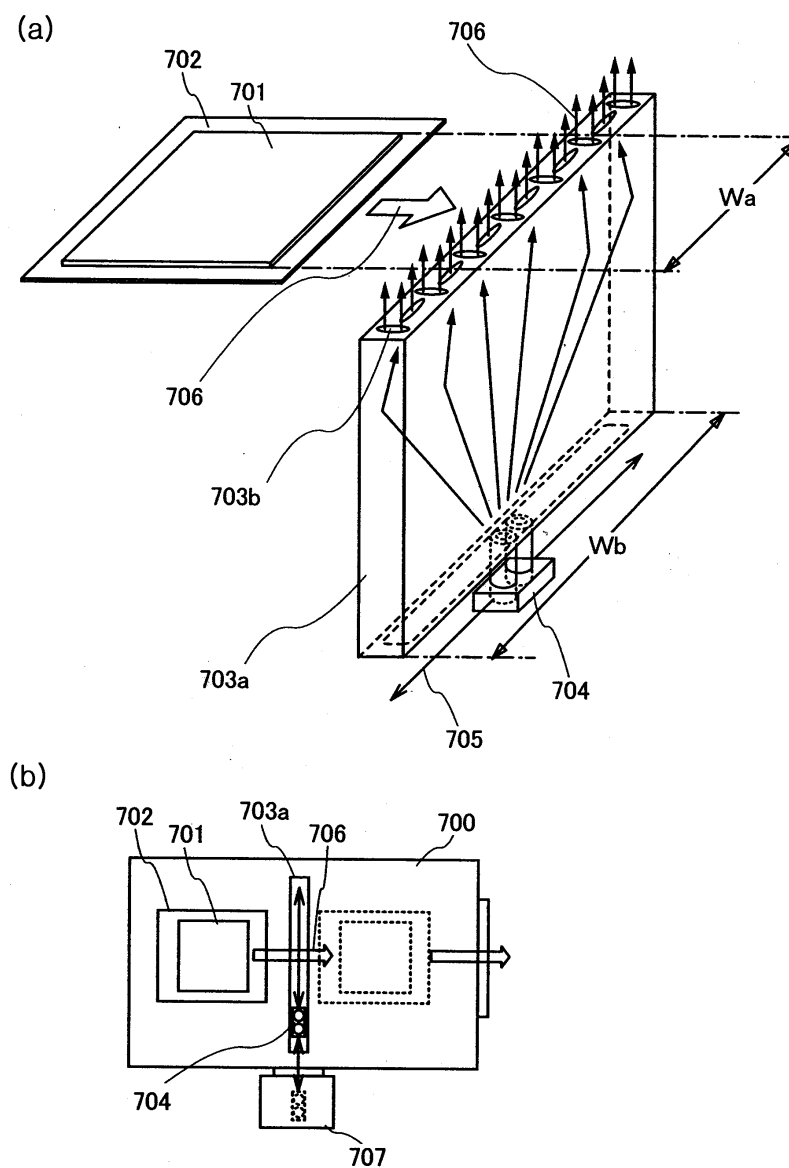
- [0001] 도 1a 내지 1c는 본 발명의 공정 단면도를 나타낸 도면이다.
- [0002] 도 2a 및 2b는 증착 장치의 일례를 나타낸 도면이다.
- [0003] 도 3은 본 발명의 단면구조의 일례를 나타낸 도면이다.
- [0004] 도 4a 및 4b는 본 발명의 단면구조의 일례를 나타낸 도면이다.
- [0005] 도 5a 내지 5c는 발광 장치의 제조 공정을 나타낸 도면이다.
- [0006] 도 6a 내지 6c는 발광 장치의 제조 공정을 나타낸 도면이다.
- [0007] 도 7a 및 7b는 발광 장치의 제조 공정을 나타낸 도면이다.
- [0008] 도 8a 내지 8c는 발광 장치의 제조 공정을 나타낸 도면이다.
- [0009] 도 9a 및 9b는 발광 장치의 제조 공정을 나타낸 도면이다.
- [0010] 도 10은 액티브 매트릭스형 발광 장치의 구성을 나타낸 도면이다.
- [0011] 도 11은 화소 영역의 평면도의 일례다.
- [0012] 도 12a 및 12b는 본 발명이 적용되는 전자기기를 나타낸 도면이다.
- [0013] 도 13a 및 13b는 본 발명이 적용되는 전자기기를 나타낸 도면이다.
- [0014] 도 14는 본 발명이 적용되는 전자기기를 나타낸 도면이다.
- [0015] 도 15a 내지 15d는 본 발명이 적용되는 전자기기를 나타낸 도면이다.
- [0016] 도 16은 본 발명의 단면구조의 일례를 나타낸 도면이다.

도면

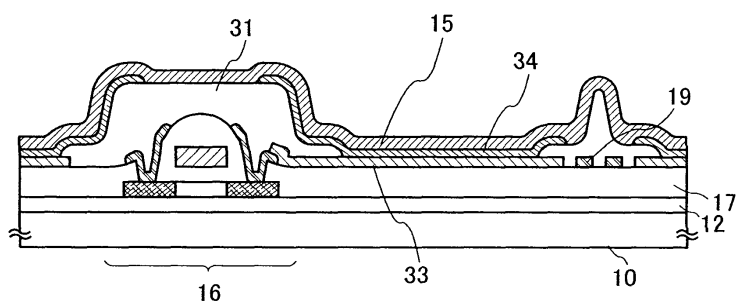
도면1



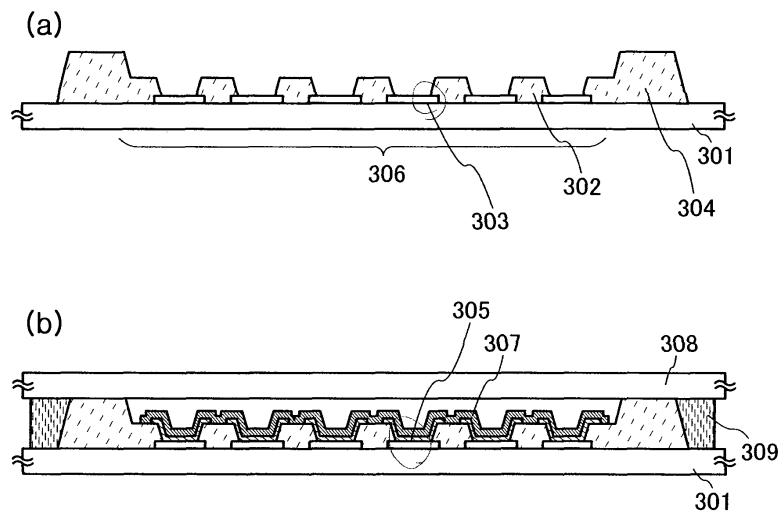
도면2



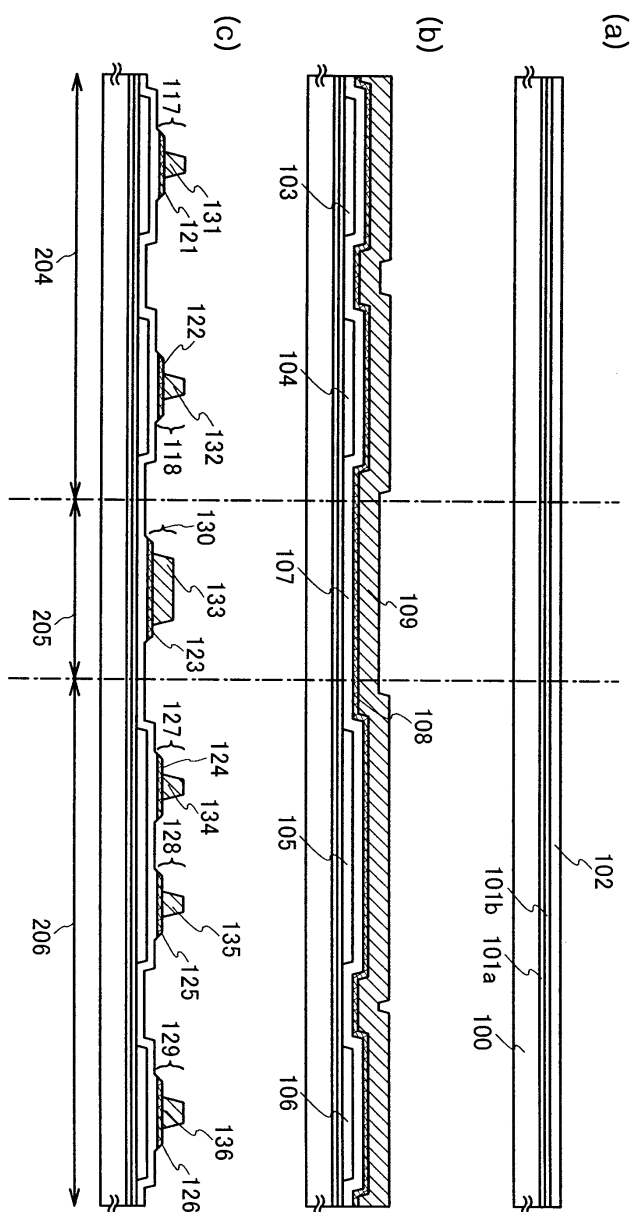
도면3



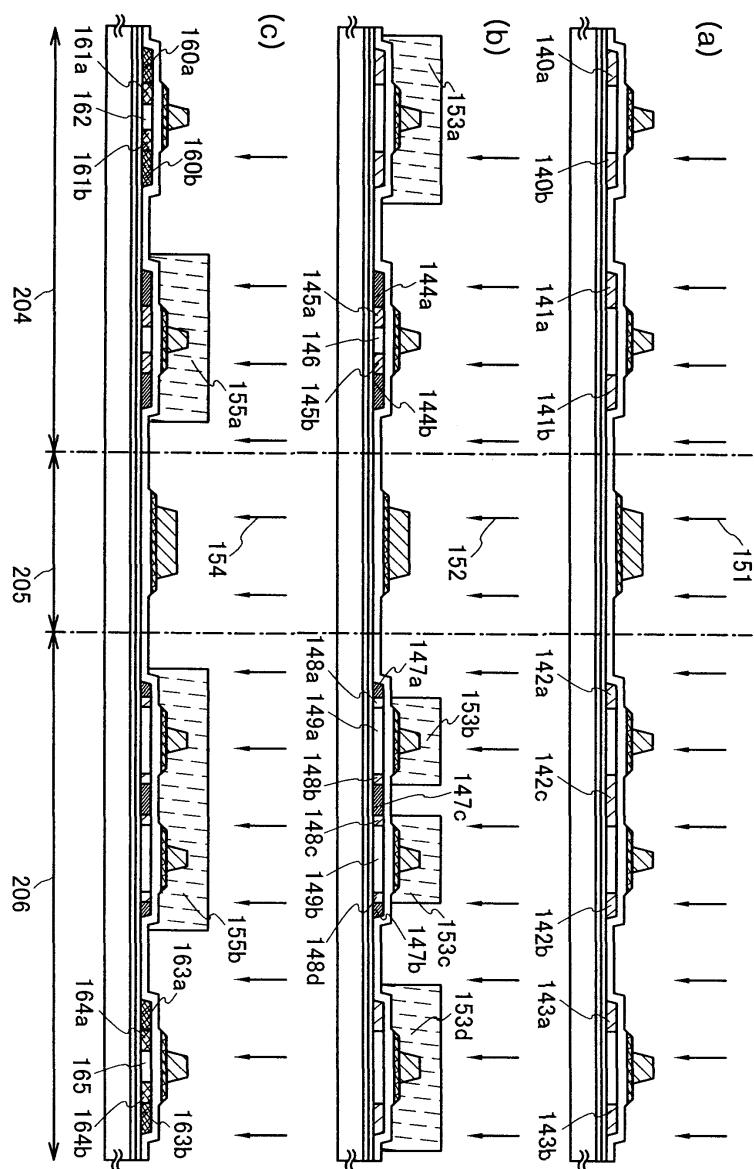
도면4



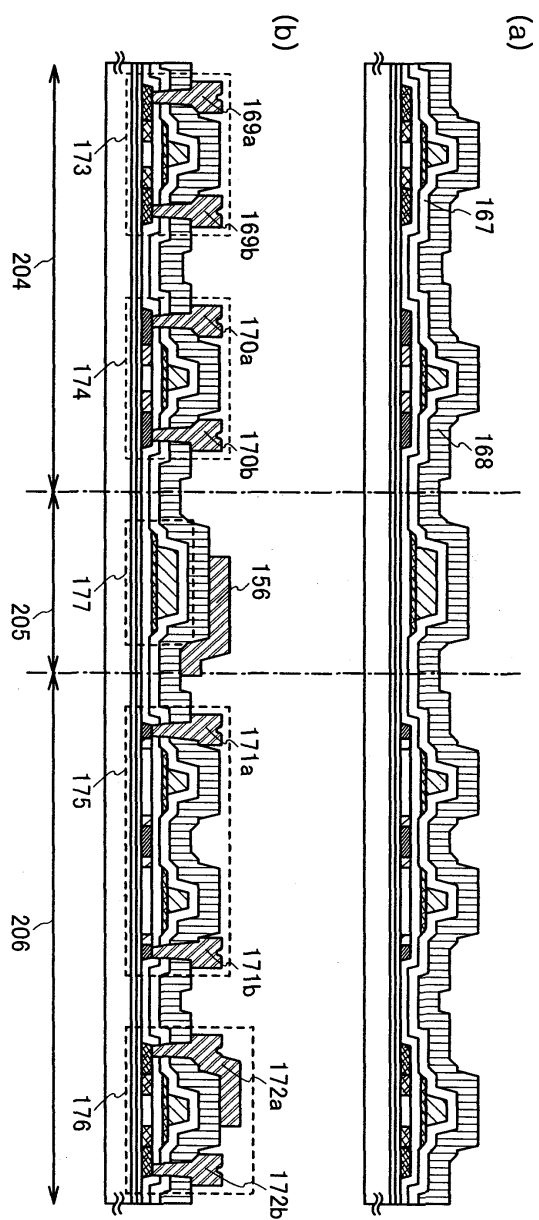
도면5



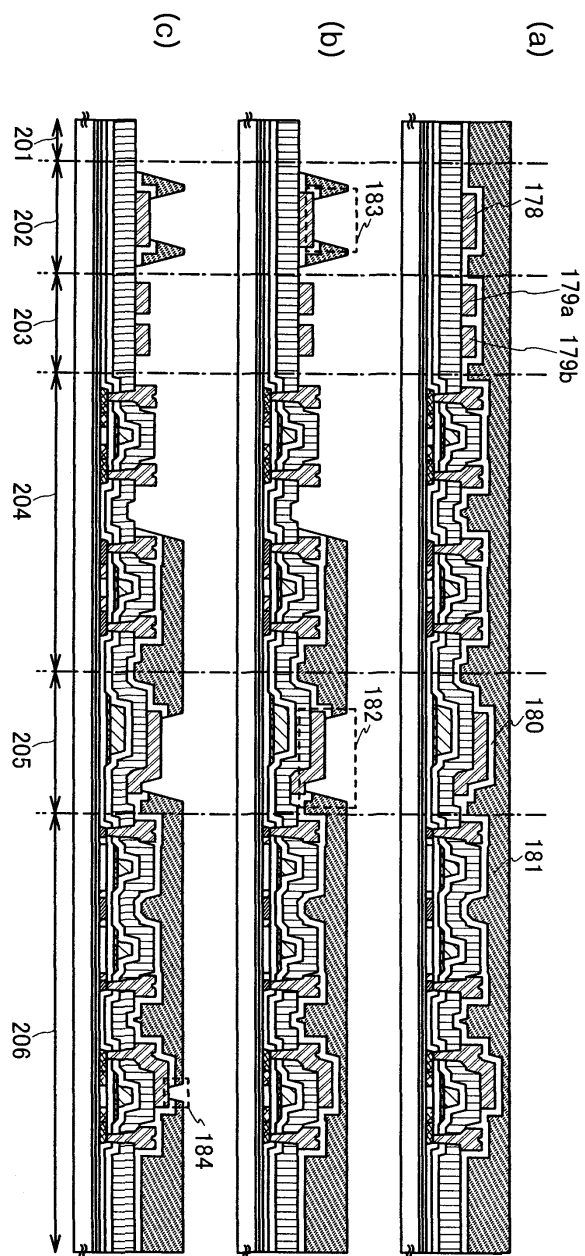
도면6



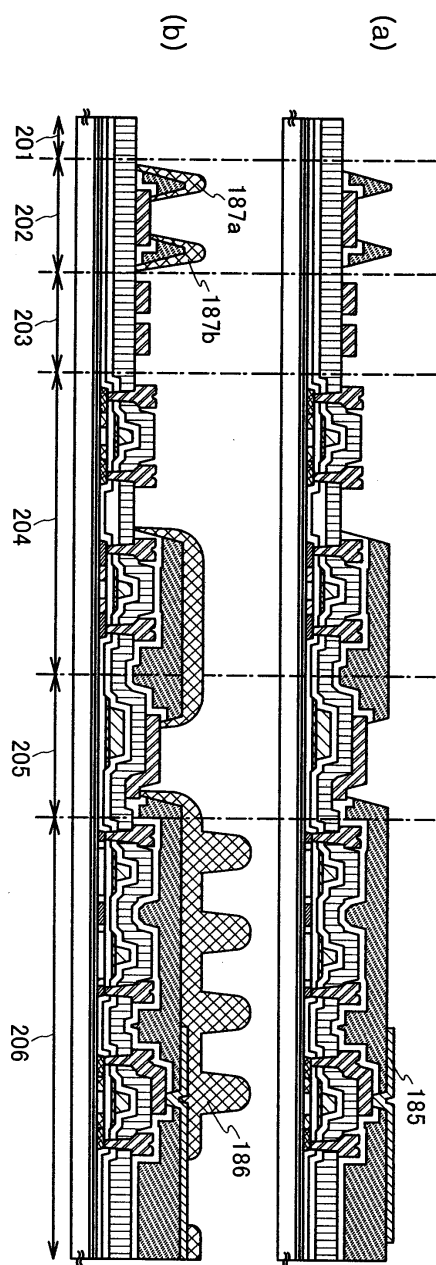
도면7



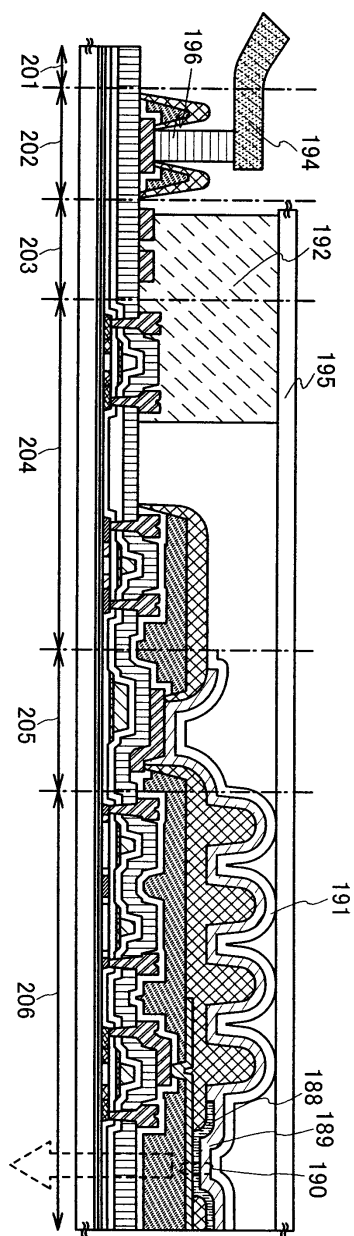
도면8



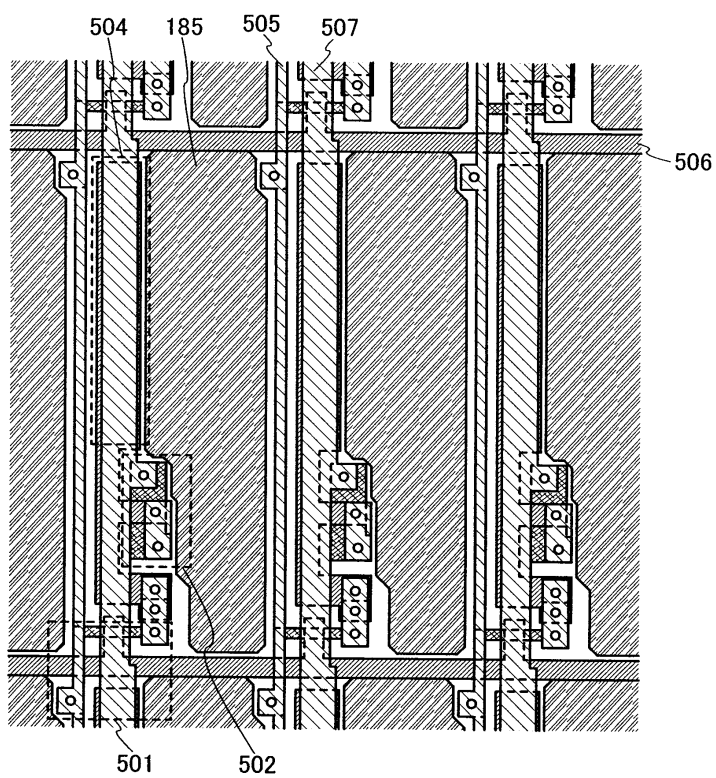
도면9



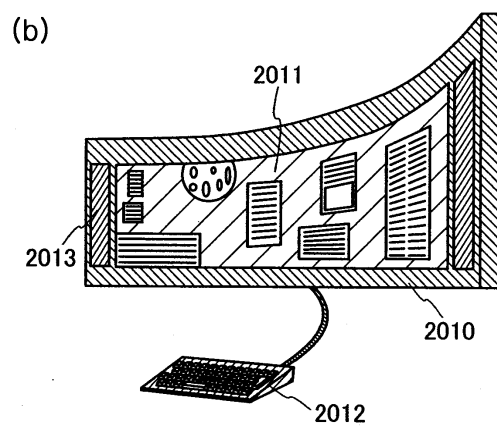
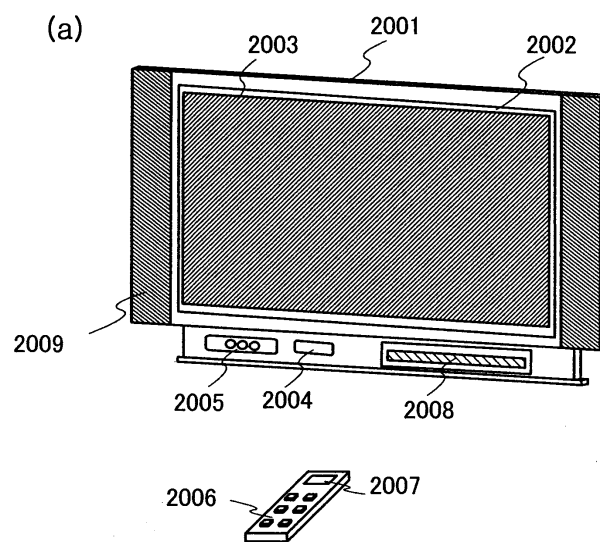
도면10



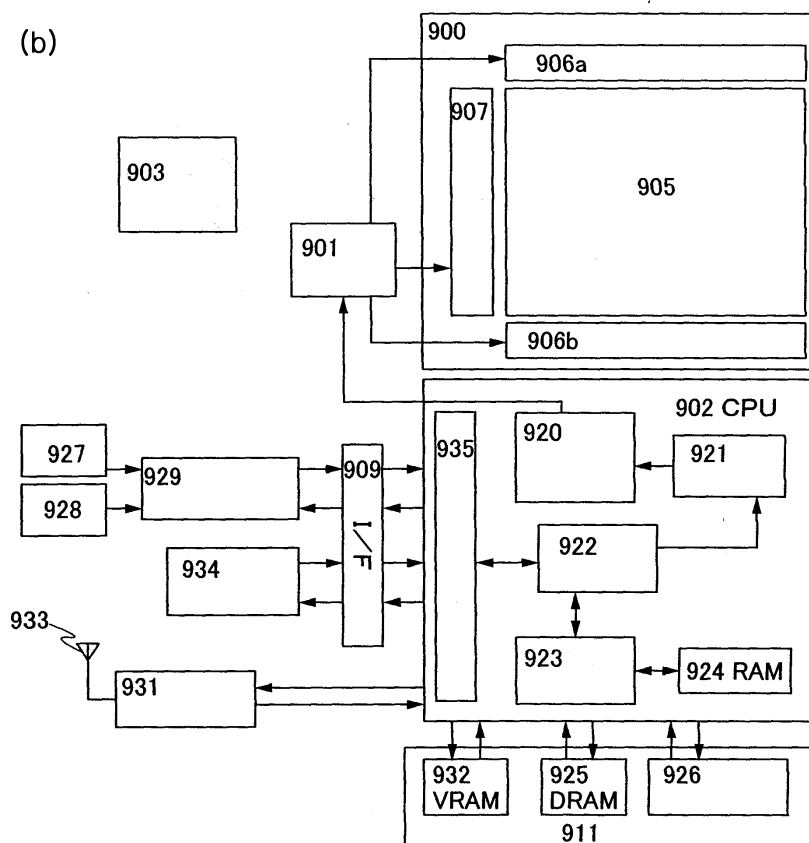
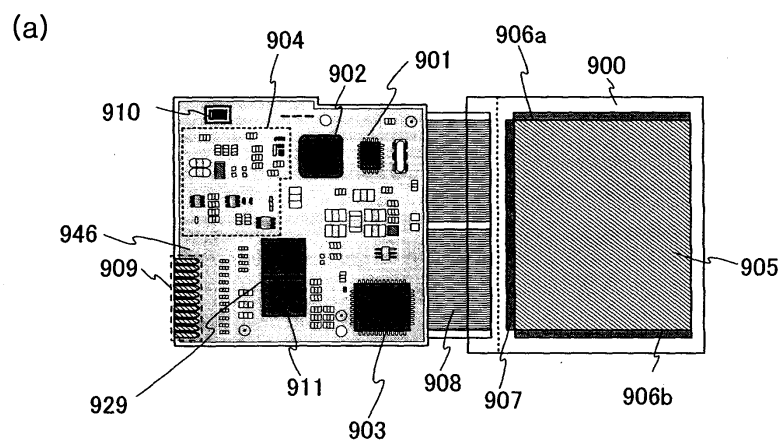
도면11



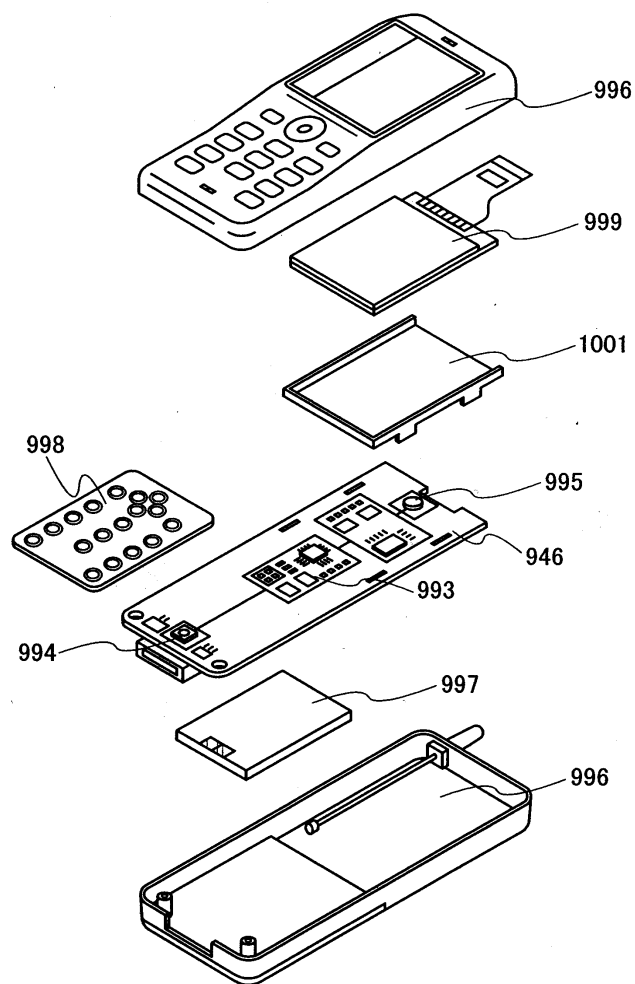
도면12



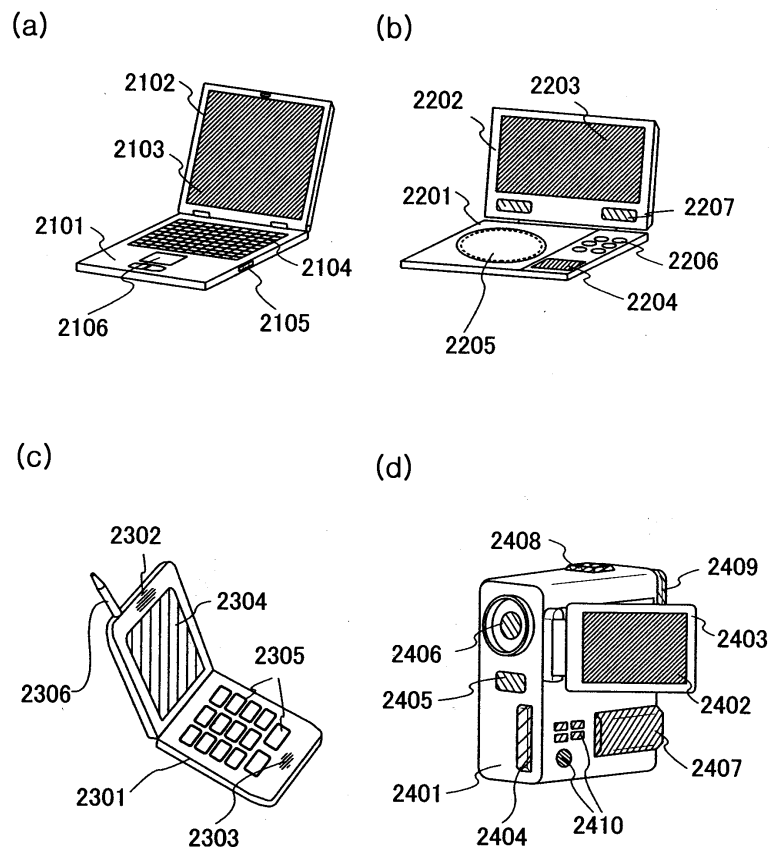
도면13



도면14



도면15



도면16

