

公告本

申請日期	89.9.19
案 號	89119193
類 別	G21C 11/60

A4
C4

(以上各欄由本局填註)

發明 新 型 專 利 說 明 書 479260		
一、發明 名稱	中 文	雙倍資料速度動態隨機存取記憶體之資料同調方法
	英 文	
二、發明 創作人	姓 名	王智彬、袁德銘
	國 籍	中華民國
	住、居所	中壢市中央里6鄰元化路36號 台北縣新莊市文聖里7鄰中興街10巷2號
三、申請人	姓 名 (名稱)	鈺創科技股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區新竹市科技五路六號
	代 表 人 姓 名	盧超群

裝

訂

線

五、發明說明 (/)

發明背景：

發明之技術領域：

本發明是有關於一種半導體之記憶體，尤指一種關於雙倍資料速度動態隨機存取記憶體之資料同調方法。

相關先前技術說明：

雙倍資料速度動態隨機存取記憶體(double data rate DRAM; DDR DRAM)中的資料係在一時脈的兩端讀出與寫入雙倍資料速度動態隨機存取記憶體，為維持資料同調，必須確定寫入及讀出一記憶胞事實上是在相同的儲存記憶胞中執行。雙倍資料速度動態隨機存取記憶體的資料組(burst)讀取動作在輸出端資料出現在非行位址選通信號(column address strobe)延遲之後需要一起始位址與一資料組長度，為確定讀出同調，必須知道 NOT 行位址選通信號延遲是整數或非整數，以便了解若資料的第一部份在時脈的正緣或負緣被讀出。當寫入資料時，並沒有 NOT 行位址選通信號延遲，起始位址是奇數或偶數對於查找儲存資料的記憶胞是重要的。

在美國專利第 5,901,109 號中揭露一種同步動態隨機存取記憶體(synchronous dynamic random access memory; SDRAM)電路，能夠非同步地且不受時脈限制地提供讀出及寫入動作的控制。在美國專利第 5,892,730 號中，Sato 等人

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

經濟部智慧財產局員工消費合作社印製

五、發明說明(2)

揭露了一種同步動態隨機存取記憶體能夠以管道線(pipeline)模式或者預取(prefetch)模式工作，其允許多種資料寫入模式在一晶片上執行。在美國專利第 5,402,388 號中，Wojcicki 等人揭露一種藉由調整對應於系統時脈之行位址選通信號時序調整同步動態隨機存取記憶體之延遲的方法。

發明之簡要說明：

本發明係使用系統時脈的正緣與負緣提供在爆衝模式下之雙倍資料速度動態隨機存取記憶體的讀出及寫入的資料同調。該資料組可以是任何長度，其起始資料由偶數或奇數位址寫入或讀出。如果起始位址為偶數，則資料組之後續的資料從一奇數位址寫入或讀出，如果起始位址為奇數，則資料組之後續的資料從一偶數位址寫入或讀出。為讀取資料，電腦基本輸入輸出系統在供電期間建立一行位址選通信號延遲以決定在讀出命令設定之後，讀取第一資料的時脈週期數目。一位元開關被用來選擇 BLSA，在讀出儲存資料時，該行位址選通信號延遲是時脈週期的整數或非整數必須考慮行位址選通信號延遲與起始位址以維持同調。

在資料組起始位址為偶數而行位址選通信號延遲為時脈週期的整數，或者資料組起始位址為奇數而行位址選通

五、發明說明(ㄣ)

信號延遲為時脈週期的非整數時的讀出動作期間，在奇數 BLSA 與偶數 BLSA 的資料係直接地對應一輸出選通器之時脈。時脈的正緣被用來對應輸出選通器之偶數位址資料，時脈的負緣被用來對應輸出選通器之奇數位址資料。當資料組起始位址為偶數而行位址選通信號延遲為時脈周期的非整數，或者當資料組起始位址為奇數而行位址選通信號延遲為時脈週期的整數，在偶數 BLSA 的資料藉由以時脈負緣為基準的電路手段連接至輸出選通器，並且在奇數 BLSA 的資料藉由以時脈正緣為基準的電路手段連接至輸出選通器。

在一寫入動作中，行位址選通信號延遲並不是一個因素，唯一的標準是連接該資料組資料至適當的位址位置。對於一寫入動作而言，資料組資料位元係由資料要求選通信號(data query strobe; DQS)選通進入暫存器，一資料要求選通信號正緣選通資料進入暫存器 reg_dqs_p，一負資料要求選通信號選通資料進入暫存器 reg_dqs_n。如果資料資料組起始位址為偶數，選通進入暫存器 reg_dqs_p 的資料被連接至一偶數 BLSA(BLSA_E)，選通進入暫存器 reg_dqs_n 的資料被連接至一奇數 BLSA(BLSA_O)。如果資料組起始位址為奇數，選通進入暫存器 reg_dqs_p 的資料被連接至一奇數 BLSA_O，選通進入暫存器 reg_dqs_n 的資料被連接至一偶數 BLSA_E。

五、發明說明(4)

資料同調係藉由在寫入動作後接著讀取相同記憶胞的相同資料來保證，當資料組起始位址為偶數時且在該輸出之第一位元係來自一偶數儲存位址時，同調存在。連續的或者插入的資料資料組均能夠使用本發明之方法以同調讀出或寫入。

圖式之簡要說明：

本發明將伴隨著以下之圖式作一描述，其中：

第1 a 圖為一方塊圖，顯示讀取一雙倍資料速度動態隨機存取記憶體之連接。

第1 b 圖列出連接位元線感測放大器資料至一資料輸出選通器之情況。

第2 a 圖為一方塊圖，顯示寫入一雙倍資料速度動態隨機存取記憶體之連接。

第2 b 圖列出連接資料進入位元線感測放大器資料之情況。

第3 圖顯示讀取雙倍資料速度動態隨機存取記憶體之時序圖。

第4 圖顯示寫入雙倍資料速度動態隨機存取記憶體之時序圖。

第5 圖係由雙倍資料速度動態隨機存取記憶體讀取資料並維持資料同料之方法的流程圖。

五、發明說明 (5)

第 6 圖係寫入資料至雙倍資料速度動態隨機存取記憶體並維持資料同料之方法的流程圖。

圖號說明：

- 1 0 偶數 BLSA
- 1 1 奇數 BLSA
- 1 2 狀況 A
- 1 3 狀況 B
- 3 0 資料進入
- 3 2 暫存器 reg_dqs_p
- 3 3 暫存器 reg_dqs_n
- 3 8 BLSA
- 3 9 BLSA
- 3 4 暫存器
- 3 5 暫存器
- 1 4 暫存器
- 1 5 暫存器
- 1 6 時脈正緣
- 1 7 時脈負緣
- 1 8 資料輸出選通器
- 1 9 輸出
- 5 0 奇數 BLSA
- 5 1 時脈週期

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

象

五、發明說明 (6)

- 5 2 偶數
- 5 4 奇數
- 5 6 時脈週期
- 5 7 奇數
- 5 8 時脈負緣
- 5 9 偶數
- 6 0 時脈正緣
- 7 0 解除選通器
- 7 1 資料要求選通信號正緣選通信號及資料要求選通信號負緣選通信號
- 7 2 偶數
- 7 3 奇數 BLSA
- 7 4 奇數
- 7 5 偶數 BLSA
- 7 6 資料同調

較佳實施例之詳細說明：

第 1 a 圖顯示讀取一雙倍資料速度動態隨機存取記憶體之方塊圖。在偶數 BLSA 1 0 與奇數 BLSA 1 1 的資料連接至暫存器 1 4、1 5，其係對應時脈正緣 1 6 與時脈負緣 1 7。在第 1 b 圖所示之狀況 A 1 2 與狀況 B 1 3，資料連接至資料暫存器 1 4 與 1 5，在正緣資料暫存器 1 4

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (7)

的資料係對應資料輸出選通器(multiplexer) 1 8之時脈正緣 1 6。在負緣資料暫存器 1 5的資料係對應資料輸出選通器 1 8之時脈負緣 1 7。該資料在時脈正緣及負緣對應輸出 1 9，直到在資料長度長度的資料被轉移。資料組的長度可以不受限制，其起始位址可以是偶數或奇數。

從一雙倍資料速度動態隨機存取記憶體讀取資料係根據在電腦供電期間 BIOS(基本輸入輸出系統)決定之行位址選通信號延遲。第 1 b 圖即顯示行位址選通信號延遲為整數及非整數時脈週期時，由雙倍資料速度動態隨機存取記憶體讀取資料所需的情況。當資料組起始位址為偶數，行位址選通信號延遲為整數時，狀況 A 1 2 被用來連接偶數位址 BLSA 1 0 與奇數位址 BLSA 1 1 的資料經由暫存器 1 4 及 1 5 連接至輸出選通器 1 8，其中偶數位址的資料使用時脈正緣 1 6，奇數位址的資料使用時脈負緣 1 7。當資料組起始位址為奇數，行位址選通信號延遲為非整數時，狀況 A 1 2 被用來連接奇數位址 BLSA 1 1 與偶數位址 BLSA 1 0 的資料經由暫存器 1 4 及 1 5 連接至輸出選通器 1 8，其中偶數位址的資料使用時脈正緣 1 6，奇數位址的資料使用時脈負緣 1 7。

繼續參照第 1 a 圖及第 1 b 圖，當資料組起始位址為奇數，行位址選通信號延遲為整數，狀況 b 1 3 使用時脈負緣 1 7 連接偶數位址 BLSA 1 0 的資料經時脈負緣暫存

五、發明說明(8)

器 1 5 至輸出選通器 1 8，以及使用時脈正緣 1 6 連接奇數位址 BLSA 1 1 的資料經時脈負緣暫存器 1 4 至輸出選通器 1 8。當資料組起始位址為偶數，行位址選通信號延遲為非整數時，情況 b 使用時脈負緣 1 7 連接偶數位址 BLSA 1 0 的資料經時脈負緣暫存器 1 5 至輸出選通器 1 8；以及使用時脈正緣 1 6 連接奇數位址 BLSA 1 1 的資料經時脈正緣暫存器 1 4 至輸出選通器 1 8。

參考第 2 a 圖，顯示寫入資料至雙倍資料速度動態隨機存取記憶體之方塊圖。其中在寫入資料組資料時沒有包含行位址選通信號延遲，只有起始位址被需要用來連接輸入資料至適當的 BLSA 3 8 或 3 9。資料進入 3 0 一正緣資料選通信號(DQS_P)選通進入整數 reg_dqs_p 3 2，以及一負緣資料選通信號(DQS_N)選通進入整數 reg_dqs_n 3 3。如第二 b 圖所示，當資料組起始位址為偶數位址時，使用情況 C，資料要求選通信號正緣暫存器 3 4 的偶數資料被連接至偶數位址 BLSA 3 8，而來自資料要求選通信號負緣暫存器 3 5 的奇數資料被連接至奇數位址 BLSA 3 9。當資料組起始信號位址為奇數，使用情況 D，資料要求選通信號正緣暫存器 3 4 的資料被連接至奇數位址 BLSA 3 9，而資料要求選通信號負緣暫存器 3 5 的資料被連接至偶數位址 BLSA 3 8。

參考第 3 圖，顯示雙倍資料速度動態隨機存取記憶體

五、發明說明 (9)

進行讀出動作之時序圖，其在一時脈的的上升緣執行一讀出命令，如果行位址選通信號延遲是時脈週期的非整數，例如第三圖所示為 1.5 個時脈週期，資料組起始位址的第一資料 D00 出現在第二時脈周期的負緣，資料資料組的後續資料在每個時脈正緣與時脈負緣交替地出現，直到資料組長度結束。如果行位址選通信號延遲是時脈週期的整數，例如圖中所示的 2 個時脈週期，資料組起始位址的第一資料 D00 係出現在第三時脈週期的正緣，資料組的後續資料在每個時脈負緣與時脈正緣交替地出現，直到資料組長度結束。其中，也可以要求較第三圖所示實施例大的整數與非整數行位址選通信號延遲

請參閱第 4 圖，顯示寫入資料組資料至雙倍資料速度動態隨機存取記憶體之時序圖，寫入命令係在時脈週期的上升緣進行，資料組的第一資料 D10 在資料要求選通信號的上升緣被寫入，資料組的下一個資料 D12 在資料要求選通信號的負緣被寫入，資料組資料在資料要求選通信號交替的正緣及負緣繼續依序地寫入雙倍資料速度動態隨機存取記憶體，直到資料組長度結束。

在第五圖中顯示從雙倍資料速度動態隨機存取記憶體讀出資料的一種同調方法，偶數位址的資料連接至偶數 BLSA，奇數位址的資料連接至奇數 BLSA 50。如果行位址選通信號延遲是時脈週期 51 的整數，資料組起始位址

五、發明說明 (10)

是偶數 5 2，則偶數 BLSA 對應時脈正緣連接至暫存器，奇數 BLSA 對應時脈負緣連接至暫存器。如果行位址選通信號延遲是時脈週期 5 1 的整數且資料組起始位為奇數 5 4，則偶數 BLSA 對應時脈負緣連接至暫存器，奇數 BLSA 對應時脈正緣連接至暫存器。如果行位址選通信號延遲是時脈週期 5 6 的非整數且資料組起始位址為奇數 5 7，則偶數 BLSA 對應時脈正緣連接至暫存器，並且奇數 BLSA 對應時脈負緣 5 8 連接至暫存器。如果行位址選通信號延遲是時脈週期 5 6 的非整數且資料組起始位址為偶數 5 9，則偶數 BLSA 對應時脈負緣連接至暫存器，奇數 BLSA 對應時脈正緣 6 0 連接至暫存器。clock 暫存器之資料進入選通器以產生資料組資料之一輸出係與該資料組資料的寫入同調。

在第六圖中顯示一種寫入資料至一雙倍資料速度動態隨機存取記憶體的同調方法，其中資料組資料係連接至一解除選通器 7 0，資料位元係以一資料要求選通信號正緣選通信號及一資料要求選通信號負緣選通信號 7 1 選通。如果資料組起始位址為偶數 7 2，以資料要求選通信號正緣選通的暫存器資料被連接至偶數 BLSA 而被資料要求選通信號負緣選通的暫存器資料被連接至奇數 BLSA 7 3。如果資料組起始位址為奇數 7 4，被資料要求選通信號正緣選通的暫存器資料被連接至奇數 BLSA，而被資料要求選通

五、發明說明 (11)

信號負緣選通的暫存器資料被連接至偶數 BLSA 7 5，資料組資料係以資料同調 7 6 儲存至雙倍資料速度動態隨機存取記憶體。

惟，以上所述僅係本發明較佳之實施例，熟習該項技術者能夠了解許多型式及細節上的改變是可能的，但並未脫離本發明之精神及範圍。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

(由本局填寫)

承辦人代碼：
大類：
I P C分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☒有 ☐無主張優先權
美 December 02, 1999 09/453,045

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

四、中文發明摘要 (發明之名稱：)

雙倍資料速度動態隨機存取記憶體之資料同調方法

本發明係提供一種雙倍資料速度動態隨機存取記憶體以資料同調被讀取與寫入，其中該資料係為任何長度的連續型或者插入型資料爆衝的型式，資料由雙倍資料速度動態隨機存取記憶體讀出係取決於起始位址為奇數或偶數以及考慮行位址選通信號延遲。時脈的兩端緣均被用來轉移資料進／出雙倍資料速度動態隨機存取記憶體，為寫入資料只有資料爆衝的起始位址被用來維持資料同調，該資料同調係藉由在寫入後讀取相同記憶胞的相同資料來保證。

英文發明摘要 (發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

1. 一種資料讀取電路以允許雙倍資料速度動態隨機存取記憶體之資料同調，其包括：
 - a. 以一時脈的兩緣讀取之儲存資料；
 - b. 在供電期間以 BIOS(基本輸入輸出系統)決定之行位址選通信號延遲；
 - c. 該行位址選通信號延遲決定該時脈之一緣被用來讀取該儲存資料的第一資料；
 - d. 該儲存資料藉由行位址選通信號週期讀取至偶數與奇數位元線感測放大器；
 - e. 藉由該位元線感測放大器讀取之資料組織成時脈正緣資料與時脈負緣資料；
 - f. 該時脈正緣資料以時脈正緣對應一選通器之輸出；以及
 - g. 該時脈負緣資料以時脈負緣對應該選通器之輸出。
2. 如申請專利範圍第 1 項所述之資料讀取電路，其中當一資料組起始位址為偶數且該行位址選通信號延遲為時脈週期的整數，或者該資料組起始位址為奇數而該行位址選通信號延遲非為時脈週期的整數時，來自偶數位址的資料被組織成時脈正緣資料，來自奇數位址的資料被組織成時脈負緣資料。
3. 如申請專利範圍第 1 項所述之資料讀取電路，其中當

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

一資料組起始位址為奇數，該行位址選通信號延遲為時脈週期的整數時，或者當該資料組起始位址為偶數，該行位址選通信號延遲非為時脈週期的整數時，偶數位址的資料被組織成負時脈端緣資料，奇數位址的資料被組織成正時脈端緣資料。

4. 如申請專利範圍第1項所述之資料讀取電路，其中當一資料組位址為偶數，且該選通器之輸出的第一位元係來自一偶數儲存位址時，資料同調存在
5. 如申請專利範圍第4項所述之資料讀取電路，其中該資料同調適用於任何資料組長度的連續或者插入型資料爆衝。
6. 一種資料寫入電路以允許雙倍資料速度動態隨機存取記憶體之資料同調，其包括：
 - a. 於時脈正緣使用一正緣資料選通信號以及於一時脈負緣使用一負緣資料選通信號選通之資料；
 - b. 寫入偶數位址及奇數位址位元線感測放大器之資料；以及
 - c. 資料爆衝之起始位址決定哪些選通的資料連接至該偶數位址位元線感測放大器，哪些選通的資料連接至奇數位址位元線感測放大器。
7. 如申請專利範圍第6項所述之資料寫入電路，其中當該資料爆衝起始位址為偶數時，該正緣資料選通信號

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

選通之資料被連接至該偶數位址位元線感測放大器，
該負緣資料選通信號選通之資料被連接至該奇數位址
位元線感測放大器。

8．如申請專利範圍第6項所述之資料寫入電路，其中當
該資料爆衝起始位址為奇數時，該正緣資料選通信號
選通之資料被連接至該奇數位址位元線感測放大器，
該負緣資料選通信號選通之資料被連接至該偶數位址
位元線感測放大器。

9．如申請專利範圍第6項所述之資料寫入電路，其中同
調適用於任何資料組長度的連續或者插入型的資料爆
衝。

10．如申請專利範圍第6項所述之資料寫入電路，其中
係藉由在寫入後讀取相同記憶胞的相同資料以保證
資料同調。

11．一種雙倍資料速度動態隨機存取記憶體之讀取方
法，包括下列步驟：

- a. 連接儲存在記憶體的資料，其中偶數儲存位址的
資料連接至一偶數位元線感測放大器，奇數儲存
位址的資料連接至一奇數位元線感測放大器；
- b. 當一資料組起始位址為偶數而行位址選通信號延
遲為時脈週期的整數時，或者當該資料組起始位
址為奇數而行位址選通信號延遲為時脈週期的非

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

整數時，連接來自偶數位元線感測放大器的資料至一正緣資料暫存器，以及連接來自奇數位元線感測放大器的資料至一負緣資料暫存器；

- c. 當該資料組起始位址為奇數而行位址選通信號延遲為時脈週期的整數，或者當該資料組起始位址為偶數而行位址選通信號延遲為時脈週期的非整數時，連接偶數位元線感測放大器的資料至一負緣資料暫存器，以及連接奇數位元線感測放大器的資料至一正緣資料暫存器；
- d. 使該正緣資料暫存器進入一選通器之資料對應時脈正緣，使該負緣資料暫存器進入該選通器之資料對應時脈負緣；以及
- e. 在該選通器之輸出產生一資料輸出。

1 2 . 如申請專利範圍第 1 1 項所述之方法，其中連接來自該偶數與奇數位元線感測放大器係與該資料組起始位址與該行位址選通信號延遲有關，以維持資料同調。

1 3 . 如申請專利範圍第 1 1 項所述之方法，其中該方法適用於任何資料組長度的連續或者插入型資料爆衝。

1 4 . 如申請專利範圍第 1 1 項所述之方法，其中該行位址選通信號延遲係在供電期間由基本輸入輸出系統設定，該延遲決定在讀取命令被設定之後讀取第一資

經濟部智慧財產局員工消費合作社印製

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

料的時脈週期數目。

1 5 · 一種寫入雙倍資料速度動態隨機存取記憶體之方法，包括下列步驟：

- a. 連接欲寫入記憶體的資料組資料至一解除選通器；
- b. 以資料要求選通信號正緣選通資料位元以連接該資料位元至一資料要求選通信號正緣暫存器；
- c. 以資料要求選通信號負緣選通資料位元以連接該資料位元至一資料要求選通信號負緣暫存器；
- d. 當該資料組資料起始位址為偶數，連接該資料要求選通信號正緣暫存器的資料至一偶數位元線感測放大器以及連接來自該資料要求選通信號負緣暫存器的資料至一奇數位元線感測放大器；
- e. 當該資料組資料起始位址為奇數，連接來自該資料要求選通信號正緣暫存器的資料至一奇數位元線感測放大器，以及連接來自該資料要求選通信號負緣暫存器的資料至一偶數位元線感測放大器；以及
- f. 儲存該資料組資料至記憶體。

1 6 · 如申請專利範圍第 1 5 項所述之方法，其中該方法適用於任何資料組長度的連續或者插入型資料爆衝。

1 7 · 如申請專利範圍第 1 5 項所述之方法，其中該偶數

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

A8
B8
C8
D8

六、申請專利範圍

與奇數位元線感測放大器係以位元開關選擇。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

89119193

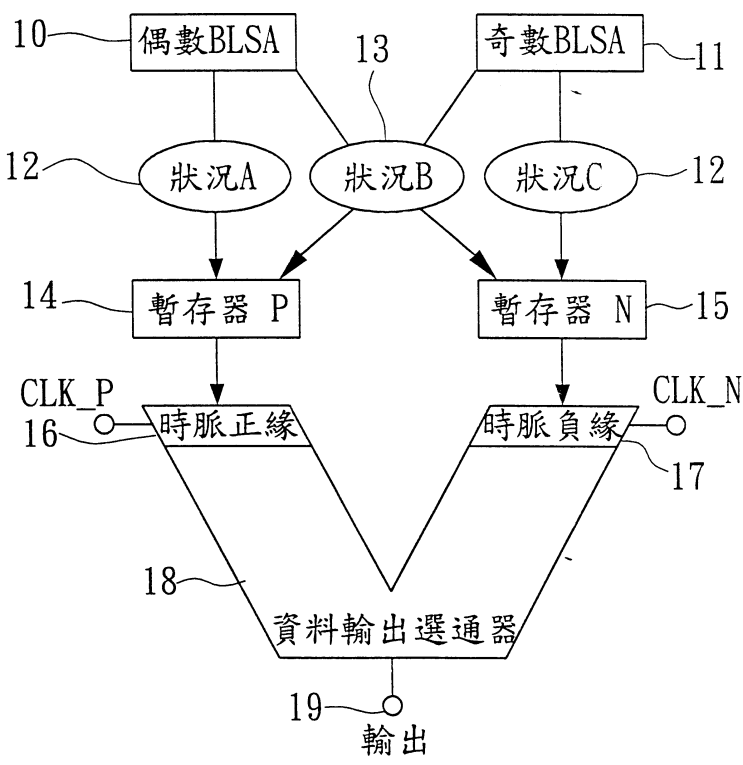


圖 一 a

狀況A
爆發起始位址=偶數 行位址選通信號延遲=整數(2, 3, 4, 等等) 或者 爆發起始位址=奇數 行位址選通信號延遲=非整數(1.5, 2.5, 3.5, 等等)
狀況B
爆發起始位址=奇數 行位址選通信號延遲=整數(2, 3, 4, 等等) 或者 爆發起始位址=偶數 行位址選通信號延遲=非整數(1.5, 2.5, 3.5, 等等)

圖 一 b

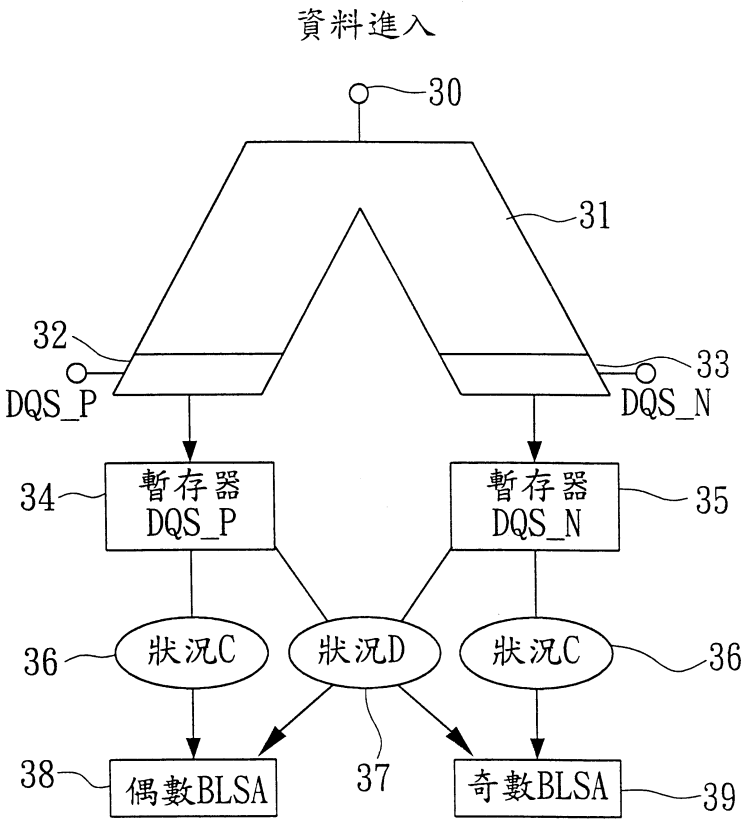


圖 二 a

狀況C
爆發起始位址=偶數
狀況D
爆發起始位址=奇數

圖 二 b

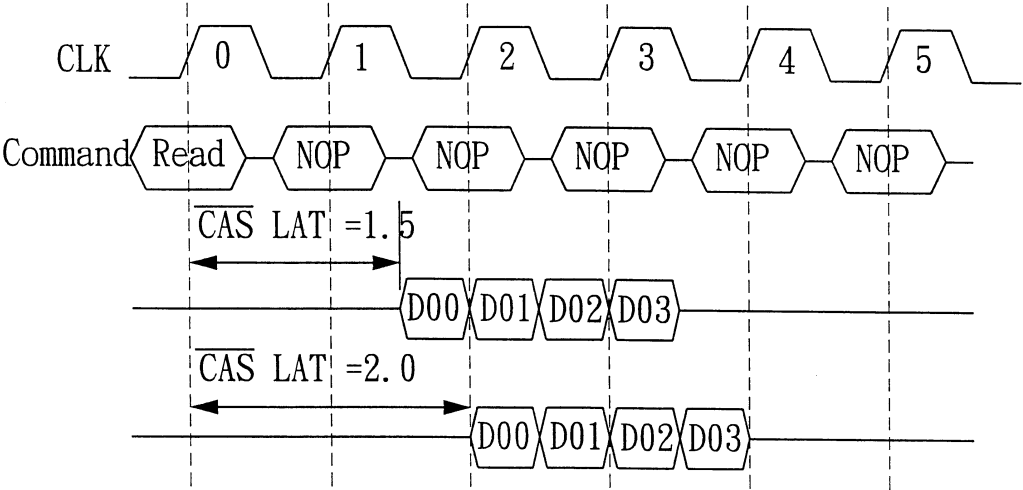


圖 三

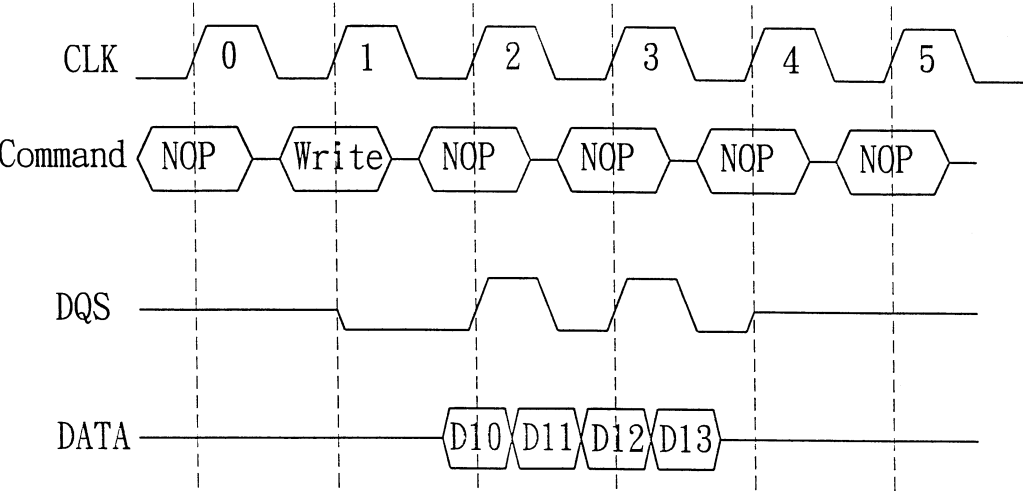


圖 四

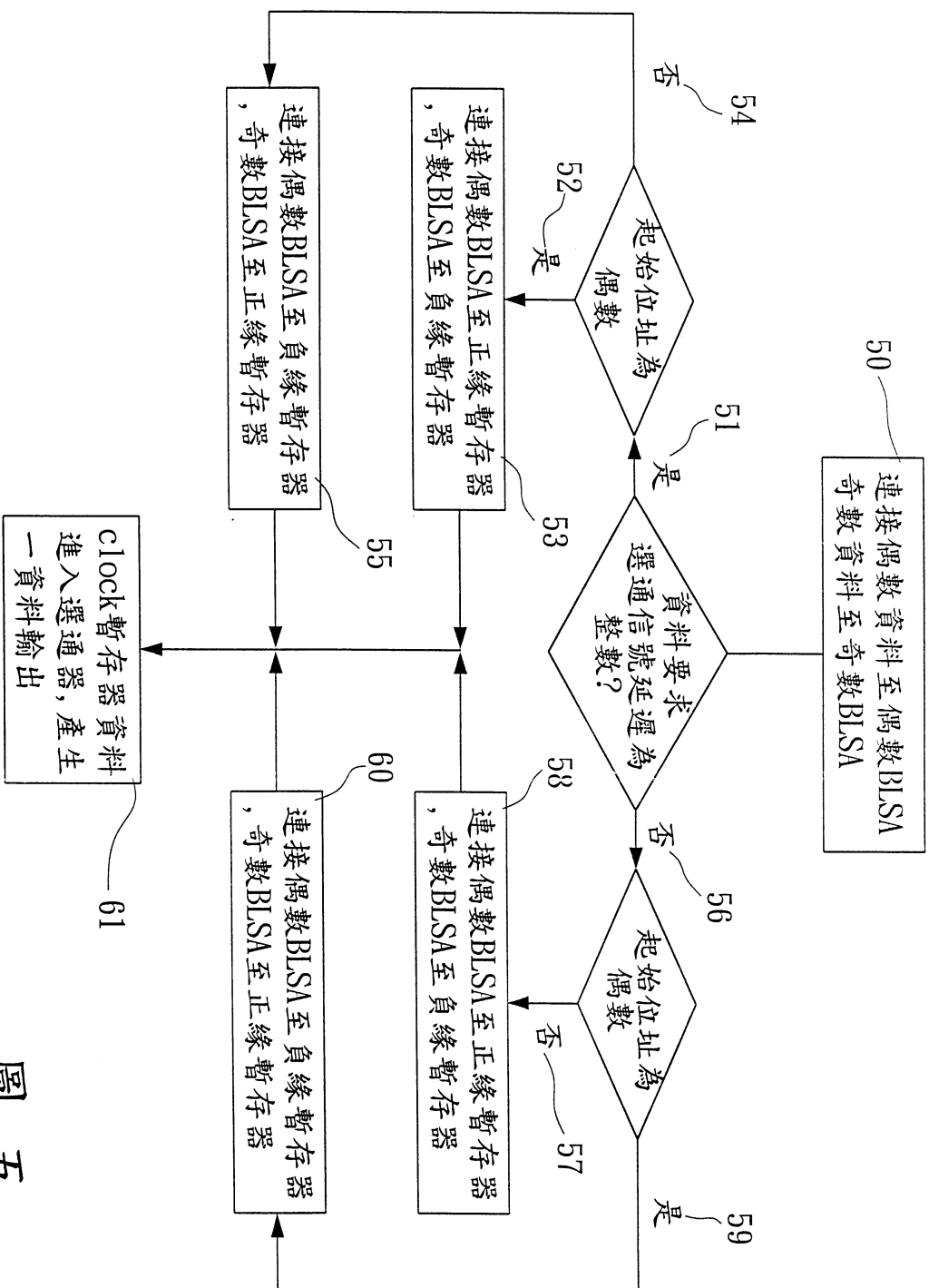


圖 五

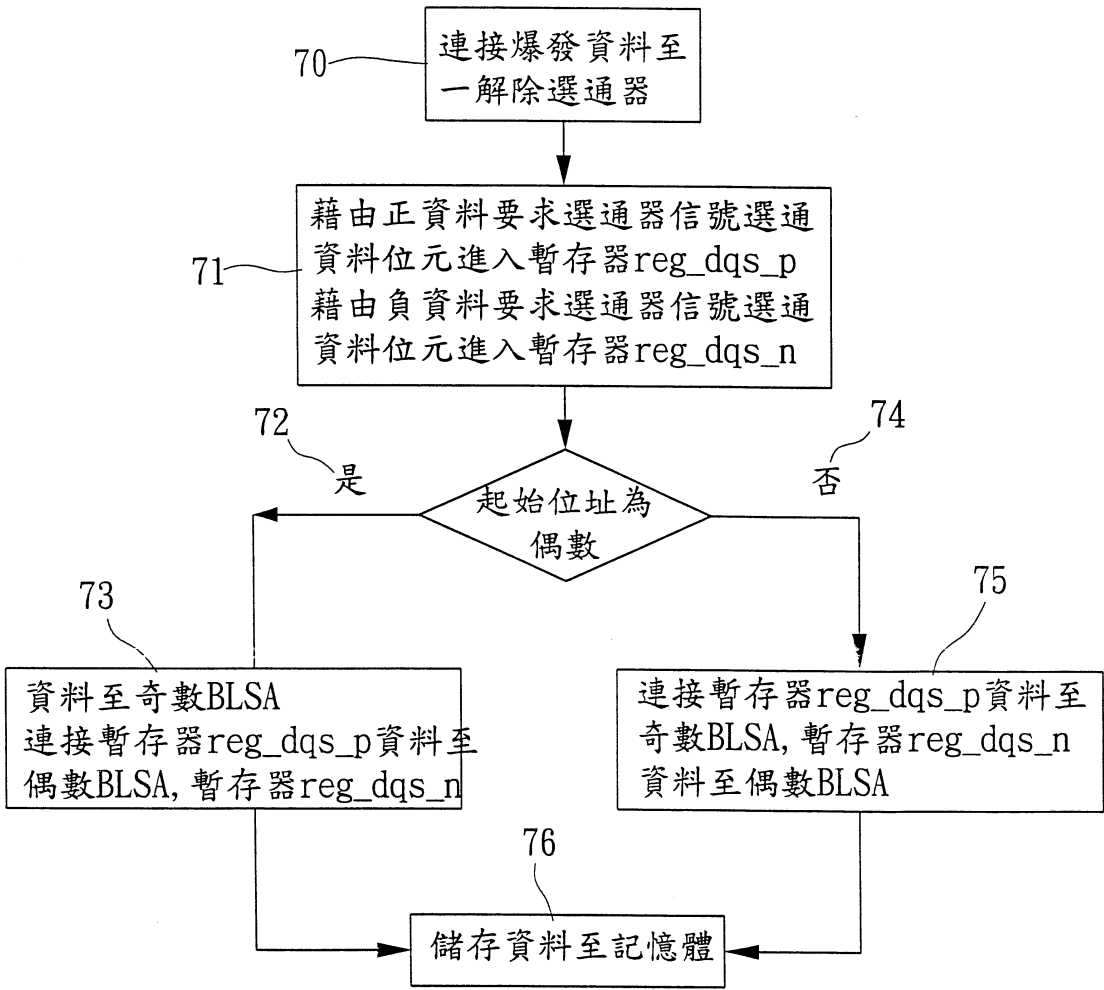


圖 六