

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年8月25日(25.08.2022)



(10) 国際公開番号

WO 2022/176019 A1

(51) 国際特許分類:

H04N 19/119 (2014.01) **H04N 19/176** (2014.01)
H04N 19/157 (2014.01)

(21) 国際出願番号: PCT/JP2021/005727

(22) 国際出願日: 2021年2月16日(16.02.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 日本電信電話株式会社 (**NIPPON TELEGRAPH AND TELEPHONE CORPORATION**) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

(72) 発明者: 小林 大祐 (**KOBAYASHI, Daisuke**); 〒1808585 東京都武蔵野市緑町三丁目9番11号 NTT 知的財産センタ内 Tokyo (JP). 中村 健(**NAKAMURA, Ken**); 〒1808585 東京都武蔵野市緑町三丁目9番11号 NTT 知的財産センタ内 Tokyo (JP). 新田 高庸(**NITTA,**

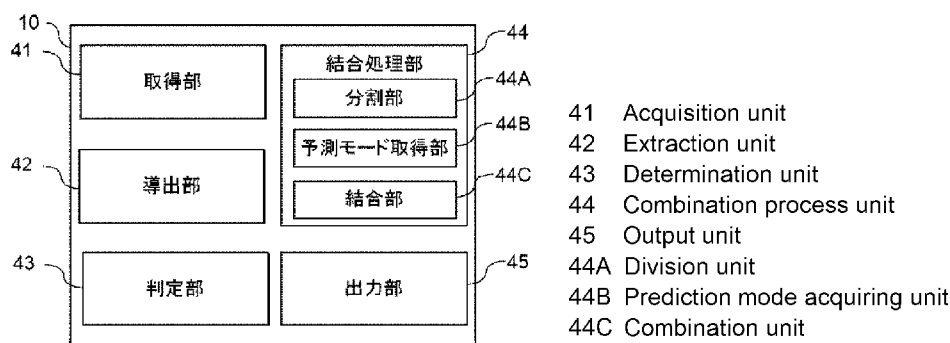
Koyo); 〒1808585 東京都武蔵野市緑町三丁目9番11号 NTT 知的財産センタ内 Tokyo (JP). 大森 優也(**OMORI, Yuya**); 〒1808585 東京都武蔵野市緑町三丁目9番11号 NTT 知的財産センタ内 Tokyo (JP).

(74) 代理人: 特許業務法人太陽国際特許事務所 (**TAIYO, NAKAJIMA & KATO**); 〒1600022 東京都新宿区新宿4丁目3番17号 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) **Title:** VIDEO CODING METHOD, VIDEO CODING DEVICE, AND VIDEO CODING PROGRAM

(54) 発明の名称: 映像符号化方法、映像符号化装置、及び映像符号化プログラム



(57) **Abstract:** A video coding method for performing image coding in units of blocks into which an image is divided, the method comprising a computer executing the processes of: dividing an image into blocks; acquiring an intra-image prediction mode predicted for each block; determining whether a plurality of blocks are to be combined by means of a combining pattern based on the intra-image prediction modes of at least any of the blocks and of a plurality of blocks adjacent thereto; and, if it is determined that the blocks are to be combined, performing prediction for each combined block obtained by the combining.

(57) 要約: 映像符号化方法は、画像を分割したブロック単位で画像の符号化を行う映像符号化方法であって、画像をブロックに分割し、ブロック毎に予測された画像内予測モードを取得し、少なくとも何れかのブロックと隣接しあう複数のブロックの画像内予測モードに基づく結合パターンで、複数のブロックを結合するか否かを判定して、結合すると判定された場合、結合された結合ブロック毎に予測を行う、処理をコンピュータが実行する方法である。

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：

映像符号化方法、映像符号化装置、及び映像符号化プログラム

技術分野

[0001] 開示の技術は、映像符号化方法、映像符号化装置、及び映像符号化プログラムに関する。

背景技術

[0002] 従来、デジタル映像の伝送および配信においては、MPEG-2、H. 264/AVC (Advanced Video Coding) やH. 265/HEVC (High Efficiency Video Coding) といった、映像符号化国際標準で定められている映像符号化を行うことで配信時の映像データ量を削減し、多様なネットワーク環境下での高精細な映像配信を実現している。

[0003] 近年、 3840×2160 画素の解像度を有する4K映像や、さらに4K映像の4倍の解像度の 7680×4320 画素の解像度を有する8K映像等の超高精細映像の放送・配信サービスの普及拡大に伴い、更なる映像の高圧縮化の目的のため、H. 265/HEVCの次の映像符号化国際標準としてVVC (Versatile Video Coding) が定められている。

[0004] H. 265/HEVC、及びVVC等の符号化規格では、各フレームはまずCTU (Coding Tree Unit) と呼ばれる符号化基本単位に分割される。これは、MPEG-2やH. 264/AVCにおけるMB (Macro Block) に相当する。

[0005] また、各CTUは、更にCU (Coding Unit) と呼ばれる単位に分割される。H. 265/HEVCでは、各CTUは、各ノードが4つの枝に分枝されたツリー構造である再帰的な4分木ブロック分割 (Quad Tree:、以下、「QT分割」という。) に基づいて分割される。そのた

め、取りうるCUの大きさとして 8×8 、 16×16 、 32×32 、 64×64 の候補があり、各々の大きさのCUの組み合わせによって、CTUが構成されることとなる。そして、各CUについて、更に、予測処理単位であるPU (Prediction Unit)、変換処理単位であるTU (Transform Unit) が設定され、各符号化処理が行われる。

[0006] 一方、VVCでは、各CTUは、4分木ブロック分割だけでなく、ブロックを水平方向、又は垂直方向に、2等分に2分割する2分木ブロック分割 (Binary Tree分割、以下、「BT分割」という。)、ブロックを水平方向、又は垂直方向に1:2:1の辺の比で3分割する3分木ブロック分割 (Ternary Tree分割、以下「TT分割」という。) が追加されている。VVCにおけるCUは、CTUに対して、QT分割を再帰的に繰り返した後に生成された各CUについてBT分割、又はTU分割を、水平方向又は垂直方向に繰り返すことで、可変サイズのCUに分割する。そのため、VVCにおけるCUの大きさは、 32×4 や 8×16 のように、もとななるCTUをQT分割、TT分割、及びBT分割を組み合わせで分割した様々な大きさの長方形、及び正方形を含む多くの大きさを選択可能で、これらにCUの大きさの組み合わせでCTUが構成される。そのため、VVCでは、HEVC等と比べてより符号化対象フレームの絵柄や特徴に合わせた複雑なブロック分割形状を取ることができ、高効率な符号化を行うことができる。なお、VVCでは、CU単位に予測処理、周波数変換、及び量子化等の符号化が行われる (例えば、非特許文献1)。

先行技術文献

非特許文献

[0007] 非特許文献1: Jianle Chen, Yan Ye, Seung Hwan Kim, "Algorithm description for Versatile Video Coding and Test Model 5 (VTM 5)", Joint Video Experts Team (JVET) of ITU-T SG 16 WP 3 and ISO/IEC JTC 1/SC 29/WG 11 14th Meeting: Geneva, CH, 19-27 Mar. 2019, VTM algorithm description (JVET-N1002-v1)

発明の概要

発明が解決しようとする課題

[0008] しかしながら、VVCでのブロック分割パターンは、HEVCと比べて非常に膨大なため、エンコーダが全ての分割パターンに対して符号化若しくは簡易的な評価を行い、符号化した結果若しくは簡易的な評価を行った結果の比較を行い、CUの大きさを決定していくには、膨大な処理量が必要となる。

[0009] CUの大きさを決定する際に、隣接ブロックの分割結果を用いて適応的に分割形状の枝刈りを行うことで分割パターンを絞り込む方法なども考えられるが、枝刈りによる処理の削減度合いは、映像に応じて判定されるそれぞれのブロックの状況により変化するため、処理量が一定にならない。また、仮に枝刈りをしていたとしても、各CUの大きさにおいてQT分割、BT分割、及びTT分割をそれぞれ行い、大きさの判定を行う場合、各分割パターンに応じて、画面内予測処理・変換・量子化処理等を行って、RD (Rate-Distortion) コストに基づく評価を行うことは、大幅な処理量の増加となる。

[0010] 本発明は、このような事情に鑑みてなされたもので、原画像の特徴に応じた画面内予測モードを維持しつつ、符号化におけるブロック分割決定の処理量を削減することを目的とする。

課題を解決するための手段

[0011] 本開示の第1態様は、画像を分割したブロック単位で画像の符号化を行う映像符号化方法であって、画像をブロックに分割し、ブロック毎に予測された画像内予測モードを取得し、少なくとも何れかのブロックと隣接しあう複数のブロックの画像内予測モードに基づく結合パターンで、複数のブロックを結合するか否かを判定して、結合すると判定された場合、結合された結合ブロック毎に予測を行う、処理をコンピュータが実行する映像符号化方法である。

[0012] 本開示の第2態様は、画像を分割したブロック単位で画像の符号化を行う

映像符号化装置であって、画像をブロックに分割する分割部と、ブロック毎に予測された画像内予測モードを取得する取得部と、少なくとも何れかのブロックと隣接しあう複数のブロックの画像内予測モードに基づく結合パターンで、複数のブロックを結合するか否かを判定して、結合すると判定された場合、結合された結合ブロック毎に予測を行う結合部と、を備えた映像符号化装置である。

[0013] 本開示の第3態様は、画像を分割したブロック単位で画像の符号化を行う映像符号化プログラムであって、画像をブロックに分割し、ブロック毎に予測された画像内予測モードを取得し、少なくとも何れかのブロックと隣接しあう複数のブロックの画像内予測モードに基づく結合パターンで、複数のブロックを結合するか否かを判定して、結合すると判定された場合、結合された結合ブロック毎に予測を行う、処理をコンピュータに実行させるための映像符号化プログラムである。

発明の効果

[0014] 開示の技術によれば、原画像の特徴に応じた画面内予測モードを維持しつつ、符号化におけるブロック分割決定の処理量を削減することができる。

図面の簡単な説明

[0015] [図1]各実施形態に係る映像を符号化する処理の説明に供する映像符号化装置の機能構成の一例を示すブロック図である。

[図2]各実施形態に係る分割の説明に供するC T Uの一例を示す模式図である。

[図3]各実施形態に係る分割されたC Uの説明に供するC T Uの一例を示す模式図である。

[図4]各実施形態に係る画像内予測モードの一例を示す図である。

[図5]各実施形態に係る映像符号化装置のハードウェア構成の一例を示すブロック図である。

[図6]第1実施形態に係る映像符号化装置のC U分割部の機能構成の一例を示すブロック図である。

[図7]第1実施形態に係る判定処理におけるデータの流れの一例を示すデータフロー図である。

[図8]各実施形態に係る合算コスト値の導出の説明に供するC Uの一例を示す図である。

[図9]各実施形態に係る結合パターンの説明に供するC Uの一例を示す図である。

[図10]各実施形態に係る結合を行わない場合の説明に供するC Uの一例を示す図である。

[図11]第1実施形態のC Uのブロックの大きさを判定する判定処理の流れの一例を示すフローチャートである。

[図12]第1実施形態のC Uを結合する結合処理の流れの一例を示すフローチャートである。

[図13]第2実施形態に係る映像符号化装置のC U分割部の機能構成の一例を示すブロック図である。

[図14]第2実施形態に係る判定処理におけるデータの流れの一例を示すデータフロー図である。

[図15]第2実施形態に係る長方形のC Uを含む場合の結合の説明に供するC Uの一例を示す図である。

[図16]第2実施形態のC Uのブロックの大きさを判定する判定処理の流れの一例を示すフローチャートである。

[図17]第2実施形態のC Uを結合する結合処理の流れの一例を示すフローチャートである。

発明を実施するための形態

[0016] 以下、図面を参照して、本発明を実施するための形態例を詳細に説明する。

[0017] [第1実施形態]

まず、図1から図3を参照して、映像符号化装置1によって、映像を符号化する処理について説明する。図1は、映像を符号化する処理の説明に供す

る映像符号化装置 1 の機能構成の一例を示すブロック図である。

[0018] 図 1 に示すように、映像符号化装置 1 は、CU 分割部 10、残差信号生成部 11、周波数変換部 12、量子化部 13、エントロピー符号化部 14、逆量子化部 15、逆周波数変換部 16、復号画像生成部 17、ループフィルタ処理部 18、参照画像バッファ部 19、及び予測画像生成部 20 を備えている。

[0019] CU 分割部 10 は、符号化の対象である原画像の CTU を CU に分割して、CU の大きさの決定と各々の CU の予測モードの決定を行う。ここで、図 2 に示すように、原画像は、水平方向、及び垂直方向に 128 画素の範囲を一つのブロックとした CTU に分割される。CTU は、さらに再帰的に分割されたブロックである CU に分割され、CU を一つの単位として符号化する処理が行われる。なお、以下では、CTU 及び CU の大きさを「(水平方向の画素数) × (垂直方向の画素数)」とする。例えば、水平方向、及び垂直方向に 128 画素の範囲を一つのブロックとした CTU は、 128×128 と表記する。

[0020] 一例として、図 2 に示すように、CTU を再帰的に 4 分割した 64×64 、 32×32 、 16×16 、 8×8 を一つのブロックとした CU に分割され、さらには、CTU 及び CU は、水平方向、又は垂直方向に 2 分割、又は 3 分割されることがある。したがって、一例として図 3 に示すように、CTU、及び CU は、2 分割、3 分割、及び 4 割され、各々の大きさの CU に分割される。

[0021] 図 1 に示す CU 分割部 10 は、符号化の対象である原画像、及び後述する参照画像バッファ部 19 から復号画像を取得して、原画像に係る各々の CTU を上述した各々の CU に分割する。CU 分割部 10 は、各々の CU の大きさに分割した原画像を残差信号生成部 11 に出力し、CU の大きさ、及び当該 CU の予測モードを予測画像生成部 20 に出力する。なお、本発明に係る CU の分割方法、及び予測モードの導出方法については、後述する図 4 から図 17 を参照して詳細に説明する。また、本実施形態に係る予測モードは、

画像内予測モードである形態について説明する。画像内予測モードとは、符号化を行う対象のブロックよりも以前に符号化が終了している画像内のブロックから符号化を行うために参照するブロックを決定するための値であり、画像内予測モードの値によって参照するブロックが位置する方向が予め定められている。一例として図4に示すように、VVCの画像内予測モードは、左斜め下45度（モード番号2）から右斜め上45度（モード番号66）の間で65通りの方向から当該CUの隣接画素を参照して予測を行うモードがある。また、画像内予測モードは、隣接画素の4点を用いて予測を行うPlanarモード（モード番号0）と、隣接画素の平均を用いて行うDCモード（モード番号1）と、があり、合計67通りの予測モードが存在する。本実施形態では、画像内予測モードは、過去のサイズ判定処理によって導出され、参照画像に係る各々のCUに対応付けられており、参照画像から各々のCUに対応する画像内予測モードを取得する形態について説明する。

[0022] 残差信号生成部11は、CU分割部10から各々のCUに分割された原画像を取得し、予測画像生成部20から各々のCUに分割された原画像に対応する予測画像を取得する。残差信号生成部11は、取得した原画像におけるCUと、原画像のCUに対応する予測画像におけるCUと、の差分を予測残差信号として周波数変換部12に出力する。

[0023] 周波数変換部12は、残差信号生成部11から予測残差信号を取得し、離散コサイン変換又は離散サイン変換による周波数変換を予測画像の水平方向及び予測画像の垂直方向の各々に対して実行する。周波数変換部12は、周波数変換の結果として、導出した変換係数群を量子化部13に出力する。

[0024] 量子化部13は、周波数変換部12から変換係数群を取得し、所定の量子化パラメータを用いて、変換係数を量子化する。量子化部13は、量子化された変換係数を、エントロピー符号化部14、及び逆量子化部15に出力する。

[0025] エントロピー符号化部14は、量子化部13から量子化された変換係数を取得し、量子化された変換係数をエントロピー符号化してビットストリーム

を導出する。エントロピー符号化部 14 は、図示しない外部装置にエントロピー符号化の結果として導出したビットストリームを出力する。

[0026] 逆量子化部 15 は、量子化部 13 から量子化された変換係数を取得し、量子化された変換係数に対して逆量子化処理を実行して、変換係数を生成する。逆量子化部 15 は、逆量子化処理の結果として、変換係数を逆周波数変換部 16 に出力する。

[0027] 逆周波数変換部 16 は、逆量子化部 15 から変換係数を取得し、変換係数に対して逆周波数変換を実行して、予測残差信号を生成する。逆周波数変換部 16 は、予測残差信号を復号画像生成部 17 に出力する。

[0028] 復号画像生成部 17 は、逆周波数変換部 16 から予測残差信号を取得し、後述する予測画像生成部 20 から原画像の予測画像を取得する。復号画像生成部 17 は、CU毎に、予測残差信号を予測画像に加算することによって、原画像の復号画像をCU毎に生成する。復号画像生成部 17 は、原画像の復号画像をループフィルタ処理部 18、及び参照画像バッファ部 19 に出力する。

[0029] ループフィルタ処理部 18 は、復号画像生成部 17 から復号画像を取得し、符号化の歪みを低減するためのフィルタ処理を復号画像に対して実行する。ループフィルタ処理部 18 は、フィルタ処理が実行された復号画像を参照画像バッファ部 19 に出力する。

[0030] 参照画像バッファ部 19 は、復号画像生成部 17 からフィルタ処理前の復号画像を取得し、ループフィルタ処理部 18 からフィルタ処理後の復号画像を取得する。参照画像バッファ部 19 は、取得したフィルタ処理前の復号画像、及びフィルタ処理後の復号画像を参照用の画像として記憶する。すなわち、参照画像バッファ部 19 は、過去の前画像を復号した復号画像を参照用の画像として記憶する。

[0031] 予測画像生成部 20 は、CU分割部 10 から原画像に係るCUの予測モードを取得し、参照用の画像として記憶されている過去の復号画像を参照画像バッファ部 19 から取得する。予測画像生成部 20 は、原画像の予測モード

、及び過去の復号画像データに基づいて原画像の予測画像を生成する。予測画像生成部20は、予測画像を残差信号生成部11に出力する。

[0032] 次に、図5を参照して、本実施形態に係る映像符号化装置1のハードウェア構成について説明する。図5は、映像符号化装置1のハードウェア構成を示すブロック図である。

[0033] 図5に示すように、映像符号化装置1は、CPU (Central Processing Unit) 31、ROM (Read Only Memory) 32、RAM (Random Access Memory) 33、ストレージ34、入力部35、表示部36、及び通信インタフェース (I/F) 37を有する。各構成は、バス38を介して相互に通信可能に接続されている。

[0034] CPU 31は、中央演算処理ユニットであり、各種プログラムの実行、及び各部の制御を行う。すなわち、CPU 31は、ROM 32、又はストレージ34からプログラムを読み出し、RAM 33を作業領域としてプログラムを実行する。CPU 31は、ROM 32、又はストレージ34に記憶されているプログラムに従って、上記各構成の制御、及び各種の演算処理を行う。本実施形態では、ROM 32、又はストレージ34には、原画像に係るCUの大きさを判定するための判定処理プログラム、及び原画像に係るサブブロックを結合するための結合処理プログラムが格納されている。

[0035] ROM 32は、各種プログラム及び各種データを格納する。RAM 33は、作業領域として一時的にプログラム又はデータを記憶する。ストレージ34は、HDD (Hard Disk Drive) 又はSSD (Solid State Drive) 等の記憶装置により構成され、オペレーティングシステムを含む各種プログラム、及び各種データを格納する。

[0036] 入力部35は、マウス等のポインティングデバイス、及びキーボードを含み、各種の入力を行うために使用される。

[0037] 表示部36は、例えば、液晶ディスプレイであり、各種の情報を表示する。表示部36は、タッチパネル方式を採用して、入力部35として機能して

も良い。

[0038] 通信インタフェース37は、表示機器等の他の機器と通信するためのインタフェースである。当該通信には、たとえば、イーサネット（登録商標）若しくはFDDI等の有線通信の規格、又は、4G、5G、若しくはWi-Fi（登録商標）等の無線通信の規格が用いられる。

[0039] 次に、図6及び図7を参照して、映像符号化装置1に係るCU分割部10の機能構成について説明する。図6は、映像符号化装置1に係るCU分割部10の機能構成の一例を示すブロック図である。図7は、CU分割部10の機能に係る判定処理におけるデータの流れの一例を示すデータフロー図である。

[0040] 図6に示すように、映像符号化装置1に係るCU分割部10は、機能構成として、取得部41、導出部42、判定部43、結合処理部44、及び出力部45を備えている。CPU31が判定処理プログラムを実行することで、取得部41、導出部42、判定部43、結合処理部44、及び出力部45として機能する。なお、結合処理部44は、分割部44A、予測モード取得部44B、及び結合部44Cを備えている。

[0041] 図7に示すように、取得部41は、入力された原画像、及び過去に原画像を復号した復号画像を取得する。

[0042] 導出部42は、取得した原画像、及び復号画像から所定の大きさのCUに係るRDコストを導出する。ここで、所定の大きさのCUとは、 64×64 、 32×32 、 16×16 、 8×8 、及び 4×4 のCUである。また、本実施形態に係るRDコストは、原画像、及び復号画像から取得され、情報量の大きさ、及び符号化の誤差を示す値である。

[0043] 一例として図8に示すように、導出部42は、 $(0, 0)$ 、 $(4, 0)$ 、 $(0, 4)$ 、 $(4, 4)$ を基点とした 4×4 のCUの各々のRDコストを合算した値（以下、「合算コスト値」という。）を導出する。導出部42は、判定対象であるCUのRDコストとして、上述した4つの 4×4 のCUを内包する $(0, 0)$ を基点とした 8×8 のCUのRDコスト（以下、「対象コ

スト値」という。)を導出する。

[0044] 導出部42は、さらに 16×16 のCUの大きさの範囲において、 $(0, 0)$ 、 $(8, 0)$ 、 $(0, 8)$ 、 $(8, 8)$ を基点とした 8×8 のCUの合算コスト値、及び当該4つの 8×8 のCUを内包する $(0, 0)$ を基点とした 16×16 のCUの対象コスト値を導出する。導出部は、同様に、 32×32 のCUの大きさの範囲、及び 64×64 のCUの大きさの範囲において、合算コスト値、及び対象コスト値を導出し、上述した処理を 64×64 のCUの対象コスト値を導出するまで再帰的に実行する。導出部42は、 64×64 のCUの対象コスト値を導出した場合、次の 64×64 のCUの範囲(例えば、隣接するCU)において同一の処理を再帰的に実行し、CTUに内包される全てのCUに対して処理が実行されるまで再帰的に実行する。

[0045] 図7に示す判定部43は、導出部42によって導出された、4つのCUにおける各々のRDコストを合算した合算コスト値、及び当該4つのCUを内包するCUにおける対象コスト値を比較して、対象コスト値が合算コスト値以下であるか否かを判定する。一例として、判定部43は、4つの 4×4 のCUにおける合算コスト値と、4つの 4×4 のCUを内包する 8×8 のCUにおける対象コスト値と、を比較して、対象コスト値が合算コスト値以下であるか否かを判定する。

[0046] 一例として図7に示すように、判定部43は、 8×8 判定として、4つの 4×4 のCUにおける合算コスト値、及び4つの 4×4 のCUを内包する 8×8 のCUにおける対象コスト値の比較を行う。次に、判定部43は、 16×16 判定として、4つの 8×8 のCUにおける合算コスト値、及び4つの 8×8 のCUを内包する 16×16 のCUにおける対象コスト値の比較を行う。同様に、判定部43は、 32×32 判定、及び 64×64 判定を行う。つまり、判定部43は、小さいCUから大きいCUへ、判定するCUの大きさを拡大しながら、再帰的に合算コスト値と、対象コストと、を比較する判定を行う。判定部43は、CTUに内包される全てのCUに対して処理が実行されるまで再帰的に判定を行う。

- [0047] 結合処理部44は、対象コスト値が合算コスト値を超えていた場合、対象のCUに係るブロックを結合し、結合したCUの大きさ、当該CUのRDコスト、及び当該CUの予測モードを導出する。
- [0048] 具体的には、結合処理部44に係る分割部44Aは、対象のCUを水平方向、及び垂直方向に、各々4分割した16個のサブブロックに分割する。ここで、対象のCUが 8×8 のCUの場合、分割部44Aは、対象のCUを水平方向、及び垂直方向に、各々2分割した4個のサブブロックに分割する。
- [0049] 結合処理部44における予測モード取得部44Bは、サブブロックを各々のパターンで結合した結合候補の予測モードのばらつき V_i を導出して取得する。ここで、結合パターンとは、一例として図9に示すように、対象のCUを水平方向にBT分割、垂直方向にBT分割、水平方向にTT分割、及び垂直方向にTT分割するように、サブブロックを結合した各々のパターンである。つまり、予測モード取得部44Bは、対象のCUを水平方向にBT分割した場合、垂直方向にBT分割した場合、水平方向にTT分割した場合、及び垂直方向にTT分割した場合の各々の結合候補について、予測モードのばらつき V_i を導出する。なお、予測モード取得部44Bは、対象のCUが 8×8 のCUの場合、水平方向にBT分割、及び垂直方向にBT分割した場合の各々の結合候補について、ばらつき V_i を導出する。
- [0050] ここで、 V は、結合候補に係る予測モードのばらつきの度合であり、 i は、CUを分割したパターン（例えば、 $i = 1$ の場合、水平方向にBT分割したパターン等）を識別する記号である。また、本実施形態に係る予測モードのばらつき V_i は、結合候補に内包されるサブブロックの予測モードの分散値である形態について説明する。しかし、これに限定されない。予測モードのばらつき V_i は、結合候補に内包されるサブブロック間の予測モードの差分の絶対値を総和した差分絶対値和、又はサブブロックにおける予測モードの最大値と、最小値との差であってもよい。
- [0051] 図6に示す結合処理部44における結合部44Cは、導出した全ての予測モードのばらつき V_i から最小のばらつき V_i を特定し、特定したばらつき

V_i が閾値以下である場合、特定したばらつき V_i に係るパターンを結合するパターンとして決定する。結合部 44C は、決定したパターンに係る結合候補を結合された CU として、サブブロックを結合し、結合された CU の RD コスト、及び予測モードを導出する。また、結合部 44C は、特定したばらつき V_i が閾値を超えている場合、サブブロックの結合を行わない。つまり、QT 分割が行われた CU を組み合わせて、BT 分割、又は TT 分割した際の形状を構成し、組み合わせた CU の予測モードに基づいて、BT 分割、又は TT 分割した際の形状を CU の形状とするか否かの判定を行う。ここでは、分散が所定の閾値以下であれば、結合する一例を挙げている。

[0052] なお、本実施形態に係る閾値は、0 以上の正の自然数である形態について説明する。例えば、予測モードのばらつき V_i が分散値である場合、4 つのサブブロックの画像内予測モード（モード番号）がおおよそ同一方向を示す 11、12、13、及び 14 である場合、予測モードのばらつき V_i は、1.6 となる。一方、4 つのサブブロックの画像内予測モード（モード番号）が各々異なる方向を示す 10、20、30、40 である場合、予測モードのばらつき V_i は、16.6 となる。つまり、予測モードのばらつき V_i が分散値である場合において、おおよそ同一方向を示す画像内予測モードは、分散値が小さくなり、各々異なる方向を示す画像内予測モードは、分散値が大きくなる。そのため、閾値は、おおよそ同一方向を示す画像内予測モードに係るサブブロックを結合し、各々異なる方向を示す画像内予測モードに係るサブブロックを結合しないように、小さな値（例えば、1 から 9 のうちの何れか 1 つの値）が設定されてもよい。

[0053] また、本実施形態に係る結合された CU の予測モードは、結合された CU に係るサブブロックの予測モードの平均値である形態について説明する。しかし、これに限定されない。結合された CU に係るサブブロックの予測モードの最頻値であってもよい。例えば、予測モードがサブブロックの予測モードの平均値である場合、4 つの結合前の CU のサブブロックにおいて、各々のサブブロックの予測モードが 11、12、14、及び 15 である場合、結

合後のＣＵの予測モードは、平均値の１３となる。また、予測モードがサブブロックの予測モードの最頻値である場合、４つの結合前のＣＵのサブブロックにおいて、各々のサブブロックの予測モードが１０、１０、１２、及び１４である場合、結合後のＣＵの予測モードは、最頻値の１０となる。

[0054] また、本実施形態に係る結合されたＣＵのＲＤコストは、結合されたＣＵに係るサブブロックのＲＤコストの合算値に、予め定められた値を加減算した値である形態について説明する。結合前の各々のサブブロックが保持するＲＤコストの合算値に、予め定められた値を加減算することによって、結合後の長方形形状のＣＵのＲＤコストを実際に符号化して導出するのではなく、既に導出済のＲＤコストを用いて簡易的に導出する可能である。また、図１０に示すように、結合候補における領域で結合した場合に、その領域内のＣＵの分割を伴う場合は、その結合は行わない。換言すると、結合候補に、結合済ＣＵに係るＣＵが全て内包されている場合、結合候補における領域内のＣＵの結合を行う。

[0055] 図７に示す出力部４５は、各々のＣＵの大きさに分割された原画像、及び各々のＣＵの大きさ、各々のＣＵのＲＤコスト、及び各々のＣＵの予測モードを分割情報として、図１における残差信号生成部１１に出力する。ここで、判定部４３によって対象コスト値は、合算コスト値以下であると判定された場合、出力部４５は、対象のＣＵの大きさ、対象のＣＵのＲＤコスト、及び対象のＣＵの予測モードを出力する。また、判定部４３によって対象コスト値が合算コスト値を超えていると判定された場合、出力部４５は、結合されたＣＵの大きさ、結合処理部４４によって導出されたＲＤコスト、及び結合処理部４４によって導出された予測モードを出力する。

[0056] 次に、図１１、及び図１２を参照して、本実施形態に係る映像符号化装置１の作用について説明する。図１１は、本実施形態に係る判定処理の一例を示すフローチャートである。ＣＰＵ３１がＲＯＭ３２又はストレージ３４から判定処理プログラムを読み出し、実行することによって、図１１に示す判定処理プログラムが実行される。図１１に示す判定処理プログラムは、例え

ば、原画像が入力され、符号化を実行する指示が入力された場合、実行される。

[0057] ステップS101において、CPU31は、原画像データ、及び復号画像データを取得する。

[0058] ステップS102において、CPU31は、原画像をCTU毎に分割し、CTUに対して 64×64 毎に分割して、判定を行う対象範囲である対象CUを設定する。

[0059] ステップS103において、CPU31は、ブロック数Nに4を設定する。

[0060] ステップS104において、CPU31は、 $N \times N$ の大きさのCUにおける合算コスト値を導出する。なお、本実施形態に係る $N \times N$ の大きさのCUにおける合算コスト値は、 4×4 、 8×8 、 16×16 、及び 32×32 の各々のCUの大きさにおいて、4つのCUのRDコストを合算した値である。

[0061] ステップS105において、CPU31は、Nに2を乗算し、1サイズ大きい対象CUの大きさを得る。

[0062] ステップS106において、CPU31は、 $N \times N$ の大きさのCUを対象CUとし、対象CUの対象コスト値を導出する。ステップS103を経て、初めてステップS106の処理が行なわれる場合、CPU31は、 8×8 の大きさのCUを対象CUとする。以後、ステップS104及びステップS105が繰り返される度に、CPU31は、対象CUの大きさを、 16×16 、 32×32 、最後に 64×64 と大きくしていく。

[0063] ステップS107において、CPU31は、 $N \times N$ の判定として、対象コスト値、及び合算コスト値を比較する。ここで、例えば、対象コスト値が 8×8 の対象CUにおけるRDコスト値である場合、当該対象CUに内包される4つの 4×4 のCUのRDコストを合算した合算コスト値と、 8×8 の対象CUにおけるRDコストである対象コスト値と、を比較する。

[0064] ステップS108において、CPU31は、対象コスト値が合算コスト値

を超えるか否かの判定を行う。対象コスト値が合算コスト値を超える場合（ステップS108：YES）、CPU31は、ステップS109に移行する。一方、対象コスト値が合算コスト値を超えない（対象コスト値は、合算コスト値以下である）場合（ステップS108：NO）、CPU31は、ステップS111に移行する。

[0065] ステップS109において、CPU31は、CUを予め定められた数に分割したサブブロックを結合する結合処理を行う。結合処理を行うことによって、QT分割で分割された複数のCUを結合し、BT分割、又はTT分割された際に得られるような長方形のCUの形状が得られる。なお、本実施形態に係る結合処理は、後述する図12において、詳細に説明する。

[0066] ステップS110において、CPU31は、結合したCUの大きさ、RDコスト、及び予測モードを関連付けて記憶する。

[0067] ステップS111において、CPU31は、 $N \times N$ のCUの大きさ、RDコスト、及び予測モードを関連付けて記憶する。

[0068] ステップS112において、CPU31は、ブロック数Nが64であるか否かの判定を行う。ブロック数Nが64である場合（ステップS112：YES）、CPU31は、ステップS113に移行する。一方、ブロック数Nが64でない場合（ステップS112：NO）、CPU31は、ステップS104に移行する。

[0069] ステップS113において、CPU31は、設定した対象範囲において、全ての範囲を比較したか否かの判定を行う。全ての範囲を比較した場合（ステップS113：YES）、CPU31は、ステップS114に移行する。一方、全ての範囲を比較していない場合（ステップS113：NO）、CPU31は、ステップS115に移行する。

[0070] ステップS114において、CPU31は、原画像、原画像における全てのCUの大きさ、RDコスト、及び予測モードを分割情報として出力する。

[0071] ステップS115において、CPU31は、次の判定の対象範囲である対象CUを設定し、ステップS103に移行する。

- [0072] 次に、図12を参照して、結合処理について説明する。図12は、本実施形態に係る結合処理の一例を示すフローチャートである。CPU31がROM32又はストレージ34から結合処理プログラムを読み出し、実行することによって、図12に示す結合処理プログラムが実行される。図12に示す結合処理プログラムは、結合処理を実行する指示が入力された場合、実行される。
- [0073] ステップS201において、CPU31は、対象CUをサブブロック毎に分割する。なお、対象CUとは、 8×8 、 16×16 、 32×32 、及び 64×64 の何れかのCUであり、対象CUが 16×16 、 32×32 、及び 64×64 のCUの場合は、16分割に分割し、対象CUが 8×8 のCUの場合は、4分割に分割する。
- [0074] ステップS202において、CPU31は、サブブロックの予測モードを取得する。
- [0075] ステップS203において、CPU31は、対象CUに対して、各々の結合パターン毎にサブブロックを結合した結合候補を取得する。なお、対象CUが 16×16 、 32×32 、及び 64×64 のCUの場合は、図9に示すパターン1からパターン4の結合候補を取得し、対象CUが 8×8 のCUの場合は、パターン1、及びパターン2の結合候補を取得する。
- [0076] ステップS204において、CPU31は、結合候補毎の予測モードのばらつき V_i を導出する。
- [0077] ステップS205において、CPU31は、導出した予測モードのばらつき V_i の中で、最小の予測モードのばらつき V_{min} を特定する。
- [0078] ステップS206において、CPU31は、特定した最小の予測モードのばらつき V_{min} が閾値以下であるか否かの判定を行う。特定した予測モードのばらつき V_i が閾値以下である場合（ステップS206：YES）、CPU31は、ステップS207に移行する。一方、特定した予測モードのばらつき V_i が閾値以下でない（予測モードのばらつき V_i が閾値を超える）場合（ステップS206：NO）、CPU31は、結合処理を終了する。

- [0079] ステップS207において、CPU31は、特定した予測モードのばらつきViに係るパターンを、サブブロックを結合するパターンとして決定する。
- [0080] ステップS208において、CPU31は、結合したCUとして、決定したパターンにサブブロックを結合する。ここで、結合されることによって結合済CUの結合パターンが変わってしまう場合、CUの結合を行わない。
- [0081] ステップS209において、CPU31は、結合したCUのRDコスト、及び予測モードを導出する。
- [0082] 以上説明したように、本実施形態によれば、原画像の特徴に応じた画面内予測モードを維持しつつ、エンコーダにおけるブロック分割決定の処理量を削減することができる。
- [0083] 本実施形態では、CUの分割の状況に応じて、ブロックの分割、及びサブブロックの結合が行われる形態について説明した。ここで、CTUにおいて、細かな濃度変化、及びエッジが存在しない領域では、隣接ブロックが細かく分割されておらず、大きなCUによって構成されている傾向がある。そのため、細かな濃度変化、及びエッジが存在しない領域では、分割処理、及び結合処理が行われず処理量が減る傾向がある。一方で、CTUにおいて、細かな濃度変化、及びエッジが存在する領域では、隣接ブロックが細かく分割されている（小さいCUで構成されている）傾向がある。そのため、細かな濃度変化、及びエッジが存在する領域では、分割処理、及び結合処理が増える傾向がある。
- [0084] また、例えば、垂直方向に線が伸びているようなエッジがある領域の場合、その領域を含むCUは、垂直方向に分割される傾向があり、当該CUに垂直方向に隣接するCUも同様に垂直方向に分割される可能性が高い。そのため、垂直方向に線が伸びているようなエッジがある領域では、CUを水平方向に分割、及び結合するような評価を行わなくてよい場合があるため、処理量を軽減することが可能である。
- [0085] [第2実施形態]

第1実施形態では、判定部43において、小さいCUから大きいCUへと、判定するCUの大きさを拡大しながら、再帰的に合算コスト値と、対象コストと、を比較して判定を行う形態について説明した。本実施形態では、判定部43において、大きいCUから小さいCUへと判定するCUの大きさを縮小しながら、再帰的に合算コスト値と、対象コストと、を比較して判定を行う形態について説明する。

[0086] なお、本実施形態に係る映像符号化装置1の機能構成の一例を示す図（図1参照）、分割の説明に供するCTUの一例を示す図（図2参照）、及び分割されたCUの説明に供するCTUの一例を示す図（図3参照）は、第1実施形態と同様であるため、説明を省略する。また、本実施形態に係る映像符号化装置1のハードウェア構成を示す図（図5参照）、4つのCUを内包するCUの一例を示す図（図8参照）、及び結合のパターンを説明のためのCUの一例を示す図（図9参照）は、第1実施形態と同様であるため、説明を省略する。また、本実施形態に係る結合を行わないCUの一例を示す図（図10）は、第1実施形態と同様であるため、説明を省略する。

[0087] 図13及び図14を参照して、映像符号化装置1に係るCU分割部10の機能構成について説明する。図13は、映像符号化装置1に係るCU分割部10の機能構成の例を示すブロック図である。図14は、分割処理におけるデータの流れの一例を示すデータフロー図である。なお、図13における図6に示すCU分割部10の機能と同一の機能については、図6と同一の符号を付して、その説明を省略する。また、図14における図7に示すCU分割部10の機能と同一の機能については、図7と同一の符号を付して、その説明を省略する。

[0088] 図13に示すように、映像符号化装置1に係るCU分割部10は、機能構成として、取得部41、導出部42、判定部46、結合処理部44、及び出力部45を備えている。CPU31が判定処理プログラムを実行することで、取得部41、導出部42、判定部46、結合処理部44、及び出力部45として機能する。なお、結合処理部44は、分割部44D、予測モード取得

部44B、及び結合部44Cを備えている。CU分割部10は、判定部46、及び分割部44Dが、第1実施形態の判定部43、及び分割部44Aとそれぞれ異なる。

[0089] 図14に示す判定部46は、導出部42によって導出された、4つのCUにおける各々のRDコストを合算した合算コスト値、及び当該4つのCUを内包するCUにおける対象コスト値を比較して、対象コスト値が合算コスト値以下であるか否かを判定する。一例として、判定部46は、4つの 32×32 のCUにおける合算コスト値と、4つの 32×32 のCUを内包する 64×64 のCUにおける対象コスト値と、を比較して、対象コスト値が合算コスト値以下であるか否かを判定する。

[0090] 図14に示すように、判定部46は、 64×64 判定として、4つの 32×32 のCUにおける合算コスト値、及び4つの 32×32 のCUを内包する 64×64 のCUにおける対象コスト値の比較を行う。次に、判定部46は、 32×32 判定として、4つの 16×16 のCUにおける合算コスト値、及び4つの 16×16 のCUを内包する 32×32 のCUにおける対象コスト値の比較を行う。同様に、判定部46は、 16×16 判定、及び 8×8 判定を行う。つまり、判定部46は、大きいCUから小さいCUへ、判定するCUの大きさを縮小しながら、再帰的に合算コスト値と、対象コストと、を比較する判定を行う。判定部46は、CTUに内包される全てのCUに対して処理が実行されるまで再帰的に判定を行う。なお、CUの大きさを縮小しながら判定を行うことによって、CUの大きさを縮小しながら判定を行う場合に比べて、判定処理の回数を削減され、処理量を減らすことが可能である。例えば、判定部46は、 64×64 判定を行い、 64×64 のCUにおける対象コスト値が小さいと判定されると、対象CUの大きさを 64×64 に決定し、 64×64 のCUに内包するCUの判定処理を行わなくてもよい。換言すると、判定部46によって、大きいCUの方が、分割されたCUよりもRDコストが小さいと判定されるため、大きいCUを分割して結合する処理を行う必要がなくなる。

- [0091] 結合処理部44は、対象コスト値が合算コスト値を超えていた場合、対象のCUに係るブロックを結合し、結合したCUの大きさ、当該CUのRDコスト、及び当該CUの予測モードを導出する。
- [0092] 具体的には、図13に示す結合処理部44に係る分割部44Dは、対象のCUを水平方向、及び垂直方向について、各々4分割した16個のサブブロックに分割する。ここで、対象のCUが 8×8 のCUの場合、分割部44Dは、対象のCUを水平方向、及び垂直方向について、各々2分割した4個のサブブロックに分割する。
- [0093] また、分割部44Dは、図15に示すように、結合によって、長方形のCU（例えば、 32×64 のCU等）に結合された場合、当該長方形のCUを8分割した正方形（例えば、 16×16 等）のサブブロックに分割する。当該正方形のサブブロックは、予測モード取得部44B、及び結合部44Cによって結合される。
- [0094] 次に、図16、及び図17を参照して、本実施形態に係る映像符号化装置1の作用について説明する。図16は、本実施形態に係る判定処理の一例を示すフローチャートである。CPU31がROM32又はストレージ34から判定処理プログラムを読み出し、実行することによって、図16に示す判定処理プログラムが実行される。図16に示す判定処理プログラムは、例えば、原画像が入力され、符号化を実行する指示が入力された場合、実行される。なお、図16における図11に示す判定処理と同一のステップについては、図11と同一の符号を付して、その説明を省略する。
- [0095] ステップS116において、CPU31は、ブロック数Nに64を設定する。
- [0096] ステップS117において、CPU31は、 $N \times N$ の対象コスト値を導出する。なお、本実施形態に係る $N \times N$ の対象コスト値は、 8×8 、 16×16 、 32×32 、及び 64×64 のCUの対象コスト値である。
- [0097] ステップS118において、CPU31は、Nに $1/2$ を乗算し、1サイズ小さい対象CUの大きさを得る。

- [0098] ステップS 1 1 9において、CPU 3 1は、 $N \times N$ のCUの合算コスト値を導出する。ステップS 1 1 6を経て、初めてステップS 1 1 9の処理が行なわれる場合、CPU 3 1は、 32×32 の大きさのCUを対象CUとする。以後、ステップS 1 1 7及びステップS 1 1 8が繰り返される度に、CPU 3 1は、対象CUの大きさを、 16×16 、 8×8 、最後に 4×4 と小さくしていく。
- [0099] ステップS 1 2 0において、CPU 3 1は、CUを結合する結合処理を行う。なお、本実施形態に係る結合処理は、後述する図1 7において、詳細に説明する。
- [0100] ステップS 1 2 1において、CPU 3 1は、対象CUが 64×64 のCUであるか否かの判定を行う。対象CUが 64×64 のCUである場合（ステップS 1 2 1：YES）、CPU 3 1は、ステップS 1 1 3に移行する。一方、対象CUが 64×64 のCUでない場合（ステップS 1 2 1：NO）、CPU 3 1は、ステップS 1 1 2に移行する。
- [0101] 次に、図1 7を参照して、結合処理について説明する。図1 7は、本実施形態に係る結合処理の一例を示すフローチャートである。CPU 3 1がROM 3 2又はストレージ3 4から結合処理プログラムを読み出し、実行することによって、図1 7に示す結合処理プログラムが実行される。図1 7に示す結合処理プログラムは、結合処理を実行する指示が入力された場合、実行される。なお、図1 7における図1 2に示す結合処理と同一のステップについては、図1 2と同一の符号を付して、その説明を省略する。
- [0102] ステップS 2 1 0において、CPU 3 1は、結合処理の対象である対象CUのうち、長方形のCUが含まれていないか否かの判定を行う。長方形のCUが含まれていない場合（ステップS 2 1 0：YES）、CPU 3 1は、結合処理を終了する。一方、長方形のCUが含まれている場合（ステップS 2 1 0：NO）、CPU 3 1は、ステップS 2 1 1に移行する。
- [0103] ステップS 2 1 1において、CPU 3 1は、長方形のCUを結合する対象として、対象CUに設定し、ステップS 2 0 1に移行する。

- [0104] 以上説明したように、第2実施形態の表示制御装置は、大きいC Uから小さいC Uへと判定するC Uの大きさを縮小しながら、C Uの大きさの判定、及びC Uの結合を行う。これにより、C Uの大きさの判定、及びC Uの結合の実行回数を削減できる。
- [0105] なお、本実施形態に係る規格は、Q T分割、B T分割、及びT T分割等を用いるV V Cである形態について説明した。しかし、これに限定されない。例えば、Q T分割、B T分割、及びT T分割のように異なる形状に分割し、分割した単位で符号化を行う符号化規格であれば、如何なる規格であってもよい。
- [0106] また、本実施形態では、Q T分割を行ったC Uに対して、大きさを判定、及び結合する処理を実行する形態について説明した。しかし、これに限定されない。B T分割、又はT T分割を行ったC Uに対して、大きさを判定、及び結合する処理を実行してもよい。なお、C T U、及びC UをQ T分割することによって、均等なC Uに分割され、H. 2 6 5 / H E V Cのエンコードに搭載されていた並列処理の実行が容易となる効果がある。
- [0107] なお、上記各実施形態でC P Uがソフトウェア（プログラム）を読み込んで実行した表示制御処理を、C P U以外の各種のプロセッサが実行してもよい。この場合のプロセッサとしては、F P G A (F i e l d - P r o g r a m m a b l e G a t e A r r a y) 等の製造後に回路構成を変更可能なP L D (P r o g r a m m a b l e L o g i c D e v i c e) 、及びA S I C (A p p l i c a t i o n S p e c i f i c I n t e g r a t e d C i r c u i t) 等の特定の処理を実行させるために専用に設計された回路構成を有するプロセッサである専用電気回路等が例示される。また、表示制御処理を、これらの各種のプロセッサのうちの1つで実行してもよいし、同種又は異種の2つ以上のプロセッサの組み合わせ（例えば、複数のF P G A、及びC P UとF P G Aとの組み合わせ等）で実行してもよい。また、これらの各種のプロセッサのハードウェア的な構造は、より具体的には、半導体素子等の回路素子を組み合わせた電気回路である。

[0108] また、上記各実施形態では、表示制御処理プログラムがストレージ34に予め記憶（インストール）されている態様を説明したが、これに限定されない。プログラムは、CD-ROM（Compact Disk Read Only Memory）、DVD-ROM（Digital Versatile Disk Read Only Memory）、及びUSB（Universal Serial Bus）メモリ等の非一時的（non-transitory）記憶媒体に記憶された形態で提供されてもよい。また、プログラムは、ネットワークを介して外部装置からダウンロードされる形態としてもよい。

[0109] 以上の実施形態に関し、更に以下の付記を開示する。

[0110] （付記項1）

メモリと、

前記メモリに接続された少なくとも1つのプロセッサと、

を含み、

前記プロセッサは、

画像を分割したブロック単位で画像の符号化を行う映像符号化方法であって、

前記画像をブロックに分割し、

前記ブロック毎に予測された画像内予測モードを取得し、

少なくとも何れかのブロックと隣接しあう複数のブロックの画像内予測モードに基づく結合パターンで、前記複数のブロックを結合するか否かを判定して、結合すると判定された場合、結合された結合ブロック毎に予測を行う、

ように構成されている表示制御装置。

[0111] （付記項2）

映像符号化処理を実行するようにコンピュータによって実行可能なプログラムを記憶した非一時的記憶媒体であって、

画像を分割したブロック単位で前記画像の符号化を行う映像符号化処理は

、
前記画像をブロックに分割し、
前記ブロック毎に予測された画像内予測モードを取得し、
少なくとも何れかのブロックと隣接しあう複数のブロックの画像内予測モードに基づく結合パターンで、前記複数のブロックを結合するか否かを判定して、結合すると判定された場合、結合された結合ブロック毎に予測を行う
、
非一時的記憶媒体。

符号の説明

- [0112] 1 4 エントロピー符号化部
4 1 取得部
4 2 導出部
4 3、4 6 判定部
4 4 結合処理部
4 4 A、4 4 D 分割部
4 4 B 予測モード取得部
4 4 C 結合部
4 5 出力部

請求の範囲

- [請求項1] 画像を分割したブロック単位で前記画像の符号化を行う映像符号化方法であって、
- 前記画像をブロックに分割し、
- 前記ブロック毎に予測された画像内予測モードを取得し、
- 少なくとも何れかのブロックと隣接しあう複数のブロックの画像内予測モードに基づく結合パターンで、前記複数のブロックを結合するか否かを判定して、結合すると判定された場合、結合された結合ブロック毎に予測を行う、
- 処理をコンピュータが実行する映像符号化方法。
- [請求項2] 前記コンピュータは、
- 結合パターン毎に、予め定められた範囲の前記ブロックを結合候補として設定し、
- 前記結合候補における前記画像内予測モードのばらつき度合のうち、前記ばらつき度合が最小となる結合候補における前記結合パターンを前記画像内予測モードに応じた結合パターンとして決定する
- 請求項1に記載の映像符号化方法。
- [請求項3] 前記コンピュータは、
- 前記結合ブロックに係る前記ブロック間の前記画像内予測モードの差分和、又は前記結合ブロックに係る前記ブロックの前記画像内予測モードの分散を用いて、前記ばらつき度合を導出する
- 請求項2に記載の映像符号化方法。
- [請求項4] 前記コンピュータは、
- 前記結合候補として、前記ブロックを水平方向、又は垂直方向に、2分割、又は3分割した範囲を設定する、
- 請求項2又は請求項3に記載の映像符号化方法。
- [請求項5] 前記コンピュータは、
- 符号化を行う対象のブロックである対象ブロックのRDコスト値で

ある対象コスト値、及び前記対象ブロックを予め定められた大きさのブロックに分割し、前記分割されたブロックの各々のR Dコスト値を合算した合算コスト値を導出し、

前記対象コスト値が前記合算コスト値以下である場合、前記対象ブロックの大きさ、及び対象コスト値を出力し、

前記対象コスト値が前記合算コスト値を超える場合、前記対象ブロックを前記結合ブロックに分割し、前記結合ブロックの大きさ、及び前記結合ブロック毎のR Dコスト値を出力する、

請求項1から請求項4の何れか1項に記載の映像符号化方法。

[請求項6]

前記コンピュータは、

予め定められた前記対象ブロックの大きさ毎に、前記対象コスト値、及び前記合算コスト値の比較と、前記対象ブロックに内包される前記ブロックの結合と、を再帰的に実行する

請求項5に記載の映像符号化方法。

[請求項7]

画像を分割したブロック単位で前記画像の符号化を行う映像符号化装置であって、

前記画像をブロックに分割する分割部と、

前記ブロック毎に予測された画像内予測モードを取得する取得部と、

少なくとも何れかのブロックと隣接しあう複数のブロックの画像内予測モードに基づく結合パターンで、前記複数のブロックを結合するか否かを判定して、結合すると判定された場合、結合された結合ブロック毎に予測を行う結合部と、

を備えた映像符号化装置。

[請求項8]

画像を分割したブロック単位で前記画像の符号化を行う映像符号化プログラムであって、

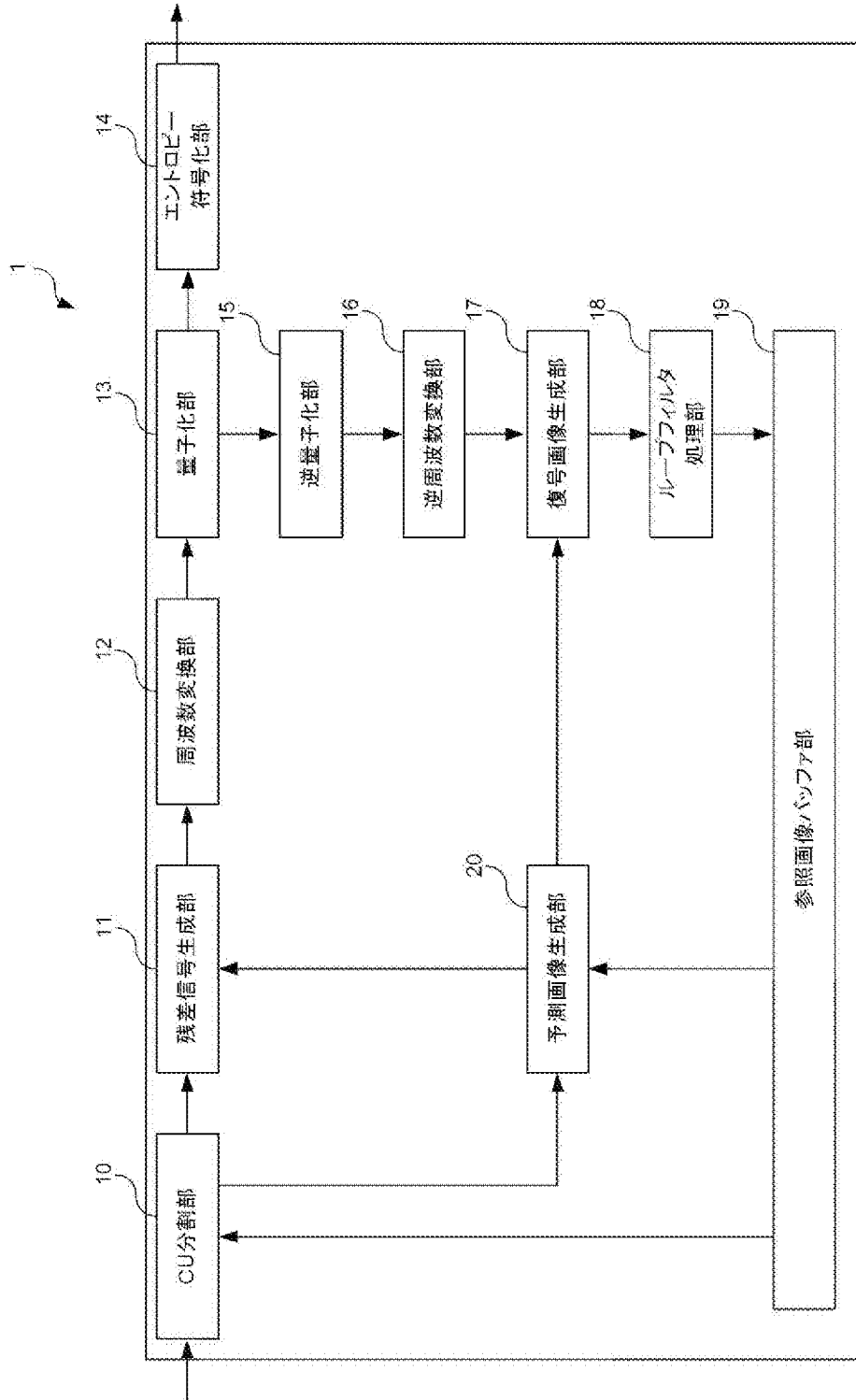
前記画像をブロックに分割し、

前記ブロック毎に予測された画像内予測モードを取得し、

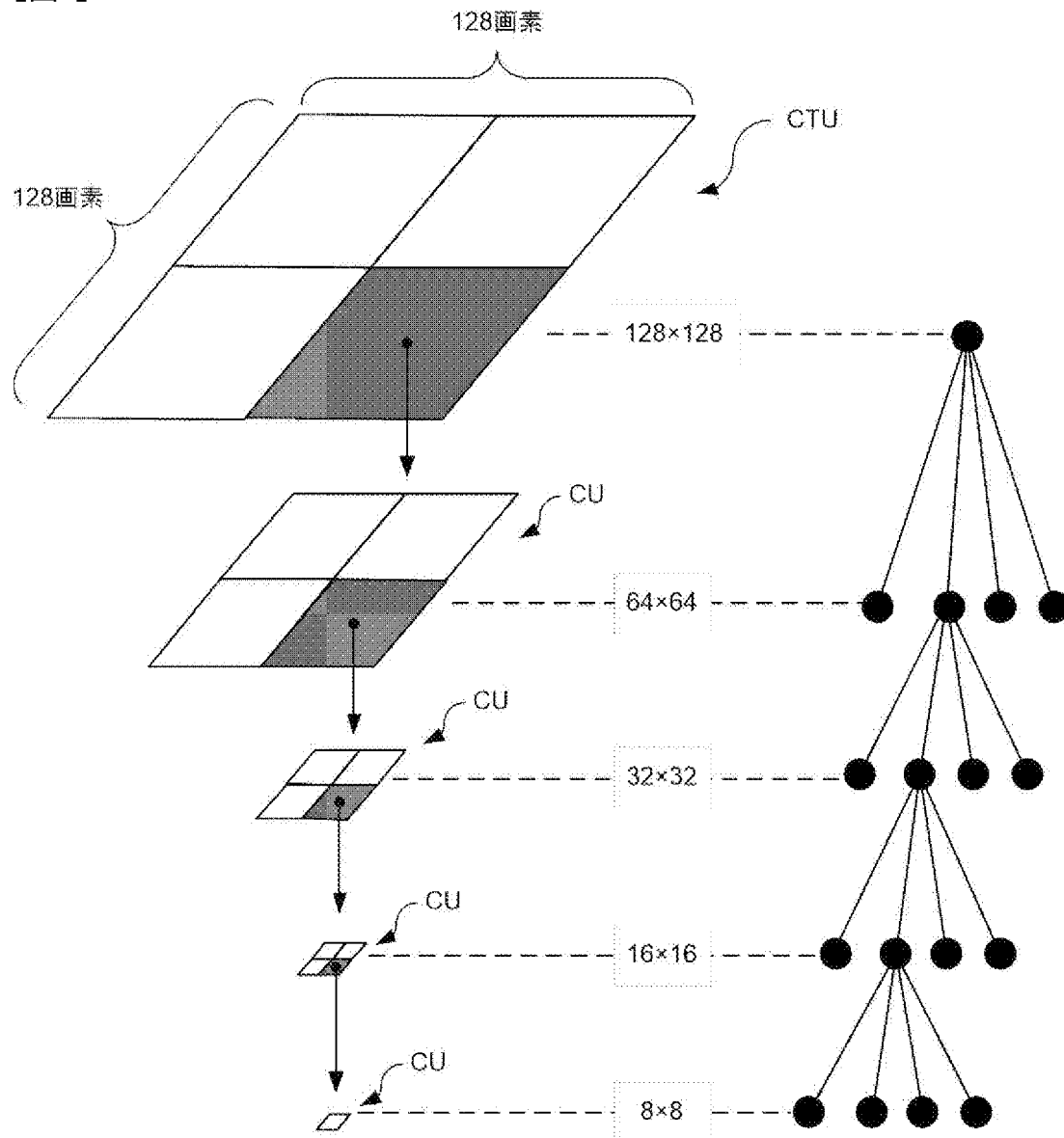
少なくとも何れかのブロックと隣接しあう複数のブロックの画像内予測モードに基づく結合パターンで、前記複数のブロックを結合するか否かを判定して、結合すると判定された場合、結合された結合ブロック毎に予測を行う、

処理をコンピュータに実行させるための映像符号化プログラム。

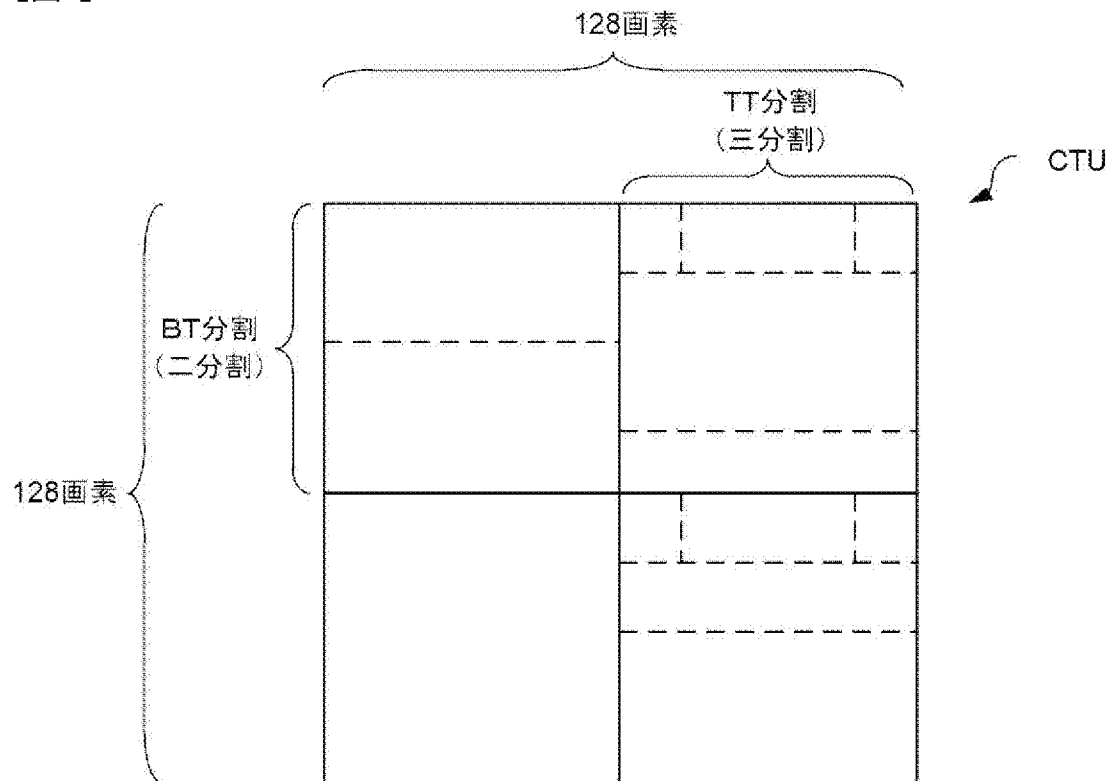
[図1]



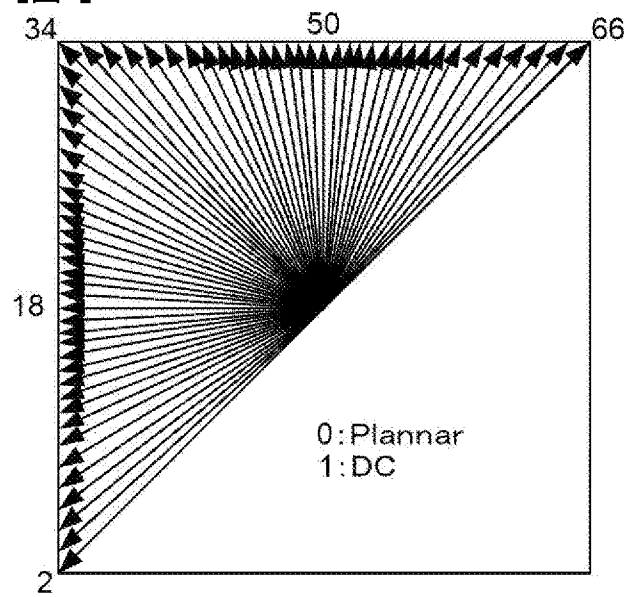
[図2]



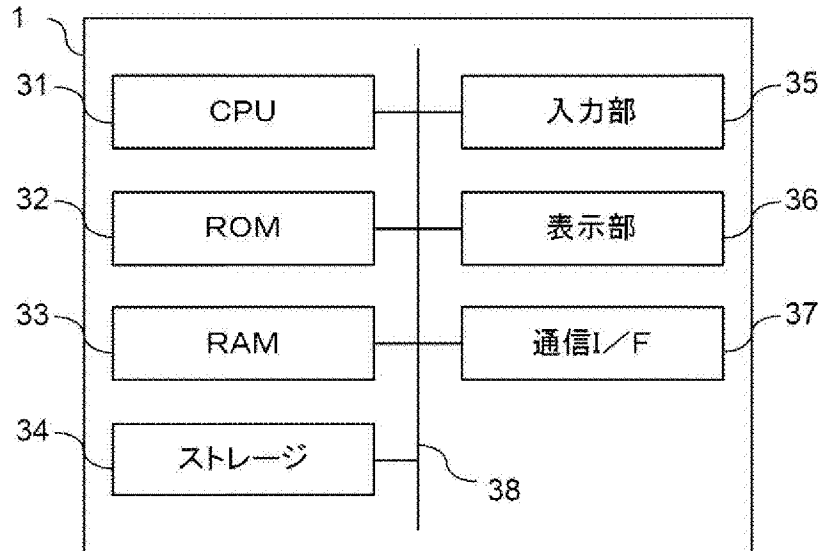
[図3]



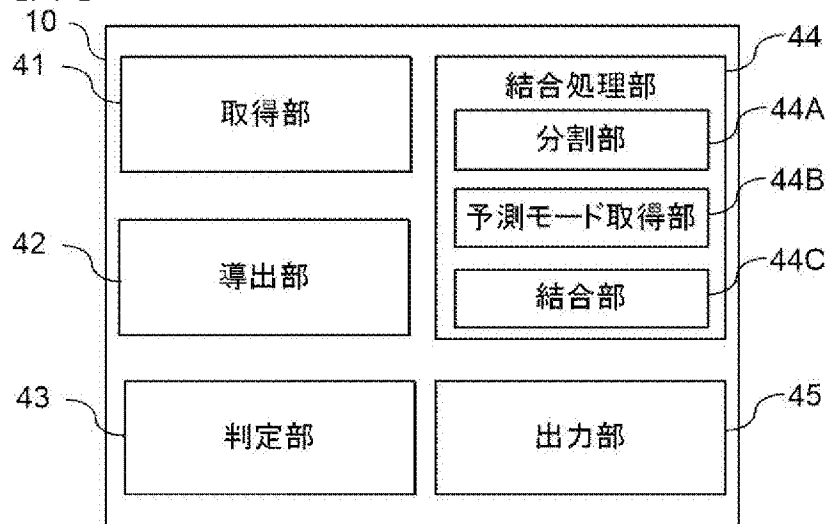
[図4]



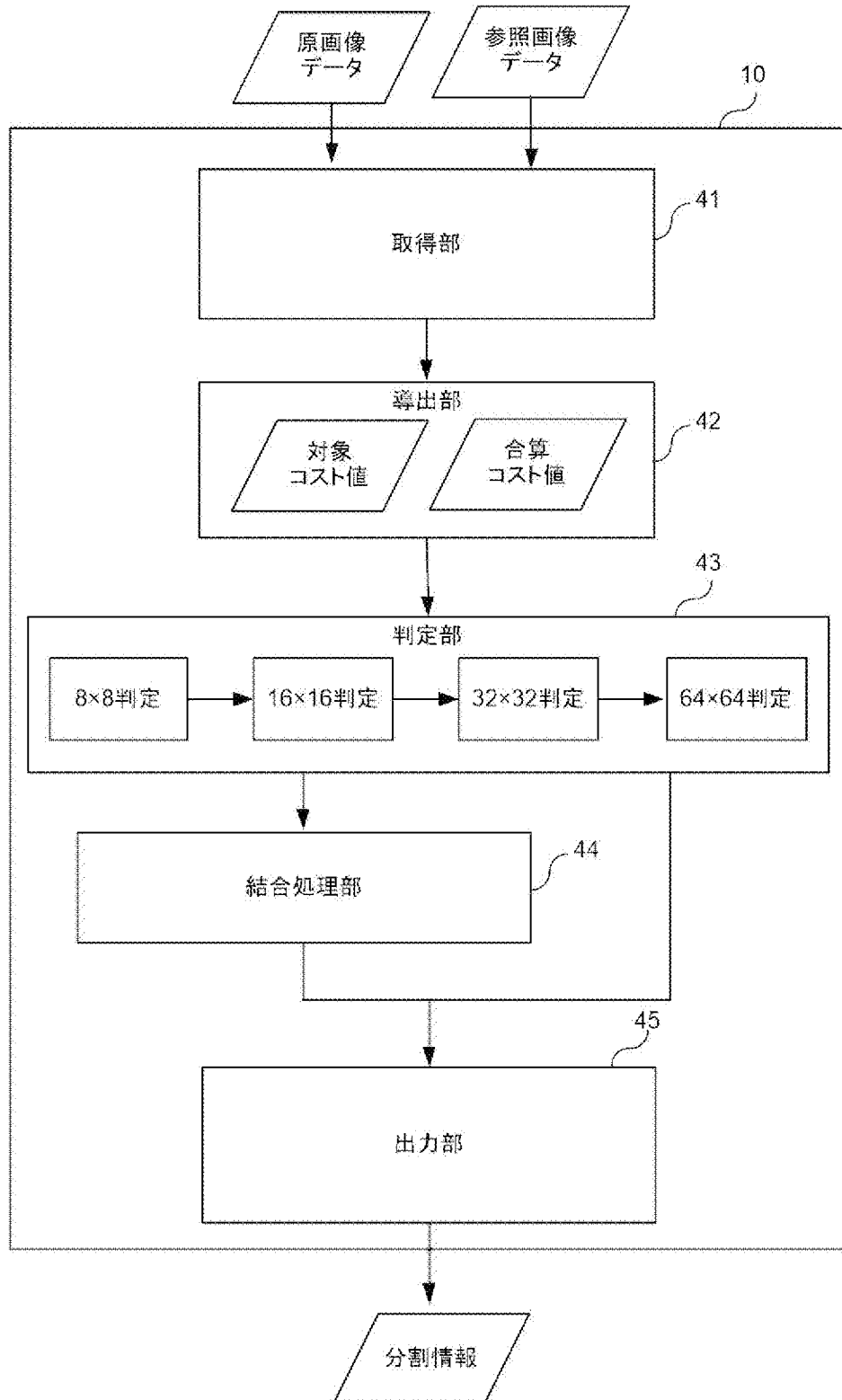
[図5]



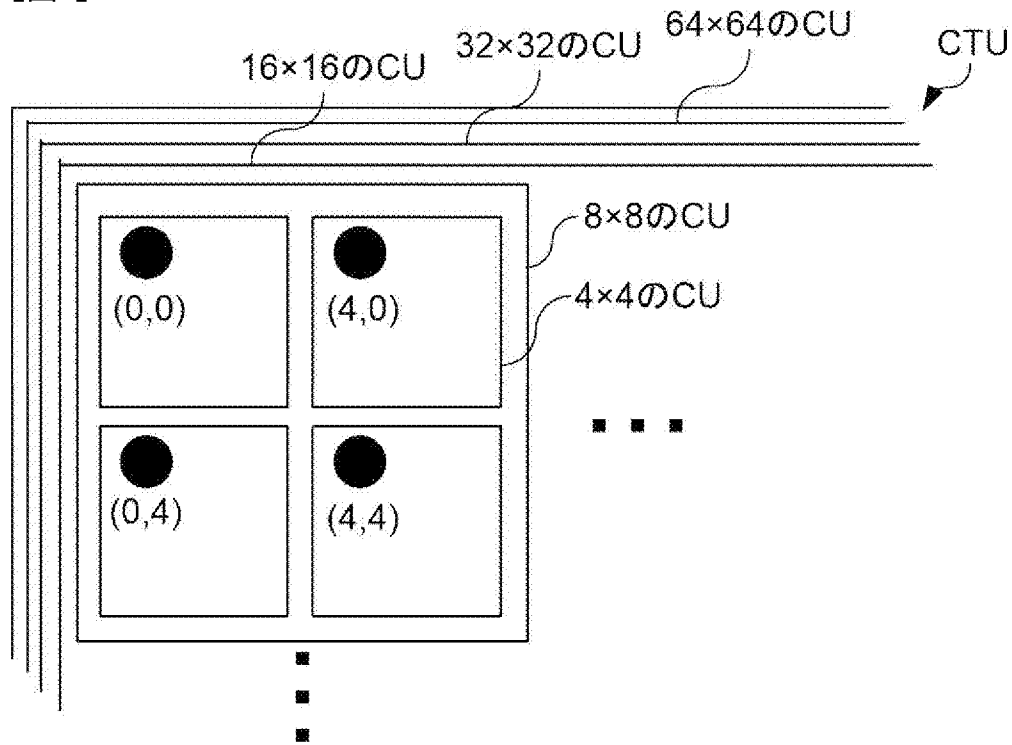
[図6]



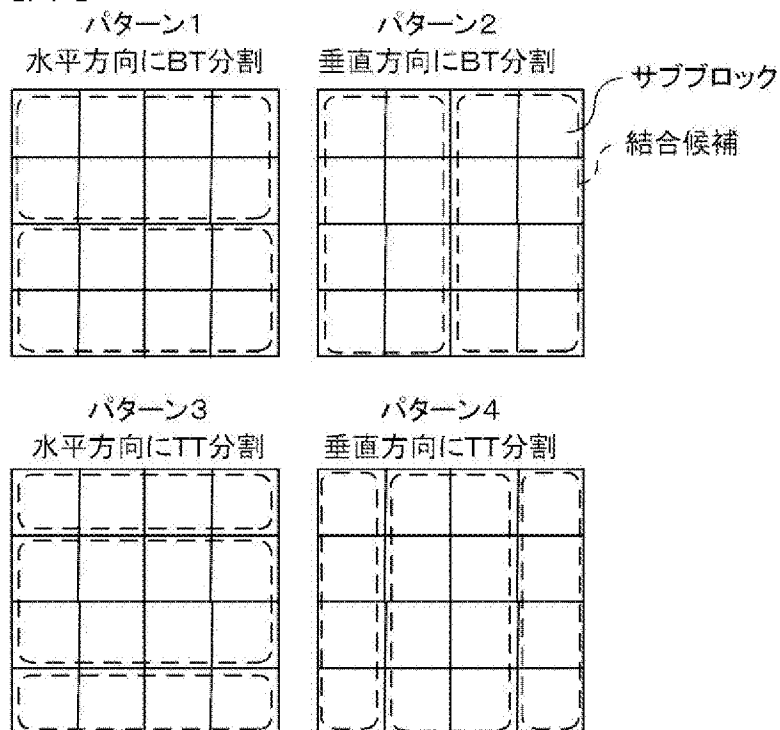
[図7]



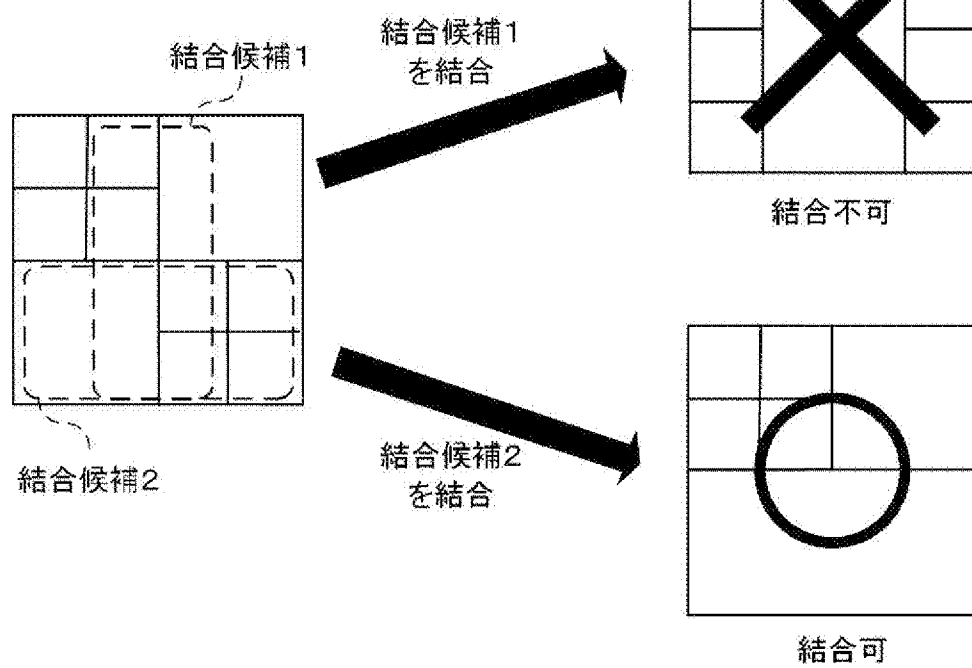
[図8]



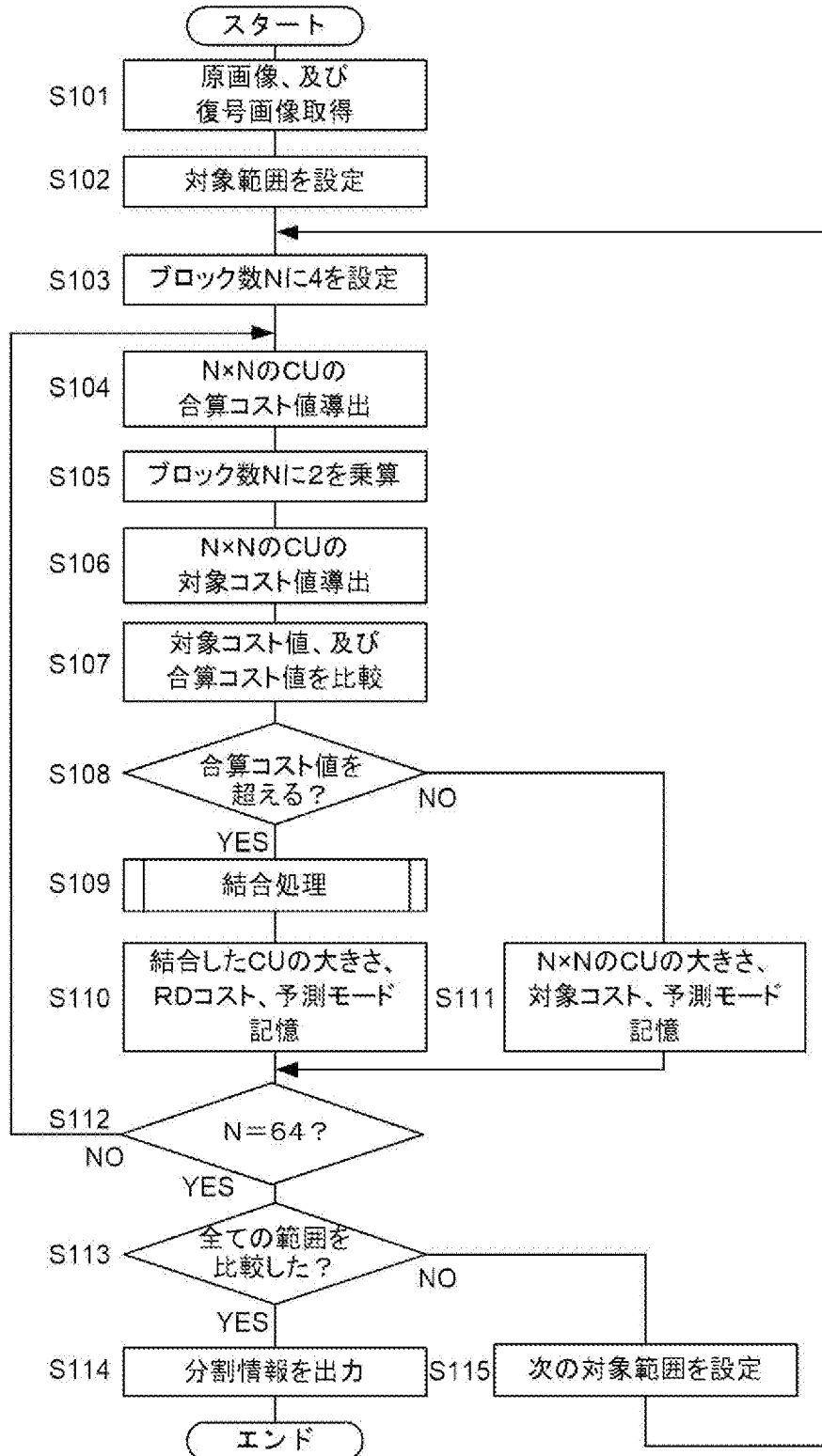
[図9]



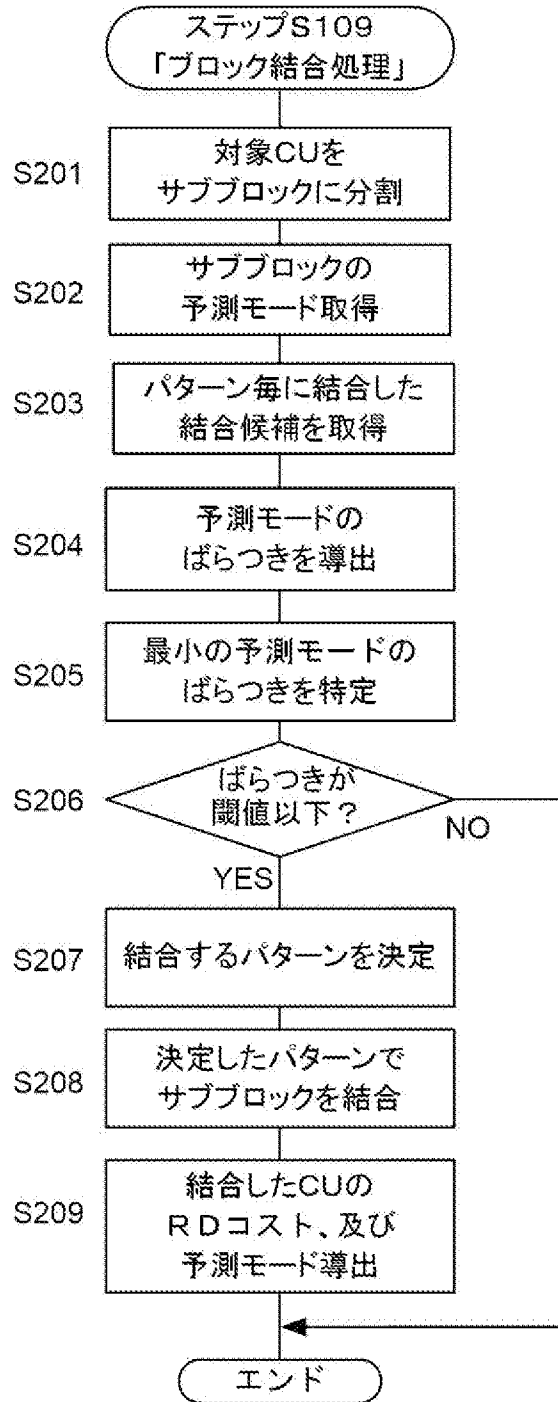
[図10]



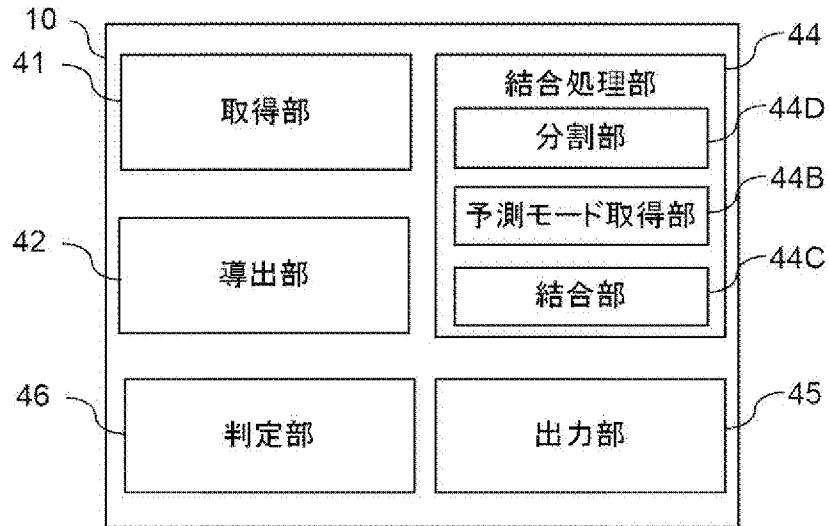
[図11]



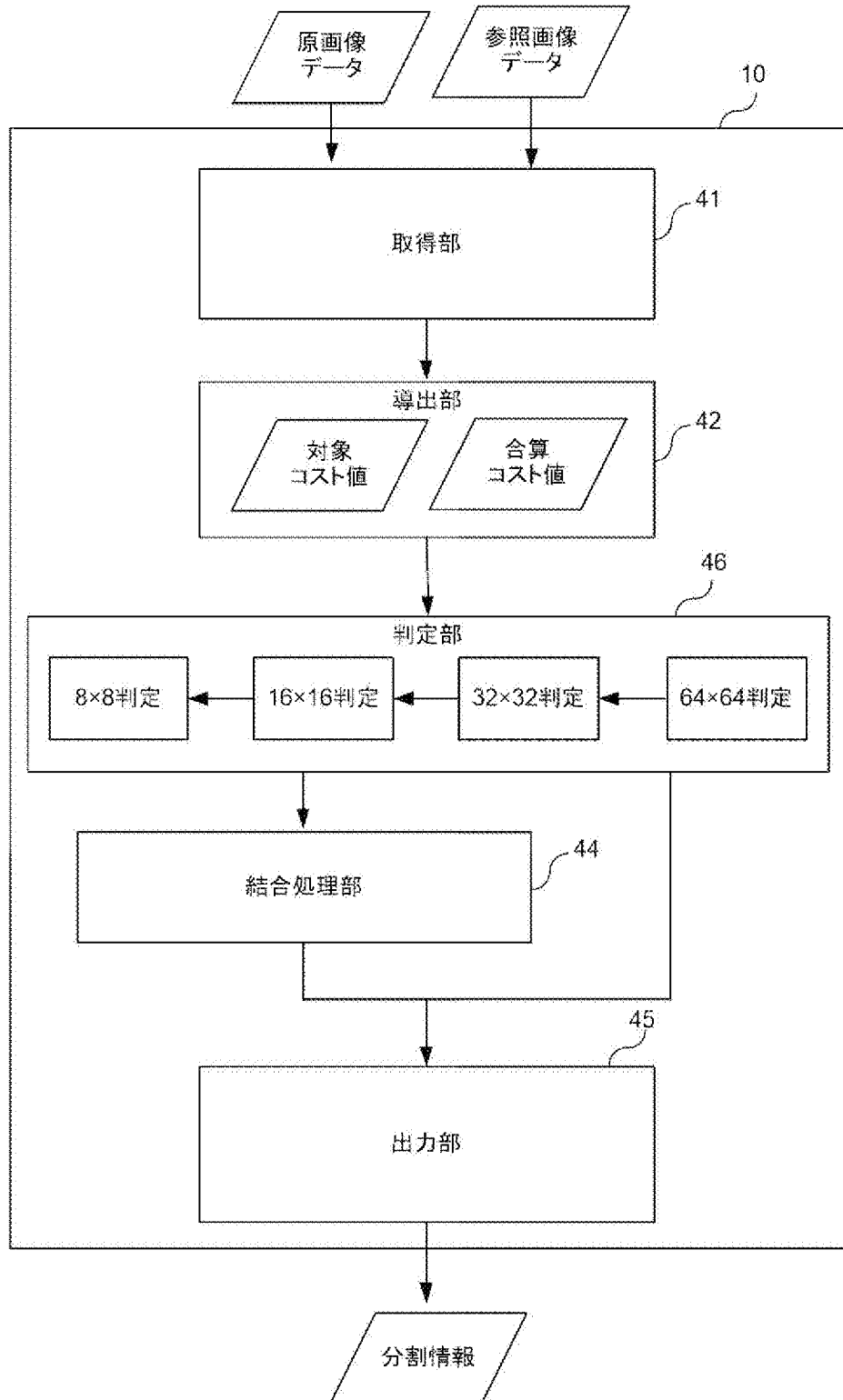
[図12]



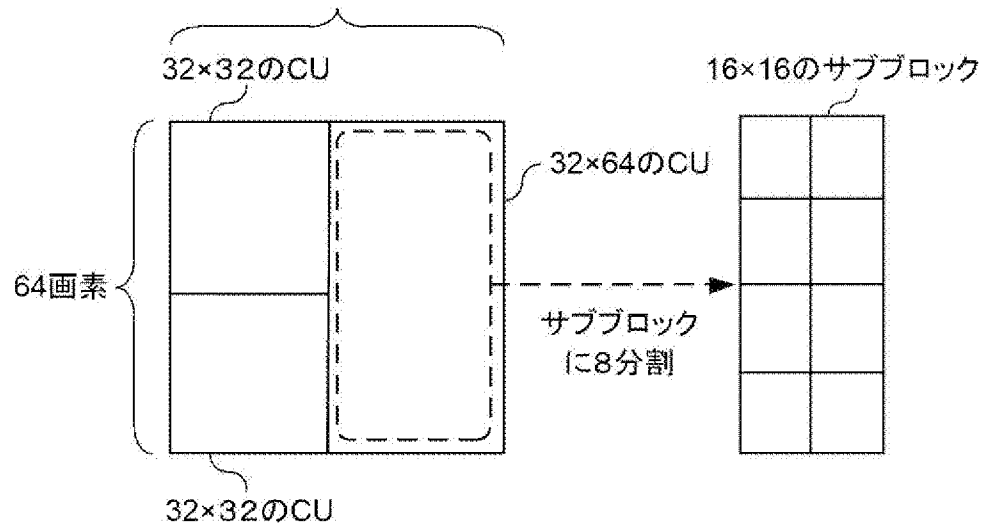
[図13]



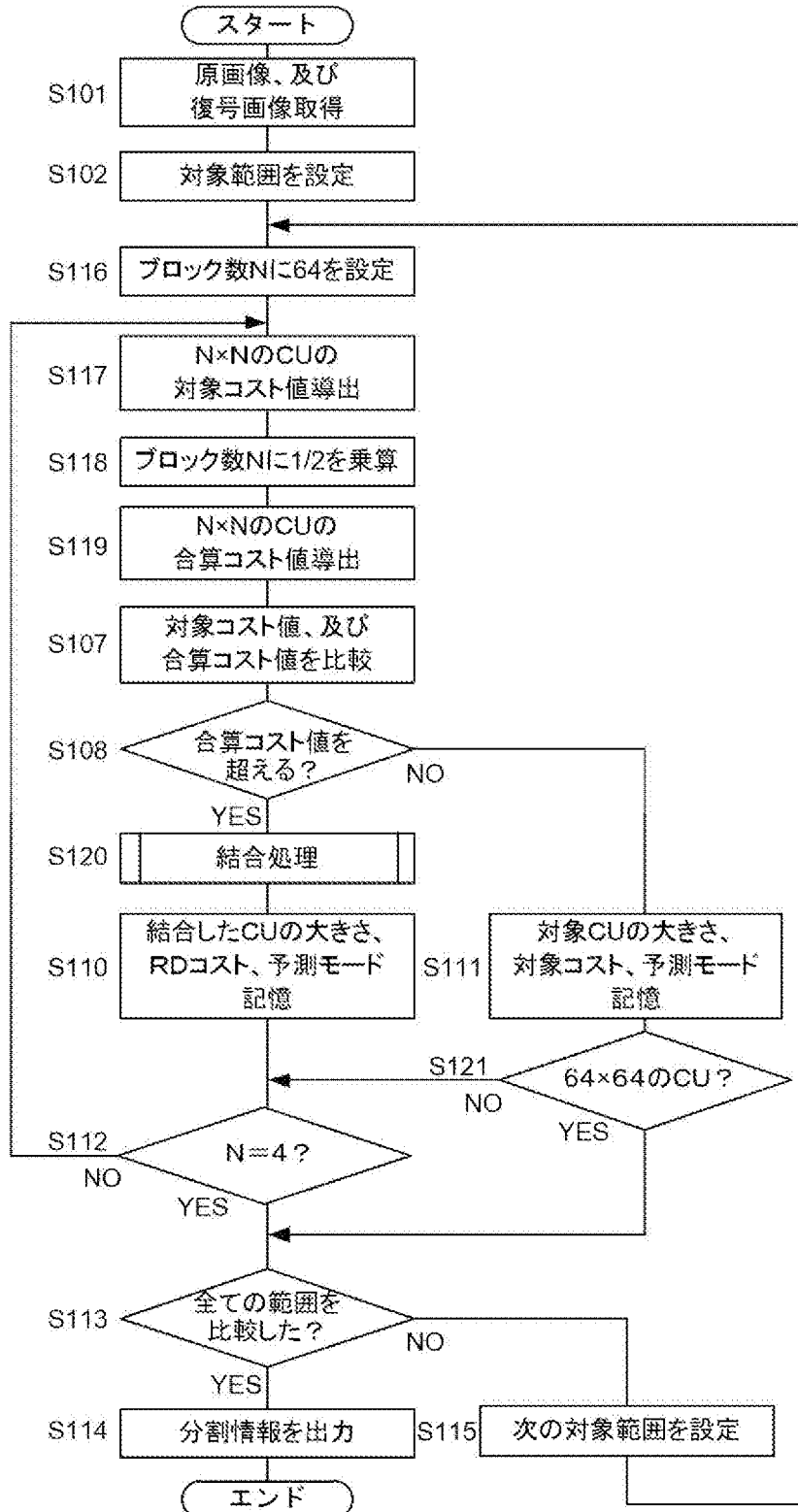
[図14]



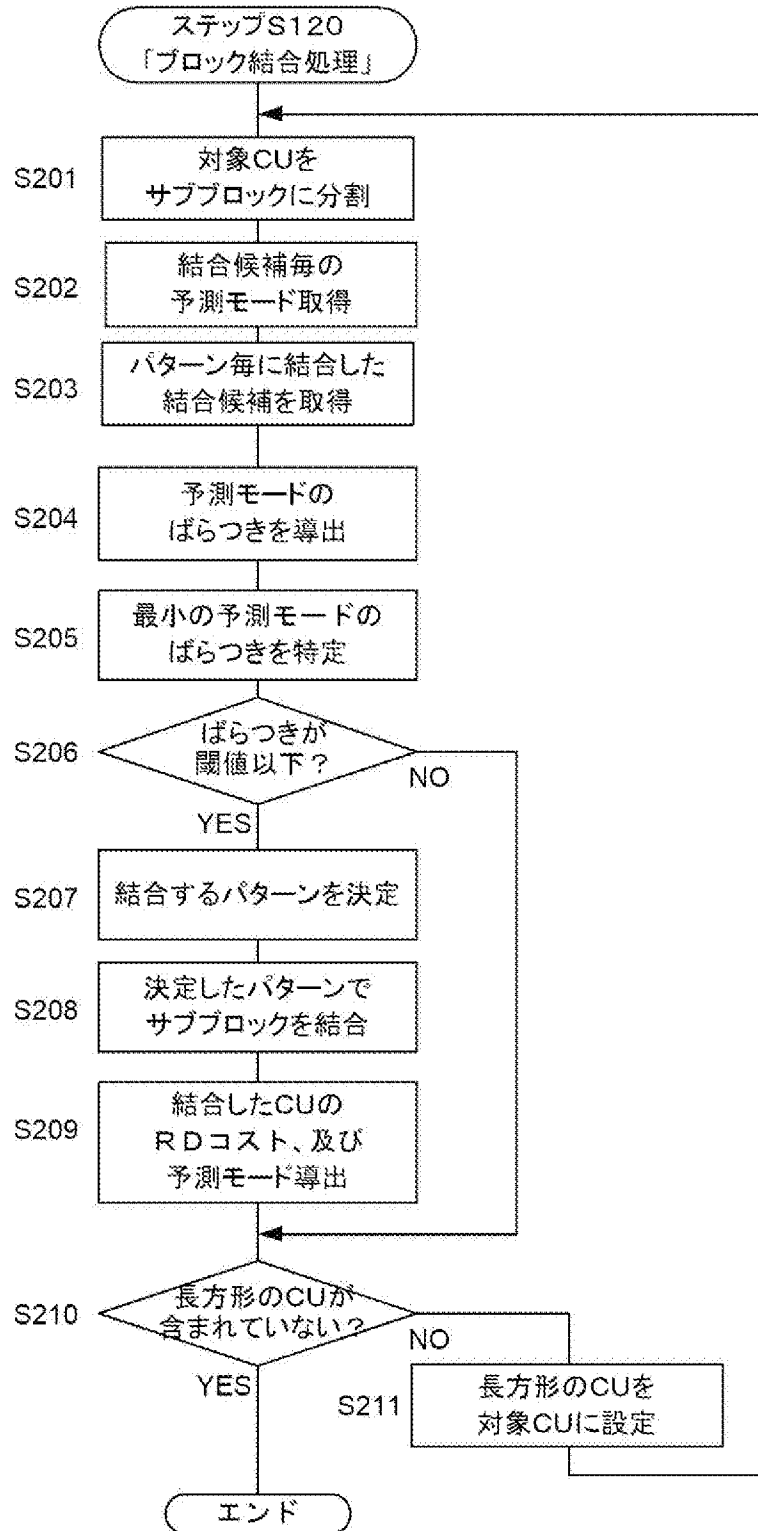
[図15]



[図16]



[図17]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/005727

A. CLASSIFICATION OF SUBJECT MATTER

H04N 19/119(2014.01)i; H04N 19/157(2014.01)i; H04N 19/176(2014.01)i
FI: H04N19/119; H04N19/157; H04N19/176

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N19/00-19/98

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2018/047952 A1 (NEC CORP) 15 March 2018 (2018-03-15) paragraphs [0043]-[0096], fig. 1-5	1-8
X	JP 2015-181225 A (PANASONIC IP MAN CORP) 15 October 2015 (2015-10-15) paragraphs [0018]-[0075], fig. 2-13	1-4, 6-8
A	JP 2017-11458 A (FUJITSU LTD) 12 January 2017 (2017-01-12) paragraphs [0031]-[0061], fig. 5-9	1-8

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
“E” earlier application or patent but published on or after the international filing date
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
“O” document referring to an oral disclosure, use, exhibition or other means
“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“&” document member of the same patent family

Date of the actual completion of the international search
22 April 2021 (22.04.2021)

Date of mailing of the international search report
11 May 2021 (11.05.2021)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/005727

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
WO 2018/047952 A1	15 Mar. 2018	US 2019/0364271 A1 paragraphs [0062]- [0111], fig. 1-5	
JP 2015-181225 A	15 Oct. 2015	US 2015/0256851 A1 paragraphs [0030]- [0091], fig. 2-13	
JP 2017-11458 A	12 Jan. 2017	US 2016/0373688 A1 paragraphs [0051]- [0081], fig. 5-9	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04N 19/119(2014.01)i; H04N 19/157(2014.01)i; H04N 19/176(2014.01)i FI: H04N19/119; H04N19/157; H04N19/176														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H04N19/00-19/98														
最小限資料以外の資料で調査を行った分野に含まれるもの														
<table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2021年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2021年	日本国実用新案登録公報	1996-2021年	日本国登録実用新案公報	1994-2021年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2021年													
日本国実用新案登録公報	1996-2021年													
日本国登録実用新案公報	1994-2021年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
X	WO 2018/047952 A1（日本電気株式会社）15.03.2018（2018-03-15） [0043]-[0096], 図1-5	1-8												
X	JP 2015-181225 A（パナソニックIPマネジメント株式会社）15.10.2015（2015-10-15） [0018]-[0075], 図2-13	1-4, 6-8												
A	JP 2017-11458 A（富士通株式会社）12.01.2017（2017-01-12） [0031]-[0061], 図5-9	1-8												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 22.04.2021	国際調査報告の発送日 11.05.2021													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 岩井 健二 5C 9465 電話番号 03-3581-1101 内線 3541													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/005727

引用文献			公表日	パテントファミリー文献	公表日
WO	2018/047952	A1	15.03.2018	US 2019/0364271 A1 [0062]-[0111], FIGs.1-5	
JP	2015-181225	A	15.10.2015	US 2015/0256851 A1 [0030]-[0091], FIGs.2-13	
JP	2017-11458	A	12.01.2017	US 2016/0373688 A1 [0051]-[0081], FIGs.5-9	