

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
13. Mai 2004 (13.05.2004)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2004/040647 A1**

(51) Internationale Patentklassifikation<sup>7</sup>: **H01L 27/115**,  
21/02, 21/8246

**MOERT, Manfred** [DE/DE]; Am Osthoff 3 A, 48249  
Dülmen (DE). **PINNOW, Cay-Uwe** [DE/DE]; Revaler Str.  
16, 81677 München (DE).

(21) Internationales Aktenzeichen: PCT/DE2003/003583

(74) **Anwalt: KOTTMANN, Dieter**; Müller, Hoffmann &  
Partner, Patentanwälte, Innere Wiener Strasse 17, 81667  
München (DE).

(22) Internationales Anmeldedatum:  
29. Oktober 2003 (29.10.2003)

(25) Einreichungssprache: Deutsch

(81) **Bestimmungsstaaten (national)**: CN, JP, KR, SG, US.

(26) Veröffentlichungssprache: Deutsch

(84) **Bestimmungsstaaten (regional)**: europäisches Patent  
(DE, FR, GB, IE, IT, NL).

(30) Angaben zur Priorität:  
102 50 357.5 29. Oktober 2002 (29.10.2002) DE

**Veröffentlicht:**

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

(71) **Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): INFINEON TECHNOLOGIES AG** [DE/DE]; St.-Martin-Str. 53, 81669 München (DE).

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

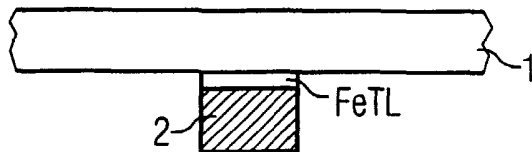
(72) **Erfinder; und**

(75) **Erfinder/Anmelder (nur für US): MIKOLAJICK, Thomas** [US/DE]; Liebigstr. 18, 01069 Dresden (DE).



(54) **Title:** FERROELECTRIC MEMORY CELL

(54) **Bezeichnung:** FERROELEKTRISCHE SPEICHERZELLE



(57) **Abstract:** The invention relates to a ferroelectric memory cell, comprising a ferroelectric tunnel layer (FeTL) which forms the ferroelectric memory cell together with a first electrical conducting region (1) and a second electrical conducting region (2). The ferroelectric tunnel layer (FeTL) is arranged between the both electrical conducting regions (1, 2).

(57) **Zusammenfassung:** Die erfindungsgemäße ferroelektrische Speicherzelle weist eine ferroelektrische Tunnelschicht (FeTL) auf, welche zusammen mit einem ersten elektrisch leitenden Bereich (1) und mit einem zweiten elektrisch leitenden Bereich (2) die ferroelektrische Speicherzelle bildet. Dabei ist die ferroelektrische Tunnelschicht (FeTL) zwischen den beiden elektrisch leitenden Bereichen (1, 2) angeordnet.

WO 2004/040647 A1

## Ferroelektrische Speicherzelle

Die vorliegende Erfindung betrifft eine ferroelektrische Speicherzelle. Ferroelektrische Speicherzellen sind, als  
5 funktionsbestimmende Bestandteile von integrierten Halbleiterspeichern, der Fachwelt mittlerweile hinreichend bekannt.

Beispielsweise aus der US 2002/0125523 A1 ist eine ferroelektrische Speicherzelle bekannt, welche aus einem Auswahltransistor und einem ferroelektrischen Kondensator aufgebaut  
10 ist. Dielektrikum eines solchen ferroelektrischen Kondensators ist dabei eine ferroelektrische Schicht. Zum Beschreiben einer solchen Speicherzelle wird an die ferroelektrische Schicht des ferroelektrischen Kondensators ein elektrisches  
15 Feld angelegt, welches größer ist als die Koerzitivfeldstärke der ferroelektrischen Schicht. Dadurch erfährt die ferroelektrische Schicht eine remanente Polarisation. Je nach Richtung des angelegten elektrischen Feldes entspricht die dadurch entstehende remanente Polarisation dem Einschreiben  
20 bzw. Speichern einer Information "log. 0" oder dem einer Information "log. 1". Zum Auslesen einer so gespeicherten Information wird an die ferroelektrische Schicht ein elektrisches Feld angelegt, welches größer ist als das Koerzitivfeld der ferroelektrischen Schicht. Der dabei auftretende transiente Strom wird aufintegriert. Das Ergebnis wird entsprechend ausgewertet. Bei diesem Auslesen wird jedoch der Zustand der ferroelektrischen Schicht, d. h., der "Inhalt" der ferroelektrischen Speicherzelle, verändert. Deshalb nennt man diese Art von Auslesen auch „destruktives Auslesen“ (vgl. dazu auch J. F. Scott, „Ferroelectric Memories“, Springer Verlag, Berlin Heidelberg New York, 2000, S. 34).

Folge eines destruktiven Auslesens ist, wie allgemein bekannt, dass nach erfolgtem Auslesen die ursprünglich in der  
35 Speicherzelle gespeicherte Information zerstört ist und deshalb wieder in die Speicherzelle einzuschreiben ist. Dies ist jedoch von Nachteil, weil ein (erneutes) Einschreiben von In-

formation sowohl Zeit benötigt wie auch Energie. Beides sind jedoch bei integrierten Halbleiterspeichern kostbare Güter, mit denen so sparsam wie möglich umgegangen werden sollte. Ein weiterer Nachteil besteht darin, dass das ferroelektrische Material der Speicherzelle bei jedem Schreibvorgang gleichzeitig auch einem ferroelektrischen Ermüdungsvorgang unterliegt. Eine ferroelektrische Speicherzelle läßt sich aus diesem Grunde erfolgreich nur einer begrenzten Anzahl von Schreibvorgängen unterziehen (ca.  $10^{12}$  bis  $10^{15}$  mal). Wenn nun, wie dies bei herkömmlichen ferroelektrischen Speicherzellen mit destruktivem Lesevorgang der Fall ist, einem solchen Lesevorgang ein Wiedereinschreibvorgang folgt, so hat dies zur Folge, dass die oben genannte fortschreitende ferroelektrische Ermüdung nicht nur bei einem „echten“ Einschreiben von Information in eine solche ferroelektrische Speicherzelle auftritt, sondern auch bei einem solchen Wiedereinschreibvorgang. Aus diesem Grund ist die Lebensdauer einer solchen ferroelektrischen Speicherzelle, d. h., der Zeitraum, über den hinweg sie funktionsfähig ist, nicht nur durch die Anzahl „echter“ Schreibvorgänge (d. h., die Anzahl solcher Schreibvorgänge, bei denen Information erstmals oder neu in eine Speicherzelle eingeschrieben wird) begrenzt, sondern auch und vor allem durch die Anzahl destruktiver Lesevorgänge.

Aufgabe der vorliegenden Erfindung ist es deshalb, eine ferroelektrische Speicherzelle zu schaffen, die schneller betreibbar ist als herkömmliche ferroelektrische Speicherzellen, die dabei weniger Energie benötigt und die eine höhere Lebensdauer aufweist.

Diese Aufgabe wird durch eine ferroelektrische Speicherzelle gelöst, die eine ferroelektrische Tunnelschicht aufweist, welche zwischen einem ersten elektrisch leitenden Bereich und einem zweiten elektrisch leitenden Bereich angeordnet ist. Vorteilhafte Aus- und Weiterbildungen sind in Unteransprüchen gekennzeichnet.

Wesentlicher Vorteil der erfindungsgemäßen ferroelektrischen Speicherzelle ist, dass der Lesevorgang nicht-destruktiv durchführbar ist mit der Folge, dass bei einem solchen nicht-  
5 destruktiven Lesezugriff die in die ferroelektrische Speicherzelle ursprünglich eingeschriebene Information beim Auslesen erhalten bleibt, so dass sie nach einem Lesezugriff nicht wieder eingeschrieben zu werden braucht. Somit kann Zeit eingespart werden. Und weil die ausgelesene Information  
10 nicht erneut in die ferroelektrische Speicherzelle eingeschrieben werden muss, kann diesbezüglich auch kein ferroelektrischer Ermüdungsvorgang eintreten. Nicht-destruktive Lesevorgänge können somit beliebig häufig durchgeführt werden, ohne dass eine (nennenswerte) ferroelektrische Ermüdungserscheidung auftritt. Weiterhin wird dieser nicht-  
15 destruktive Lesevorgang bei einer an die Speicherzelle anzulegenden Spannung durchgeführt, welche deutlich geringer ist als eine entsprechende Lesespannung beim bekannten destruktiven Auslesen. Somit lässt sich auch (elektrische) Energie  
20 einsparen.

Nachstehend wird die Erfindung anhand einer Zeichnung näher erläutert. Dabei zeigen:

25 Die Figur 1 eine erste Ausführungsform der vorliegenden Erfindung,

die Figuren 2 und 3 vorteilhafte Weiterbildungen der ersten Ausführungsform,

30

die Figur 4 eine zweite vorteilhafte Ausführungsform, und die Figuren 5 und 6 vorteilhafte Weiterbildungen der zweiten Ausführungsform.

35 Die ferroelektrische Speicherzelle nach Figur 1, die eine erste Ausführungsform der vorliegenden Erfindung ist, ist aus einer ferroelektrischen Tunnelschicht FeTL, einem ersten e-

lektrisch leitenden Bereich 1 und einem zweiten elektrisch leitenden Bereich 2 gebildet. Der erste elektrisch leitende Bereich 1 mag dabei als Wortleitung oder Anschluss an eine Wortleitung eines integrierten Halbleiterspeichers dienen.

5 Entsprechend mag der zweite elektrisch leitende Bereich 2 als Bitleitung oder als Anschluss an eine Bitleitung des integrierten Halbleiterspeichers dienen. Ferroelektrische Tunnel-  
schichten als solche sind bekannt. Dazu wird insbesondere auf  
10 den Artikel "Structural and Ferroelectric Properties of Epitaxial  $\text{PbZr}_{0.52}\text{Ti}_{0.48}\text{O}_3$  and  $\text{BaTiO}_3$  Thin Films Prepared on  $\text{SrRuO}_3/\text{SrTiO}_3(100)$  Substrates" von Contreras, Schubert, Poppe, Trithaveesak, Szot, Buchal, Kohlstedt und Waser verwiesen, der in Material Research Society Symposium Proceedings, Vol. 688, (2002) auf den Seiten 303 bis 308 veröffentlicht  
15 ist. In diesem Artikel werden Materialien und Schichtdicken diskutiert, bei denen der ferroelektrische Tunneleffekt eintritt. Auch ein Herstellprozess für ferroelektrische Tunnel-  
schichten ist dort offenbart.

20 Bei Verwenden solcher ferroelektrischer Tunnelschichten im Rahmen von ferroelektrischen Speicherzellen ergeben sich mehrere Vorteile gegenüber traditionellen ferroelektrischen Speicherzellen, bei denen die ferroelektrischen Kondensatoren  
25 bekanntlich so dick dimensioniert sind, dass ferroelektrische Tunneleffekte nicht auftreten können: Beim Beschreiben und beim Auslesen von erfindungsgemäßen ferroelektrischen Speicherzellen treten große Tunnelstromdichten auf. Dies ermöglicht, dass zum Beschreiben nur eine relativ geringe Program-  
mierspannung angelegt zu werden braucht, um das Ferroelektrikum in der gewünschten Richtung remanent zu polarisieren. Da-  
30 durch ergibt sich auch ein geringerer minimaler Platzbedarf für eine erfindungsgemäße Speicherzelle im Vergleich zu herkömmlichen ferroelektrischen Speicherzellen. Weiterhin kann zum Auslesen der Speicherzelle die anzulegende Lesespannung  
35 sehr gering gehalten werden. Da der Wert der Tunnelstromdichte, die sich beim Auslesen der Information einstellt, stark vom Polarisationszustand der ferroelektrischen Tunnelschicht

FeTL abhängig ist, lässt sich der Wert der ausgelesenen Information („log. 0“ oder „log. 1“) trotz niedriger Lesespannung zuverlässig bestimmen. Wegen des beim Auslesen auftretenden Tunneleffekts kann die Lesespannung geringer gehalten werden als eine Spannung, bei deren Anlegen sich der Polarisationszustand der Speicherzelle zu verändern beginnt, beispielsweise auf maximal die Hälfte dieser Spannung. Dies hat zur Folge, dass sich auch beim Auslesen Energie einsparen lässt. Es hat weiterhin zur Folge, dass sich beim Auslesen mittels einer derart niedrigen Spannung der Polarisationszustand der Speicherzelle nicht ändert, d. h., das Auslesen erfolgt zerstörungsfrei bezüglich der gespeicherten Information. Dies wiederum macht ein Zurückschreiben der ausgelesenen Information, im Gegensatz zum Auslesevorgang bei herkömmlichen ferroelektrischen Speicherzellen, überflüssig. Das Entfallen des Zurückschreibens wiederum hat zwei Vorteile: Zum einen entfällt der für ein Zurückschreiben erforderliche Energieaufwand. Zum Anderen entfällt aber auch der dafür notwendige Zeitaufwand, d. h., eine erfindungsgemäße ferroelektrische Speicherzelle ist schneller auslesbar als eine herkömmliche ferroelektrische Speicherzelle.

Die ferroelektrische Speicherzelle nach Figur 2 zeigt eine vorteilhafte Weiterbildung der erfindungsgemäßen ferroelektrischen Speicherzelle nach Figur 1: Zwischen den beiden elektrisch leitenden Bereichen 1, 2 und der ferroelektrischen Tunnelschicht FeTL ist noch jeweils eine Elektrode el angebracht. Diese dient einer verbesserten mechanischen und/oder elektrischen Verbindung der ferroelektrischen Tunnelschicht FeTL und einem jeweiligen der beiden elektrisch leitenden Bereiche 1, 2. Als Materialien für die Elektroden el eignen sich in der Regel alle auf dem Gebiet der Halbleitertechnik üblichen elektrisch leitenden Materialien wie Metalle, Metall-Legierungen und elektrisch leitende Halbleitermaterialien wie Polysilizium oder Polysilizide.

Die in Figur 3 dargestellte ferroelektrische Speicherzelle ist gegenüber der ferroelektrischen Speicherzelle nach Figur 2 nochmals weitergebildet: Zwischen dem zweiten elektrisch leitenden Bereich 2 und der ihr zugeordneten Elektrode  $e_1$  ist eine Diode D angeordnet. Die Diode D kann als pn-Übergang, z. B. als sogenannter Schottky-Übergang, ausgebildet sein. Sie kann aber auch durch Übereinanderstapeln mehrerer ferroelektrischer Materialien gebildet sein, die voneinander verschiedene Werte für die Austrittsarbeit aufweisen. Ein Anbringen der Diode D verhindert ein ansonsten mögliches Auftreten von parasitären Leckströmen durch benachbarte ferroelektrische Speicherzellen hindurch: eine solche Diode D definiert die Durchlassrichtung (und somit auch die Sperrichtung) für einen Strom durch die Speicherzelle, so dass durch geeignete Wahl der Sperrichtung ansonsten gegebenenfalls auftretende Ströme durch aneinander angrenzende Speicherzellen verhindert werden können.

Den in den Figuren 1, 2 und 3 dargestellten Ausbildungen der ersten Ausführungsform der erfindungsgemäßen Speicherzelle ist gemeinsam, dass sich mehrere erfindungsgemäße Speicherzellen übereinander gestapelt anordnen lassen, so dass sich ein damit gebildeter integrierter Halbleiterspeicher entsprechend flächensparend aufbauen lässt.

Figur 4 zeigt eine zweite Ausführungsform der erfindungsgemäßen ferroelektrischen Speicherzelle. Beispielsweise im Bereich eines Halbleitersubstrats SUB bzw. im Bereich von Isolierschichten Ox sind ein Transistor T und eine erfindungsgemäße ferroelektrische Speicherzelle angeordnet. Der Transistor T wirkt als Adressierelement für die Speicherzelle entsprechend dem Auswahltransistor einer üblichen, dynamischen Halbleiterspeicherzelle von 1-Transistor/1-Kondensator-Typ. Die ferroelektrische Speicherzelle ist, entsprechend der Ausführungsform nach Figur 2, gebildet aus der ferroelektrischen Tunnelschicht FeTL, den beiden elektrisch leitenden Bereichen 1 und 2 sowie zwei Elektroden  $e_1$ . Der eine elektrisch leitenden

de Bereich 1 ist im Betrieb mit einem gegebenen elektrischen Potential verbunden. Der andere elektrisch leitende Bereich 2 ist gleichzeitig Source des Transistors T. Die Drain des Transistors T ist Teil einer z. B. als Diffusionsbahn ausgebildeten Bitleitung BL eines die ferroelektrische Speicherzelle enthaltenden integrierten Halbleiterspeichers. Entsprechend dient ein Abschnitt einer Wortleitung WL des integrierten Halbleiterspeichers als Gate des Transistors T. Die in Figur 4 dargestellten Bereiche des Substrats SUB und der Isolierschichten Ox und deren Ausführung und Anordnung sind als solche dem Fachmann auf dem Gebiet integrierter Schaltkreise, insbesondere auf dem Gebiet integrierter Halbleiterspeicher, bestens bekannt; sie sind deshalb nur rein schematisch angedeutet. Auch die Ausführungsformen bzw. Ausgestaltungen der erfindungsgemäßen Speicherzellen nach den Figuren 1 bis 3 sowie nach den noch zu beschreibenden Figuren 5 und 6 sind in Bereichen von Substrat und Isolierschichten angeordnet; aus Gründen der Übersichtlichkeit ist dies jedoch dort nicht dargestellt bzw. lediglich durch entsprechende Bezugszeichen angedeutet.

Figur 5 zeigt eine vorteilhafte Ausgestaltung der ferroelektrischen Speicherzelle nach Figur 4: Dabei ist die Bitleitung BL des integrierten Halbleiterspeichers oberhalb von Transistor T und ferroelektrischer Speicherzelle geführt. Die Drain Dn des Transistors T ist dabei mit der Bitleitung BL über ein elektrisch kontaktierendes Element P1, üblicherweise als „Plug“ bezeichnet, verbunden.

Eine weitere vorteilhafte Ausgestaltung der zweiten Ausführungsform der ferroelektrischen Speicherzelle zeigt Figur 6: Dabei ist zum Einen die Drain Dn des Transistors T, entsprechend der Ausgestaltung nach Figur 5, über das elektrisch kontaktierende Element P1 mit der Bitleitung BL verbunden. Zum Anderen ist aber auch die Source des Transistors T als zweiter elektrisch leitender Bereich 2 der erfindungsgemäßen ferroelektrischen Speicherzelle über ein weiteres, ebenfalls

elektrisch kontaktierendes Element P2 mit einer der Elektroden el der ferroelektrischen Speicherzelle verbunden.

Als ferroelektrische Tunnelschichten FéTL kommen die bekannten ferroelektrischen Materialien in Frage wie z. B. Oxide von Verbindungen aus Blei, Lanthan, Zirkon, Titan, Zink, Niob, Barium, Strontium, Germanium, Tantal und so weiter. Dem Fachmann auf dem Gebiet ferroelektrischer Materialien sind die entsprechenden Verbindungen als solche geläufig. Die elektrisch leitenden Bereiche 1, 2 können aus Metall, aus Polysilizium oder, allgemein, auch aus Siliziden aufgebaut sein. Als Materialien für die Elektroden el kommen Schichten aus Strontium-Ruthenium-Oxid, Lanthan-Calzium-X-Oxid und Lanthan-Strontium-X-Oxid in Frage, wobei „X“ für eines der Elemente Kupfer, Kobalt und Mangan steht. Es sind aber auch supraleitende Materialien wie Yttrium-Barium-Kupfer-Oxid u. ä. möglich, die eine Perowskit-Struktur aufweisen, sowie Materialien wie Platin, Iridium, Ruthenium, oder deren Oxide oder Kombinationen davon. Es sind sogar halbleitende Materialien wie Polysilizium oder Silizide möglich.

Günstig ist es, wenn die ferroelektrische Tunnelschicht FeTL max. 15 nm dick ist.

## Patentansprüche

1. Ferroelektrische Speicherzelle,  
dadurch gekennzeichnet,  
5 dass eine ferroelektrische Tunnelschicht (FeTL) zusammen mit  
einem ersten elektrisch leitenden Bereich (1) und mit einem  
zweiten elektrisch leitenden Bereich (2) die ferroelektrische  
Speicherzelle bildet, wobei die ferroelektrische Tunnel-  
schicht (FeTL) zwischen den beiden elektrisch leitenden Be-  
10 reichen (1, 2) angeordnet ist.
2. Ferroelektrische Speicherzelle nach Anspruch 1,  
dadurch gekennzeichnet,  
dass der erste elektrisch leitende Bereich (1) Teil einer  
15 Wortleitung (WL) eines integrierten Halbleiterspeichers ist.
3. Ferroelektrische Speicherzelle nach Anspruch 1 oder 2,  
dadurch gekennzeichnet,  
dass der zweite elektrisch leitende Bereich (2) Teil einer  
20 Bitleitung (BL) des integrierten Halbleiterspeichers ist.
4. Ferroelektrische Speicherzelle nach einem der vorhergehen-  
den Ansprüche,  
dadurch gekennzeichnet,  
25 dass zwischen der ferroelektrischen Tunnelschicht (FeTL) und  
wenigstens einem (1; 2) der beiden elektrisch leitenden Be-  
reiche (1, 2) eine Elektrode (el) angeordnet ist.
5. Ferroelektrische Speicherzelle nach einem der vorhergehen-  
30 den Ansprüche,  
dadurch gekennzeichnet,  
dass zwischen der ferroelektrischen Tunnelschicht (FeTL) und  
einem der beiden elektrisch leitenden Bereiche (1, 2) eine  
Diode (D) angeordnet ist.  
35
6. Ferroelektrische Speicherzelle nach Anspruch 5,  
dadurch gekennzeichnet,

dass die Diode (D) als Schottky-Übergang ausgebildet ist.

7. Ferroelektrische Speicherzelle nach Anspruch 5,  
dadurch gekennzeichnet,

5 dass die Diode (D) durch Übereinanderstapeln von wenigstens  
zwei ferroelektrischen Schichten (F1, F2) gebildet ist, die  
voneinander verschiedene Werte für die Austrittsarbeit auf-  
weisen.

10 8. Ferroelektrische Speicherzelle nach einem der vorhergehen-  
den Ansprüche,

dadurch gekennzeichnet,

dass sie weiterhin einen Transistor (T) aufweist, dessen eine  
den Transistorkanal begrenzende Elektrode der zweite elek-  
15 trisch leitende Bereich (2) der ferroelektrischen Speicher-  
zelle ist, dessen andere den Transistorkanal begrenzende E-  
lektrode entweder Teil einer Bitleitung (BL) eines Halblei-  
terspeichers vom ferroelektrischen Typ ist oder mit einer  
solchen elektrisch leitend verbunden ist, und deren Gate-  
20 Elektrode entweder Teil einer Wortleitung (WL) eines Halblei-  
terspeichers oder mit einer solchen elektrisch leitend ver-  
bunden ist.

9. Ferroelektrische Speicherzelle nach einem der vorhergehen-  
25 den Ansprüche,

dadurch gekennzeichnet,

dass die ferroelektrische Tunnelschicht (FeTL) maximal 15 nm  
dick ist.

30 10. Verfahren zum Betreiben einer ferroelektrischen Speicher-  
zelle,

dadurch gekennzeichnet,

dass an die ferroelektrische Speicherzelle, die eine ferro-  
elektrische Tunnelschicht (FeTL) aufweist, eine Lesespannung  
35 angelegt wird, die maximal halb so groß ist wie eine Span-  
nung, bei deren Anlegen sich eine remanente Polarisation ein-  
zustellen beginnt.

-11-

11. Verwenden einer ferroelektrischen Tunnelschicht (FeTL),  
die von zwei elektrisch leitenden Bereichen (1, 2) umgeben  
ist,  
dadurch gekennzeichnet,  
5 dass die ferroelektrische Tunnelschicht (FeTL) samt der bei-  
den elektrisch leitenden Bereiche (1, 2) als ferroelektrische  
Speicherzelle verwendet werden.

FIG 1

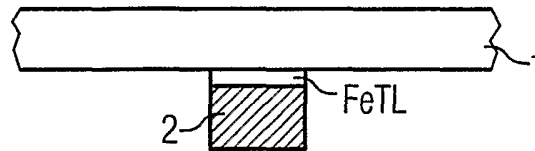


FIG 2

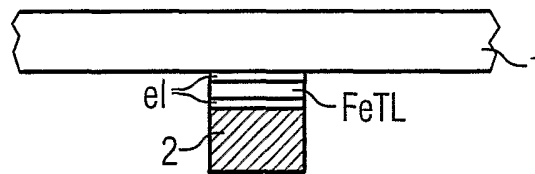


FIG 3

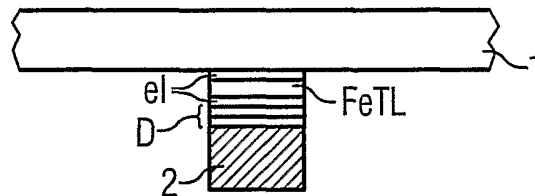


FIG 4

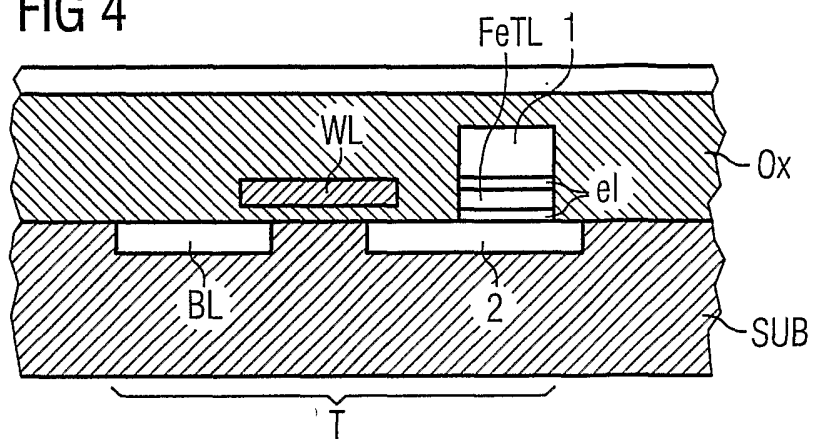


FIG 5

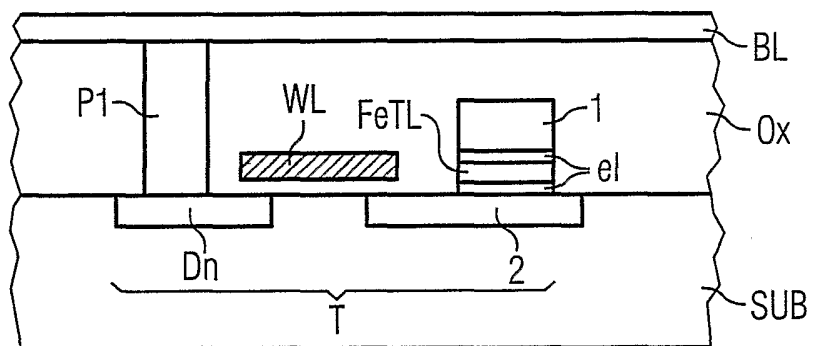
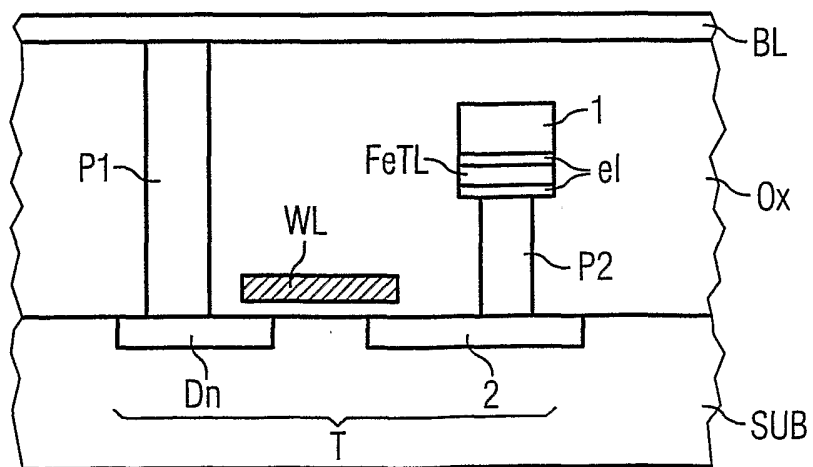


FIG 6



**INTERNATIONAL SEARCH REPORT**

International application No.

A. CLASSIFICATION OF SUBJECT MATTER

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.

Further documents are listed in the continuation of Box C.       See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier document but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
Name and mailing address of the ISA/	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
------------------------------

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen  Siehe Anhang Patentfamilie

- \* Besondere Kategorien von angegebenen Veröffentlichungen:
- "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
- "E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
- "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
- "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
- "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist
- "T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
- "X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
- "Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
- "&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts
---	---

Name und Postanschrift der Internationalen Recherchenbehörde	Bevollmächtigter Bediensteter
Telefaxnr.	Telefonnr.