



MINISTERO DELLO SVILUPPO ECONOMICO
DIREZIONE GENERALE PER LA TUTELA DELLA PROPRIETÀ INDUSTRIALE
UFFICIO ITALIANO BREVETTI E MARCHI

UIBM

DOMANDA NUMERO	101994900346815
Data Deposito	08/02/1994
Data Pubblicazione	08/08/1995

Priorità	2.089.101
Nazione Priorità	CA
Data Deposito Priorità	

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	04	L		

Titolo

METODO PER ACCESSO MULTIPLO IN UN SISTEMA DIGITALE DI COMUNICAZIONE
--

DESCRIZIONE

dell'invenzione industriale dal titolo:

"Metodo per accesso multiplo in un sistema digitale di comunicazione"

a nome: MITEL CORPORATION

MI 94 A / 00221

* * * *

Questa invenzione si riferisce a un sistema digitale di comunicazione dati, e più in particolare a un sistema comprendente una stazione master e una pluralità di stazioni slave collegate alla stazione master su un collegamento digitale.

L'invenzione trova applicazione in un numero di contesti con elaborazione distribuita, per esempio in applicazioni a circuito corto, quali PBX o in sistemi distribuiti a fibra ottica. In tali sistemi c'è una necessità di fornire accesso multiplo alle stazioni slave ottimizzando l'uso di un'ampiezza di banda consentita, che può essere limitata. I dati possono essere in qualsiasi forma di dati digitali, compresi i segnali vocali digitalizzati.

In un sistema di trasmissione dati ISDN, campi fino a 4 chilometri su un circuito di abbonato a doppino possono essere ottenuti utilizzando tecniche di cancellazione eco in corrispondenza di una velocità di dati di abbonato di 144 kbps (2B+D canali). Una tecnica di cancellazione eco, comunque, non è facile da implementare in una configurazione punto a multipunto (caduta multipla).

Uno scopo dell'invenzione è quello di fornire un sistema di trasmissione dati atto a lavorare in una condizione di caduta multipla su circuiti di abbonato relativamente corti, fino a circa 1 chilometro.

Conseguentemente, la presente invenzione fornisce un sistema digitale di comunicazione dati comprendente una stazione master e una pluralità di stazioni slave comunicanti con detta stazione master in uno schema a raffica multipla su un collegamento digitale avente una pluralità di canali di comunicazione rispettivamente associati a dette stazioni slave, e in cui in ciascun quadro detta stazione master trasmette una raffica master su tutti detti canali e dette stazioni slave trasmettono una raffica di impulsi slave sui rispettivi canali con esse associati.

Il metodo di trasmissione è basato su uno schema a multiplexer con compressione di tempo. Utilizzando un dispositivo a raffica multipla in una condizione a caduta multipla l'implementazione pratica del sistema è semplificata.

Nel multiplexaggio con compressione di tempo, i dati sono trasmessi in una direzione in un tempo, con trasmissione alternata tra le due direzioni in sincronismo con il quadro PCM di sistema. Per ottenere la velocità di dati desiderata, il flusso di bit di abbonato è diviso in segmenti uguali, compresso nel tempo ad una più elevata velocità di bit e trasmesso in raffiche che possono essere espanse in corrispondenza dell'altra e-

stremità alla velocità originale. Un breve periodo di riposo è utilizzato tra le raffiche per consentire alla linea di stabilizzarsi.

L'effettiva velocità di bit, R , vista dai due punti di estremità quando la dimensione di un blocco trasmesso in bit è B sarà:

$$R = B/2(T_p + T_b + T_g)$$

dove T_p è il ritardo di propagazione, T_b è il tempo richiesto per trasmettere un blocco di dati B , e T_g è il tempo di guardia alla fine del quadro PCM.

Il bit effettivo A sul mezzo sarà

$$A = B/T_b$$

Combinando le due:

$$A + 2R (1 + (T_p + T_g)/T_b)$$

Così l'effettiva velocità di bit è superiore al doppio dell'effettiva velocità di dati vista dai due lati. Per le velocità di dati ISDN di base di 144 kbps, la velocità di bit è circa 350 kbps.

La scelta della dimensione di blocco B è un compromesso tra requisiti in competizione tra loro. Se B è aumentato, c'è una diminuzione nella velocità di bit. D'altronde questo è accompagnato da un incremento nella complessità di implementazione dovuto al buffering. Il valore utilizzato dalla maggior parte degli utilizzatori di TCM è 16-24 bit.

Un certo numero di compagnie offrono differenti circuiti in-

tegrati a semiconduttore per implementazione TCM, i quali sono atti ad operare solo in una configurazione punto a punto. Esempi di tali piastrine a semiconduttore sono:

DASL TP3401 prodotta da National Semiconductor,

AM 2059 prodotta da Advanced Micro Devices, e

LXT130, LXT134 prodotta da LEVEL ONE

Compagnie come BNR hanno sviluppato circuiti integrati TCM brevettati: il NTX12 e NTX11.

In un sistema di trasmissione dati ISDN secondo questa invenzione, il collegamento digitale comprende normalmente due canali (B) che funzionano a 64 kbps e un canale di dati (D) che funziona a 16 kbps. Le stazioni slave trasmettono raffiche precedute da bit di indirizzo sui rispettivi canali B e D ad esse associati, e la stazione master trasmette una raffica master sui canali combinati. Per esempio, lo slave 1 può essere associato al canale D, lo slave 2 al canale B1, e lo slave 3 al canale B2. L'impiego di un indirizzo di canale per ciascuna raffica semplifica l'implementazione pratica e permette la generalizzazione del metodo a un grande campo di applicazioni. Il ricevitore master implementa la funzione di un ricevitore pronto a ricevere le differenti raffiche slave in differenti finestre di tempo.

La separazione in singole raffiche di canale in finestre di tempo è richiesta per ridurre l'interferenza di segnale tra stazioni slave. Conseguentemente, la velocità di bit sulla li-

nea aumenta fino a circa 500 kpbs. Mentre il numero di canali disponibile in un sistema di trasmissione dati a velocità di base ISDB è solo $3(2B+D)$, stazioni slave multiple possono alternativamente accedere a ciascuno dei canali. Normalmente, l'accesso al canale D è realizzato da un protocollo arbitrario tra le stazioni slave e il canale è utilizzato per il controllo. Normalmente, l'accesso al canale B è realizzato da comandi di collegamento/scollegamento trasmessi sul canale D.

Il metodo è particolarmente attrattivo in applicazioni di circuito corto (PBX) o in sistemi a fibre ottiche distribuite.

L'invenzione sarà ora descritta in maggior dettaglio, solo a scopo di esempio, con riferimento agli uniti disegni, in cui:

La Figura 1 è uno schema a blocchi di un sistema di comunicazione dati in accordo con l'invenzione;

La Figura 2 mostra un diagramma temporale di un sistema di comunicazione dati digitale in accordo con una forma di realizzazione dell'invenzione;

Le Figure da 3a a 3d mostrano il modo di temporizzazione a raffica multipla sul collegamento digitale;

Le Figure 4 e 4b mostrano la definizione della finestra di trasmissione/ricezione;

La Figura 5a è uno schema a blocchi di un ricevitore terminale master TCM a raffica multipla; e

La Figura 5b è uno schema a blocchi della circuiteria di temporizzazione e controllo di un ricetrasmittitore TCM in cor-

rispondenza dell'estremità di ricezione.

Riferendosi ora alla Figura 1, il sistema di trasmissione dati che fa parte di un PBX comprende una stazione master 1 collegata da una linea bifilare ritorta 2 a stazioni slave 3, 4, 5. La linea bifilare fornisce un collegamento standard ISDN avente due canali a velocità di base 64 kbps e un canale di dati a 16 kbps, che fanno un totale di 144 kbps. L'implementazione fisica impiega un codice di linea Alternate Mark Inversion con una velocità di carattere di 512 kbps e quadro di 250 microsecondi.

Ciascuno dei canali è identificato da un indirizzo a 2 bit, da trasmettere prima dei bit dei dati di canale dalle stazioni slave 3, 4, 5. Sono definiti i seguenti indirizzi di canale:

canale D - indirizzo 0

canale B1 - indirizzo 1

canale B2 - indirizzo 2

L'indirizzo 3 è riservato ai canali combinati 2B+D da trasmettere dalla stazione master 1.

Come mostrato in Figura 2, in ciascun quadro la stazione master trasmette una raffica master 10 avente un'intestazione di indirizzo 10a sui canali combinati 2B+D. La stazione slave 3 trasmette la raffica 11 con l'intestazione di indirizzo 11a sul canale D, la stazione slave 4 trasmette la raffica 12 con l'intestazione di indirizzo 12a sul canale B1, e lo slave 5 trasmette la raffica 13 con l'intestazione di indirizzo 13a sul

canale B2. Il quadro di raffica multipla è mostrato in maggior dettaglio con riferimento alle Figure da 3a a 3d.

La Figura 3a mostra il formato della raffica master 10. Questo comprende un bit di avviamento seguito da due bit di indirizzo, seguiti da due bit sul canale D, due bit di eco, due ulteriori bit sul canale D, due ancora ulteriori bit e seguiti da 32 bit sui canali B1 e B2. I bit di eco sono forniti per supportare il protocollo di accesso del canale D come nello standard ISDN.

La Figura 3b mostra il formato di una raffica slave. Questa è più semplice della raffica master e comprende un bit di avviamento, seguito da due bit di indirizzo, e da 16 bit di dati sul canale B1 o B2.

La Figura 3c mostra un quadro PCM completo di 250 microsecondi in un PBX o Near Terminal (NT). La raffica master 10, che comprende 43 bit, impiega 83,98 microsecondi mentre la prima raffica slave 11, che si trasmette sul canale D, impiega 17,5 microsecondi. Le raffiche 12 e 13 associate ai rispettivi slave 4 e 5, hanno 19 bit e impiegano 37,1 microsecondi. Lo schema mostrato nelle Figure da 3a a 3d rappresenta una struttura a raffica multipla di quadro di 250 microsecondi. La struttura può supportare una caduta terminale su un circuito di 1 Km o più in ogni punto.

La Figura 3d mostra lo schema di temporizzazione in corrispondenza dell'estremità terminale. Le raffiche sono traslate

dal ritardo di propagazione P che si presenta sulla linea di abbonato.

Il ricevitore master deve ricevere le tre differenti raffiche dalle stazioni slave in tre differenti finestre. Le finestre sono definite rispetto alla raffica master del quadro e l'apertura di finestra determina la distanza massima tra le cadute terminali sulla linea.

Le Figure 4a e 4b mostrano come sono determinate le finestre. Il massimo ritardo di propagazione p_M è direttamente correlato alla massima lunghezza di circuito. La Figura 4a mostra il ritardo di propagazione in corrispondenza del terminale vicino e in corrispondenza del terminale di estremità per distanze minime e massime. La finestra di ricezione per la stazione master deve essere superiore o pari al doppio del ritardo di propagazione sommato al doppio del tempo di guardia necessario più la lunghezza della raffica B .

SLAVE 1 trasmette sul canale D

SLAVE 2 trasmette sul canale $B1$

La Figura 4b rappresenta il caso di una stazione slave disposta vicino al terminale master e che utilizza il canale $B1$ (SLAVE 2) e un'altra stazione slave distante, che utilizza il canale D (SLAVE 1). La finestra di segnale ($W \leq 2P_M + 2g + D_{raffica}$) determina l'interferenza di bit in corrispondenza del terminale master.

La Figura 4b mostra le finestre di ricezione per raffica D ,

in questo caso, $W \leq 2P_M + 2g + D_{\text{raffica}}$.

Adatti dispositivi di comando di linea devono essere scelti come un compromesso tra requisiti che competono tra loro. Semplici dispositivi di comando di linea richiedono una più elevata prestazione di trasformatore ottenuta mediante trasformatori più costosi, e limitazione della lunghezza di circuito nell'ordine di 500 m. L'aumento di complessità del ricetrasmittitore (la generazione di un segnale AMI preequalizzato e filtrato e l'uso di rilevatori di soglia adattativa) può aumentare il campo di circuito di abbonato fino a 2 km o più.

Riferimento sarà ora fatto alle Figure 5a e 5b.

In Figura 5a si vedrà che la circuiteria di controllo di terminale master è più complessa e comprende un circuito PLL per il recupero di sincronizzazione. Il decodificatore di indirizzo e il temporizzatore di finestra permettono la ricezione del canale appropriato e la memorizzazione di dati ($\text{BUFFER}_{D+B1+B2}$). Il terminale master comprende un'estremità anteriore analogica 51, un'unità di campionamento di dati 52, un buffer di trasmissione/ricezione 53a, un'unità di interfaccia logica 54a, una macchina di recupero di sincronizzazione e di controllo di stato 55a per realizzare le funzioni di controllo, e un decodificatore di indirizzo e un temporizzatore di finestra di ricezione implementati in base al ritardo di propagazione per la massima lunghezza di circuito. L'unità di interfaccia logica 54a converte la corrente di dati in ingresso/u-

scita in un formato specifico, per esempio in formato Mitel ST-bus.

Il terminale slave è più semplice, come mostrato in Figura 5b in cui parti simili sono identificate con riferimenti numerici simili a quelli utilizzati in Figura 5a. La dimensione di buffer è limitata al canale D e ad un canale B. Il bit di avviamento e i due bit successivi (l'indirizzo 3) permettono una semplice implementazione di uno schema a temporizzatore bloccato al campionamento dei dati in ingresso.

Il ricetrasmittitore può essere implementato come un insieme di gate ASIC. Nel caso di implementazione a caduta multipla TCM, le funzioni analogiche digitali sono ripartite in due componenti differenti: la ASIC (tutte funzioni digitali) e il ricevitore di linea (tutte funzioni analogiche).

RIVENDICAZIONI

1. Un sistema digitale di comunicazione dati comprendente una stazione master e una pluralità di stazioni slave che comunicano con detta stazione master in uno schema a Multiplexer a Compressione di Tempo e a raffica multipla su un collegamento digitale avente una pluralità di canali di trasmissione rispettivamente associati a dette stazioni slave, e in cui in ciascun quadro di multiplexer detta stazione master trasmette una raffica master su tutti detti canali e dette stazioni slave trasmettono una raffica slave sui rispettivi canali ad esse associati.

2. Un sistema digitale di comunicazione dati come rivendicato nella rivendicazione 1, in cui ciascuna raffica comprende un indirizzo di canale di identificazione seguito dai dati.

3. Un sistema digitale di comunicazione dati come rivendicato nella rivendicazione 1, in cui detto collegamento digitale comprende un collegamento 2B + D ISDN, e dette stazioni slave sono associate ai rispettivi relativi canali di velocità di base (B) e di dati (D).

4. Un sistema digitale di comunicazione dati come rivendicato nella rivendicazione 3, in cui ciascun canale è identificato da uno specifico indirizzo a due bit.

5. Un sistema digitale di comunicazione dati come rivendicato nella rivendicazione 4, in cui il canale D ha indirizzo 0, il canale B1 indirizzo 1, il canale B2 indirizzo 2, e la sta-

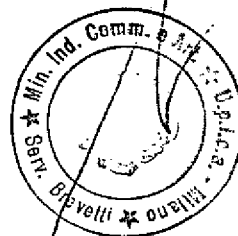
zione master indirizzo 3.

6. Un sistema digitale di comunicazione dati come rivendicato in una qualsiasi delle precedenti rivendicazioni da 1 a 5, in cui dette raffiche sono trasmesse in rispettive finestre di sincronizzazione nel quadro del multiplexer.

7. Un sistema digitale di comunicazione dati come rivendicato nella rivendicazione 6, in cui un accesso di stazione slave al canale D è realizzato da un protocollo arbitrario osservato da ciascuna stazione.

8. Un sistema digitale di comunicazione dati come rivendicato nella rivendicazione 7, in cui un accesso di stazione slave a un canale B (B1 e/o B2) è realizzato da un comando di assegnazione di canale trasmesso su un canale D alla stazione slave.

 Dr. Ing. Enrico MITTLER



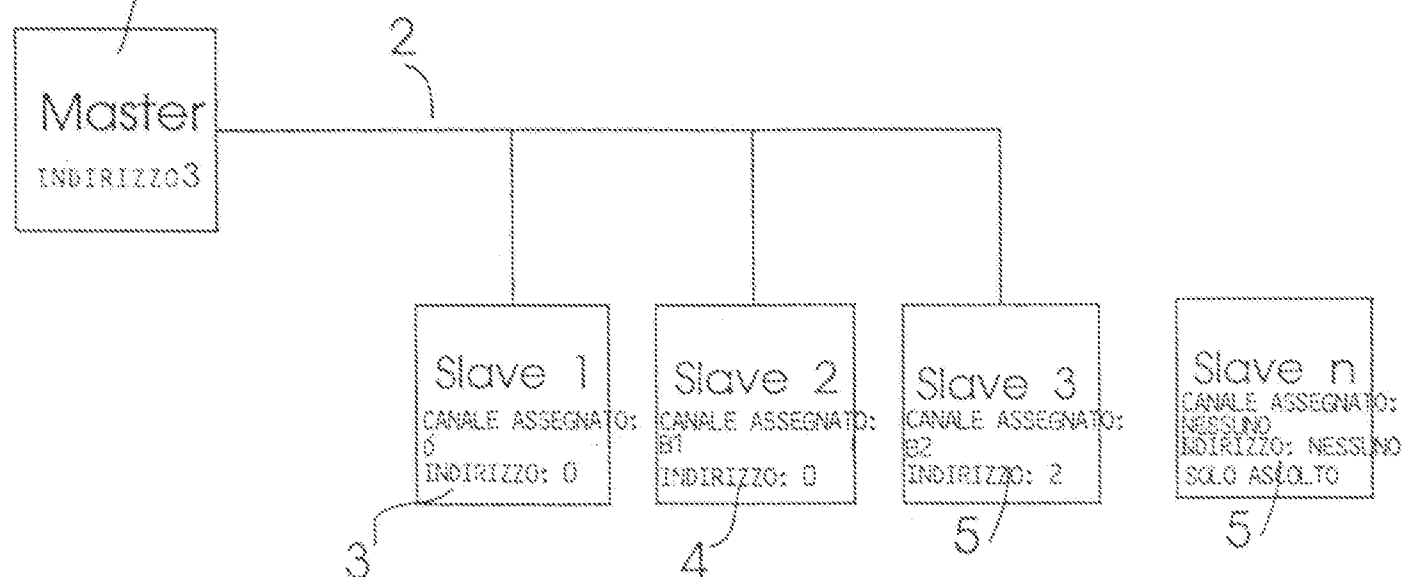
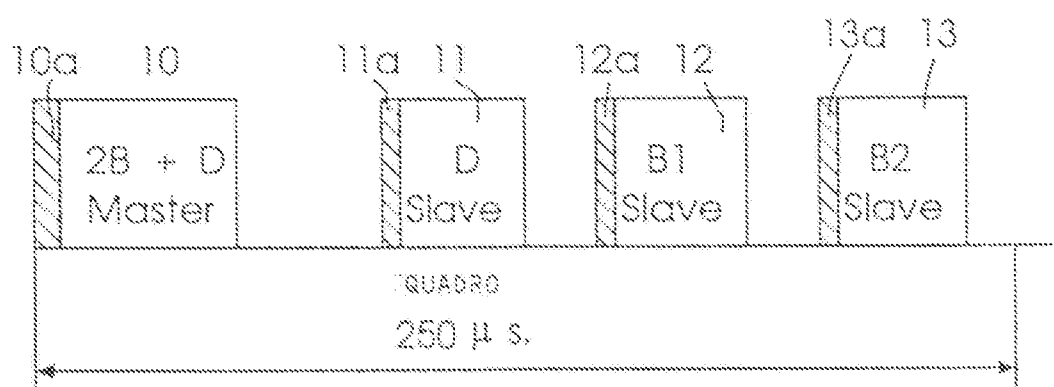


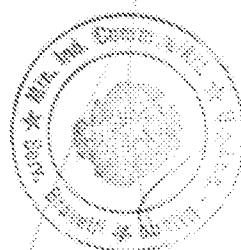
Fig. 1

MI 94 A / 00221



TCM IN UN DISPOSITIVO A RAFFICA MULTIPLA

Fig. 2



Dr. Ing. Enrico MITTLER

FORMATO DI UNA RAFFICA MASTER

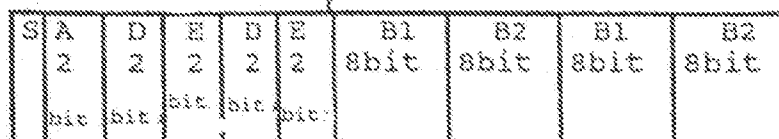


Fig. 3a

FORMATO DI UNA RAFFICA SLAVE

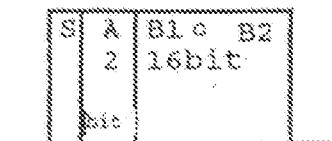
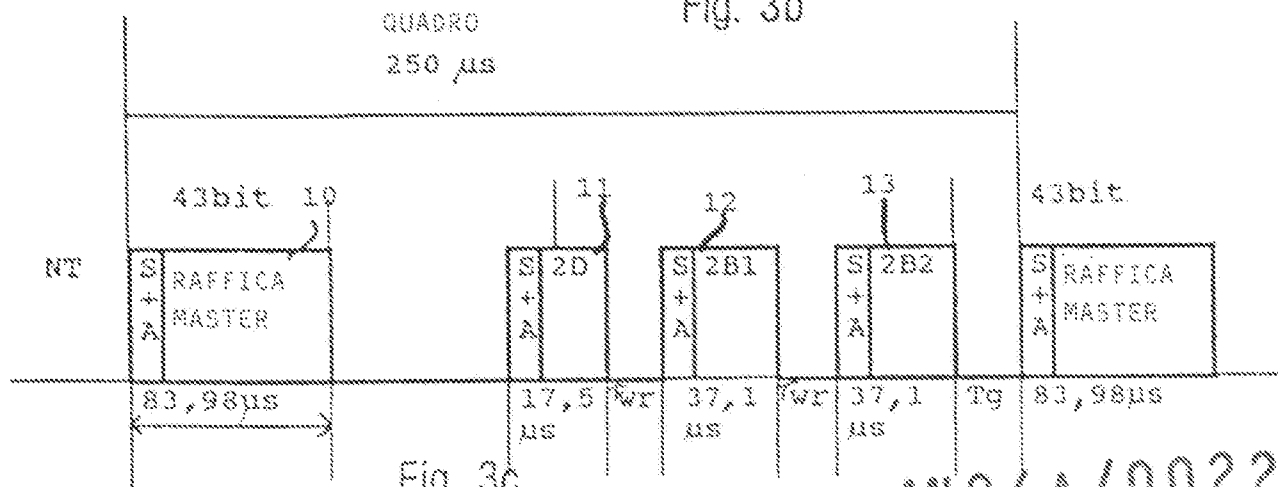
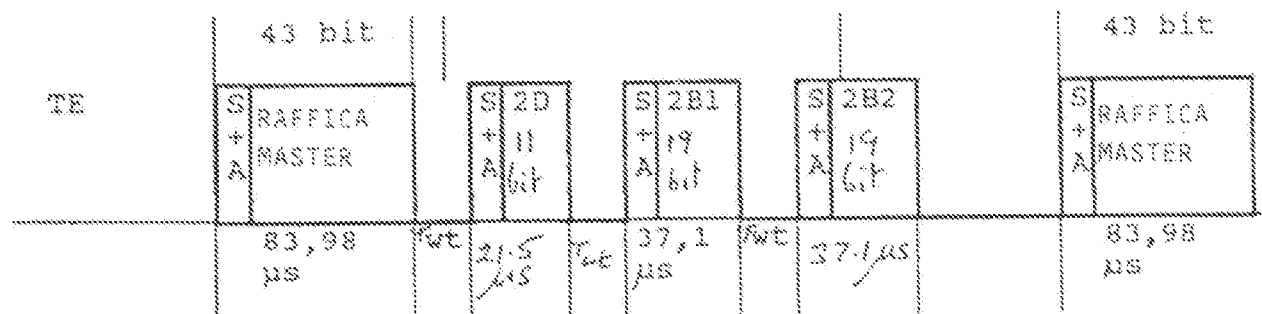


Fig. 3b



MI 94 A / 00221



S = BIT DI AVVIAMENTO

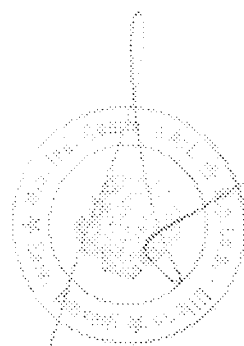
A = BIT DI INDIRIZZO (A0, A1)

p = RITARDO DI PROPAGAZIONE

Tg, g = TEMPO DI GUARDIA

 T_{wr} = RITARDO DI RICEZIONE PER FINESTRA T_{wt} = RITARDO DI TRASMISSIONE PER FINESTRA

TEMPO DI SINCRONIZZAZIONE A RAFFICA MULTIPLA SULLA LINEA



Dr. Ing. Enrico MITTLER

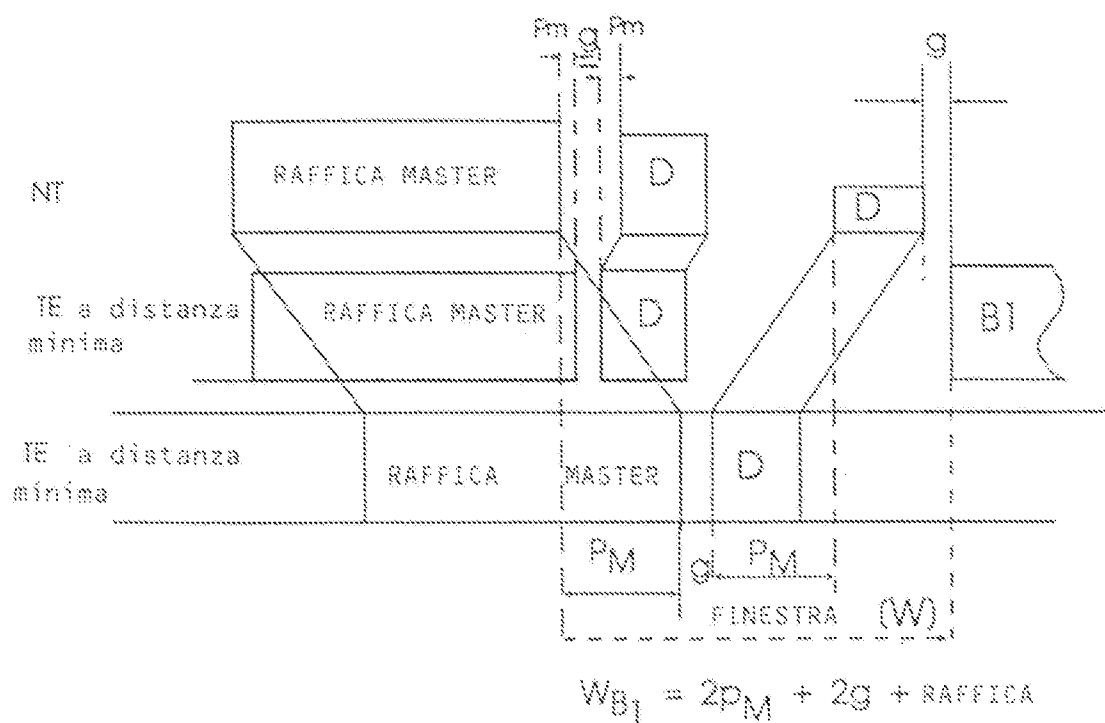


Fig. 4a

MI94A/00221

P_M = MASSIMO RITARDO DI PROPAGAZIONEP_m = MINIMO RITARDO DI PROPAGAZIONE

g = TEMPO DI GUARDIA

W_{B1} = FINESTRA (RITARDO) DI TRASMISSIONE PER RAFFICA B₁

$$W < 2p_M + 2g + D_{\text{RAFFICA}}$$

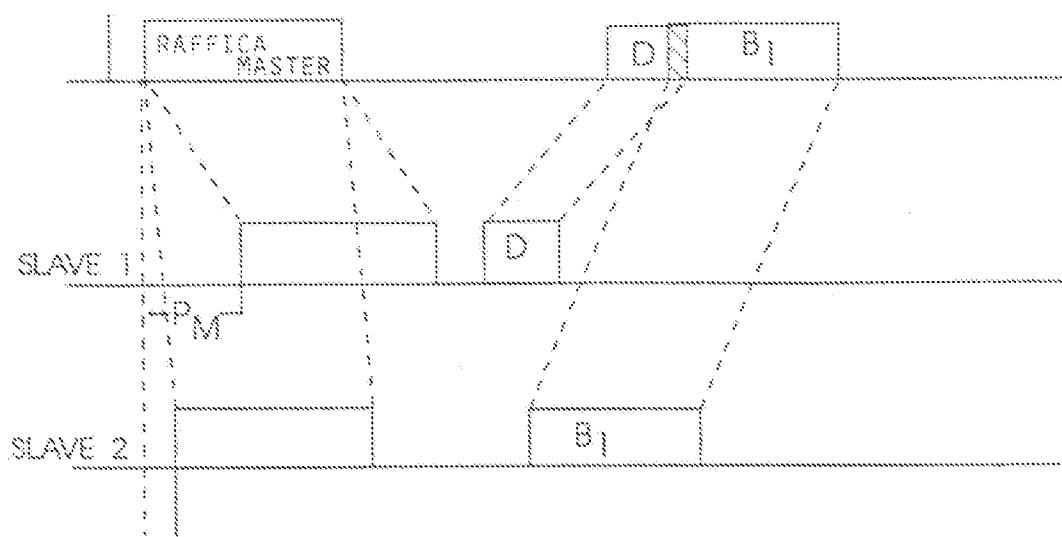
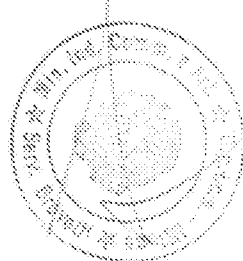


Fig. 4b



Dr. Ing. Enrico MITTLER

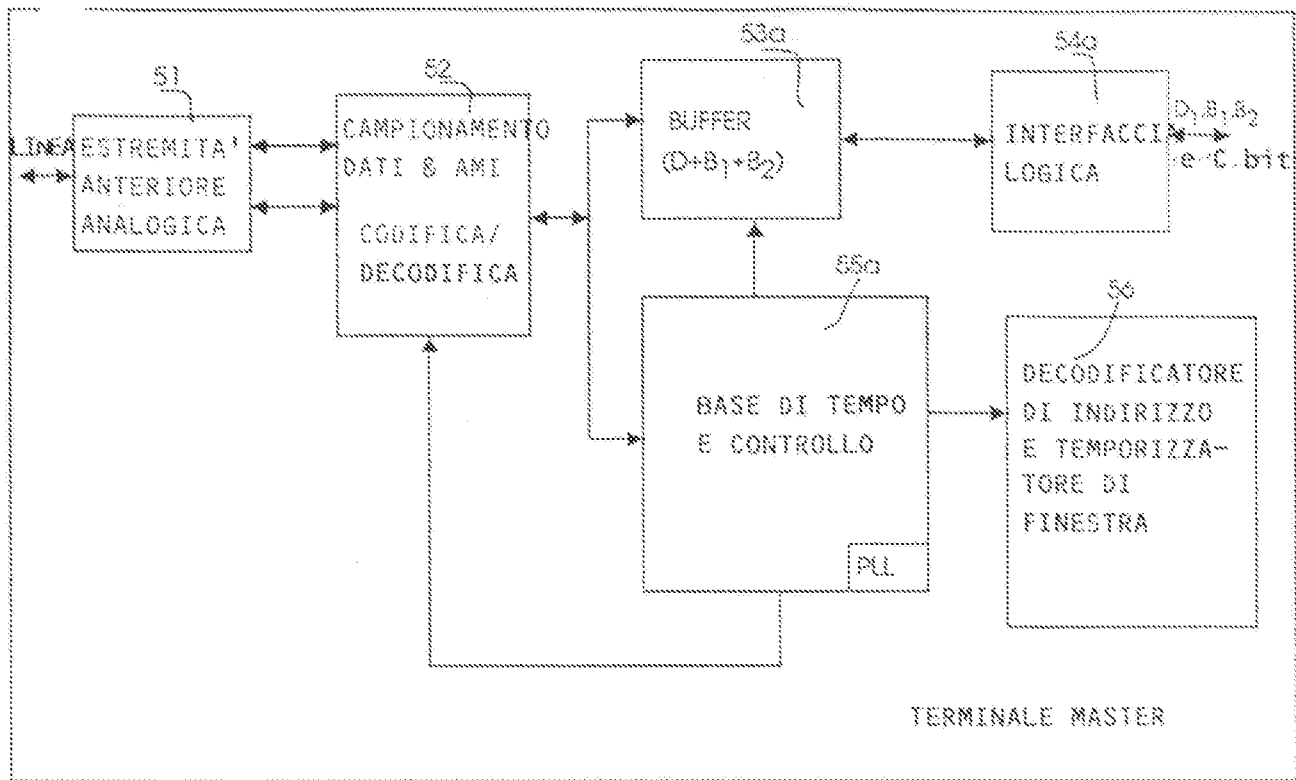


Fig. 5a

MI94A/00221

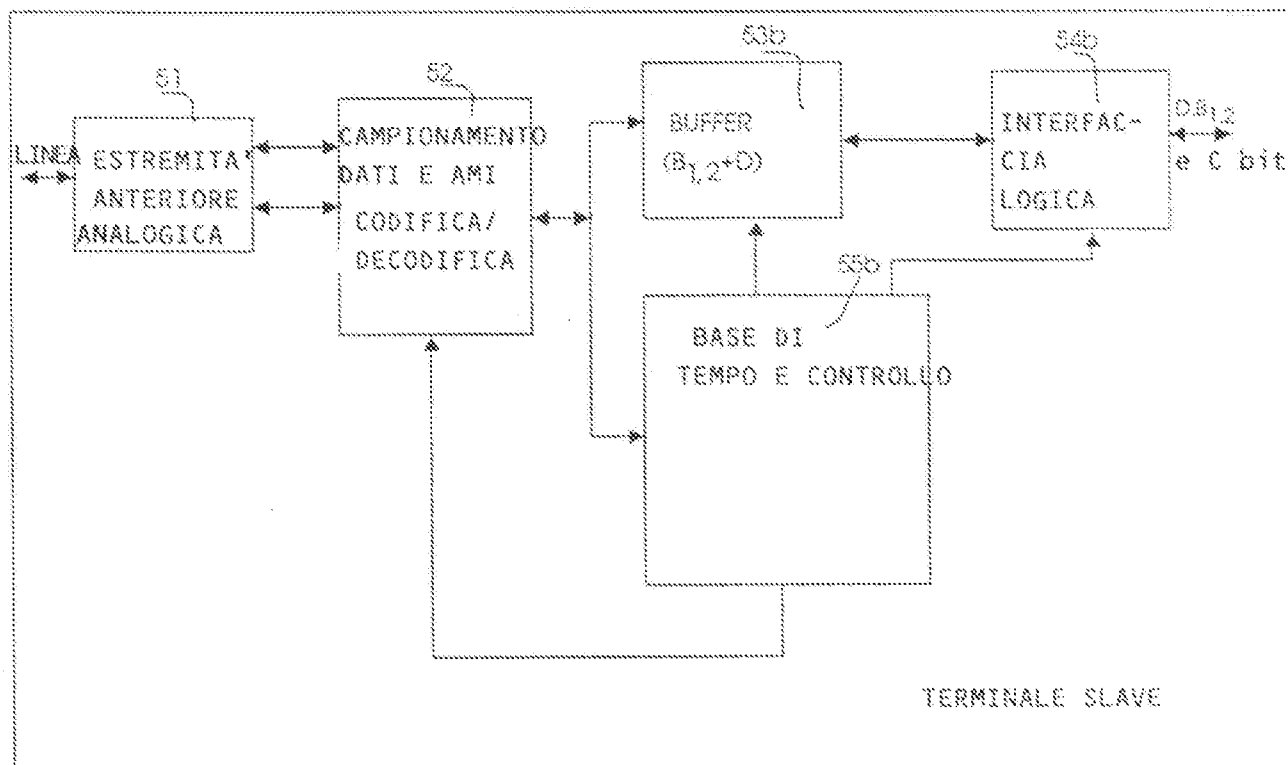


Fig. 5b

Dr. Ing. Enrico MITTLER