

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(10) 국제공개번호

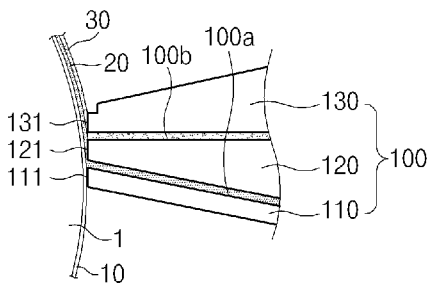
(43) 국제공개일
2019년 7월 11일 (11.07.2019) WIPO | PCT

WO 2019/135507 A1

- (51) 국제특허분류: *B05C 5/02* (2006.01) *B05D 1/26* (2006.01) *H01M 4/04* (2006.01)
 - (21) 국제출원번호: PCT/KR2018/015925
 - (22) 국제출원일: 2018년 12월 14일 (14.12.2018)
 - (25) 출원언어: 한국어
 - (26) 공개언어: 한국어
 - (30) 우선권정보: 10-2018-0002266 2018년 1월 8일 (08.01.2018) KR
 - (71) 출원인: 주식회사 엘지화학 (LG CHEM, LTD.) [KR/KR]; 07336 서울시 영등포구 여의대로 128, Seoul (KR).
 - (72) 발명자: 이택수 (LEE, Taek Soo); 34122 대전시 유성구 문지로 188 LG화학 기술연구원 내, Daejeon (KR). 김철우 (KIM, Cheol Woo); 34122 대전시 유성구 문지로 188 LG화학 기술연구원 내, Daejeon (KR). 최상훈 (CHOY, Sang Hoon); 34122 대전시 유성구 문지로 188 LG화학 기술연구원 내, Daejeon (KR).
 - (74) 대리인: 특허법인 태평양 (BAE, KIM & LEE IP GROUP); 06626 서울시 서초구 강남대로 343, 11층, Seoul (KR).
 - (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
 - (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 공개:
— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: ELECTRODE SLURRY COATING APPARATUS AND METHOD

(54) 발명의 명칭: 전극 슬러리 코팅장치 및 방법



(57) Abstract: The present invention relates to an electrode slurry coating apparatus which comprises a lower die, a center die, and an upper die for applying an electrode slurry to a current collector, the apparatus comprising: a first discharge unit for firstly applying an electrode slurry to a current collector so as to form a first coating layer; a center pressing unit for pressing the first coating layer to expand a width of the first coating layer and thus adjust a thickness of the first coating layer; a second discharge unit for secondarily applying the electrode slurry such that the electrode slurry is laminated on a surface of the first coating layer having an adjusted thickness so as to form a second coating layer; and an upper pressing unit for simultaneously pressing the first coating layer and the second coating layer which are laminated, to expand widths of the first coating layer and the second coating layer and thus adjust thicknesses of the first coating layer and the second coating layer, wherein a width of the first discharge unit is formed to be smaller than a width of the second discharge unit.

(57) 요약서: 본 발명은 집전체에 전극 슬러리(slurry)를 도포하는 하부 다이, 중앙 다이 및 상부 다이를 구비한 전극 슬러리 코팅장치로서, 상기 집전체에 상기 전극 슬러리를 1차 도포하여 제1 코팅층을 형성하는 제1 배출부; 상기 제1 코팅층을 가압하여 상기 제1 코팅층의 폭을 확장시킴에 따라 상기 제1 코팅층의 두께를 조절하는 중앙 가압부; 두께가 조절된 상기 제1 코팅층의 표면에 적층되도록 상기 전극 슬러리를 2차로 도포하여 제2 코팅층을 형성하는 제2 배출부; 및 적층된 상기 제1 코팅층과 상기 제2 코팅층을 동시에 가압하여 상기 제1 코팅층과 상기 제2 코팅층의 폭을 확장시킴에 따라 상기 제1 코팅층과 상기 제2 코팅층의 두께를 조절하는 상부 가압부를 포함하며, 상기 제1 배출부의 폭은 상기 제2 배출부의 폭 보다 작게 형성된다.



WO 2019/135507 A1

명세서

발명의 명칭: 전극 슬러리 코팅장치 및 방법

기술분야

[1] 관련출원과의 상호인용

[2] 본 출원은 2018년 01월 08일자 한국특허출원 제10-2018-0002266호에 기초한 우선권의 이익을 주장하며, 해당 한국특허출원의 문헌에 개시된 모든 내용은 본 명세서의 일부로서 포함된다.

[3] 기술분야

[4] 본 발명은 전극 슬러리 코팅장치 및 방법에 관한 것으로서, 특히 집전체에 다층으로 코팅되는 코팅층들의 폭을 동일하게 맞출 수 있는 전극 슬러리 코팅장치 및 방법에 관한 것이다.

배경기술

[5] 일반적으로 이차전지(secondary battery)는 충전이 불가능한 일차 전지와는 달리 충전 및 방전이 가능한 전지를 말하며, 이러한 이차 전지는 폰, 노트북 컴퓨터 및 캠코더 등의 첨단 전자 기기 분야에서 널리 사용되고 있다.

[6] 이와 같은 이차전지는 전극과 분리막이 교대로 적층된 전극조립체, 상기 전극조립체를 수용하는 케이스를 포함하며, 상기 전극조립체는 복수의 전극과 복수의 분리막이 교대로 적층되는 구조를 가진다.

[7] 그리고 상기 전극은 집전체와 상기 집전체의 표면에 형성되는 코팅층을 포함한다. 즉, 상기 전극은 전극 슬러리 코팅장치를 통해 상기 집전체의 표면에 전극 슬러리를 도포하여 코팅층을 형성한다.

[8] 한편, 최근에는 상기 전극 슬러리 코팅장치를 통해 집전체의 표면에 동일한 폭으로 전극 슬러리를 도포하여 다단으로 적층된 코팅층을 형성하고 있으며, 이에 따라 코팅층의 두께를 보다 균일하게 조절할 수 있다.

[9] 그러나 상기한 전극 슬러리 코팅장치는 다단으로 적층된 코팅층의 하중 또는 코팅층의 두께를 균일하게 형성하기 위한 가압력에 의해 다단으로 적층된 코팅층이 눌러지게 되고, 이에 따라 최상단에서 최하단으로 갈수록 폭이 점차 증대되면서 코팅불량이 발생하는 문제점이 있었다.

발명의 상세한 설명

기술적 과제

[10] 본 발명은 상기와 같은 문제점을 해결하기 위해 발명된 것으로, 본 발명은 집전체의 표면에 다단으로 코팅되는 코팅층들의 폭을 동일하게 맞출 수 있으며, 이에 따라 코팅불량을 방지할 수 있는 전극 슬러리 코팅장치 및 방법을 제공하는 것을 목적으로 한다.

과제 해결 수단

[11] 상기와 같은 목적을 달성하기 위한 본 발명의 제1 실시예에 따른 전극 슬러리

코팅장치는 집전체에 전극 슬러리(slurry)를 도포하는 하부 다이, 중앙 다이 및 상부 다이를 구비하되, 상기 하부 다이와 상기 중앙 다이 사이에 구비되고, 상기 집전체에 상기 전극 슬러리를 1차 도포하여 제1 코팅층을 형성하는 제1 배출부; 상기 중앙 다이에 구비되고, 상기 제1 코팅층을 가압하여 상기 제1 코팅층의 폭을 확장시킴에 따라 상기 제1 코팅층의 두께를 조절하는 중앙 가압부; 상기 중앙 다이와 상기 상부 다이 사이에 구비되고, 두께가 조절된 상기 제1 코팅층의 표면에 적층되도록 상기 전극 슬러리를 2차로 도포하여 제2 코팅층을 형성하는 제2 배출부; 및 상기 상부 다이에 구비되고, 적층된 상기 제1 코팅층과 상기 제2 코팅층을 동시에 가압하여 상기 제1 코팅층과 상기 제2 코팅층의 폭을 확장시킴에 따라 상기 제1 코팅층과 상기 제2 코팅층의 두께를 조절하는 상부 가압부를 포함하며, 상기 제1 배출부의 폭은 상기 제2 배출부의 폭 보다 작게 형성될 수 있다.

- [12] 상기 제1 배출부의 폭은 상기 제2 배출부의 폭 보다 1~7mm 더 작게 형성될 수 있다.
- [13] 한편, 본 발명의 제2 실시예에 따른 전극 슬러리 코팅장치에서 중앙 가압부는 상기 상부 가압부 보다 상기 집전체를 향하는 방향으로 더 돌출될 수 있다.
- [14] 상기 중앙 가압부는 상기 상부 가압부 보다 상기 집전체를 향하는 방향으로 상기 제2 코팅층 두께의 0.5~1.5배만큼 더 돌출될 수 있다.
- [15] 상기 하부 다이의 선단에 형성된 하부 가압부와 상기 중앙 가압부는 상기 상부 가압부를 기준으로 측정하였을 때 서로 동일한 높이를 가질 수 있다.
- [16] 한편, 본 발명의 제3 실시예에 따른 전극 슬러리 코팅장치에서 중앙 가압부는 상기 하부 다이와 인접하는 제1 가압면과, 상기 상부 다이와 인접하는 제2 가압면을 포함하며, 상기 제1 가압면과 상기 하부 가압부는 상기 제2 가압면과 상기 상부 가압부 보다 상기 집전체를 향하는 방향으로 더 돌출될 수 있다.
- [17] 상기 제1 가압면과 상기 하부 가압부는 상기 상부 가압부를 기준으로 측정하였을 때 서로 동일한 높이를 가지고, 그 사이에 제1 배출부가 형성될 수 있다.
- [18] 상기 제2 가압면과 상기 상부 가압부는 상기 하부 가압부를 기준으로 측정하였을 때 서로 동일한 높이를 가지고, 그 사이에 제2 배출부가 형성될 수 있다.
- [19] 한편, 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치를 이용한 코팅방법은 하부 다이, 중앙 다이 및 상부 다이를 구비한 전극 슬러리 코팅장치를 통해 집전체에 전극 슬러리(slurry)를 도포하는 것으로, (a) 상기 하부 다이와 상기 중앙 다이 사이에 구비된 제1 배출부를 통해 상기 전극 슬러리를 1차 배출시켜서 상기 집전체에 제1 코팅층을 형성하는 단계; (b) 상기 중앙 다이에 구비된 중앙 가압부를 통해 상기 제1 코팅층을 가압하고 상기 제1 코팅층을 폭방향으로 확장시켜서 상기 제1 코팅층의 두께를 조절하는 단계; (c) 상기 중앙 다이와 상기 상부 다이 사이에 구비된 제2 배출부를 통해 상기 전극 슬러리를 2차로

배출시켜서 상기 제1 코팅층의 표면에 적층되도록 제2 코팅층을 형성하는 단계; 및 (d) 상기 상부 다이에 구비된 상부 가압부를 통해 상기 제2 코팅층을 가압하고, 상기 제2 코팅층에 의해 제1 코팅층이 가압되면서 상기 제1 코팅층과 상기 제2 코팅층의 폭을 확장시킴에 따라 상기 제1 코팅층과 상기 제2 코팅층의 두께를 조절하는 단계를 포함하며, 상기 제1 배출부의 폭은 상기 제2 배출부의 폭 보다 작게 형성될 수 있다.

발명의 효과

- [20] 첫째: 본 발명의 전극 슬러리 코팅장치는 하부 다이, 중앙 다이 및 상부 다이를 포함하되, 하부 다이와 중앙 다이 사이에는 집전체에 제1 코팅층을 형성하는 제1 배출부가 형성되고, 상기 중앙 다이에는 제1 코팅층을 가압하는 중앙 가압부를 형성되며, 중앙 다이와 상부 다이 사이에는 제1 코팅층에 적층되게 제2 코팅층을 형성하는 제2 배출부가 형성되고, 상부 다이에는 적층된 제1 및 제2 코팅층을 함께 가압하는 상부 가압부가 형성되는데, 상기 제2 배출부는 상기 제1 배출부의 폭은 상기 제2 배출부의 폭 보다 작게 형성되는 것에 특징을 가진다. 이와 같은 특징으로 인해 집전체에 코팅되는 제1 코팅층의 폭 보다 제1 코팅층에 코팅되는 제2 코팅층의 폭을 크게 형성할 수 있으며, 이에 따라 집전체에 다단으로 코팅된 제1 및 제2 코팅층의 두께를 동일하게 맞출 수 있고, 불량 발생을 현저히 방지할 수 있으며, 그 결과 전극의 수율을 크게 높일 수 있다. 즉, 제1 코팅층은 중앙 가압부와 상부 가압부에 의해 2번 가압되어 폭이 2번 증가하게 되고, 제2 코팅층은 상부 가압부에 의해 1번 가압되어 폭이 1번 증가하기 때문에 상기 제2 코팅층을 상기 제1 코팅층이 중앙 가압부에 의해 증가한 폭 만큼 크게 형성함에 따라 제1 및 제2 코팅층의 폭을 동일하게 맞출 수 있다.
- [21] 둘째: 본 발명의 전극 슬러리 코팅장치에서 상기 제1 배출부의 폭은 상기 제2 배출부의 폭 보다 1~7mm 작게 형성되는 것에 특징을 가진다. 이와 같은 특징으로 인해 집전체에 다단으로 코팅되는 제1 코팅부와 제2 배출부의 폭을 동일하게 맞출 수 있고, 그 결과 불량 발생을 현저히 방지할 수 있다.
- [22] 셋째: 본 발명의 전극 슬러리 코팅장치에서 중앙 가압부는 상부 가압부 보다 집전체 방향으로 돌출되게 형성하는 것에 특징을 가진다. 이와 같은 특징으로 인해 제1 배출부를 통해 집전체에 코팅되는 제1 코팅부를 안정적으로 가압할 수 있고, 그 결과 제1 코팅부를 폭방향으로 확장시켜서 두께를 균일하게 조절할 수 있다.
- [23] 넷째: 본 발명의 전극 슬러리 코팅장치에서 하부 다이의 하부 가압부와 중앙 가압부는 상부 가압부를 기준으로 측정하였을 때 동일한 높이를 가지는 것에 특징을 가진다. 이와 같은 특징으로 인해 상기 하부 다이와 상부 다이 사이에 형성된 제1 배출부를 통해 배출되는 전극 슬러리가 확산되지 않고 집전체의 표면에 안정적으로 도포되게 유도할 수 있으며, 그 결과 집전체에 코팅되는 제1 코팅층의 두께를 균일하게 형성할 수 있다.

- [24] 다섯째: 본 발명의 전극 슬러리 코팅장치에서 중앙 가압부는 상기 하부 다이와 인접하는 제1 가압면과, 상기 상부 다이와 인접하는 제2 가압면을 포함하되, 상기 제1 가압면과 상기 하부 가압부는 동일한 높이를 가지고, 상기 제2 가압면과 상기 상부 가압부는 동일한 높이를 가지는 것에 특징을 가진다. 이와 같은 특징으로 인해 집전체에 코팅되는 제1 코팅층 및 제2 코팅층의 확산을 방지할 수 있고, 그 결과 제1 코팅층 및 제2 코팅층의 두께를 균일하게 형성할 수 있다.

도면의 간단한 설명

- [25] 도 1은 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치를 도시한 측면도.
 [26] 도 2는 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치를 도시한 정면도.
 [27] 도 3은 도 1의 부분 확대도.
 [28] 도 4는 본 발명의 제1 실시예에 따른 전극 슬러리 코팅방법을 나타낸 순서도.
 [29] 도 5는 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치의 실험예를 나타낸 표.
 [30] 도 6은 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치에 의해 제조된 전극을 도시한 평면도.
 [31] 도 7은 도 6에 표시된 A-A선 단면 상태를 나타낸 그래프.
 [32] 도 8은 본 발명의 제2 실시예에 따른 전극 슬러리 코팅장치를 도시한 측면도.
 [33] 도 9는 본 발명의 제3 실시예에 따른 전극 슬러리 코팅장치를 도시한 측면도.
 [34] 도 10은 도 9의 부분 확대도.

발명의 실시를 위한 최선의 형태

- [35] 이하, 첨부한 도면을 참조하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

[전극]

- [37] 본 발명의 전극은 도 1을 참조하면, 집전체(10), 상기 집전체(10)의 표면에 코팅되는 코팅부를 포함하며, 상기 코팅부는 상기 집전체(10)의 표면에 코팅되는 제1 코팅층(20)과 상기 제1 코팅층(20)의 표면에 적층되게 코팅되는 제2 코팅층(30)을 포함한다.
- [38] 여기서 상기 제1 코팅층(20)과 제2 코팅층(30)은 본 발명에 따른 전극 슬러리 코팅장치를 통해 코팅된다.
- [39] 즉, 본 발명에 따른 전극 슬러리 코팅장치는 이송롤러(1)의 외주면을 따라 이송되는 집전체(10)의 표면에 상기 제1 코팅층(20)과 제2 코팅층(30)을 각각 코팅한 후 가압하며, 이에 따라 집전체(10)의 표면에 폭이 동일한 상기 제1

코팅층(20)과 제2 코팅층(30)을 형성할 수 있다.

- [40] 이하, 본 발명의 전극 슬러리 코팅장치의 실시예를 참조하여 보다 자세히 설명한다.
- [41] **[본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치]**
- [42] 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치(100)는 도 1 내지 도 3에 도시되어 있는 것과 같이, 집전체(10)에 전극 슬러리(slurry)를 도포하는 하부 다이(110), 중앙 다이(120) 및 상부 다이(130)를 포함한다.
- [43] 즉, 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치(100)는 도 1을 참조하면 하부 다이(110), 중앙 다이(120) 및 상부 다이(130)가 하에서 상방향으로 순차적으로 구비되는 구조를 가진다.
- [44] 그리고 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치(100)는 상기 하부 다이(110)와 상기 중앙 다이(120) 사이에 구비되고, 상기 집전체(10)에 상기 전극 슬러리를 1차 도포하여 제1 코팅층(20)을 형성하는 제1 배출부(100a)와, 상기 중앙 다이(120)에 구비되고, 상기 제1 코팅층(20)을 가압하여 상기 제1 코팅층(20)의 폭을 확장시킴에 따라 상기 제1 코팅층(20)의 두께를 조절하는 중앙 가압부(121)와, 상기 중앙 다이(120)와 상기 상부 다이(130) 사이에 구비되고, 두께가 조절된 상기 제1 코팅층(20)의 표면에 적층되도록 상기 전극 슬러리를 2차로 도포하여 제2 코팅층(30)을 형성하는 제2 배출부(100b), 및 상기 상부 다이(130)에 구비되고, 적층된 상기 제1 코팅층(20)과 상기 제2 코팅층(30)을 동시에 가압하여 상기 제1 코팅층(20)과 상기 제2 코팅층(30)의 폭을 확장시킴에 따라 상기 제1 코팅층(20)과 상기 제2 코팅층(30)의 두께를 조절하는 상부 가압부(131)를 포함한다.
- [45] 여기서 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치(100)는 상기 제1 배출부(100a)의 폭이 상기 제2 배출부(100b)의 폭 보다 작게 형성될 수 있다.
- [46] 즉, 상기 제1 배출부(100a)와 상기 제2 배출부(100b)의 폭이 동일할 경우 상기 제1 코팅층(20)은 중앙 가압부(121)와 상부 가압부(131)에 의해 2번 가압되면서 2번 폭이 증대되고, 상기 제2 코팅층(30)은 상부 가압부(131)에 의해 1번 가압되면서 1번 폭이 증대되기 때문에 집전체(10)에 형성되는 제1 코팅층(20)의 폭이 제2 코팅층(30)의 폭 보다 크게 코팅될 수 있다.
- [47] 이를 방지하기 위해 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치(100)는 도 2에 도시되어 있는 것과 같이, 상기 제1 배출부(100a)의 폭을 상기 제2 배출부(100b)의 폭 보다 작게 형성하며, 이에 따라 제2 배출부(100b)에 의해 코팅되는 제2 코팅부(30)의 폭은 제1 배출부(100a)에 의해 코팅되는 제1 코팅부(20)의 폭보다 크게 형성되고, 그 결과 2번 가압되는 제1 코팅층(20)과 1번 가압되는 제2 코팅층(30)의 폭을 동일하게 맞출 수 있어 코팅 불량을 방지할 수 있다.
- [48] 예를 들면, 도 2에 도시되어 있는 것과 같이, 상기 제1 배출부(100a)의 폭(α)은 상기 제2 배출부(100b)의 폭(β) 보다 1~7mm 작게 형성될 수 있다.

- [49] 이와 같은 구성을 가진 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치(100)는 상기 제1 배출부(100a)의 폭이 상기 제2 배출부(100b)의 폭 보다 작게 형성하는 것에 특징을 가지며, 이와 같은 특징으로 인해 집전체(10)에 코팅되는 제1 및 제2 코팅층(20)(30)의 폭을 효과적으로 동일하게 맞출 수 있고, 그 결과 불량 발생을 크게 방지하여 수율을 높일 수 있다.
- [50] 이하, 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치를 이용한 코팅방법을 설명한다.
- [51] **[본 발명의 제1 실시예에 따른 전극 슬러리 코팅방법]**
- [52] 본 발명의 제1 실시예에 따른 전극 슬러리 코팅방법은 도 4에 도시되어 있는 것과 같이, 하부 다이, 중앙 다이 및 상부 다이를 구비한 전극 슬러리 코팅장치를 통해 집전체에 전극 슬러리(slurry)를 도포하는 것으로, (a) 집전체에 제1 코팅층을 형성하는 단계, (b) 상기 제1 코팅층의 두께를 조절하는 단계, (c) 상기 제1 코팅층의 표면에 적층되도록 제2 코팅층을 형성하는 단계, 및 (d) 상기 제1 코팅층과 상기 제2 코팅층의 두께를 동시에 조절하는 단계를 포함한다.
- [53] 상기 (a) 단계는 상기 하부 다이(110)와 상기 중앙 다이(120) 사이에 구비된 제1 배출부(100a)를 통해 전극 슬러리를 1차 배출시켜서 상기 집전체(10)에 제1 코팅층(20)을 형성한다.
- [54] 상기 (b) 단계는 상기 중앙 다이(120)에 구비된 중앙 가압부(121)를 통해 상기 집전체(10)에 코팅된 상기 제1 코팅층(20)을 가압하고 폭방향으로 확장시켜서 상기 제1 코팅층(20)의 두께를 조절한다.
- [55] 상기 (c) 단계는 상기 중앙 다이(120)와 상기 상부 다이(130) 사이에 구비된 제2 배출부(100b)를 통해 전극 슬러리를 배출시켜서 상기 제1 코팅층(20)의 표면에 적층되도록 제2 코팅층(30)을 형성한다.
- [56] 이때 상기 제1 배출부(100a)의 폭은 상기 제2 배출부(100b)의 폭 보다 작게 형성되며, 이에 따라 상기 제2 배출부(100b)에 의해 코팅되는 제2 코팅층(30)은 상기 제1 배출부(100a)에 의해 코팅되는 제1 코팅층(20) 보다 큰 폭을 가진다. 다만, 상기 제1 코팅층(20)은 중앙 가압부(121)에 의해 가압되어 폭이 확장되면서 상기 제1 코팅층(20)과 상기 제2 코팅층(30)은 동일한 폭으로 적층되게 형성된다.
- [57] 상기 (d) 단계는 상기 상부 다이(130)에 구비된 상부 가압부(131)를 통해 상기 제2 코팅층(30)을 가압하고, 상기 제2 코팅층(30)에 의해 제1 코팅층(20)이 가압되면서 상기 제1 코팅층(20)과 상기 제2 코팅층(30)의 폭을 동시에 확장시키며, 이에 따라 동일한 폭을 가진 상기 제1 코팅층(20)과 상기 제2 코팅층(30)의 두께를 조절한다.
- [58] 이하, 본 발명의 실시예에 따른 전극 슬러리 코팅장치의 실험예를 설명한다.
- [59] **[실험예 1]**
- [60] 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치의 제1 및 제2 배출부(100a)(100b)의 폭을 달리한 상태로 전극을 제조한 결과 도 5에 도시된 것과 같은 결과값을 얻었다.

- [61] 실험 1: 제1 배출부(100a)의 토출 폭을 220mm로 형성하고, 제2 배출부(100b)의 토출 폭을 220mm로 형성한 상태로 전극을 제조한 결과, 집전체(10)에 코팅된 제1 코팅층(20)의 폭은 223mm로 형성되고, 제2 코팅층(30)의 폭은 226mm로 형성된다. 즉, 제1 코팅층(20)과 제2 코팅층(30)은 3mm의 오차가 발생함을 알 수 있다.
- [62] 실험 2: 제1 배출부(100a)의 토출 폭을 221mm로 형성하고, 제2 배출부(100b)의 토출 폭을 220mm로 형성한 상태로 전극을 제조한 결과, 집전체(10)에 코팅된 제1 코팅층(20)의 폭은 224mm로 형성되고, 제2 코팅층(30)의 폭은 226mm로 형성된다. 즉, 제1 코팅층(20)과 제2 코팅층(30)은 2mm의 오차가 발생함을 알 수 있다.
- [63] 실험 3: 제1 배출부(100a)의 토출 폭을 221mm로 형성하고, 제2 배출부(100b)의 토출 폭을 219mm로 형성한 상태로 전극을 제조한 결과, 집전체(10)에 코팅된 제1 코팅층(20)의 폭은 224mm로 형성되고, 제2 코팅층(30)의 폭은 225mm로 형성된다. 즉, 제1 코팅층(20)과 제2 코팅층(30)은 1mm의 오차가 발생함을 알 수 있다.
- [64] 실험 4: 제1 배출부(100a)의 토출 폭을 221mm로 형성하고, 제2 배출부(100b)의 토출 폭을 218mm로 형성한 상태로 전극을 제조한 결과, 집전체(10)에 코팅된 제1 코팅층(20)의 폭은 224mm로 형성되고, 제2 코팅층(30)의 폭은 224mm로 형성된다. 즉, 제1 코팅층(20)과 제2 코팅층(30)은 오차가 발생하지 않음을 알 수 있다.
- [65] 따라서 상기와 같이 실험한 결과 본 발명의 제1 실시예에 따른 전극 슬러리 코팅장치(100)는 제1 배출부(100a)의 토출 폭을 221mm로 형성하고, 제2 배출부(100b)의 토출 폭을 218mm로 형성할 경우 제1 코팅층(20)과 제2 코팅층(30)의 폭이 동일하게 맞게 됨을 알 수 있다.
- [66] **[실험예 2]**
- [67] 전술한 실험 4에 의해 제조된 전극은 도 6 및 도 7에 도시되어 있는 것과 같이, 집전체(10)와 제1 및 제2 코팅층(20)(30)으로 구비된 코팅부를 포함한다.
- [68] 여기서 상기 제1 및 제2 코팅층(20)(30)으로 구비된 코팅부를 절단한 결과, 도 7에 도시되어 있는 것과 같이, 상기 제1 및 제2 코팅층(20)(30)의 끝단은 224mm지점에 동일하게 맞춰져 있음을 알 수 있다.
- [69] 이하, 본 발명의 다른 실시예를 설명함에 있어 전술한 실시예와 동일한 기능을 가지는 구성에 대해서는 동일한 구성부호를 사용하며, 중복되는 설명은 생략한다.
- [70] **[본 발명의 제2 실시예에 따른 전극 슬러리 코팅장치]**
- [71] 본 발명의 제2 실시예에 따른 전극 슬러리 코팅장치(100')는 도 8에 도시되어 있는 것과 같이, 중앙 가압부(121)가 상기 상부 가압부(131) 보다 상기 집전체(10)를 향하는 방향으로 더 돌출될 수 있다. 즉, 상기 중앙 가압부(121)는 집전체(10)에 코팅된 제1 코팅층(20)만 가압하고, 상기 상부 가압부(131)는

다단으로 적층된 제1 및 제2 코팅층(20)(30)을 동시에 가압하기 때문에 상기 중앙 가압부(121)가 상기 상부 가압부(131) 보다 상기 집전체를 향하는 방향으로 더 돌출되어야 제1 코팅층(20)을 안정적으로 가압할 수 있다.

[72] 특히 상기 중앙 가압부(121)는 상기 상부 가압부(131) 보다 상기 집전체(10)를 향하는 방향으로 제2 코팅층(30) 두께(적층하고자 하는 두께)의 0.5~1.5배만큼 더 돌출될 수 있다. 즉, 상기 중앙 가압부(121)는 상기 상부 가압부(131) 보다 상기 집전체(10)를 향하는 방향으로 제2 코팅층(30) 두께(적층하고자 하는 두께)의 0.5배 이하로 돌출될 경우 제1 코팅층(20)을 안정적으로 가압하지 못하여 제1 코팅층(20)의 두께를 균일하게 조절할 수 없으며, 상기 상부 가압부(131) 보다 상기 집전체(10)를 향하는 방향으로 제2 코팅층(30) 두께(적층하고자 하는 두께)의 1.5배 이상으로 돌출될 경우 제1 코팅층(20)이 과도하게 가압되면서 제1 코팅층(20)의 폭이 크게 증대되어 코팅불량이 발생될 수 있다. 따라서 상기 중앙 가압부(121)는 상기 상부 가압부(131) 보다 상기 집전체(10)를 향하는 방향으로 제2 코팅층(30) 두께(적층하고자 하는 두께)의 0.5~1.5배만큼 더 돌출되면서 제1 코팅층(20)을 안정적으로 가압함과 동시에 코팅불량을 방지할 수 있다.

[73] 한편, 상기 하부 다이(110)의 선단에 형성된 하부 가압부(111)와 상기 중앙 가압부(121)는 상부 가압부(131)를 기준으로 측정하였을 때 서로 동일한 높이를 가질 수 있다. 즉, 상기 하부 가압부(111)와 상기 중앙 가압부(121)는 동일한 수평면을 가질 수 있으며, 이에 따라 상기 하부 가압부(111)와 상기 중앙 가압부(121) 사이에 형성된 제1 배출부(100a)를 통해 도포되는 전극 슬러리를 상기 집전체(10)를 향해 수직으로 배출할 수 있고, 그 결과 상기 집전체(10)에 코팅되는 제1 코팅층(20)의 두께를 보다 균일하게 조절할 수 있다.

[74] **[본 발명의 제3 실시예에 따른 전극 슬러리 코팅장치]**

[75] 본 발명의 제3 실시예에 따른 전극 슬러리 코팅장치(100")에서 중앙 가압부(121)는 도 9 및 도 10에 도시되어 있는 것과 같이, 상기 하부 다이(110)와 인접하는 제1 가압면(121a)과, 상기 상부 다이(130)와 인접하는 제2 가압면(121b)을 포함하며, 상기 제1 가압면(121a)과 상기 하부 가압부(111)는 상기 제2 가압면(121b)과 상기 상부 가압부(131) 보다 상기 집전체(10)를 향하는 방향으로 더 돌출될 수 있다.

[76] 특히, 상기 제1 가압면(121a)과 상기 하부 가압부(111)는 상부 가압부(131)를 기준으로 측정하였을 때 서로 동일한 높이를 가지고, 그 사이에 제1 배출부(100a)가 형성된다. 또한, 상기 제2 가압면(121b)과 상기 상부 가압부(131)는 하부 가압부(111)를 기준으로 측정하였을 때 서로 동일한 높이를 가지고, 그 사이에 제2 배출부(100b)가 형성된다.

[77] 따라서 본 발명의 제3 실시예에 따른 전극 슬러리 코팅장치는 제1 배출부(100a) 및 제2 배출부(100b)를 통해 배출되는 전극 슬러리의 확산을 최소화하면서 상기 집전체(10)에 도포되게 유도할 수 있고, 이에 따라 상기 집전체(10)에 코팅되는 제1 코팅층(20) 또는 상기 제1 코팅층(20)의 표면에 코팅되는 제2 코팅층의

두께를 보다 균일하게 형성할 수 있다. 특히 상기 제1 가압면(121a)을 통해 상기 집전체(10)에 코팅되는 제1 코팅층(20)을 안정적으로 가압할 수 있고, 그 결과 상기 제1 코팅층(20)의 두께를 균일하게 조절할 수 있다.

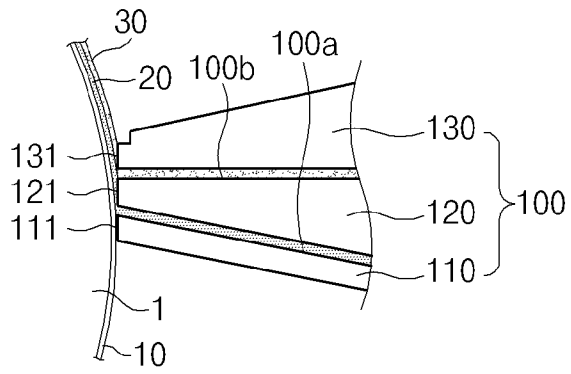
- [78] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 다양한 실시 형태가 가능하다.

청구범위

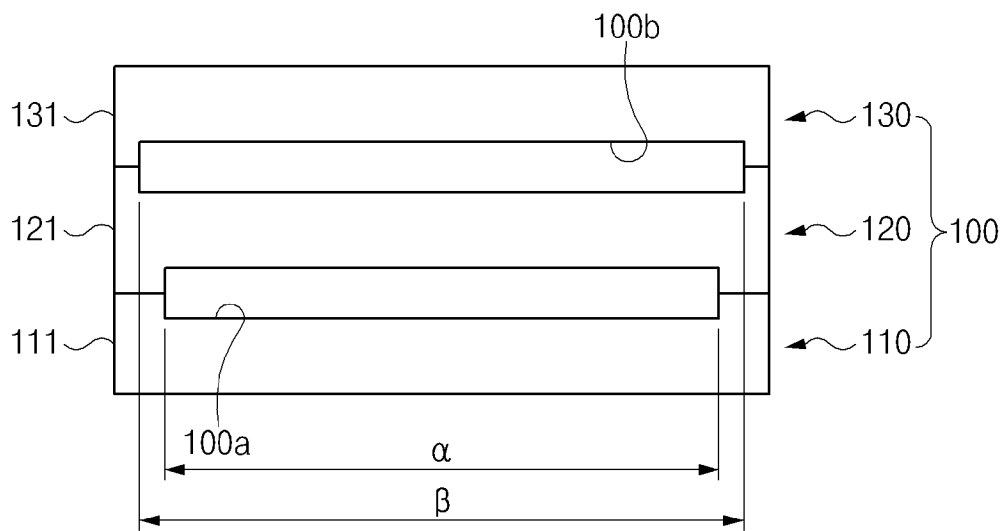
- [청구항 1] 집전체에 전극 슬러리(slurry)를 도포하는 하부 다이, 중앙 다이 및 상부 다이를 구비한 전극 슬러리 코팅장치로서,
 상기 하부 다이와 상기 중앙 다이 사이에 구비되고, 상기 집전체에 상기 전극 슬러리를 1차 도포하여 제1 코팅층을 형성하는 제1 배출부;
 상기 중앙 다이에 구비되고, 상기 제1 코팅층을 가압하여 상기 제1 코팅층의 폭을 확장시킴에 따라 상기 제1 코팅층의 두께를 조절하는 중앙 가압부;
 상기 중앙 다이와 상기 상부 다이 사이에 구비되고, 두께가 조절된 상기 제1 코팅층의 표면에 적층되도록 상기 전극 슬러리를 2차로 도포하여 제2 코팅층을 형성하는 제2 배출부; 및
 상기 상부 다이에 구비되고, 적층된 상기 제1 코팅층과 상기 제2 코팅층을 동시에 가압하여 상기 제1 코팅층과 상기 제2 코팅층의 폭을 확장시킴에 따라 상기 제1 코팅층과 상기 제2 코팅층의 두께를 조절하는 상부 가압부를 포함하며,
 상기 제1 배출부의 폭은 상기 제2 배출부의 폭 보다 작게 형성되는 전극 슬러리 코팅장치.
- [청구항 2] 청구항 1에 있어서,
 상기 제1 배출부의 폭은 상기 제2 배출부의 폭 보다 1~7mm 더 작게 형성되는 전극 슬러리 코팅장치.
- [청구항 3] 청구항 1에 있어서,
 상기 중앙 가압부는 상기 상부 가압부 보다 상기 집전체를 향하는 방향으로 더 돌출되는 전극 슬러리 코팅장치.
- [청구항 4] 청구항 3에 있어서,
 상기 중앙 가압부는 상기 상부 가압부 보다 상기 집전체를 향하는 방향으로 상기 제2 코팅층 두께의 0.5~1.5배만큼 더 돌출되는 전극 슬러리 코팅장치.
- [청구항 5] 청구항 3에 있어서,
 상기 하부 다이의 선단에 형성된 하부 가압부와 상기 중앙 가압부는 상기 상부 가압부를 기준으로 측정하였을 때 서로 동일한 높이를 가지는 전극 슬러리 코팅장치.
- [청구항 6] 청구항 1에 있어서,
 상기 중앙 가압부는 상기 하부 다이와 인접하는 제1 가압면과, 상기 상부 다이와 인접하는 제2 가압면을 포함하며,
 상기 제1 가압면과 상기 하부 가압부는 상기 제2 가압면과 상기 상부 가압부 보다 상기 집전체를 향하는 방향으로 더 돌출되는 전극 슬러리 코팅장치.

- [청구항 7] 청구항 5에 있어서,
상기 제1 가압면과 상기 하부 가압부는 상기 상부 가압부를 기준으로 측정하였을 때 서로 동일한 높이를 가지고, 그 사이에 제1 배출부가 형성되는 전극 슬러리 코팅장치.
- [청구항 8] 청구항 5에 있어서,
상기 제2 가압면과 상기 상부 가압부는 상기 하부 가압부를 기준으로 측정하였을 때 서로 동일한 높이를 가지고, 그 사이에 제2 배출부가 형성되는 전극 슬러리 코팅장치.
- [청구항 9] 하부 다이, 중앙 다이 및 상부 다이를 구비한 전극 슬러리 코팅장치를 통해 집전체에 전극 슬러리(slurry)를 도포하는 전극 슬러리 코팅방법으로서,
(a) 상기 하부 다이와 상기 중앙 다이 사이에 구비된 제1 배출부를 통해 상기 전극 슬러리를 1차 배출시켜서 상기 집전체에 제1 코팅층을 형성하는 단계;
(b) 상기 중앙 다이에 구비된 중앙 가압부를 통해 상기 제1 코팅층을 가압하고 상기 제1 코팅층을 폭방향으로 확장시켜서 상기 제1 코팅층의 두께를 조절하는 단계;
(c) 상기 중앙 다이와 상기 상부 다이 사이에 구비된 제2 배출부를 통해 상기 전극 슬러리를 2차로 배출시켜서 상기 제1 코팅층의 표면에 적층되도록 제2 코팅층을 형성하는 단계; 및
(d) 상기 상부 다이에 구비된 상부 가압부를 통해 상기 제2 코팅층을 가압하고, 상기 제2 코팅층에 의해 제1 코팅층이 가압되면서 상기 제1 코팅층과 상기 제2 코팅층의 폭을 확장시킴에 따라 상기 제1 코팅층과 상기 제2 코팅층의 두께를 조절하는 단계를 포함하며,
상기 제1 배출부의 폭은 상기 제2 배출부의 폭 보다 작게 형성되는 전극 슬러리 코팅방법.
- [청구항 10] 청구항 9에 있어서,
상기 제1 배출부의 폭은 상기 제2 배출부의 폭 보다 1~7mm 더 작게 형성되는 전극 슬러리 코팅방법.
- [청구항 11] 청구항 9에 있어서,
상기 중앙 가압부는 상기 상부 가압부 보다 상기 집전체를 향하는 방향으로 더 돌출되는 전극 슬러리 코팅방법.
- [청구항 12] 청구항 9에 있어서,
상기 하부 다이의 선단에 형성된 하부 가압부와 상기 중앙 가압부는 상기 상부 가압부를 기준으로 측정하였을 때 서로 동일한 높이를 가지는 전극 슬러리 코팅방법.

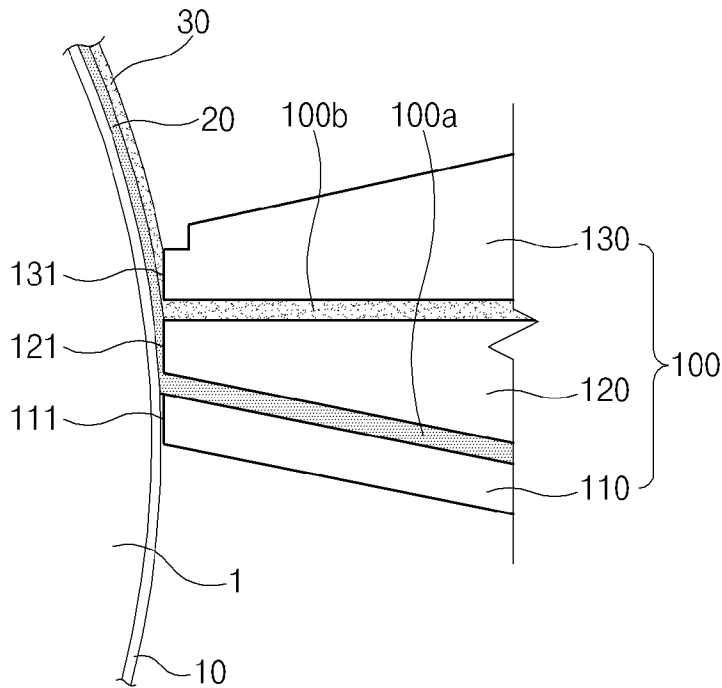
[도1]



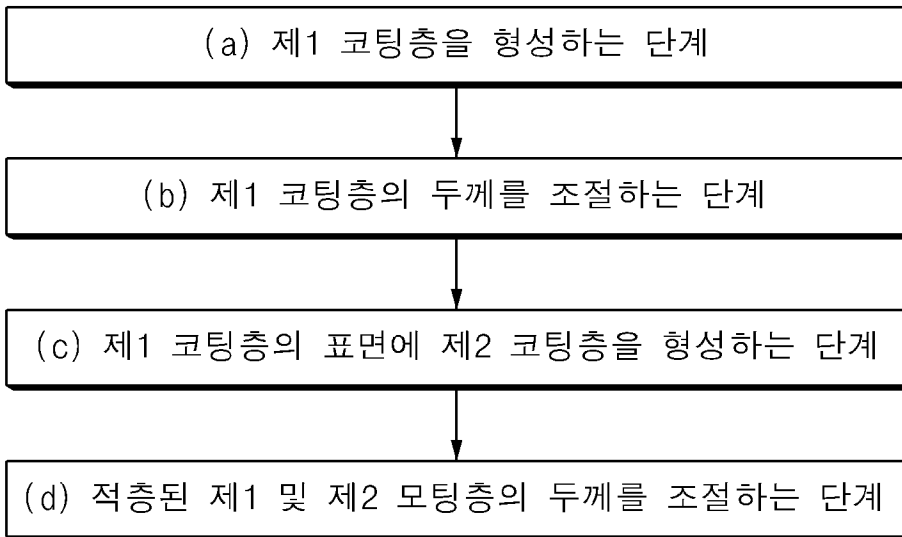
[도2]



[도3]



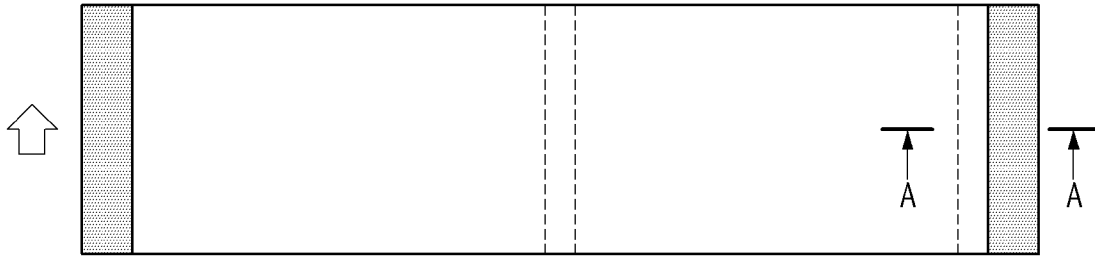
[도4]



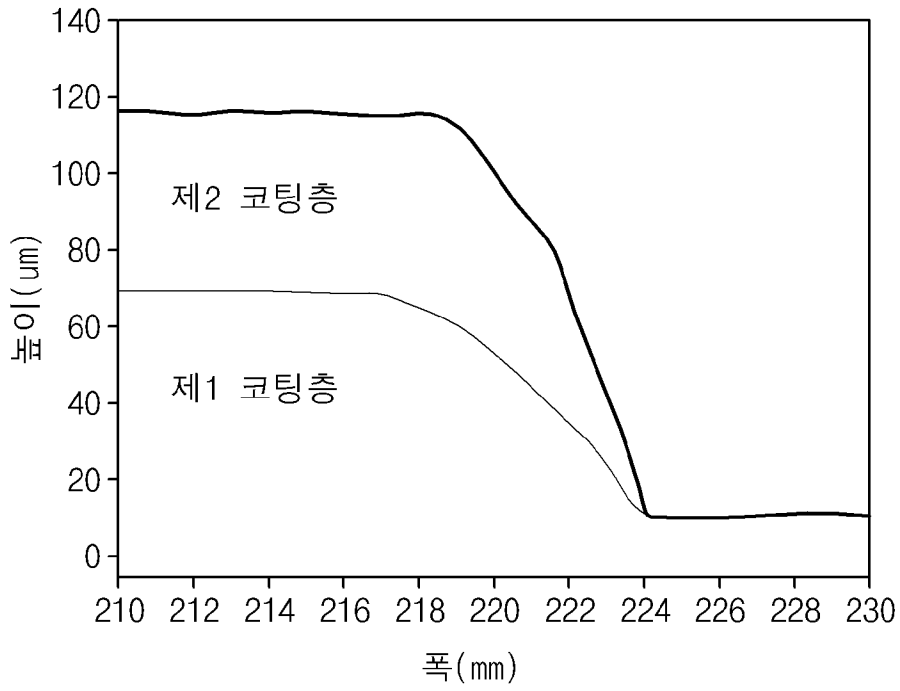
[도5]

실험	폭(mm)		코팅폭(mm)		(제1 코팅층- 제2 코팅층)
	(토출 폭)		제1 코팅층	제2 코팅층	
	제1 배출부	제2 배출부			
1	220	220	223	226	3
2	221	220	224	226	2
3	221	219	224	225	1
4	221	218	224	224	0

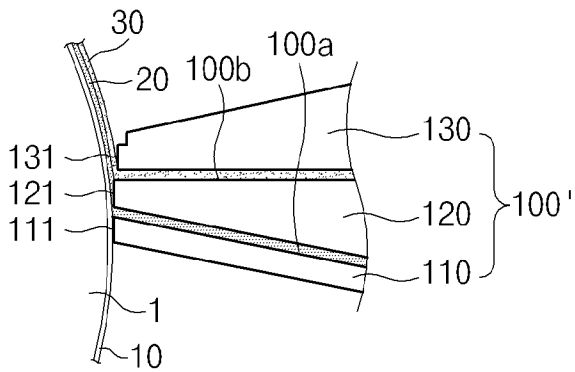
[도6]



[도7]



[도8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2018/015925

A. CLASSIFICATION OF SUBJECT MATTER

B05C 5/02(2006.01)i, H01M 4/04(2006.01)i, B05D 1/26(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

B05C 5/02; B05C 11/10; G03F 7/16; H01M 10/052; H01M 4/04; H01M 4/139; B05D 1/26

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above
Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: electrode, slurry, first coating layer, second coating layer, pressing part, discharge part, width

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-345096 A (MATSUSHITA ELECTRIC IND CO., LTD.) 14 December 2001 See paragraphs [0061]-[0065] and figures 2, 3.	1-12
Y	KR 10-2017-0105752 A (CIS CO., LTD.) 20 September 2017 See paragraphs [0031], [0032], [0044], [0045] and figures 5, 6, 10.	1-12
A	JP 09-276770 A (KAO CORP.) 28 October 1997 See figures 3, 4.	1-12
A	JP 2003-112101 A (KONICA CORP.) 15 April 2003 See claims 1-9 and figure 4.	1-12
A	KR 10-2011-0128589 A (SAMSUNG SDI CO., LTD.) 30 November 2011 See claim 1 and figures 1-3.	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

14 MARCH 2019 (14.03.2019)

Date of mailing of the international search report

14 MARCH 2019 (14.03.2019)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsa-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2018/015925

Patent document cited in search report	Publication date	Patent family member	Publication date
JP 2001-345096 A	14/12/2001	JP 3848519 B2	22/11/2006
KR 10-2017-0105752 A	20/09/2017	KR 10-1875892 B1	06/07/2018
JP 09-276770 A	28/10/1997	JP 2934186 B2 US 5922408 A	16/08/1999 13/07/1999
JP 2003-112101 A	15/04/2003	NONE	
KR 10-2011-0128589 A	30/11/2011	CN 102259076 A CN 102259076 B EP 2390011 A2 EP 2390011 A3 JP 2011-249305 A JP 5334062 B2 KR 10-1125649 B1 US 2011-0287171 A1 US 9067229 B2	30/11/2011 31/08/2016 30/11/2011 07/03/2018 08/12/2011 06/11/2013 27/03/2012 24/11/2011 30/06/2015

A. 발명이 속하는 기술분류(국제특허분류(IPC)) B05C 5/02(2006.01)i, H01M 4/04(2006.01)i, B05D 1/26(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) B05C 5/02; B05C 11/10; G03F 7/16; H01M 10/052; H01M 4/04; H01M 4/139; B05D 1/26 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC		
국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 전극, 슬러리, 제1 코팅층, 제2 코팅층, 가압부, 배출부, 폭		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	JP 2001-345096 A (MATSUSHITA ELECTRIC IND CO., LTD.) 2001.12.14 단락 [0061]-[0065] 및 도면 2, 3 참조.	1-12
Y	KR 10-2017-0105752 A (씨아이에스(주)) 2017.09.20 단락 [0031], [0032], [0044], [0045] 및 도면 5, 6, 10 참조.	1-12
A	JP 09-276770 A (KAO CORP.) 1997.10.28 도면 3, 4 참조.	1-12
A	JP 2003-112101 A (KONICA CORP.) 2003.04.15 청구항 1-9 및 도면 4 참조.	1-12
A	KR 10-2011-0128589 A (삼성에스디아이 주식회사) 2011.11.30 청구항 1 및 도면 1-3 참조.	1-12
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2019년 03월 14일 (14.03.2019)	국제조사보고서 발송일 2019년 03월 14일 (14.03.2019)	
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578	심사관 이달경 전화번호 +82-42-481-8440	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
JP 2001-345096 A	2001/12/14	JP 3848519 B2	2006/11/22
KR 10-2017-0105752 A	2017/09/20	KR 10-1875892 B1	2018/07/06
JP 09-276770 A	1997/10/28	JP 2934186 B2 US 5922408 A	1999/08/16 1999/07/13
JP 2003-112101 A	2003/04/15	없음	
KR 10-2011-0128589 A	2011/11/30	CN 102259076 A CN 102259076 B EP 2390011 A2 EP 2390011 A3 JP 2011-249305 A JP 5334062 B2 KR 10-1125649 B1 US 2011-0287171 A1 US 9067229 B2	2011/11/30 2016/08/31 2011/11/30 2018/03/07 2011/12/08 2013/11/06 2012/03/27 2011/11/24 2015/06/30