【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】令和3年6月10日(2021.6.10)

【公開番号】特開2020-145211(P2020-145211A)
【公開日】令和2年9月10日(2020.9.10)
【年通号数】公開・登録公報2020-037
【出願番号】特願2019-38144(P2019-38144)
【国際特許分類】
Ｈ０１Ｌ　25/07　(2006.01)
Ｈ０１Ｌ　25/18　(2006.01)
Ｈ０１Ｌ　29/12　(2006.01)
Ｈ０１Ｌ　29/78　(2006.01)
【ＦＩ】
Ｈ０１Ｌ　25/04　Ｃ
Ｈ０１Ｌ　29/78　６５２Ｔ
Ｈ０１Ｌ　29/78　６５２Ｑ
Ｈ０１Ｌ　29/78　６５２Ｓ
Ｈ０１Ｌ　29/78　６５７Ｇ
Ｈ０１Ｌ　29/78　６５７Ｆ

【手続補正書】
【提出日】令和3年4月23日(2021.4.23)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
主面に第１ゲートパッドおよび第２ゲートパッドを備えた半導体チップと、
前記半導体チップの外部に設けられ、前記第１ゲートパッドに電気的に接続された第１配線と、
前記半導体チップの外部に設けられ、前記第２ゲートパッドに電気的に接続された第２配線と、
前記第１配線と前記第２配線との間に接続された第１電圧計と、
を有し、
前記半導体チップは、
第１導電型の基板と、
前記基板の上面に形成された、前記第１導電型とは異なる第２導電型のソース領域と、
前記基板の下面に形成された、前記第２導電型のドレイン領域と、
前記基板上に形成され、前記第１ゲートパッドに電気的に接続された第１ゲート電極と、
前記基板上に形成され、前記第２ゲートパッドに電気的に接続された第２ゲート電極と、
を有し、
前記第１ゲート電極、前記ソース領域および前記ドレイン領域は、第１電界効果トランジスタを構成し、
前記第２ゲート電極、前記ソース領域および前記ドレイン領域は、第２電界効果トランジスタを構成し、

前記第２電界効果トランジスタを構成する前記ソース領域に対し、電流測定部が直列に接続され、
前記半導体チップの前記主面には、前記第１ゲートパッド、前記第２ゲートパッド、第１ソースパッドおよび第２ソースパッドが形成され、
前記第１ソースパッドは、前記第１電界効果トランジスタの前記ソース領域に電気的に接続され、
前記第２ソースパッドは、前記第２電界効果トランジスタの前記ソース領域に電気的に接続され、
前記第１ソースパッドの面積は、前記第２ソースパッドの面積より大きい、半導体装置。
【請求項２】
請求項１記載の半導体装置において、
前記第１ゲート電極と前記第２ゲート電極とは、互いに電気的に接続されている、半導体装置。
【請求項３】
請求項２記載の半導体装置において、
前記第１ゲート電極と前記第２ゲート電極とは、抵抗素子を介して互いに電気的に接続されている、半導体装置。
【請求項４】
請求項２記載の半導体装置において、
前記第１ゲート電極と前記第２ゲート電極とは互いに一体となっている、半導体装置。
【請求項５】
請求項１記載の半導体装置において、
ゲート駆動部をさらに有し、
前記ゲート駆動部は、前記第１配線を介して前記第１ゲートパッドに電気的に接続され、
前記ゲート駆動部は、前記第２配線を介して前記第２ゲートパッドに電気的に接続されている、半導体装置。
【請求項６】
請求項５記載の半導体装置において、
前記ゲート駆動部を制御する指令制御部をさらに有し、
前記指令制御部には、前記ゲート駆動部を介して複数の前記半導体チップが電気的に接続されている、半導体装置。
【請求項７】
請求項５記載の半導体装置において、
前記ゲート駆動部と前記ソース領域とを電気的に接続する配線には、第２電圧計が並列に接続されている、半導体装置。
【請求項８】
請求項１記載の半導体装置において、
前記第１ゲート電極および前記第２ゲート電極のそれぞれの平面形状は、櫛状であり、
前記第１ゲート電極と前記第２ゲート電極とは、互いの櫛歯部分が噛み合うように配置されている、半導体装置。
【請求項９】
請求項１記載の半導体装置において、
前記第２ゲート電極は、前記第１ゲート電極の外周を囲んで環状に形成されている、半導体装置。
【請求項１０】
請求項１記載の半導体装置において、
前記基板は、炭化ケイ素を含む、半導体装置。
【請求項１１】

主面に第１ゲートパッドおよび第２ゲートパッドを備えた半導体チップと、
前記半導体チップの外部に設けられ、前記第１ゲートパッドに電気的に接続された第１配線と、
前記半導体チップの外部に設けられ、前記第２ゲートパッドに電気的に接続された第２配線と、
前記第１配線と前記第２配線との間に接続された第１電圧計と、
を有し、
前記半導体チップは、
第１導電型の基板と、
前記基板の上面に形成された、前記第１導電型とは異なる第２導電型のソース領域と、
前記基板の下面に形成された、前記第２導電型のドレイン領域と、
前記基板上に形成され、前記第１ゲートパッドに電気的に接続された第１ゲート電極と、
前記基板上に形成され、前記第２ゲートパッドに電気的に接続された第２ゲート電極と、
を有し、
前記第１ゲート電極、前記ソース領域および前記ドレイン領域は、第１電界効果トランジスタを構成し、
前記第２ゲート電極、前記ソース領域および前記ドレイン領域は、第２電界効果トランジスタを構成し、
前記第２電界効果トランジスタを構成する前記ソース領域に対し、電流測定部が直列に接続され、
前記第２電界効果トランジスタの駆動電流は、前記第１電界効果トランジスタの駆動電流より小さく、
前記第２電界効果トランジスタは、ソースセンス素子を構成している、半導体装置。