

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 986 710**

51 Int. Cl.:

H03F 3/21	(2006.01)	H03D 7/14	(2006.01)
H03G 1/00	(2006.01)		
H03G 3/30	(2006.01)		
H03F 3/195	(2006.01)		
H03F 1/02	(2006.01)		
H03F 3/193	(2006.01)		
H03F 3/24	(2006.01)		
H03F 3/45	(2006.01)		
H03F 3/72	(2006.01)		
H04B 1/04	(2006.01)		

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **22.08.2008** **E 19152372 (9)**

97 Fecha y número de publicación de la concesión europea: **03.07.2024** **EP 3493402**

54 Título: **Estructura de amplificador de señal para transmisor de radio**

30 Prioridad:

24.08.2007 FI 20075586

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
12.11.2024

73 Titular/es:

NOKIA TECHNOLOGIES OY (100.0%)
Karakaari 7
02610 Espoo, FI

72 Inventor/es:

VILHONEN, SAMI

74 Agente/Representante:

DEL VALLE VALIENTE, Sonia

ES 2 986 710 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Estructura de amplificador de señal para transmisor de radio

5

Campo

La invención se refiere a un aparato que comprende una estructura de amplificador modular y un circuito para combinar señales, en particular un circuito para combinar señales amplificadas en un transmisor de radio.

10

Antecedentes

En los transmisores de radio, una señal de transmisión, es decir, la señal que se transmite, tiene que amplificarse a un nivel adecuado para la transmisión a través de una interfaz aérea hasta un receptor de radio. El nivel de la señal de transmisión amplificada debe ser lo suficientemente alto como para permitir que el receptor de radio descodifique la información contenida en la señal de transmisión.

15

Los transistores CMOS (metal-óxido-semiconductor complementario) se han usado ampliamente en amplificadores implementados como circuitos integrados. Las ventajas de los transistores CMOS sobre, por ejemplo, los transistores de unión bipolar (BJT) son evidentes para un experto en la técnica. Las desventajas típicas de los transistores CMOS en comparación con los BJT incluyen, sin embargo, una transconductancia más baja, una tensión de ruptura más baja, un rendimiento limitado de los componentes pasivos en el proceso CMOS y un aislamiento más bajo. Una transconductancia más baja conduce a un consumo de corriente más alto en un amplificador, una ruptura más baja puede dar como resultado un suministro de alimentación bajo y, como consecuencia, una oscilación limitada en una salida del amplificador. Un rendimiento de componentes pasivos limitado conduce a un menor nivel de integración y a diseños que evitan, por ejemplo, el uso de resistencias. Un aislamiento más bajo hace que sea más difícil diseñar un intervalo de ajuste de potencia amplio y preciso. En consecuencia, hay problemas en el uso de transistores CMOS en amplificadores de los que es preciso dar cuenta.

20

25

30

La solicitud de patente de EE. UU. 2005/0245213 A1 se refiere, entre otras cosas, a un aparato de comunicación inalámbrica que logra un control de potencia automático eficaz. El aparato de comunicación inalámbrica puede estar equipado con cuatro piezas de terminales de entrada, cuatro piezas de amplificadores variables, cuatro piezas de amplificadores de potencia, cuatro piezas de acopladores direccionales, cuatro piezas de detectores de ondas, una sección de control, cuatro piezas de filtros variables, un acoplamiento Circuito (circuito resonante en serie) que tiene cuatro juegos de bobinas y condensadores, y una antena.

35

La patente de EE. UU. 6.137.355 se refiere a un circuito amplificador que tiene un modo de funcionamiento de alta linealidad y un modo de funcionamiento de alta eficiencia. El circuito amplificador comprende un amplificador que tiene una periferia de dispositivo activo variable y un voltaje de suministro variable; y un circuito de control, acoplado al amplificador, para disminuir la periferia de dispositivo activo variable y aumentar el voltaje de suministro variable cuando está en el modo de funcionamiento de alta linealidad, y para aumentar la periferia de dispositivo activo variable y disminuir el voltaje de suministro variable cuando está en el modo de funcionamiento de alta eficiencia.

40

La solicitud EP 0 941 575 A1 se refiere a un circuito amplificador para proporcionar una señal amplificada en respuesta a una señal de entrada. El circuito amplificador incluye una red de entrada para aplicar la señal de entrada a al menos una seleccionada de una pluralidad de etapas amplificadoras. Se proporciona una red de salida para acoplar la señal amplificada desde al menos una etapa amplificadora seleccionada. La etapa amplificadora apropiada se selecciona mediante un circuito de control en respuesta a un valor de potencia deseado de la señal amplificada. Activando selectivamente solo la(s) etapa(s) amplificadora(s) que es/son necesarias para proporcionar el nivel deseado de potencia de salida, puede lograrse una eficiencia de CC aumentada en aplicaciones que requieren un amplificador que funcione linealmente a lo largo de un intervalo dinámico amplio.

45

50

El documento KR 100 748 721 proporciona un amplificador en contrafase y un método de amplificación de bajo ruido para disminuir un espacio de diseño reduciendo la cantidad de inductancias para la adaptación de impedancia. Un amplificador en contrafase incluye un circuito amplificador, un separador, un primer condensador, un segundo condensador y un dispositivo de adaptación de impedancia. El circuito amplificador recibe señales diferenciales y genera señales diferenciales amplificadas. El separador genera señales separadas realizando separación sobre señales que tienen respectivamente la componente de CC de las señales diferenciales que se controlan. El dispositivo de adaptación de impedancia está conectado entre terminales de señal donde cada señal separada se combina con cada señal diferencial amplificada y genera señales de salida diferenciales desde ambos terminales del dispositivo de adaptación de impedancia.

55

60

El documento US 2005/226340 A1 se refiere a un sistema para el procesamiento electromagnético de una onda de entrada que implica las etapas de recibir una señal modificada derivada de dos o más señales que representan la onda de entrada cuando se combinan; y regular la señal modificada usando una señal digital que contiene al menos una característica de las dos o más señales. Las realizaciones de la invención pueden utilizar señales en fase y en

65

cuadratura, donde la porción de magnitud de las señales puede usarse para regular la señal modificada. La señal modificada puede crearse modulando una característica de las señales I, Q, tal como su signo, con una onda portadora de RF u otra frecuencia.

5 Breve descripción

Según un aspecto de la invención, se proporciona un aparato como se especifica en la reivindicación independiente 1.

10 Se definen realizaciones adicionales de la invención en las reivindicaciones dependientes.

Lista de dibujos

15 A continuación, se describen realizaciones de la presente invención, únicamente a modo de ejemplo, con referencia a los dibujos adjuntos, en los que

la Figura 1 ilustra un diagrama de bloques de un transmisor de radio;

20 la Figura 2 ilustra un diagrama de bloques que incluye una estructura de amplificador modular;

la Figura 3 ilustra un diagrama detallado de una subunidad de amplificador;

las Figuras 4A y 4B ilustran diagramas de un circuito de combinación en dos estados, respectivamente; y

25 la Figura 5 es al menos un diagrama de flujo parcial que ilustra un método para amplificar una señal de carga útil en un amplificador modular.

Descripción de las realizaciones

30 Las siguientes realizaciones son ilustrativas. Las realizaciones que no entran dentro del alcance de las reivindicaciones o que son solo una parte de una realización según las reivindicaciones se marcan en consecuencia a continuación.

La Figura 1 ilustra un diagrama de bloques simplificado de una estructura de transmisor de radio en la que pueden implementarse las realizaciones de la invención. La estructura de transmisor comprende uno o más procesadores de
35 señal digital (DSP) 100 que realizan el procesamiento digital en una señal a transmitir desde el transmisor. La parte DSP 100 del transmisor puede producir una señal de carga útil que incluye una componente de señal en fase (I) y una componente de señal de cuadratura (Q). La señal de carga útil se refiere a una señal de información real transmitida desde el transmisor. Las señales I y Q se alimentan a continuación a un convertidor digital a analógico (D/A) 102 para la conversión en señales analógicas. Las señales analógicas I y Q convertidas D/A se filtran a continuación en un filtro
40 de paso bajo para eliminar el ruido de cuantificación no deseado y las componentes espurias de señal de alta frecuencia que pueden incluirse en las señales como resultado de la conversión D/A. El filtro de paso bajo 104 puede ser, por ejemplo, un filtro de coseno elevado simple.

A continuación, las señales I y Q filtradas de paso bajo se alimentan a un convertidor ascendente (mezclador de
45 frecuencia) 106 que realiza la conversión ascendente de las señales. En otras palabras, el convertidor ascendente 106 convierte las señales I y Q desde una banda base a una banda de radiofrecuencia (RF) multiplicando la señal I y la señal Q por las señales de oscilador local LO_I y LO_Q, respectivamente. Las señales de oscilador local pueden ser las mismas señales del oscilador local pero tienen una diferencia de fase de 90 grados. Como consecuencia, las señales de radiofrecuencia I y Q resultantes de la conversión ascendente tienen la misma diferencia de fase de 90
50 grados entre las mismas. Además, el convertidor ascendente 106 puede combinar la señal I y la Q. El convertidor ascendente puede ser o bien un mezclador de frecuencia activo o pasivo.

A continuación, se aplica la señal convertida ascendentemente y combinada para un amplificador de potencia 108 que
55 amplifica la señal para su transmisión. A continuación, la señal amplificada de potencia se transmite como una señal de radio a través de una antena 110 a una interfaz aérea.

La Figura 2 ilustra un amplificador de ganancia controlada 208 que puede ser parte de un aparato según una
realización de la invención. Una componente I de una señal de carga útil se convierte D/A en un primer convertidor D/A 202 y se filtra a paso bajo en un primer filtro de paso bajo 204. De manera similar, una componente Q de la señal
60 de carga útil se convierte D/A en un segundo convertidor 200 y se filtra a paso bajo en un segundo filtro de paso bajo 206. El primer y el segundo convertidores D/A 200 y 202 pueden corresponder juntos al convertidor D/A 102 ilustrado en la Figura 1, y el primer y el segundo filtros de paso bajo pueden corresponder juntos al filtro de paso bajo 104.

A continuación, se aplica la señal de carga útil a una interfaz del amplificador de ganancia controlada 208. Además, el
65 amplificador de ganancia controlada 208 recibe señales de control que controlan la operación del amplificador de ganancia controlada 208. El amplificador de ganancia controlada 208 puede recibir las señales de oscilador local LO_I

y LO_Q como señales de control. Las señales de oscilador local LO_I y LO_Q pueden generarse por un generador de señal de oscilador local 220 controlado por un controlador 222. El control de la generación y, específicamente, la entrada de las señales de oscilador local al amplificador de ganancia controlada 208 se describirán con más detalle a continuación. El controlador puede ser un procesador de señal digital configurado por un software adecuado que incluye instrucciones para ejecutar un proceso informático para controlar la amplificación de la estructura de amplificador modular 208. El software puede incorporarse en un medio legible por ordenador.

La interfaz del amplificador de ganancia controlada puede distribuir las señales de carga útil y las señales de control a una estructura de amplificador modular del amplificador de ganancia controlada 208. La estructura de amplificador modular en el ejemplo de la Figura 2 incluye las subunidades de amplificador 210 y 212 que realizan tanto operaciones de conversión ascendente como de amplificación. La interfaz puede distribuir una señal de carga útil recibida a las entradas de señal de carga útil de las subunidades de amplificador 210 y 212. Además, la interfaz puede distribuir las señales de oscilador local LO_I y LO_Q a las entradas de señal de control de las subunidades de amplificador 210 y 212.

Cada subunidad de amplificador 210 y 212 está configurada para amplificar la señal de carga útil recibida bajo el control de al menos una señal de control recibida. En este ejemplo, la señal de control es una señal de oscilador recibida. Cada subunidad de amplificador 210 y 212 puede comprender una parte de convertidor ascendente 214 y una parte de amplificador 216. La parte de convertidor ascendente 214 puede realizar la conversión ascendente de una frecuencia a otra, una frecuencia más alta (frecuencia de RF) y la parte de amplificador 216 puede amplificar la señal convertida ascendentemente. En otras palabras, ambas subunidades de amplificador 210 y 212 pueden convertir ascendentemente y amplificar la señal de carga útil recibida, produciendo de este modo cada subunidad de amplificador 210 y 212 una señal de salida convertida ascendentemente y amplificada. Los convertidores ascendentes, es decir, los convertidores de frecuencia, pueden configurarse para procesar señales desde la misma primera banda de frecuencia a la misma segunda banda de frecuencia. En otras palabras, todos los convertidores ascendentes pueden convertir ascendentemente la señal de carga útil a la misma banda de frecuencia. La configuración puede implementarse aplicando a los convertidores de frecuencia las señales de oscilador que tengan la misma frecuencia.

Las señales de salida convertidas ascendentemente y amplificadas producidas por las subunidades de amplificador 210 y 212 se alimentan a un combinador 218 configurado para combinar las señales con el fin de producir una señal de salida combinada. Cuando se combina apropiadamente, un factor de amplificación de la señal de salida combinada es una superposición de los factores de amplificación de las subunidades de amplificador 210 y 212.

En la práctica, las señales de control se usan para activar o desactivar las subunidades de amplificador 210 y 212, controlando de este modo un factor de amplificación del amplificador de ganancia controlada 208. De hecho, una subunidad de amplificador dada 210 o 212 puede activarse aplicando la señal de oscilador a la subunidad de amplificador. Por otro lado, la subunidad de amplificador puede desactivarse evitando la entrada de la señal de oscilador a la subunidad de amplificador. En consecuencia, el factor de amplificación del amplificador de ganancia controlada se ajusta activando/desactivando selectivamente las subunidades de amplificador 208 del amplificador de ganancia controlada 208 que tiene una estructura modular, como se ha descrito anteriormente. La selección de las subunidades de amplificador 210 y 212 puede determinarse por el controlador 222. Debería observarse que el número de subunidades de amplificador puede depender de la implementación real.

Por el bien de la simplicidad, la Figura 2 ilustra solo dos subunidades de amplificador 210 y 212, y el número real de subunidades de amplificador puede ser mayor que dos. Además, el amplificador de ganancia controlada según una realización de la invención se ha descrito anteriormente en el contexto de un transmisor de radio. Sin embargo, el amplificador de ganancia controlada según la realización de la invención es aplicable igualmente a receptores de radio, transceptores de radio y otras aplicaciones correspondientes.

La Figura 3 ilustra un diagrama detallado de una subunidad de amplificador que puede ser parte de un aparato según una realización de la invención. Como se ilustra en la Figura 2, la subunidad de amplificador puede incluir una parte del mezclador de frecuencia y una parte del amplificador. En la Figura 3, los componentes del lado izquierdo vistos desde los condensadores C1 y C2 constituyen la parte del mezclador de frecuencia, y los componentes del lado derecho vistos desde los condensadores C1 y C2 constituyen la parte del amplificador. Los condensadores C1 y C2 evitan que una tensión de polarización $V_{polarización}$ de la parte del amplificador se fugue a la parte del mezclador de frecuencia.

En la Figura 3, ambas componentes I y Q de la señal de carga útil se introducen en la subunidad de amplificador en un modo diferencial, en donde las señales IP e IM representan la componente I y QP y QM representan la componente Q de la señal de carga útil. La señal IP se acopla desde la entrada de la subunidad de amplificador a los electrodos de fuente de un primer transistor CMOS (metal-óxido-semiconductor complementario) 308 y un segundo transistor CMOS 310, mientras que la señal IM se aplica a los electrodos de fuente de un tercer y un cuarto transistores CMOS 312 y 314. El primer y el tercer electrodos de drenador de los transistores CMOS 308 y 312 están acoplados, al igual que los electrodos de drenador del segundo y el cuarto transistores CMOS 308 y 314. Los transistores CMOS 310 a 314 forman una parte en fase del mezclador de frecuencia, configurado para convertir ascendentemente la componente I de la señal de carga útil.

Una señal de oscilador en fase LO_I proporcionada por un generador de señal de oscilador local en el modo diferencial se aplica a las puertas del primer al cuarto transistores CMOS 308 a 314. Una componente positiva LO_I_P de la señal de oscilador en fase está acoplado a las puertas del primer al cuarto transistores CMOS 308 y 314, mientras que una componente negativa LO_I_M de la señal de oscilador en fase está acoplado a las puertas del segundo y el tercer transistores 310 y 312. Las componentes positiva y negativa de la señal de oscilador en fase están acoplados a las puertas de los transistores 308 a 314 a través de las puertas lógicas NOR 300 y 302, respectivamente, y las puertas NOR 300 y 302 reciben una señal de control CNTL como otra entrada. La señal de control CNTL puede proporcionarse por el controlador 222 ilustrado en la Figura 2.

La señal de control CNTL se usa para controlar el acoplamiento de las señales de oscilador LO_I_P y LO_I_M (y las señales de oscilador de cuadratura correspondientes LO_Q_P y LO_Q_M) a los mezcladores de frecuencia, activando o desactivando de este modo la parte de mezclador de frecuencia y, como consecuencia, la subunidad de amplificador. Según una tabla de verdad de las puertas NOR lógicas 300, 302, 304 y 306, una señal de oscilador en la otra entrada de una puerta NOR dada se acopla a la parte de mezclador de frecuencia cuando la señal de control es 0, y la señal de oscilador se desconecta de la parte de mezclador de frecuencia cuando la señal de control es 1. Debería observarse que el acoplamiento de las señales de oscilador a la parte del mezclador de frecuencia puede implementarse de otras maneras, por ejemplo, con conmutadores controlados por la señal de control.

Las puertas NOR 300 a 306 pueden incluirse en la subunidad de amplificación, en cuyo caso la subunidad de amplificador recibe las señales de oscilador y la señal de control CNTL como señales de control. Como alternativa, las puertas NOR 300 a 306 pueden incluirse en el generador de señal de oscilador local 220, en cuyo caso la subunidad de amplificador puede recibir solo las señales de oscilador como señales de control. En el último caso, el controlador 222 controla el generador de señal de oscilador local 220 para introducir las señales de oscilador local en la subunidad de amplificador.

Como se ha indicado anteriormente, del primer al cuarto transistores 308 a 314 forman la parte en fase del mezclador de frecuencia. Del mismo modo, los transistores 316, 318, 320 y 322 forman una parte de cuadratura del mezclador de frecuencia. Una componente positiva de la señal Q (QP) se acopla desde la entrada de la subunidad de amplificador a los electrodos de fuente del quinto transistor CMOS 316 y el sexto transistor CMOS 318, mientras que se aplica una componente negativa de la señal Q (QM) a los electrodos de fuente de los transistores CMOS séptimo y octavo 320 y 322. Los electrodos de drenador de los transistores CMOS quinto y séptimo 316 y 320 se acoplan entre sí, al igual que los electrodos de drenador de los transistores CMOS sexto y octavo 318 y 322. Como consecuencia, los transistores CMOS 316 a 322 están configurados para convertir ascendentemente la componente Q de la señal de carga útil.

Una señal de oscilador de cuadratura LO_Q proporcionada por un oscilador local en el modo diferencial se aplica a las puertas de los transistores CMOS quinto a octavo 316 a 322. Una componente positiva LO_Q_P de la señal de oscilador de cuadratura se acopla a las puertas de los transistores CMOS quinto y octavo 316 y 322, mientras que una componente negativa LO_Q_M de la señal de oscilador de cuadratura se acopla a las puertas de los transistores sexto y séptimo 318 y 320. Las componentes positiva y negativa de la señal de oscilador de cuadratura se acoplan a las puertas de los transistores 316 a 322 a través de las puertas lógicas NOR 304 y 306 que tienen una señal de control CNTL como otra entrada.

Las componentes I y Q convertidas ascendentemente de modo diferencial de la señal de carga útil pueden combinarse acoplando entre sí los electrodos de drenador de los transistores 308, 312, 316, y 320, formando de este modo una componente positiva de la señal de carga útil que incluye componentes positivas de ambas componentes I y Q de la señal de carga útil. De manera similar, los electrodos de drenador de los transistores 310, 314, 318 y 322 pueden acoplarse entre sí, formando de este modo una componente negativa de la señal de carga útil que incluye componentes negativas de ambas componentes I y Q de la señal de carga útil.

El mezclador de frecuencia ilustrado en la Figura 3, se ha implementado por un puente CMOS en el que los transistores CMOS 308 a 322 operan como conmutadores según sus tensiones de puerta definidas por las señales de oscilador. En el presente ejemplo, los transistores CMOS 308 a 322 pueden ser transistores de tipo n. Por consiguiente, los transistores 308 a 322 no conducen cuando no hay una señal de oscilador acoplada a las puertas de los transistores.

La señal de carga útil convertida ascendentemente puede acoplarse a la parte de amplificador a través de los condensadores C1 y C2. Para ser exactos, la componente positiva de la señal de carga útil puede acoplarse a través de un primer condensador C1 y la componente negativa de la señal de carga útil puede acoplarse a través de un segundo condensador C2. En un extremo, el primer condensador C1 está acoplado a una puerta de un primer transistor CMOS de amplificador 324, mientras que el segundo condensador C2 está acoplado a una puerta de un segundo transistor CMOS de amplificador 330. Además, la tensión de polarización $V_{polarización}$ se aplica a las puertas del primer y el segundo transistores amplificadores 324 y 330 a través de una primera y una segunda resistencia R1 y R2, respectivamente. Las resistencias R1 y R2 pueden estar acopladas en serie (una con respecto a la otra) entre la trayectoria de señal positiva y negativa de la señal de carga útil, y la tensión de polarización

Vpolarización puede aplicarse a un punto entre las resistencias R1 y R2. La tensión de polarización Vpolarización puede garantizar que el primer y el segundo transistores amplificadores 324 y 330 conduzcan todo el tiempo.

La parte del amplificador comprende además, un tercer transistor amplificador 326, un cuarto transistor amplificador 332, y un quinto transistor amplificador 328. Una segunda tensión de polarización Vpolarización2 se aplica a las puertas del tercer y el cuarto transistores amplificadores 326 y 332 para garantizar que permanecen en un estado conductivo. El quinto transistor 328 recibe una señal de control complementaria CNTL en su electrodo de puerta, controlando de este modo la operación de la parte del amplificador. Los electrodos de fuente del tercer y el cuarto transistores amplificadores 326 y 332 pueden acoplarse a masa, y los electrodos de drenador del tercer y el cuarto transistores amplificadores 326 y 332 pueden acoplarse a los electrodos de fuente del primer y el segundo transistores amplificadores 324 y 330, respectivamente. Los electrodos de drenador del primer y el segundo transistores amplificadores 324 y 330 pueden conectarse a un electrodo de fuente del quinto transistor amplificador 328, y el electrodo de drenador del quinto transistor amplificador 328 puede conectarse a una tensión de operación. En otras palabras, el primer y el tercer transistores amplificadores 324 y 326 se acoplan en paralelo al segundo y el cuarto transistores amplificadores 330 y 332 entre la tensión de operación y masa. El quinto transistor amplificador 328 está dispuesto en serie con los otros transistores amplificadores 324, 326, 330, 332 entre la tensión de operación y masa para controlar el flujo de corriente en la parte del amplificador de la subunidad de amplificador. Los transistores amplificadores 324 a 332 son transistores CMOS de tipo n en este ejemplo.

Una señal de salida de la subunidad de amplificación puede obtenerse a partir de un punto entre los transistores 324; 326 y/o 330; 332. Con más detalle, puede obtenerse una componente negativa de una señal de carga útil amplificada entre el segundo y el cuarto transistores amplificadores 330 y 332, es decir, a partir de un punto entre el electrodo de fuente del segundo transistor amplificador 330 y el electrodo de drenador del cuarto transistor amplificador 332. De manera similar, puede obtenerse una componente positiva de una señal de carga útil amplificada entre el primer y el tercer transistores de amplificador 324 y 326, es decir, a partir de un punto entre el electrodo de fuente del primer transistor amplificador 324 y el electrodo de drenador del tercer transistor amplificador 326.

Considérese la operación de la parte del amplificador con más detalle. Como se ha descrito anteriormente, la operación de la parte del amplificador es controlada por la señal de control aplicada al electrodo de puerta del quinto transistor amplificador 328. La señal de control aplicada al electrodo de puerta del quinto transistor amplificador 328 es un complemento de la señal de control CNTL aplicada a las entradas de las puertas NOR 300 a 306. Supóngase que las señales de oscilador LO_I_P, LO_I_M, LO_Q_P y LO_Q_M se acoplan a la parte de mezclador de frecuencia configurando la señal de control CNTL en un valor lógico de cero (0). En consecuencia, la parte de mezclador de frecuencia de la subunidad de amplificador realiza la conversión ascendente en las señales recibidas IP, IM, QP y QM y acopla las señales de carga útil convertidas ascendentemente a la parte del amplificador. Ya que la señal de control CNTL tiene el valor lógico de cero (0), su entrada de valor complementario al electrodo de puerta del quinto transistor amplificador 328 es un nivel lógico de uno (1), es decir, tensión positiva. Como consecuencia, el quinto transistor amplificador está en un estado conductor y acopla la tensión de operación a través del quinto transistor amplificador 328 a los otros transistores de amplificador 324, 326, 330 y 330 y provoca la amplificación de las señales de carga útil convertidas ascendentemente en los transistores de amplificador 324, 326, 330 y 330. En consecuencia, una señal de carga útil amplificada y convertida ascendentemente se alimenta a los puertos de salida de la subunidad de amplificador. De esta manera, la subunidad de amplificador se activa con la señal de control CNTL y opera bajo el control del controlador 222.

Por otro lado, se asume que las señales de oscilador LO_I_P, LO_I_M, LO_Q_P, y LO_Q_M se desconectan de la parte del mezclador de frecuencia estableciendo la señal de control CNTL en un valor lógico de uno (1). En consecuencia, una salida de las puertas NOR permanece en cero independientemente del valor de las señales de oscilador, y las señales de oscilador se desconectan efectivamente de la parte del mezclador de frecuencia de la subunidad de amplificador. Como consecuencia, los transistores de la parte del mezclador de frecuencia permanecen en un estado no conductor. Además, un complemento de la señal de control es ahora cero (0) y, por lo tanto, el quinto transistor amplificador 328 también está en el estado no conductor desconectando los otros transistores amplificadores 324, 326, 330 y 332 de la tensión de operación. Ya que el segundo y el cuarto transistores amplificadores 326 y 332 permanecen en el estado conductor debido a las tensiones de polarización aplicadas a sus electrodos de puerta, las salidas de la subunidad de amplificador están efectivamente conectadas a masa en este estado. De esta manera, la subunidad de amplificador se desactiva efectivamente con la señal de control CNTL bajo el control del controlador 222.

Los condensadores C3 y C4 se proporcionan en la salida de la subunidad de amplificador. Los condensadores son una parte del circuito de combinación, como se desprende de la siguiente descripción. El condensador C3 se proporciona en la trayectoria de señal positiva, mientras que el condensador C4 se proporciona la trayectoria de señal negativa.

Como se ilustra en la Figura 2, las salidas de las subunidades de amplificador de 210, 212 se conectan a una entrada del circuito de combinación 218 que puede ser parte de un aparato según una realización de la invención. Las Figuras 4A y 4B ilustran una realización del circuito de combinación 218 en dos estados. Considérese en primer lugar la Figura 4A. También en este caso, el circuito de combinación 218 recibe entradas de dos subunidades de amplificador, pero

el número de subunidades de amplificador puede ser mayor en la práctica. La señal V1 proporcionada en el modo diferencial y que incluye una componente positiva V1en_P y una componente negativa V1en_M se recibe desde la subunidad de amplificador ilustrada en la Figura 3 a través de los condensadores C3 y C4. De manera similar, se recibe una señal V2 (componentes V2en_P y V2en_M) desde otra subunidad de amplificador a través de los condensadores C5 y C6. El condensador C5 se acopla al condensador C3 con el fin de combinar las componentes positivas de las dos señales de entrada V1 y V2. De manera similar, el condensador C6 se acopla al condensador C4 para combinar las componentes negativas de las dos señales de entrada V1 y V2. Los puntos en los que los condensadores están conectados entre sí residen entre los condensadores C3 a C6 y un puerto de salida del circuito de combinación.

Si bien la prevención de una conexión de CC (corriente continua) entre las subunidades de amplificador y el circuito de combinación, los condensadores C3 a C6 junto con una bobina L funciona como un circuito de resonancia en serie, combinando de este modo de manera efectiva la señales V1 y V2 recibidas y proporcionando una ganancia de tensión significativamente mayor que la proporcionada por una única subunidad de amplificador. La bobina L se acopla entre las trayectorias de señal positiva y negativa, es decir, la bobina conecta las trayectorias de señal entre sí en puntos entre los condensadores C3 a C6 y en el puerto de salida del circuito de combinación. A continuación, se aplica una señal de salida combinada Vsalida que incluye una componente positiva Vsalida_P y una componente negativa Vsalida_M a una resistencia de carga RL que representa un elemento de carga de salida del circuito de combinación. No se necesita necesariamente una resistencia R conectada en paralelo con la bobina L, pero puede usarse para ajustar la carga de salida del circuito.

En el estado ilustrado en la Figura 4A, las dos subunidades de amplificador se activan y, por lo tanto, sus salidas se combinan en el circuito de combinación. En el estado ilustrado en la Figura 4B, una de las subunidades de amplificador se ha desactivado y, como consecuencia, los condensadores C5 y C6 se conectan a masa desde el lado de la subunidad de amplificador. Como se ha mencionado anteriormente, la parte del amplificador de la subunidad de amplificador pone a masa efectivamente la salida cuando la subunidad de amplificador está desactivada. Como consecuencia, solo la señal de salida de la subunidad de amplificador activada se acopla a la salida del circuito de combinación.

En esta realización, una impedancia de salida del circuito de combinación puede mantenerse independientemente del número de subunidades de amplificador activadas y/o desactivadas. Como puede verse en las Figuras 4A y 4B, un cambio en la potencia de salida es una función del número de subunidades de amplificador activadas, pero también una función de las relaciones de capacidad de los condensadores C1 a C4. En un proceso CMOS moderno, las relaciones de capacidad pueden controlarse con precisión para evitar el efecto de una subunidad de amplificador desactivada sobre la potencia de salida. Por lo tanto, solo la potencia de salida se ve afectada en función del número de subunidades de amplificador activadas.

Los requisitos de aislamiento también son bajos debido a que una subunidad de amplitud desactivada no emite señales de salida que podrían provocar una fuga de señal. Además, el consumo de potencia de las subunidades de amplificador desactivadas es mínimo, resultando en un bajo consumo de potencia de la estructura de amplificador modular. Además, el amplificador de ganancia controlada puede diseñarse para evitar la necesidad de un uso excesivo de componentes pasivos.

Las subunidades de amplificador proporcionadas en el amplificador modular pueden ser idénticas pero también pueden diferir entre sí en las capacidades de topología y de amplificación en términos de su capacidad para amplificar la señal de carga útil. Según otro ejemplo, el factor de amplificación de al menos algunas de las subunidades de amplificador se controla por ponderación binaria. Una subunidad de amplificador ponderada en binario puede incluir una pluralidad de partes de amplificador similares a las ilustradas en la Figura 3, en donde cada parte del amplificador se activa o se desactiva con una señal de control binario que controla un conmutador que acopla la parte del amplificador con la tensión de operación. Esto puede implementarse de manera similar a la ilustrada en la Figura 3, excepto que la señal de control complementaria CNTL aplicada al electrodo de puerta del quinto transistor amplificador 328 se reemplaza por otra señal de control binaria independiente de la aplicada a las puertas NOR 300 a 306. Las salidas de las múltiples partes del amplificador paralelo se combinan en un circuito de combinación.

La Figura 5 es un diagrama de flujo que ilustra un método para amplificar una señal de carga útil en un amplificador modular, en donde las salidas del amplificador modular se combinan mediante un circuito de combinación. El método no está cubierto por las reivindicaciones, pero puede llevarse a cabo en un transmisor de radio que puede incluir el aparato ilustrado en las Figuras 2 y/o 3.

El método comienza en el bloque 500. En el bloque 502, se proporciona una estructura de amplificador modular que incluye una pluralidad de subunidades de amplificador. En el bloque 504, se recibe una señal de carga útil y al menos una señal de control en una interfaz de entrada del amplificador modular. La señal de carga útil es una señal a amplificar en la estructura de amplificador modular bajo el control de la al menos una señal de control. Las señales de control pueden proporcionarse por un controlador que controla la operación de la estructura de amplificador modular.

En el bloque 506, la señal de carga útil se amplifica en cada subunidad de amplificador bajo el control de la al menos una señal de control. De hecho, una señal de control diferente controla cada subunidad de amplificador. La al menos una señal de control proporcionada por el controlador o bien activa o desactiva cada subunidad de amplificador, controlando de este modo efectivamente el factor de amplificación de la estructura de amplificador modular. Las salidas de las subunidades de amplificador se combinan en un circuito de combinación en el bloque 508. El circuito de combinación es el circuito resonador descrito anteriormente.

Resultará evidente para un experto en la técnica que a medida que avanza la tecnología, el concepto inventivo puede implementarse de varias maneras. La invención y sus realizaciones no se limitan a los ejemplos descritos anteriormente, sino que pueden variar dentro del alcance de las reivindicaciones.

REIVINDICACIONES

1. Un aparato (208) que comprende:

(i) una estructura de amplificador modular que incluye al menos dos subunidades de amplificador paralelas (210, 212), en donde cada subunidad de amplificador (210, 212) está configurada para amplificar una señal de carga útil, en donde cada una de dichas al menos dos subunidades de amplificador paralelas (210, 212) está configurada para ser controlada por una señal de control respectiva para activar o desactivar dicha subunidad de amplificador (210, 212) respectiva; y
(ii) un circuito (218) configurado para combinar al menos dos señales de entrada recibidas desde dichas al menos dos subunidades de amplificador paralelas (210, 212) de dicha estructura de amplificador modular, en donde, cuando dichas al menos dos subunidades de amplificador paralelas (210, 212) están activadas, cada una de dichas al menos dos señales de entrada es una señal de entrada diferencial e incluye una componente positiva respectiva y una componente negativa respectiva, en donde, cuando al menos una de dichas al menos dos subunidades de amplificador paralelas (210, 212) está desactivada, dicha al menos una señal de entrada recibida desde dicha al menos una subunidad de amplificador (210, 212) desactivada es masa de señal, comprendiendo dicho circuito:

- un primer condensador (C3) proporcionado en una trayectoria de señal de una componente positiva de una primera señal de entrada diferencial de dichas al menos dos señales de entrada diferenciales, en donde dicha componente positiva de dicha primera señal de entrada diferencial se recibe en un primer terminal de dicho primer condensador (C3);
- un segundo condensador (C4) proporcionado en una trayectoria de señal de una componente negativa de dicha primera señal de entrada diferencial de dichas al menos dos señales de entrada diferenciales, en donde dicha componente negativa de dicha primera señal de entrada diferencial se recibe en un primer terminal de dicho segundo condensador (C4);
- un tercer condensador (C5) proporcionado en una trayectoria de señal de una componente positiva de una segunda señal de entrada diferencial de dichas al menos dos señales de entrada diferenciales, en donde dicha componente positiva de dicha segunda señal de entrada diferencial se recibe en un primer terminal de dicho tercer condensador (C5);
- un cuarto condensador (C6) proporcionado en una trayectoria de señal de una componente negativa de dicha segunda señal de entrada diferencial de dichas al menos dos señales de entrada diferenciales, en donde dicha componente negativa de dicha segunda señal de entrada diferencial se recibe en un primer terminal de dicho cuarto condensador (C6);
- una bobina (L);

en donde un segundo terminal de dicho primer condensador (C3) y un segundo terminal de dicho tercer condensador (C5) están acoplados en un primer nodo para combinar dichas componentes positivas de dicha primera señal de entrada diferencial y dicha segunda señal de entrada diferencial, en donde un segundo terminal de dicho segundo condensador (C4) y un segundo terminal de dicho cuarto condensador (C6) están acoplados en un segundo nodo para combinar dichas componentes negativas de dicha primera señal de entrada diferencial y dicha segunda señal de entrada diferencial, en donde dicha bobina (L) está acoplada entre dicho primer nodo y dicho segundo nodo de tal modo que dicha bobina (L) acopla una trayectoria de señal de dichas componentes positivas combinadas de dicha primera señal de entrada diferencial y dicha segunda señal de entrada diferencial y una trayectoria de señal de dichas componentes negativas combinadas de dicha primera señal de entrada diferencial y dicha segunda señal de entrada diferencial, y en donde dicho primer condensador, dicho segundo condensador, dicho tercer condensador y dicho cuarto condensador junto con dicha bobina están configurados para funcionar como un circuito de resonancia.

2. Un aparato (208) según la reivindicación 1, en donde cada una de dichas subunidades de amplificador incluye un convertidor de frecuencia que usa una señal de oscilador local para la conversión de frecuencia.

3. Un aparato (208) según cualquiera de las reivindicaciones 1 y 2, comprendiendo además dicho circuito:

- una resistencia (R) conectada en paralelo con dicha bobina (L).

4. Un aparato (208) según cualquiera de las reivindicaciones 1 a 3, comprendiendo además dicho circuito:
- 5 -un puerto de salida para proporcionar una señal de salida diferencial combinada que incluye una componente positiva y una componente negativa.
- 10 5. Un aparato (208) según la reivindicación 4, en donde dicha señal de salida combinada es una superposición de dichas al menos dos señales de entrada diferenciales recibidas cuando dichas al menos dos subunidades de amplificador paralelas (210, 212) están activadas.
- 15 6. Un aparato (208) según cualquiera de las reivindicaciones 4 y 5, en donde dicha señal de salida combinada se aplica a una resistencia de carga (RL).
- 20 7. Un aparato (208) según cualquiera de las reivindicaciones 4 a 6, en donde una potencia de salida de dicha señal de salida combinada es al menos parcialmente una función de relaciones de capacidad de dicho primer condensador (C3), dicho segundo condensador (C4), dicho tercer condensador (C5) y dicho cuarto condensador (C6).
- 25 8. Un aparato (208) según la reivindicación 7, en donde dichas relaciones de capacidad de dicho primer condensador (C3), dicho segundo condensador (C4), dicho tercer condensador (C5) y dicho cuarto condensador (C6) se controlan con precisión.
- 30 9. Un aparato (208) según cualquiera de las reivindicaciones 1 a 8, en donde, cuando una de dichas al menos dos subunidades de amplificador paralelas (210, 212) está desactivada y dicha señal de entrada recibida desde dicha subunidad de amplificador desactivada es masa de señal, dichos respectivos de dicho primer condensador (C3), dicho segundo condensador (C4), dicho tercer condensador (C5) y dicho cuarto condensador (C6) están conectados a masa de señal y solo dicha al menos una señal de entrada diferencial recibida desde dicha al menos una subunidad de amplificador que no está desactivada está acoplada a un puerto de salida de dicho circuito de combinación.
- 35 10. Un aparato (208) según la reivindicación 9, en donde una impedancia de salida de dicho circuito de combinación se mantiene independientemente de si una o más de dichas al menos dos señales de entrada son masa de señal.
- 40 11. Un aparato (208) según cualquiera de las reivindicaciones 1 a 10, en donde dicho aparato comprende además una interfaz para recibir dicha señal de carga útil y una o más señales de control, en donde cada subunidad de amplificador (210, 212) está configurada para amplificar dicha señal de carga útil recibida bajo el control de al menos una de dichas una o más señales de control.
12. Un aparato (208) según la reivindicación 11, en donde cada subunidad de amplificador (210, 212) se activa o se desactiva selectivamente en respuesta a dicha al menos una de dichas una o más señales de control.
13. Un aparato (208) según cualquiera de las reivindicaciones 1 a 12, en donde al menos algunas de dichas subunidades de amplificador (210, 212) se controlan por ponderación binaria.

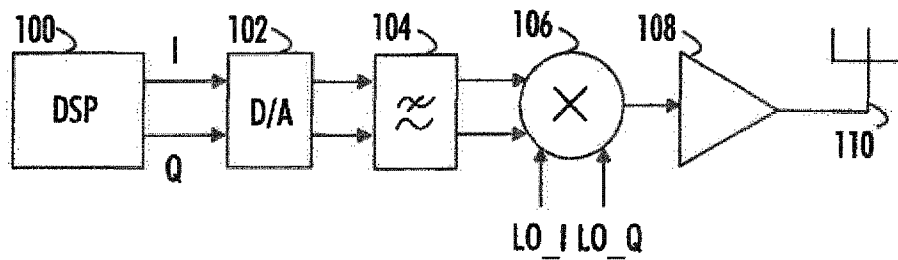


Figura 1

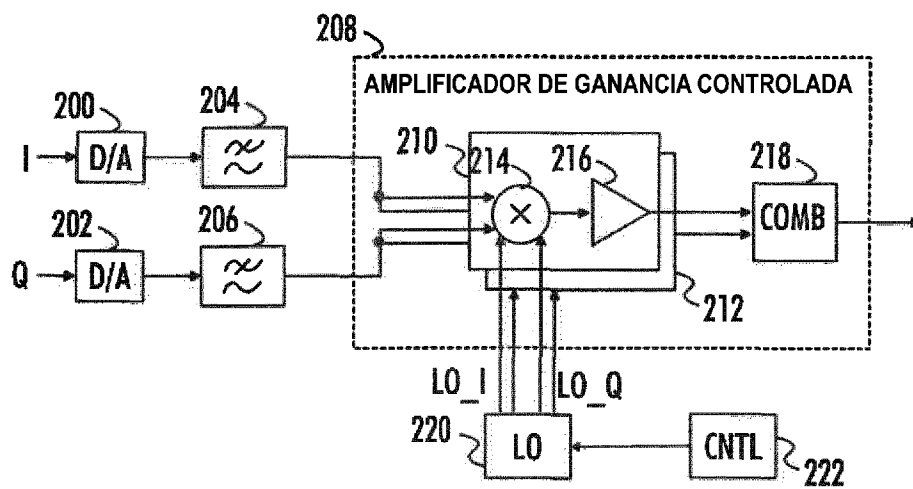


Figura 2

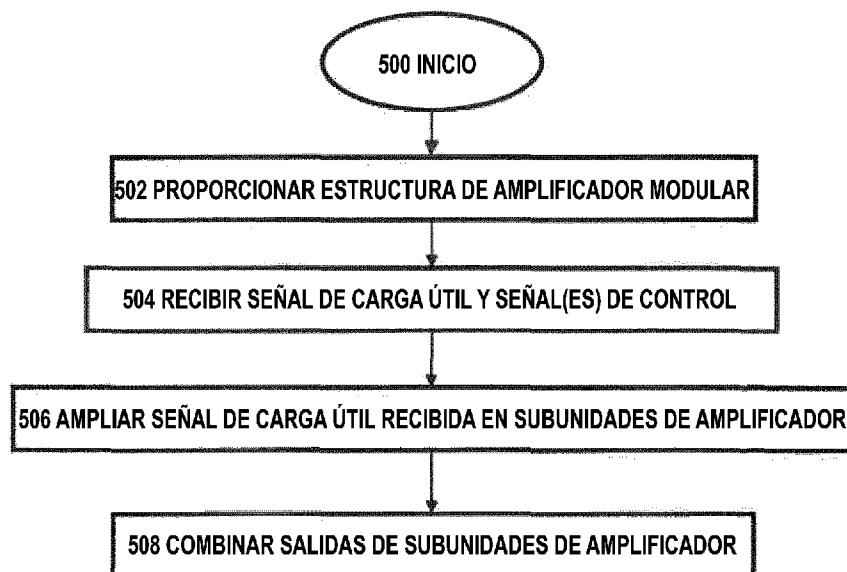


Figura 5

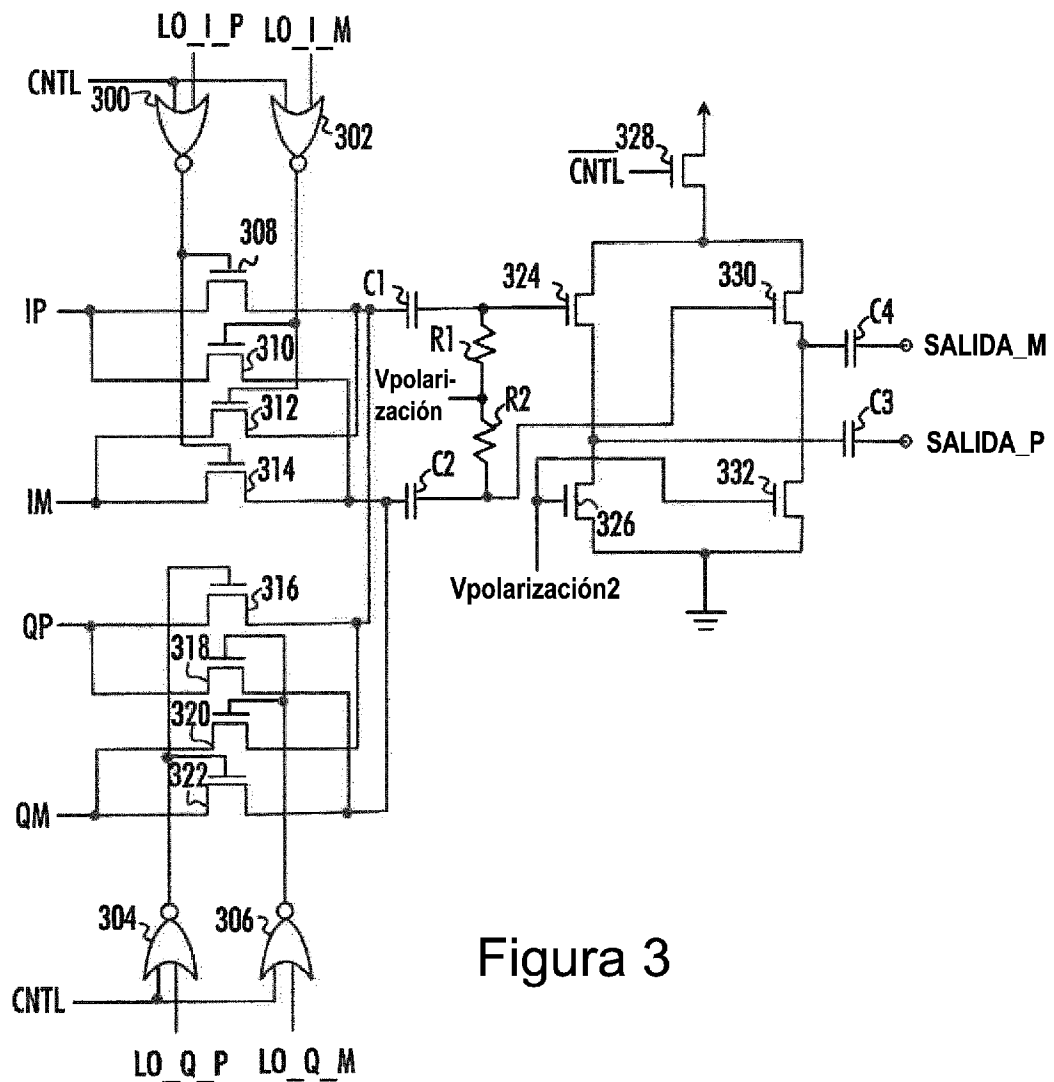


Figura 3

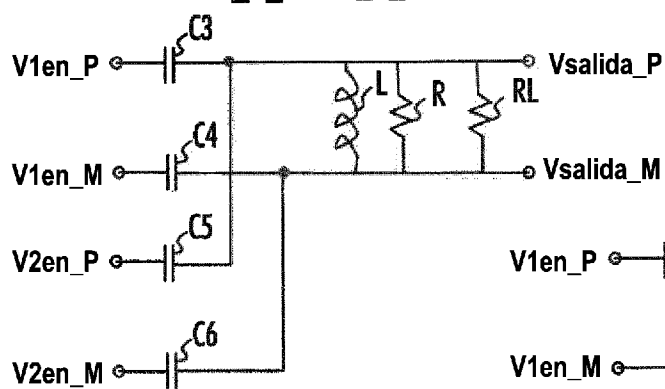


Figura 4A

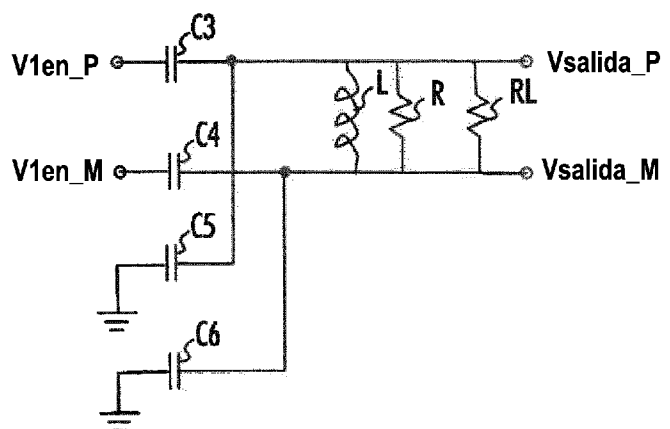


Figura 4B