

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和1年11月21日(2019.11.21)

【公開番号】特開2017-76789(P2017-76789A)

【公開日】平成29年4月20日(2017.4.20)

【年通号数】公開・登録公報2017-016

【出願番号】特願2016-200018(P2016-200018)

【国際特許分類】

H 01 L	21/8236	(2006.01)
H 01 L	27/088	(2006.01)
H 01 L	29/786	(2006.01)
H 01 L	21/8234	(2006.01)
H 01 L	21/82	(2006.01)
H 01 L	21/8242	(2006.01)
H 01 L	27/108	(2006.01)
G 09 F	9/30	(2006.01)

【F I】

H 01 L	27/08	3 1 1 D
H 01 L	29/78	6 1 4
H 01 L	29/78	6 1 3 Z
H 01 L	29/78	6 1 8 B
H 01 L	29/78	6 1 7 N
H 01 L	27/08	1 0 2 A
H 01 L	27/08	1 0 2 E
H 01 L	27/08	1 0 2 J
H 01 L	21/82	A
H 01 L	21/82	D
H 01 L	27/10	3 2 1
G 09 F	9/30	3 3 8

【手続補正書】

【提出日】令和1年10月10日(2019.10.10)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1トランジスタと、

第2トランジスタと、

第3トランジスタと、

第1配線と、

第2配線と、を有し、

前記第1トランジスタは、第1ゲート及び第2ゲートを有し、

前記第1ゲートと前記第2ゲートは、半導体を間に介して、互いに重なる領域を有し、

前記第1配線は高電源電位を伝えることができる機能を有し、

前記第2配線は低電源電位を伝えることができる機能を有し、

前記第1トランジスタの第1端子は、前記第1ゲートに電気的に接続され、

前記第1トランジスタの前記第1端子は、前記第1配線に電気的に接続され、
前記第1トランジスタの第2端子は、前記第2ゲートに電気的に接続され、
前記第1トランジスタの前記第2端子は、前記第2トランジスタ及び前記第3トランジ
スタを介して、前記第2配線に電気的に接続され、
前記第1トランジスタ乃至前記第3トランジスタはnチャネル型トランジスタであるこ
とを特徴とする半導体装置。

【請求項2】

請求項1において、
前記第2トランジスタのゲートはデータAを入力される機能を有し、
前記第3トランジスタのゲートはデータBを入力される機能を有し、
前記第1トランジスタの前記第2端子はデータZを出力する機能を有し、
前記データA、前記データB及び前記データZはブーリアン型のデータであり、
前記データZは、NOT(A × B)で表されることを特徴とする半導体装置。

【請求項3】

請求項1または請求項2において、
前記半導体は、酸化物半導体を含むことを特徴とする半導体装置。

【請求項4】

第1トランジスタと、
第2トランジスタと、
第1配線と、
第2配線と、を有し、
前記第1トランジスタは、第1ゲート及び第2ゲートを有し、
前記第1ゲートと前記第2ゲートは、第1半導体を間に介して、互いに重なる領域を有
し、
前記第2トランジスタは、第3ゲート及び第4ゲートを有し、
前記第3ゲートと前記第4ゲートは、第2半導体を間に介して、互いに重なる領域を有
し、
前記第1配線は高電源電位を伝えることができる機能を有し、
前記第2配線は低電源電位を伝えることができる機能を有し、
前記第1トランジスタの第1端子は、前記第1ゲートに電気的に接続され、
前記第1トランジスタの前記第1端子は、前記第1配線に電気的に接続され、
前記第1トランジスタの第2端子は、前記第2ゲートに電気的に接続され、
前記第1トランジスタの前記第2端子は、前記第2トランジスタを介して、前記第2配
線に電気的に接続され、
前記第1トランジスタ及び前記第2トランジスタはnチャネル型トランジスタであるこ
とを特徴とする半導体装置。

【請求項5】

請求項4において、
前記第3ゲートはデータAを入力される機能を有し、
前記第4ゲートはデータBを入力される機能を有し、
前記第1トランジスタの前記第2端子はデータZを出力する機能を有し、
前記データA、前記データB及び前記データZはブーリアン型のデータであり、
前記データZは、NOT(A + B)で表されることを特徴とする半導体装置。

【請求項6】

請求項4または請求項5において、
前記第1半導体及び前記第2半導体は、酸化物半導体を含むことを特徴とする半導体装
置。

【請求項7】

第1トランジスタと、
第2トランジスタと、

第3トランジスタと、

第1配線と、

第2配線と、を有し、

前記第1トランジスタは、第1ゲート及び第2ゲートを有し、

前記第1ゲートと前記第2ゲートは、半導体を間に介して、互いに重なる領域を有し、

前記第1配線は高電源電位を伝えることができる機能を有し、

前記第2配線は低電源電位を伝えることができる機能を有し、

前記第1トランジスタの第1端子は、前記第1ゲートに電気的に接続され、

前記第1トランジスタの前記第1端子は、前記第2配線に電気的に接続され、

前記第1トランジスタの第2端子は、前記第2ゲートに電気的に接続され、

前記第1トランジスタの前記第2端子は、前記第2トランジスタ及び前記第3トランジスタを介して、前記第1配線に電気的に接続され、

前記第1トランジスタ乃至前記第3トランジスタはpチャネル型トランジスタであることを特徴とする半導体装置。

【請求項8】

請求項7において、

前記第2トランジスタのゲートはデータAを入力される機能を有し、

前記第3トランジスタのゲートはデータBを入力される機能を有し、

前記第1トランジスタの前記第2端子はデータZを出力する機能を有し、

前記データA、前記データB及び前記データZはブーリアン型のデータであり、

前記データZは、NOT(A+B)で表されることを特徴とする半導体装置。

【請求項9】

第1トランジスタと、

第2トランジスタと、

第1配線と、

第2配線と、を有し、

前記第1トランジスタは、第1ゲート及び第2ゲートを有し、

前記第1ゲートと前記第2ゲートは、第1半導体を間に介して、互いに重なる領域を有し、

前記第2トランジスタは、第3ゲート及び第4ゲートを有し、

前記第3ゲートと前記第4ゲートは、第2半導体を間に介して、互いに重なる領域を有し、

前記第1配線は高電源電位を伝えることができる機能を有し、

前記第2配線は低電源電位を伝えることができる機能を有し、

前記第1トランジスタの第1端子は、前記第1ゲートに電気的に接続され、

前記第1トランジスタの前記第1端子は、前記第2配線に電気的に接続され、

前記第1トランジスタの第2端子は、前記第2ゲートに電気的に接続され、

前記第1トランジスタの前記第2端子は、前記第2トランジスタを介して、前記第1配線に電気的に接続され、

前記第1トランジスタ及び前記第2トランジスタはpチャネル型トランジスタであることを特徴とする半導体装置。

【請求項10】

請求項9において、

前記第3ゲートはデータAを入力される機能を有し、

前記第4ゲートはデータBを入力される機能を有し、

前記第1トランジスタの前記第2端子はデータZを出力する機能を有し、

前記データA、前記データB及び前記データZはブーリアン型のデータであり、

前記データZは、NOT(A×B)で表されることを特徴とする半導体装置。

【請求項11】

第1トランジスタと、

第2トランジスタと、
第3トランジスタと、
第1配線と、
第2配線と、を有し、
前記第1トランジスタは、第1ゲート及び第2ゲートを有し、
前記第1ゲートと前記第2ゲートは、第1半導体を間に介して、互いに重なる領域を有し、
前記第2トランジスタは、第3ゲート及び第4ゲートを有し、
前記第3ゲートと前記第4ゲートは、第2半導体を間に介して、互いに重なる領域を有し、
前記第1配線は高電源電位を伝えることができる機能を有し、
前記第2配線は低電源電位を伝えることができる機能を有し、
前記第1トランジスタの第1端子は、前記第1ゲートに電気的に接続され、
前記第1トランジスタの前記第1端子は、前記第1配線に電気的に接続され、
前記第1トランジスタの第2端子は、前記第2ゲートに電気的に接続され、
前記第1トランジスタの前記第2端子は、前記第2トランジスタ及び前記第3トランジスタを介して、前記第2配線に電気的に接続され、
前記第1トランジスタ乃至前記第3トランジスタはnチャネル型トランジスタであることを特徴とする半導体装置。

【請求項12】

請求項11において、
前記第3ゲートはデータAを入力される機能を有し、
前記第4ゲートはデータBを入力される機能を有し、
前記第3トランジスタのゲートはデータCを入力される機能を有し、
前記第1トランジスタの前記第2端子はデータZを出力する機能を有し、
前記データA、前記データB、前記データC及び前記データZはブーリアン型のデータであり、
前記データZは、NOT((A+B)×C)で表されることを特徴とする半導体装置。

【請求項13】

請求項11において、
前記第3トランジスタは、第5ゲート及び第6ゲートを有し、
前記第5ゲートと前記第6ゲートは、第3半導体を間に介して、互いに重なる領域を有し、
前記第3ゲートはデータAを入力される機能を有し、
前記第4ゲートはデータCを入力される機能を有し、
前記第5ゲートはデータBを入力される機能を有し、
前記第6ゲートは前記データCを入力される機能を有し、
前記第1トランジスタの前記第2端子はデータZを出力する機能を有し、
前記データA、前記データB、前記データC及び前記データZはブーリアン型のデータであり、
前記データZは、NOT((A×B)+C)で表されることを特徴とする半導体装置。

【請求項14】

請求項11乃至請求項13のいずれか一において、
前記第1半導体及び前記第2半導体は、酸化物半導体を含むことを特徴とする半導体装置。

【請求項15】

第1トランジスタと、
第2トランジスタと、
第3トランジスタと、
第1配線と、

第2配線と、を有し、
前記第1トランジスタは、第1ゲート及び第2ゲートを有し、
前記第1ゲートと前記第2ゲートは、第1半導体を間に介して、互いに重なる領域を有し、
前記第2トランジスタは、第3ゲート及び第4ゲートを有し、
前記第3ゲートと前記第4ゲートは、第2半導体を間に介して、互いに重なる領域を有し、
前記第1配線は高電源電位を伝えることができる機能を有し、
前記第2配線は低電源電位を伝えることができる機能を有し、
前記第1トランジスタの第1端子は、前記第1ゲートに電気的に接続され、
前記第1トランジスタの前記第1端子は、前記第1配線に電気的に接続され、
前記第1トランジスタの第2端子は、前記第2ゲートに電気的に接続され、
前記第1トランジスタの前記第2端子は、前記第2トランジスタ及び前記第3トランジスタを介して、前記第2配線に電気的に接続され、
前記第1トランジスタ乃至前記第3トランジスタはpチャネル型トランジスタであることを特徴とする半導体装置。

【請求項16】

請求項15において、
前記第3ゲートはデータAを入力される機能を有し、
前記第4ゲートはデータBを入力される機能を有し、
前記第3トランジスタのゲートはデータCを入力される機能を有し、
前記第1トランジスタの前記第2端子はデータZを出力する機能を有し、
前記データA、前記データB、前記データC及び前記データZはブーリアン型のデータであり、
前記データZは、NOT((A × B) + C)で表されることを特徴とする半導体装置。

【請求項17】

請求項15において、
前記第3トランジスタは、第5ゲート及び第6ゲートを有し、
前記第5ゲートと前記第6ゲートは、第3半導体を間に介して、互いに重なる領域を有し、
前記第3ゲートはデータAを入力される機能を有し、
前記第4ゲートはデータCを入力される機能を有し、
前記第5ゲートはデータBを入力される機能を有し、
前記第6ゲートは前記データCを入力される機能を有し、
前記第1トランジスタの前記第2端子はデータZを出力する機能を有し、
前記データA、前記データB、前記データC及び前記データZはブーリアン型のデータであり、
前記データZは、NOT((A + B) × C)で表されることを特徴とする半導体装置。