

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 10 月 1 日(01.10.2015)



(10) 国際公開番号
WO 2015/145504 A1

- (51) 国際特許分類:
H04N 19/119 (2014.01) H04N 19/176 (2014.01)
H04N 19/157 (2014.01) H04N 19/42 (2014.01)
- (21) 国際出願番号: PCT/JP2014/005790
- (22) 国際出願日: 2014 年 11 月 18 日(18.11.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-062418 2014 年 3 月 25 日(25.03.2014) JP
- (71) 出願人: 株式会社ソシオネクスト(SOCIONEXT INC.) [JP/JP]; 〒2220033 神奈川県横浜市港北区新横浜二丁目 10 番 23 Kanagawa (JP).
- (72) 発明者: 岡嶋 一憲(OKAJIMA, Kazunori). 山口哲(YAMAGUCHI, Satoshi).
- (74) 代理人: 特許業務法人前田特許事務所(MAEDA & PARTNERS); 〒5410053 大阪府大阪市中央区本町 2 丁目 5 番 7 号 大阪丸紅ビル 5 階 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

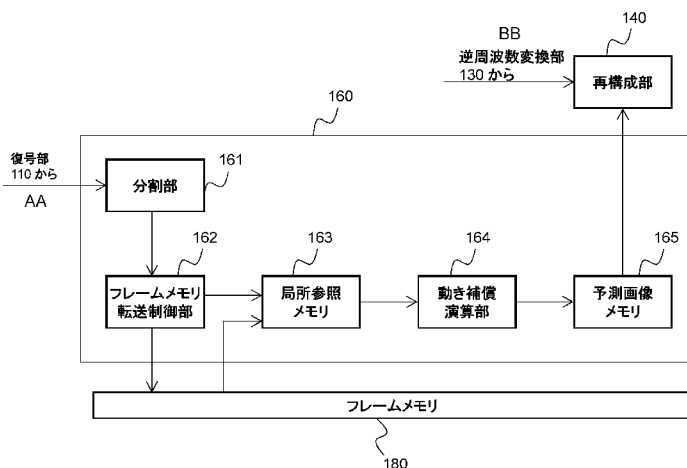
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: IMAGE DECODING DEVICE, IMAGE DECODING METHOD, AND INTEGRATED CIRCUIT

(54) 発明の名称: 画像復号装置、画像復号方法、及び集積回路



- 140 Reconstruction unit
161 Dividing unit
162 Frame memory transfer control unit
163 Local reference memory
164 Motion compensation calculation unit
165 Predicted-image memory
180 Frame memory
AA From decoding unit (110)
BB From inverse frequency conversion unit (130)

(57) Abstract: In a motion compensation unit (160), a dividing unit (161) determines from coding unit (CU) information and prediction unit (PU) information received from a decoding unit (110) whether a PU should be divided. For each divided block, based on the motion vector of the PU before being divided, reference image information, and block position information after being divided, a frame memory transfer control unit (162) specifies the reference image position of a reference picture stored in a frame memory (180) and obtains reference image data. A motion compensation calculation unit (164) performs a motion compensation calculation on each block to be motion-compensated to generate a predicted image. A reconstruction unit (140) reconstructs an image from a residual image generated by an inverse frequency conversion unit (130).

(57) 要約: 動き補償部 (160) は、復号部 (110) から受け取った符号化ユニット CU や予測ユニット PU の情報から PU を分割するかどうかを分割部 (161) で決定し、分割したブロック毎に、分割前の PU の動きベクトルと参照画像情報と分割後のブロック位置情報に基づいて、フレームメモリ転送制御部 (162) でフレームメモリ (180) にある参照ピクチャの参照画像位置を特定し、参照画像データを取得し、動き補償演算部 (164) で、動き補償対照ブロック毎に動き補償演算を行って予測画像を生成し、再構成部 (140) で、逆周波数変換部 (130) で生成された残差画像から画像を復元する。

メモリ (180) にある参照ピクチャの参照画像位置を特定し、参照画像データを取得し、動き補償演算部 (164) で、動き補償対照ブロック毎に動き補償演算を行って予測画像を生成し、再構成部 (140) で、逆周波数変換部 (130) で生成された残差画像から画像を復元する。

WO 2015/145504 A1

明 細 書

発明の名称：画像復号装置、画像復号方法、及び集積回路

技術分野

[0001] 本開示は、予測処理を用いて符号化された符号化ストリームを復号する画像復号装置及び画像復号方法に関するものである。

背景技術

[0002] 最近、スマートフォンやスマートテレビに代表されるネットワーク配信技術の進展に伴い、より高精細でより高画質な動画配信が普及するようになってきた。一方で、高精細化を支える通信トラフィックや放送帯域の圧迫が懸念されており、2013年1月に、ITU-T (International Telecommunication Union Telecommunication Standardization Sector) が国際標準規格「H. 265」として勧告した「HEVC (High Efficiency Video Coding)」は、同じ品質の動画をH. 264 (MPEG-4 AVC) の半分のデータ量で圧縮および伝送できるなど、通信・放送の帯域圧迫の解決策として注目されている。H. 265規格の詳細については、非特許文献1に記載されている。

[0003] H. 265規格では、従来の符号化規格であるH. 264規格に対して符合化単位ブロックのサイズが可変になる。そして、この技術に係る画像符合化装置は、従来規格の符合化単位であるマクロブロック(16×16画素)よりも大きなブロックサイズで符合化することも可能であり、高精細な画像を適切に符合化することが可能である。

[0004] 具体的には、図22のH. 265規格におけるピクチャ及び符号化ストリームの構成例を示す図を用いて説明する。図22(A)に示すように、符合化のデータ単位として、符合化ユニット(CU: Coding Unit)が

定義されている。この符合化ユニットは、従来の画像符合化規格におけるマクロブロックと同様に、面内予測を行うイントラ予測と、動き補償を行うインター予測とを切り替えることが可能なデータ単位であり、符合化の最も基本的なブロックとして規定されている。

[0005] この符号化ユニットのサイズは、H. 265規格のMain Profileでは、 8×8 画素、 16×16 画素、 32×32 画素、 64×64 画素のいずれかである。

[0006] H. 265規格では、各ピクチャの符合化処理を、最も大きな符号化ユニットCTU (Coding Tree Unit) と呼ばれる画素ブロックの単位で行う。CTUのサイズは、H. 264規格やMPEG-2規格のマクロブロック (16×16 画素) のように固定ではなく、シーケンスの符合化時に選択できる。

[0007] H. 265規格のMain Profileでは、最大 64×64 画素ブロックと規定される。さらに、1枚のピクチャは複数のCTUを持ったスライス単位で符号化されてもよい。なお、図22 (A) は1枚のピクチャが1つのスライスで構成された例を示す。

[0008] なお、イントラ予測やインター予測の一連の符合化処理は、CTUを再帰的に四分木分割することで得られるCUの単位で行われる。

[0009] CUの符号化処理に際して、イントラ予測とインター予測については、CU内をPU (Prediction Unit、予測ユニット) と呼ばれるブロックに分割して行われる。

[0010] また、予測差分信号の周波数変換及び量子化処理は、TU (Transform Unit、周波数変換ユニット) と呼ばれるブロック単位で行われる。

[0011] 図22 (B) は、符号化ストリームの構成例を示す図である。通常、符号化ストリームは、シーケンスヘッダ、ピクチャヘッダ、スライスヘッダ及びスライスデータから構成される。なお、H. 265規格などで符号化された画像符号化ストリームでは、各ヘッダの先頭を示す、スタートコード (St

art code、SCと略す)が付加されている。

[0012] また、シーケンスヘッダは、複数のピクチャのまとまりを示すシーケンスに対するヘッダ情報を示し、ピクチャヘッダは、1枚のピクチャに対するヘッダ情報を示す。スライスヘッダはスライスデータに対するヘッダ情報を示す。スライスデータは、複数のCTU及びCUを示すCULEイヤデータから構成される。なお、H. 265規格では、シーケンスヘッダは、SPS (Sequence Parameter Set) と呼ばれ、ピクチャヘッダは、PPS (Picture Parameter Set) と呼ばれる。

[0013] 図23に、CTUをH. 265規格に基づいて、CU, PU, TUに分割した一例を示す。CTUは、四分木分割される前の最大CUを示すため、CU階層0とする。四分木分割されるたびに、CU階層1、CU階層2などと再帰的に分割することが可能である。

[0014] TUもCTU内のCU分割と同様、CU内部で再帰的に四分木分割を行うことが可能である。

[0015] PUはこれ以上分割されないCUに対して、1つの予測モード(PU分割モード、Part Modeで規定)で分割される。例えば、 32×32 画素のCUがPart_ $N \times 2N$ のPU分割モードで分割された場合、 32×32 画素のCUは 16×32 画素のPUが2個から構成されることを示す。

[0016] なお、PU分割モードは、イントラ予測の場合、Part_ $2N \times 2N$ またはPart_ $N \times N$ の2つから選択され、インター予測の場合、Part_ $2N \times 2N$, Part_ $2N \times N$, Part_ $N \times 2N$, Part_ $N \times N$ の同じ大きさのブロックからなる4つの分割モードと、Part_ $2N \times nU$, Part_ $2N \times nD$, Part_ $nL \times 2N$, Part_ $nR \times 2N$ の非対称の大きさのブロック (AMP: Asymmetric Motion Partitionsという) からなる4つの分割モードの、合わせて8つの分割モードから選択できる。

[0017] なお、変換ユニットTUは、PU分割とは独立して、再帰的に四分木分割

を行うことが可能である。変換ユニットTUには、予測差分画像に対する周波数成分を示す係数、つまり、変換係数の $N \times N$ 個で構成される（例えば、 N は、4、8、16、32を示す）。

[0018] 図24は、H. 265規格におけるCUレイヤデータ以下の符号化ストリームの構成例を示す図である。

[0019] 図24（A）は、CU、PU及びTUの構成を示す。CU及びPUは、 64×64 画素のブロックからなる構成を示し、TUは、 32×32 の4個のブロックで構成される例を示す。

[0020] 図24（B）は、H. 265におけるCUレイヤデータ以下の符号化ストリームの構成例を示す図である。なお、図24（B）には、以下の説明に必要な符号のみを簡略して記載しており、詳細は、H. 265規格に記載される。

[0021] 図24（B）の符号化ユニットに対応する符号化ユニットレイヤデータは、CU分割フラグ、および、CUデータ（符号化ユニットデータ）で構成される。このCU分割フラグは、「1」の場合、符号化ユニットを4分割することを示し、「0」の場合、符号化ユニットを4分割しないことを示す。

[0022] 図24（B）では、 64×64 画素の符号化ユニットは分割されない。すなわち、CU分割フラグは「0」である。さらに、CUデータは、CUタイプ、動きベクトルまたは面内予測モードを示すPUデータ、および、係数を含む変換ユニットから構成されるTUレイヤデータ0で構成される。CUタイプによって、予測ユニットのサイズが決定される。

[0023] PUデータには、動きベクトルまたは面内予測モードのほかに、参照画像を示すフラグ（参照インデックスとも呼ぶ）やインター予測に必要な情報が含まれる。TUレイヤデータ0は、最上位層を示すTU階層0を示し、CUデータと同様に、TU分割フラグ、TUレイヤデータ1から構成される。

[0024] このTU分割フラグは、CU分割フラグと同様に、「1」の場合、変換ユニットを4分割することを示し、「0」の場合、変換ユニットを4分割しないことを示す。

- [0025] TUレイヤデータ1は、TU0に対するTU分割フラグ、TUデータ（TU0）、TU1に対するTU分割フラグ、TUデータ（TU1）、TU2に対するTU分割フラグ、TUデータ（TU2）、TU3に対するTU分割フラグ、TUデータ（TU3）で構成される。なお、TUレイヤデータ1におけるTU分割フラグは「0」の例である。
- [0026] ここで、TU0以外のTUデータは、直前の変換ユニット（例えば、TU1なら、TU0）までを復号しないと、各TU分割フラグが出現しないため、各TUの大きさが確定しないことがわかる。
- [0027] 図25は、H. 265規格のインター予測におけるCU構成毎に選択可能なPU構成を示す図である。例えば、 64×64 CUの場合、 64×64 PU、 64×32 PU、 32×64 PU、 32×32 PU、 64×16 PU、 64×48 PU、 16×64 PU、 48×64 PUがPart Modeによって、選択される。
- [0028] そして、予測ユニット毎に、インター予測の場合、動きベクトルや参照画像を示すフラグ（参照インデックスともいう）が、イントラ予測の場合、面内予測モードが指定される。
- [0029] 図26は、H. 265規格で選択可能なTU構成を示す図である。具体的には、 32×32 TU、 16×16 TU、 8×8 TU、 4×4 TU からなり、全て正方形で構成される。
- [0030] ところで、インター予測の場合、動きベクトルが指し示す参照ピクチャから参照画像を取得する必要がある。
- [0031] 図27は、動き補償処理の概略を示す図である。図27のように、動き補償処理は、符合化ストリームから復号された動きベクトルおよび参照インデックスによって指し示される、過去に復号されたピクチャの一部を取り出し、フィルター演算を行うことによって、予測画像を生成する処理である。H. 265規格の場合、動き補償処理のフィルター演算は、最大8TAPフィルターが用いられる。
- [0032] 例えば、図27（A）に示すように、予測対象の予測ユニットの大きさが

64×64画素(64×64 PU)の参照画像に8TAPフィルターが用いられる場合、64×64画素に7画素が垂直方向及び水平方向に付加される。具体的には、動きベクトルの指し示す整数位置を基点とした予測対象予測ユニットから、左に3画素、右に4画素、上に3画素、下に4画素が付加される。したがって、参照ピクチャから取り出される参照画像は、71×71画素である。

[0033] 図27(B)は、予測対象の予測ユニットの大きさが16×16画素である場合を示す。8TAPフィルターが用いられる場合、参照ピクチャから取り出される参照画像は、64×64 PUの場合と同様に、23×23画素である。なお、動きベクトルが整数位置を指し示す場合は、予測ユニットの参照画像に対してフィルター処理を必要としないため、必要な参照画像の大きさは、予測ユニットの大きさと同じにしても構わない。

[0034] H. 264規格では、最大、マクロブロック単位での予測であったため、同じ大きさの参照画像の取得には、H. 265規格の16×16画素(256画素)の予測ユニットに対して、最大23×23画素(529画素)を必要としたが、H. 265規格の場合、参照画像の取得には、64×64画素(4096画素)の予測ユニットに対して、最大71×71画素(5041画素)となる。つまり、1つの予測ユニットに必要なデータサイズが約9.5倍となり、参照ピクチャを外部メモリ(例えば、外付けのSDRAM)から取得する場合、外部メモリバスを占有する時間が約9.5倍にも増大することになり、復号処理以外のシステムに与える影響が大きく、例えば、表示用の出画処理等が破綻するという課題がある。

[0035] これに対し、特許文献1のように、動き補償ブロックサイズを固定の大きさにする目的ではあるが、例えば4×4画素や8×8画素の予測ユニットの最小サイズに分割処理することで、対策を行うことが可能である。ただし、小さなサイズに分割すればするほど、フィルター処理に必要な画素数が増大するため、例えば、H. 265規格では8TAPフィルターに必要な画素(予測ユニットのサイズに、垂直方向及び水平方向に7画素付加される画素数

）の割合が増大してしまい、外部メモリバンド幅に与える影響は大きく、性能破綻をきたすという課題がある。

[0036] 例えば、 16×16 画素の予測ユニットに対して、 8×8 TAP フィルターをかけるには参照画像として、 23×23 画素（ 529 画素）を必要とするが、 4×4 画素ブロック、 16 個に分割すると、 8×8 TAP フィルターをかけるには参照画像として、 11×11 画素（ 121 画素）を 16 個必要とするため、 1936 画素（ $= 121 \text{画素} \times 16 \text{個}$ ）と、分割する前の約 3.6 倍もの参照画像を必要とするため、外部メモリバンド幅への影響が大きくなるという課題がある。

[0037] また、特許文献2のように、予測ユニットPUを変換ユニットTUのエッジで分割することで対策を行うことが可能である。ただし、TUサイズが 32×32 画素である場合、 32×32 画素の同じサイズの予測ユニットに対して、 39×39 画素（ 1521 画素）の参照画像の取得が必要となり、 16×16 画素の予測ユニットに対する参照画像サイズ 23×23 画素（ 529 画素）に比べ、約 3 倍のデータサイズを必要とするため、外部メモリバスの占有時間が長く、復号処理以外のシステムに大きく影響し、特に表示用の出画処理等が破綻するという課題がある。

[0038] また、特許文献2のように、予測ユニットPUを変換ユニットTUのエッジで分割する場合、予測ユニットの復号処理が、変換ユニットの大きさに依存するため、予測ユニットの復号処理が変換ユニットの大きさが確定するまで開始できず、予測ユニットの復号処理が遅延するという課題がある。なお、H. 265規格では、変換ユニットの大きさは、TUレイヤが最下位層まで復号処理が進まないと、確定できない。

[0039] また、特許文献2のように、予測ユニットを変換ユニットのエッジで分割すると、より小さなTUに分割された場合（例えば、 4×4 TU）、予測ユニットも変換ユニットに依存して、予測処理する必要があるため、変換サイズより大きな予測ユニットに対しては、予測処理の復号処理性能が悪化するという課題がある。

先行技術文献

特許文献

[0040] 特許文献1：特開2006-311526号公報

特許文献2：国際公開第2013/076888号

非特許文献

[0041] 非特許文献1：'SERIES H: AUDIOVISUAL AND MULTIMEDIA SYSTEMS Infrastructure of audiovisual services - Coding of moving video', [online]. Recommendation ITU-T H.265, 04/2013, [retrieved on 2014-03-17]. Retrieved from the Internet: <URL: http://www.itu.int/rec/dologin_pub.asp?lang=e&id=T-REC-H.265-201304-I!!PDF-E&type=items>.

発明の概要

発明が解決しようとする課題

[0042] 上述した従来技術のように、動き補償回路を予測ユニットの最小サイズに合わせて、分割することで、参照画像取得時の外部メモリバスの占有率を低減することは可能である。

[0043] しかしながら、分割サイズが小さくなればなるほど、予測処理におけるフィルター処理に必要な画素数が増大し、外部メモリバンド幅を増大させてしまうという課題がある。外部メモリバンド幅の増大は、出画処理を含めたシステム全体へ影響を与え、アプリケーションの破綻に繋がってしまう。

[0044] また、逆に、予測ユニットが大きくなればなるほど、予測処理を行う回路面積が増大するという課題がある。また、予測ユニットを変換ユニットの大きさに応じて、分割し、予測処理をすると、変換ユニットの大きさが確定するまで処理を開始できない、という課題がある。つまり、予測処理が遅延してしまい、予測処理を高速に動作できない。

[0045] かかる点に鑑みて、本開示は、予測ユニットに予測処理を利用して符合化された符号化ストリームを復号する際に、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、復号処理を高速に

、さらに回路面積を抑えることが可能な画像復号装置及びその方法を提供することを課題とする。

課題を解決するための手段

- [0046] 本開示の一形態に係る画像復号装置は、符号化ユニットは、予測処理の単位としては、1以上の予測ユニットから構成され、周波数変換処理の単位としては、1以上の変換ユニットを含み、前記1以上の予測ユニットに対する予測処理と、前記1以上の変換ユニットに対する周波数変換処理とを含む符号化処理によって符号化された符号化ストリームを復号する。具体的には、前記予測ユニットの大きさが予め設定された大きさを超える場合、前記変換ユニットの大きさに関わらず、前記予測ユニットを複数のブロックに分割する分割手段と、前記予測ユニットを分割することで得られたブロック毎に、前記予測ユニットの予測画像に関する復号処理を行うことで予測画像を生成する予測画像生成手段と、前記予測画像生成手段で生成された予測画像を利用して画像を復元する画像復元手段とを備える。
- [0047] これによれば、予め設定された大きさを超えるような予測ユニットに対しても、変換ユニットの大きさに関係なく、予測ユニットを分割することで、予測ユニットの大きさを抑えることができる。
- [0048] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。
- [0049] また、前記分割手段は、前記予め設定された大きさ以下に分割してもよい。
- [0050] これによれば、予め設定された大きさを超えるような予測ユニットに対しても、変換ユニットの大きさに関係なく、予測ユニットを予め設定された大きさ以下に分割することで、予測ユニットの大きさを抑えることができる。
- [0051] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。

- [0052] また、前記分割手段は、前記符号化ユニットを構成する前記 1 以上の全ての予測ユニットをまとめた 1 つのブロックを、同じ大きさの 4 つのブロックに分割し、前記分割された各ブロックを前記分割手段に予め設定された大きさ以下になるまで再帰的に分割してもよい。
- [0053] これによれば、予め設定された大きさを超えるような予測ユニットに対しても、変換ユニットの大きさに関係なく、1 以上の予測ユニットをまとめた 1 つのブロックを、同じ大きさの 4 つのブロックに分割し、分割された各ブロックを予め設定された大きさ以下になるまで再帰的に分割することで、予測ユニットの大きさを抑えることができる。
- [0054] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。
- また、前記予測画像生成手段は、前記分割手段によって前記再帰的に分割されたブロックを再帰的に且つ Z 順に予測画像を生成してもよい。
- [0055] これによれば、予め設定された大きさを超えるような予測ユニットに対しても、変換ユニットの大きさに関係なく、1 以上の予測ユニットをまとめた 1 つのブロックを同じ大きさの 4 つのブロックに分割し、分割された各ブロックを予め設定された大きさ以下になるまで再帰的に分割し、再帰的に分割されたブロックを再帰的に且つ Z 順に予測画像を生成することで、復号処理を高速に実行することができる。
- [0056] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を高速に実行することができる。
- [0057] また、前記分割手段は、前記分割手段に予め設定された大きさが 16 画素 × 16 画素であってもよい。
- [0058] これによれば、16 × 16 画素を超えるような予測ユニットに対しても、変換ユニットの大きさに関係なく、16 × 16 画素以下に予測ユニットに分割することで、予測ユニットの大きさを抑えることができる。

- [0059] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。
- [0060] また、前記予測画像生成手段は、過去に復号された画像データを取得し、予測画像を生成してもよい。
- [0061] これによれば、過去に復号された画像データを取得し、予測画像を生成することが可能になり、さらに、予め設定された大きさを超えるような予測ユニットに対しても、変換ユニットの大きさに関係なく、予測ユニットを分割することで、予測ユニットの大きさを抑えることができる。
- [0062] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。
- [0063] また、前記予測画像生成手段は、過去に復号された画像データを外部メモリから取得し、予測画像を生成してもよい。
- [0064] これによれば、過去に復号された画像データを外部メモリから取得することで、予測画像を生成することが可能になり、さらに、予め設定された大きさを超えるような予測ユニットに対しても、変換ユニットの大きさに関係なく、予測ユニットを分割することで、予測ユニットの大きさを抑えることができる。
- [0065] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。
- [0066] また、前記予測画像生成手段は、過去に復号された画像データから前記予測ユニットの動きベクトルを用いて、動き補償処理を行い、予測画像を生成してもよい。
- [0067] これによれば、過去に復号された画像データから予測ユニットの動きベクトルを用いて、動き補償処理を行い、予測画像を生成することが可能になり、さらに、予め設定された大きさを超えるような予測ユニットに対しても、

変換ユニットの大きさに関係なく、予測ユニットを分割することで、予測ユニットの大きさを抑えることができる。

[0068] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。

[0069] また、前記画像復元手段は、逆周波数変換処理された残差画像を加算することで画像を復元してもよい。

[0070] これによれば、予測画像に逆周波数変換処理された残差画像を加算することで画像復元することが可能になり、さらに、予め設定された大きさを超えるような予測ユニットに対しても、変換ユニットの大きさに関係なく、予測ユニットを分割することで、予測ユニットの大きさを抑えることができる。

[0071] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。

[0072] 前記符合化ストリームは、H. 265で符合化されてもよい。

[0073] これによれば、H. 265で符号化ストリームを復元することが可能になり、さらに、予め設定された大きさを超えるような予測ユニットに対しても、変換ユニットの大きさに関係なく、予測ユニットを分割することで、予測ユニットの大きさを抑えることができる。

[0074] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。

[0075] 本開示の一形態に係る画像復号方法は、符号化ユニットは、予測処理の単位としては、1以上の予測ユニットから構成され、周波数変換処理の単位としては、1以上の変換ユニットから構成され、前記1以上の予測ユニットに対する予測処理と、前記1以上の変換ユニットに対する周波数変換処理とを含む符号化処理によって符号化された符号化ストリームを復号する画像復号方法である。具体的には、前記予測ユニットの大きさが予め設定された大き

さを超える場合、前記変換ユニットの大きさに関わらず、前記予測ユニットを複数のブロックに分割する分割ステップと、前記予測ユニットを分割することで得られたブロック毎に、前記予測ユニットの予測画像に関する復号処理を行うことで予測画像を生成する予測画像生成ステップと、前記予測画像生成ステップで生成された予測画像を利用して画像を復元する画像復元ステップとを含む。

[0076] これによれば、予め設定された大きさを超えるような予測ユニットに対しても、変換ユニットの大きさに関わらず、予測ユニットを分割することで、予測ユニットの大きさを抑えることができる。

[0077] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。

[0078] 本開示の一形態に係る集積回路は、符号化ユニットは、予測処理の単位としては、1以上の予測ユニットから構成され、周波数変換処理の単位としては、1以上の変換ユニットから構成され、前記1以上の予測ユニットに対する予測処理と、前記1以上の変換ユニットに対する周波数変換処理とを含む符号化処理によって符号化された符号化ストリームを復号する。

[0079] 具体的には、集積回路は、前記予測ユニットの大きさが予め設定された大きさを超える場合、前記変換ユニットの大きさに関わらず、前記予測ユニットを複数のブロックに分割する分割部と、前記予測ユニットを分割することで得られたブロック毎に、前記予測ユニットの予測画像に関する復号処理を行うことで予測画像を生成する予測画像生成部と、前記予測画像生成部で生成された予測画像を利用して画像を復元する画像復元部とを備える。

[0080] これによれば、予め設定された大きさを超えるような予測ユニットに対しても、前記変換ユニットの大きさに関わらず、予測ユニットを分割することで、予測ユニットの大きさを抑えることができる。

[0081] これにより、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させること

なく、復号処理を実行することができる。

発明の効果

[0082] 以上のように、本開示にかかる画像復号装置によれば、変換ユニットの大きさに関わらず、外部メモリバスを占有させることなく、また、外部メモリバンド幅を増大させることなく、さらに予測処理回路の面積を増大させることなく、復号処理を実行することができる。

図面の簡単な説明

[0083] [図1]図1は、実施の形態1に係る画像復号装置の構成を示すブロック図である。

[図2]図2は、実施の形態1に係る動き補償部の構成を示すブロック図である。

[図3]図3は、実施の形態1に係る予測画像生成のフローチャートである。

[図4]図4は、実施の形態1に係るPU分割をしない場合に関する、CU、PU、TU、再構成画像のブロック構成例を示す図である。

[図5]図5は、実施の形態1に係るPU分割をしない場合に関する、パイプライン処理を示すタイミングチャートである。

[図6]図6は、実施の形態1に係る従来のPU分割を実施した場合に関する、CU、PU、TU、再構成画像のブロック構成例を示す図である。

[図7]図7は、実施の形態1に係る従来のPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[図8]図8は、実施の形態1に係るPU分割を実施した場合に関する、CU、PU、TU、再構成画像のブロック構成例を示す図である。

[図9]図9は、実施の形態1に係るPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[図10]図10は、実施の形態1に係る64×64CUに対してPU分割を実施した場合に関する、PUのブロック構成例を示す図である。

[図11]図11は、実施の形態1に係る64×64CUに対してPU分割を実施した場合に関する、PUのブロック構成例を示す図である。

[図12]図12は、実施の形態1に係る 32×32 CUに対してPU分割を実施した場合に関する、PUのブロック構成例を示す図である。

[図13]図13は、実施の形態1に係る 32×32 CUに対してPU分割を実施した場合に関する、PUのブロック構成例を示す図である。

[図14]図14は、実施の形態1に係るPU分割をしない場合に関する、CU, PU, TU、再構成画像のブロック構成例を示す図である。

[図15]図15は、実施の形態1に係るPU分割をしない場合に関する、パイプライン処理を示すタイミングチャートである。

[図16]図16は、実施の形態1に係るPU分割を実施した場合に関する、CU, PU, TU、再構成画像のブロック構成例を示す図である。

[図17]図17は、実施の形態1に係るPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[図18]図18は、実施の形態2に係るPU分割を実施した場合に関する、CU, PU, TU、再構成画像のブロック構成例を示す図である。

[図19]図19は、実施の形態2に係るPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[図20]図20は、実施の形態3に係る従来のPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[図21]図21は、実施の形態3に係るPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[図22]図22は、H. 265規格におけるピクチャ及び符号化ストリームの構成例を示す図である。

[図23]図23は、H. 265規格におけるCTU, CU, PU, TU分割した一例を示す図である。

[図24]図24は、H. 265規格におけるCUレイヤデータ以下の符号化ストリームの構成例を示す図である。

[図25]図25は、H. 265規格のインター予測におけるCU構成毎に選択可能なPU構成を示す図である。

[図26]図 2 6 は、H. 2 6 5 規格で選択可能な T U 構成を示す図である。

[図27]図 2 7 は、動き補償処理の概略を示す図である。

発明を実施するための形態

[0084] 以下、図面を参照しつつ、本開示の実施の形態について説明する。

[0085] <実施の形態 1>

以下、本開示の実施の形態 1 における画像復号装置について説明する。

[0086] 図 1 は、実施の形態 1 に係る画像復号装置の構成を示すブロック図である。

[0087] 図 1 の示すように、画像復号装置 1 0 0 は、復号部 1 1 0 と、逆量子化部 1 2 0 と、逆周波数変換部 1 3 0 と、再構成部 1 4 0 と、インループフィルタ部 1 5 0 と、動き補償部 1 6 0 と、面内予測部 1 7 0 と、フレームメモリ 1 8 0 とを備える。各部は、基本的には、従来における H. 2 6 5 規格に基づく復号を行うものとし、従来と同様の処理については説明を簡略化する。

[0088] 復号部 1 1 0 は、入力された符合化ストリームの符合化ユニット (C o d i n g U n i t。以下、C U と呼ぶ) がインター予測の場合、復号部 1 1 0 に入力された符号化ストリームを復号して、予測ユニット (P r e d i c t i o n U n i t。以下、P U と呼ぶ) の動きベクトル及び参照画像情報 (例えば、参照画像を特定するためのフラグ、参照インデックス) 及び C U や P U に関する情報 (例えば、C U の大きさや P U 分割モード P a r t M o d e) を動き補償部 1 6 0 へ出力する。なお、復号部 1 1 0 は、H. 2 6 5 規格に基づく、算術復号や可変長復号などを処理する。

[0089] 動き補償部 1 6 0 は、復号部 1 1 0 から受け取った動きベクトル及び参照画像情報及び C U や P U に関する情報からフレームメモリ 1 8 0 の参照画像位置を特定し、フレームメモリ 1 8 0 から参照画像を取得する。取得した参照画像から P U に対する動き補償を行い、予測画像を生成し、再構成部 1 4 0 へ出力する。

[0090] 一方、復号部 1 1 0 で復号された周波数変換ユニット (T r a n s f o r

m Unit。以下、TUと呼ぶ)の周波数成分の係数データ(例えば、DCT係数や変換係数)を逆量子化部120へ出力する。逆量子化部120は、復号部110から受け取った係数データを逆量子化し、結果を逆周波数変換部130へ出力する。逆周波数変換部130は、逆量子化部120から受け取った逆量子化後の係数データをTU単位で逆周波数変換し、残差画像として、再構成部140へ結果を出力する。

[0091] 再構成部140は、逆周波数変換部130から受け取った残差画像と、動き補償部160から受け取った予測画像とを加算し、再構成画像として、結果をインループフィルター部150へ出力する。

[0092] インループフィルター部150は、再構成部140から受け取った再構成画像にインループフィルター(例えば、デブロッキングフィルターやサンプル適応フィルター(SAO: Sample Adaptive Filter))を行った上で、復号画像として、結果をフレームメモリ180へ出力する。その後、復号画像は、フレームメモリ180から表示部(図示省略)へ出力される。

[0093] また、時間的に異なる参照画像を用いないIピクチャやイントラ予測ブロックである予測ユニットでは、復号部110で算出した面内予測モードを面内予測部170へ出力する。

[0094] 面内予測部170は、復号部110から受け取った面内予測モードから面内予測を行い、予測画像を生成し、再構成部140へ出力する。なお、図示は省略しているが、面内予測に必要な再構成画像は、再構成部140から取得することが可能である。

[0095] 再構成部140は、インター予測の場合と同様に、逆周波数変換部130から受け取った残差画像と、面内予測部170から受け取った予測画像とを加算し、再構成画像として、結果をインループフィルター部150へ出力する。

[0096] インループフィルター部150以降の処理は、インター予測と同じため、省略する。

- [0097] 次に、動き補償部 160 について、詳細を説明する。
- [0098] 図 2 は、実施の形態 1 に係る動き補償部の構成を示すブロック図である。
- [0099] 分割部 161 は、復号部 110 から受け取った CU や PU の情報から PU を分割するかどうかを決定し、分割する場合は、分割したブロック毎に、分割する前の PU の動きベクトルと参照画像情報と分割後のブロック位置情報を保持し、その分割結果に応じて、分割されたブロック毎の情報をフレームメモリ転送制御部 162 へ転送する。なお、分割方法や分割されたブロックの処理順に関しては、後で詳細を説明する。また、分割しない場合は、PU の動きベクトルや参照画像情報や PU の位置情報をフレームメモリ転送制御部 162 へ転送する。
- [0100] フレームメモリ転送制御部 162 は、分割部 161 から受け取った動きベクトルや参照画像情報やブロックや PU の位置情報を元に、予測画像を生成するためにフレームメモリ 180 にある参照ピクチャの参照画像位置を特定し、フレームメモリ 180 から参照画像データを取得し、局所参照メモリ 163 へ転送する。
- [0101] 動き補償演算部 164 は、局所参照メモリ 163 に格納された参照画像データを用いて、動き補償対照ブロック毎に、動き補償演算を行い、予測画像を生成し、予測画像メモリ 165 に出力する。
- [0102] 再構成部 140 は、予測画像メモリ 165 に格納された予測画像と、逆周波数変換部 130 から受け取った残差画像とを加算し、再構成画像として、結果を出力する。
- [0103] 図 3 は、実施の形態 1 に係る予測画像生成のフローチャートである。
- [0104] まず、復号部 110 は、符合化ストリームから取得した CU 情報および PU 情報を分割部 161 へ出力する（ステップ S301）。
- [0105] 次に、分割部 161 では、PU サイズが予め設定された閾値のサイズを超えるかを求め、その結果が超えると判断された場合（ステップ S302 で Yes）、PU サイズが閾値サイズ以下になるように分割する（ステップ S303）。

- [0106] フレームメモリ転送制御部162は、分割された各ブロックのフレームメモリ180上の参照画像の位置およびサイズを算出し（ステップS304）、動き補償対象ブロックの動き補償処理に必要な参照画像データをフレームメモリ180から取得し、局所参照メモリ163に転送する（ステップS306）。
- [0107] なお、分割部161で、PUサイズが予め設定された閾値のサイズを超えないと判断された場合（ステップS302でNo）、フレームメモリ転送制御部162は、PU毎の動きベクトルが指し示す参照画像領域、つまり、動き補償対象ブロックの動き補償処理に必要な参照画像データの位置とサイズを算出し（ステップS305）、フレームメモリ180から参照画像を取得し、局所参照メモリ163に転送する（ステップS306）。
- [0108] 動き補償演算部164は、局所参照メモリ163から取得した参照画像データを用いて、動き補償対象ブロック毎に動き補償演算を行い、生成された予測画像を予測画像メモリ165に出力する（ステップS307）。
- [0109] 次に、PUサイズ毎の分割方法について、従来の場合と本開示との差異を分かりやすくするために、より詳細な分割方法について、以下に説明する。
- [0110] 図4は、実施の形態1に係るPU分割をしない場合に関する、CU、PU、TU、再構成画像のブロック構成例を示す図である。
- [0111] 図4（a）は、本実施の形態に係るCUの構成例を示す図である。図4（a）に示されたCU0は、 64×64 画素のサイズを有する。
- [0112] 図4（b）は、図4（a）に示されたCU0におけるTUの構成例を示す図である。図4（b）には、 32×32 画素で構成されたTU（以下、 32×32 TUと記載。CU、PUも同様に記載）が4個の変換ユニットTU0～TU3で示されている。そして、TU0～TU3は、TU0、TU1、TU2、TU3の順で処理される。4個の変換ユニットTU0～TU3に対する処理として、逆量子化、逆周波数変換等があり、結果を残差画像として出力する。
- [0113] 図4（c）は、図4（a）に示されたCU0におけるPUの構成例を示す

図である。図4(c)には、 32×64 PUが2個の予測ユニットPU0、PU1が示されている。そして、PU0及びPU1は、PU0、PU1の順で処理される。

[0114] 図4(d)は、図4(a)に示されたCU0の分割後のブロックの構成例を示す図である。図4(d)には、4個のブロックBK0～BK3が示されている。そして、4個のブロックBK0～BK3は、BK0、BK1、BK2、BK3の順で処理される。4個のブロックBK0～BK3に対する処理として、再構成処理、インループフィルタ処理及びフレームメモリ180への格納処理等がある。なお、図4(d)におけるブロック分割は、TUサイズと同等に分割した一例であり、PUサイズと同等に分割しても構わないし、他の分割方法でも構わない。

[0115] 図5は、図4に示されたCU、TU、PU、再構成画像に、図3の手順が適用されなかった場合のパイプライン処理を示すタイムチャートである。図5の例では、TU処理が、変換ユニットTU0、TU1、TU2、TU3の順で実行される。なお、TU処理前の復号部110での復号処理はTU処理以前に行われており、図示は省略している（以降のタイミングチャートでも同様に省略している）。同時に、PU処理が、予測ユニットPU0、PU1に対して、実行される。その後、再構成処理が、BK0～BK3に実行され、その後、インループフィルタ処理がBK0～BK3に対して、実行される。

[0116] 図5の例では、PU処理がPU0に対して終了して、かつ、TU処理がTU0に対して終了するまで、再構成処理を開始できない。つまり、TU0が終了してから再構築処理を実行するまでに遅延時間が生じてしまう。また、PU0は、 32×64 PUから構成され、フレームメモリ転送制御部162がフレームメモリ180から 39×71 画素（ 2769 画素）もの参照画像を取得するため、外部メモリバスを占有してしまう。

[0117] 図6は、従来のTUのエッジに応じてPU分割を実施した場合に関する、CU、PU、TU、再構成画像のブロック構成例を示す図である。

[0118] 図6(a)、図6(b)、図6(c)、図6(d)は、それぞれ、図4(a)、図4(b)、図4(c)、図4(d)と同じであるため、説明を省略する。

[0119] 図6(c')は、図6(a)に示された符合化ユニットCUOにおける予測ユニットをTUのエッジに応じて、分割された後のブロックの構成例を示す図である。なお、点線で処理の単位となるブロックの構成を示す（以下、分割されたブロックの構成に関しては同じである）。図6(c')には、4個のブロックPUOa, PUOb, PU1a, PU1bが示されている。そして、PUOa, PU1a, PUOb, PU1bの順で処理される。4個のブロックPUOa, PUOb, PU1a, PU1bに対する処理として、参照画像の取得、動き補償演算、および、予測画像の出力処理等がある。なお、上記処理は、PU処理と同等の処理であるため、特に断らなければ、分割ブロックに対するPU処理（単に、PU処理）と記載する。

[0120] 図7は、図6に示されたCU, TU, PU、再構成画像に、従来のTUのエッジに応じてPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[0121] 図7の例では、TU処理が、変換ユニットTU0, TU1, TU2, TU3の順で実行される。同時に、PU処理が、ブロックPUOa, PUOb, PU1a, PU1bに対して、PUOa, PU1a, PUOb, PU1bの順で実行される。その後、再構成処理が、BK0~BK3に実行され、その後、インループフィルター処理がBK0~BK3に対して、実行される。ここで、TU0に対してTU処理が終了し、ブロックPUOaに対してPU処理が終了した後、ブロックBK0の再構成処理が開始する。同様にTU1~TU3のTU処理が順に終了し、ブロックPU1a, PUOb, PU1bに対して、PU処理が順に終了するタイミングで、ブロックBK1~BK3の再構成処理が順に開始する。

[0122] また、インループフィルター処理が、ブロックBK0~BK3に対して、BK0, BK1, BK2, BK3の順で実行される。ここで、ブロックBK

0の再構成処理が終了した後、ブロックBK0のインループフィルタ処理を開始する。同様に、ブロックBK1～BK3の再構成処理が順に終了するタイミングで、ブロックBK1～BK3のインループフィルタ処理が順に開始する。

[0123] 図7の例では、分割後のブロックの予測画像は、変換ユニットと同じ順序で出力される。そのため、図5の場合に比べ、再構成処理に必要な、差分画像、および、差分画像と同じ領域の予測画像の両方が、早く揃う。したがって、再構成処理およびインループフィルタ処理の開始の遅延が小さくなる。よって、復号処理が高速化する。

[0124] しかしながら、分割後のブロックPU0a, PU1a, PU0b, PU1bは、 32×32 画素から構成され、各分割後のブロックPU0a, PU1a, PU0b, PU1bは、フレームメモリ転送制御部162がフレームメモリ180からそれぞれ 39×39 画素（1521画素）もの参照画像を取得するため、外部メモリバスを占有してしまう。

[0125] 図8は、図3の手順に従ってPU分割を実施した場合に関する、CU, PU, TU、再構成画像のブロック構成例を示す図である。

[0126] 図8(a)、図8(b)、図8(c)、図8(d)は、それぞれ、図4(a)、図4(b)、図4(c)、図4(d)と同じであるため、説明を省略する。

[0127] 図8(c')では、図8(a)に示された符合化ユニットCU0における予測ユニットを予め設定された閾値、例えば、今回の場合、 16×16 画素として、分割された後のブロックの構成例を示す図である。図8(c')には、16個のブロックPU0a～PU0h, PU1a～PU1hが示されている。そして、ブロックPU0a, PU0b, PU0c, PU0d, PU1a, PU1b, PU1c, PU1d, PU0e, PU0f, PU0g, PU0h, PU1e, PU1f, PU1g, PU1hの順で処理される。つまり、CU0を四分木分割されたブロックを再帰的に四分木分割された順番でZ順に処理されることになる。

- [0128] 図9は、図8に示されたCU、TU、PU、再構成画像に、図3の手順に従ってPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。
- [0129] 図9の例では、TU処理が、変換ユニットTU0、TU1、TU2、TU3の順で実行される。同時に、PU処理が、ブロックPU0a～PU0h、PU1a～PU1hに対して、PU0a、PU0b、PU0c、PU0d、PU1a、PU1b、PU1c、PU1d、PU0e、PU0f、PU0g、PU0h、PU1e、PU1f、PU1g、PU1hの順で実行される。その後、再構成処理が、BK0～BK3に実行され、その後、インループフィルター処理がBK0～BK3に対して、実行される。ここで、TU0に対してTU処理が終了し、ブロックPU0a～PU0dに対してPU処理が終了した後、ブロックBK0の再構成処理が開始する。同様にTU1～TU3のTU処理が順に終了し、ブロックPU1a～PU1d、PU0e～PU0h、PU1e～PU1hの各4ブロックずつのPU処理が順に終了するタイミングで、ブロックBK1～BK3の再構成処理が順に開始する。
- [0130] また、インループフィルター処理が、ブロックBK0～BK3に対して、BK0、BK1、BK2、BK3の順で実行される。ここで、ブロックBK0の再構成処理が終了した後、ブロックBK0のインループフィルター処理が開始する。同様に、ブロックBK1～BK3の再構成処理が順に終了するタイミングで、ブロックBK1～BK3のインループフィルター処理が順に開始する。
- [0131] 図9の例では、分割後のブロックの予測画像は、変換ユニットと同じ順序で出力される。そのため、図5の場合に比べ、再構成処理に必要な、差分画像、および、差分画像と同じ領域の予測画像の両方が、早く揃う。したがって、再構成処理およびインループフィルター処理の開始の遅延が小さくなる。よって、復号処理が高速化する。
- [0132] また、分割後のブロックPU0a～PU0h、PU1a～PU1hは、16×16画素から構成され、フレームメモリ転送制御部162がフレームメ

モリ180から 23×23 画素（529画素）の参照画像を取得するため、従来のマクロブロックと同等の転送サイズとなるため、外部メモリバスを占有させることはない。また、従来と同程度のメモリバンド幅にて、復号処理を実現することが可能である。

[0133] 図10は、図3の手順に従って、 64×64 CU に対してPU分割を実施した場合に関する、PUのブロック構成例を示す図である。

[0134] 以下、PU分割を実施する閾値サイズは、例えば、今回の場合、 16×16 画素とする。

[0135] 図10(a)は、 64×64 CU に対して、 64×64 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる16個のブロックPU0a~PU0pが示されている。そして、ブロックPU0a, PU0b, ..., PU0pの順で処理される。つまり、 64×64 CU を四分木分割されたブロックを再帰的に四分木分割された順番（例えば、Z順）で処理されることになる。

[0136] 図10(b)は、 64×64 CU に対して、 64×32 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる16個のブロックPU0a~PU0h, PU1a~PU1hが示されている。そして、ブロックPU0a, PU0b, PU0c, PU0d, PU0e, PU0f, PU0g, PU0h, PU1a, PU1b, PU1c, PU1d, PU1e, PU1f, PU1g, PU1hの順で処理される。つまり、 64×64 CU を四分木分割されたブロックを再帰的に四分木分割された順番（例えば、Z順）で処理されることになる。

[0137] 図10(c)は、 64×64 CU に対して、 32×64 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる16個のブロックPU0a~PU0h, PU1

a～PU1hが示されている。そして、ブロックPU0a, PU0b, PU0c, PU0d, PU1a, PU1b, PU1c, PU1d, PU0e, PU0f, PU0g, PU0h, PU1e, PU1f, PU1g, PU1hの順で処理される。つまり、 64×64 CUを四分木分割されたブロックを再帰的に四分木分割された順番（例えば、Z順）で処理されることになる。

[0138] 図10(d)は、 64×64 CUに対して、 32×32 PUを閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる16個のブロックPU0a～PU0d, PU1a～PU1d, PU2a～PU2d, PU3a～PU3dが示されている。そして、ブロックPU0a, PU0b, PU0c, PU0d, PU1a, PU1b, PU1c, PU1d, PU2a, PU2b, PU2c, PU2d, PU3a, PU3b, PU3c, PU3dの順で処理される。つまり、 64×64 CUを四分木分割されたブロックを再帰的に四分木分割された順番（例えば、Z順）で処理されることになる。

[0139] 図11は、図3の手順に従って、 64×64 CUに対してPU分割を実施した場合に関する、PUのブロック構成例を示す図である。特に、PUが非対称のブロック（AMP: Asymmetric Motion Partitionsと呼ぶ）で構成される。

[0140] 以下、PU分割を実施する閾値サイズは、例えば、今回の場合、 16×16 画素とする。

[0141] 図11(e)は、 64×64 CUに対して、 64×16 PU及び 64×48 PUを閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる16個のブロックPU0a～PU0d, PU1a～PU1lが示されている。そして、ブロックPU0a, PU0b, PU1a, PU1b, PU0c, PU0d, PU1c～PU1lの順で処理される。つまり、 64×64 CUを四分木分割されたブロッ

クを再帰的に四分木分割された順番（例えば、Z順）で処理されることになる。

[0142] 図11(f)は、 64×64 CU に対して、 64×48 PU及び 64×16 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる16個のブロックPU0a～PU0l, PU1a～PU1dが示されている。そして、ブロックPU0a～PU0j, PU1a, PU1b, PU0k, PU0l, PU1c, PU1dの順で処理される。つまり、 64×64 CUを四分木分割されたブロックを再帰的に四分木分割された順番（例えば、Z順）で処理されることになる。

[0143] 図11(g)は、 64×64 CU に対して、 16×64 PU及び 48×64 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる16個のブロックPU0a～PU0d, PU1a～PU1lが示されている。そして、ブロックPU0a, PU1a, PU0b, PU1b, PU1c～PU1f, PU0c, PU1g, PU0d, PU1h, PU1i～PU1lの順で処理される。つまり、 64×64 CUを四分木分割されたブロックを再帰的に四分木分割された順番（例えば、Z順）で処理されることになる。

[0144] 図11(h)は、 64×64 CU に対して、 48×64 PU及び 16×64 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる16個のブロックPU0a～PU0l, PU1a～PU1dが示されている。そして、ブロックPU0a～PU0d, PU0e, PU1a, PU0f, PU1b, PU0g～PU0j, PU0k, PU1c, PU0l, PU1dの順で処理される。つまり、 64×64 CUを四分木分割されたブロックを再帰的に四分木分割された

順番（例えば、Z順）で処理されることになる。

[0145] つまり、 64×64 CU に対しては、図10(a)～図10(d)、図11(e)～図11(h)で示されるように、全て同じ 16×16 のブロックに分割され、全て同じ順番で処理されることになる。

[0146] 図12は、図3の手順に従って、 32×32 CU に対してPU分割を実施した場合に関する、PUのブロック構成例を示す図である。

[0147] 図12(a)は、 32×32 CU に対して、 32×32 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる4個のブロックPU0a～PU0dが示されている。そして、ブロックPU0a, PU0b, PU0c, PU0dの順で処理される。つまり、 32×32 CU を四分木分割されたブロックを四分木分割された順番（例えば、Z順）で処理されることになる。

[0148] 図12(b)は、 32×32 CU に対して、 32×16 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる4個のブロックPU0a, PU0b, PU1a, PU1bが示されている。そして、ブロックPU0a, PU0b, PU1a, PU1bの順で処理される。つまり、 32×32 CU を四分木分割されたブロックを四分木分割された順番（例えば、Z順）で処理されることになる。

[0149] 図12(c)は、 32×32 CU に対して、 16×32 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、この点線は同時に処理の単位のブロックも示している。処理の単位となる4個のブロックPU0a, PU0b, PU1a, PU1bが示されている。そして、ブロックPU0a, PU1a, PU0b, PU1bの順で処理される。つまり、 32×32 CU を四分木分割されたブロックを四分木分割された順番（例えば、Z順）で処理されることになる。

る。

[0150] 図12(d)は、 32×32 CU に対して、 16×16 PU では、閾値サイズ 16×16 画素と同じため、PU分割されない構成例を示す図である。4個のブロックPU0, PU1, PU2, PU3が示されている。そして、ブロックPU0, PU1, PU2, PU3の順で処理される。つまり、 32×32 CUを四分木分割されたブロックを四分木分割された順番（例えば、Z順）で処理されることになる。

[0151] 図13は、図3の手順に従って、 32×32 CU に対してPU分割を実施した場合に関する、PUのブロック構成例を示す図である。特に、PUが非対称のブロック（AMP）で構成される。

[0152] 図13(e)は、 32×32 CU に対して、 32×8 PUおよび 32×24 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、さらに、実線と点線で、処理の単位となる6個のブロックPU0a, PU0b, PU1a~PU1dが示されている。そして、ブロックPU0a, PU1a, PU0b, PU1b, PU1c, PU1dの順で処理される。つまり、 32×32 CUを四分木分割された 16×16 ブロックをもとにした順番（例えば、Z順。 16×16 ブロック内もZ順）で処理されることになる。

[0153] 図13(f)は、 32×32 CU に対して、 32×24 PUおよび 32×8 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、さらに、実線と点線で、処理の単位となる6個のブロックPU0a~PU0d, PU1a, PU1bが示されている。そして、ブロックPU0a, PU0b, PU0c, PU1a, PU0d, PU1bの順で処理される。つまり、 32×32 CUを四分木分割された 16×16 ブロックをもとにした順番（例えば、Z順。 16×16 ブロック内もZ順）で処理されることになる。

[0154] 図13(g)は、 32×32 CU に対して、 8×32 PUおよび 24×32 PU を閾値サイズ 16×16 画素で分割されたブロックの構成例を示す

図である。なお、ブロックの構成を点線で示し、さらに、実線と点線で、処理の単位となる6個のブロックPU0a, PU0b, PU1a~PU1dが示されている。そして、ブロックPU0a, PU1a, PU1b, PU0b, PU1c, PU1dの順で処理される。つまり、 32×32 CUを四分木分割された 16×16 ブロックをもとにした順番（例えば、Z順。 16×16 ブロック内もZ順）で処理されることになる。

[0155] 図13(h)は、 32×32 CUに対して、 24×32 PUおよび 8×32 PUを閾値サイズ 16×16 画素で分割されたブロックの構成例を示す図である。なお、ブロックの構成を点線で示し、さらに、実線と点線で、処理の単位となる6個のブロックPU0a~PU0d, PU1a, PU1bが示されている。そして、ブロックPU0a, PU0b, PU1a, PU0c, PU0d, PU1bの順で処理される。つまり、 32×32 CUを四分木分割された 16×16 ブロックをもとにした順番（例えば、Z順。 16×16 ブロック内もZ順）で処理されることになる。

[0156] つまり、 32×32 CUに対しては、図12(a)~図12(d)、図13(e)~図13(h)で示されるように、 32×32 CUを四分木分割された 16×16 ブロックをもとにした順番（例えば、Z順）でかつ、 16×16 ブロック内も分かれる場合は、Z順で処理されることになる。なお、上記Z順は、もし処理の単位のブロックが上下2つのブロックで構成された場合、上、下の順番で処理され、もし処理の単位のブロックが左右2つのブロックで構成された場合、左、右の順番で処理されることを意味する。したがって、同じ位置の同じ 16×16 のブロックであっても、処理の単位のブロックの処理の順は異なる。例えば、図13(e)と図13(g)の左上の 16×16 ブロックを見た場合、図13(e)では、PU0a, PU1aというように、上、下の順番となるが、図13(g)では、左、右の順となる。したがって、予測ユニットを跨ったブロックに関しても、予測ユニットの形状に関わらず、CUを四分木分割したブロック単位で処理することができ、しいては、予測ユニットの形状に関わらず、例えば、 16×16 毎の正方形

のブロック単位で画像復号処理のパイプラインを構成することが可能になる。

[0157] PUが非対称のブロック（AMP）で構成される場合について、以下に説明する。

[0158] 図14は、実施の形態1に係るPU分割をしない場合に関する、CU、PU、TU、再構成画像のブロック構成例を示す図である。

[0159] 図14（a）は、本実施の形態に係るCUの構成例を示す図である。図14（a）に示されたCU0は、 32×32 画素のサイズを有する。

[0160] 図14（b）は、図14（a）に示されたCU0におけるTUの構成例を示す図である。図14（b）には、 16×16 画素で構成されたTUが4個の変換ユニットTU0～TU3で示されている。そして、TU0～TU3は、TU0、TU1、TU2、TU3の順で処理される。4個の変換ユニットTU0～TU3に対する処理として、逆量子化、逆周波数変換等があり、結果を残差画像として出力する。

[0161] 図14（c）は、図14（a）に示されたCU0におけるPUの構成例を示す図である。図14（c）には、 32×8 PUおよび 32×24 PUが2個の予測ユニットPU0、PU1が示されている。そして、PU0、PU1は、PU0、PU1の順で処理される。

[0162] 図14（d）は、図14（a）に示されたCU0の分割後のブロックの構成例を示す図である。図14（d）には、4個のブロックBK0～BK3が示されている。そして、4個のブロックBK0～BK3は、BK0、BK1、BK2、BK3の順で処理される。4個のブロックBK0～BK3に対する処理として、再構成処理、インループフィルタ処理及びフレームメモリ180への格納処理等がある。なお、図14（d）におけるブロック分割は、TUサイズと同等に分割した一例であり、PUサイズと同等に分割しても構わないし、他の分割方法でも構わない。

[0163] 図15は、図14に示されたCU、TU、PU、再構成画像に、図3の手順が適用されなかった場合のパイプライン処理を示すタイムチャートである

。図15の例では、TU処理が、変換ユニットTU0, TU1, TU2, TU3の順で実行される。なお、TU処理前の復号部110での復号処理はTU処理以前に行われており、図示は省略している（以降のタイミングチャートでも同様に省略している）。同時に、PU処理が、予測ユニットPU0, PU1に対して、実行される。その後、再構成処理が、BK0～BK3に実行され、その後、インループフィルタ処理がBK0～BK3に対して、実行される。

[0164] 図15の例では、TU処理がTU0に対して終了し、且つ、PU処理がPU0, PU1に対して終了するまで、再構成処理が開始できない。つまり、TU0が終了してから再構築処理を実行するまでに遅延時間が生じてしまう。

[0165] 図16は、図3の手順に従ってPU分割を実施した場合に関する、CU, PU, TU、再構成画像のブロック構成例を示す図である。

[0166] 図16(a)、図16(b)、図16(c)、図16(d)は、それぞれ、図14(a)、図14(b)、図14(c)、図14(d)と同じであるため、説明を省略する。

[0167] 図16(c')では、図16(a)に示された符合化ユニットCU0における予測ユニットを予め設定された閾値、例えば、今回の場合、 16×16 画素として、分割された後のブロックの構成例を示す図である。図16(c')には、ブロックの構成を点線で示し、さらに、実線と点線で処理の単位となる6個のブロックPU0a, PU0b, PU1a～PU1dが示されている。そして、ブロックPU0a, PU1a, PU0b, PU0b, PU1b, PU1c, PU1dの順で処理される。つまり、CU0を四分木分割されたブロックを四分木分割された順番でZ順に処理されることになる。

[0168] 図17は、図16に示されたCU, TU, PU、再構成画像に、図3の手順に従ってPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[0169] 図17の例では、TU処理が、変換ユニットTU0, TU1, TU2, TU

U 3 の順で実行される。同時に、PU 処理が、ブロック PU 0 a, PU 0 b, PU 1 a ~ PU 1 d に対して、PU 0 a, PU 1 a, PU 0 b, PU 1 b, PU 1 c, PU 1 d の順で実行される。その後、再構成処理が、BK 0 ~ BK 3 に実行され、その後、インループフィルタ処理が BK 0 ~ BK 3 に対して、実行される。ここで、TU 0 に対して TU 処理が終了し、ブロック PU 0 a, PU 1 a に対して PU 処理が終了した後、ブロック BK 0 の再構成処理が開始する。同様に TU 1 ~ TU 3 の TU 処理が順に終了し、ブロック PU 0 b, PU 1 b の 2 ブロックと、PU 1 c, PU 1 d の各 1 ブロックずつの PU 処理が順に終了するタイミングで、ブロック BK 1 ~ BK 3 の再構成処理が順に開始する。

[0170] また、インループフィルタ処理が、ブロック BK 0 ~ BK 3 に対して、BK 0, BK 1, BK 2, BK 3 の順で実行される。ここで、ブロック BK 0 の再構成処理が終了した後、ブロック BK 0 のインループフィルタ処理が開始する。同様に、ブロック BK 1 ~ BK 3 の再構成処理が順に終了するタイミングで、ブロック BK 1 ~ BK 3 のインループフィルタ処理が順に開始する。

[0171] 図 17 の例では、分割後のブロックの予測画像は、変換ユニットと同じ順序で出力される。そのため、図 15 の場合に比べ、再構成処理に必要な、差分画像、および、差分画像と同じ領域の予測画像の両方が、早く揃う。したがって、再構成処理およびインループフィルタ処理の開始の遅延が小さくなる。よって、復号処理が高速化する。また、図 15 の場合に比べ、再構成処理を開始が早くなる分、TU 1 ~ TU 3 の TU 処理結果や PU 1 の PU 処理結果を保持しておく必要がなく、局所参照メモリや予測画像メモリといった回路面積の削減もすることができる。

[0172] 上記のように、PU 分割する閾値サイズを 16×16 程度にすることで、参照画像の取得には、従来のマクロブロック (16×16 画素) 程度と同等の転送サイズとなるため、外部メモリバスを占有させることはなく、また、従来と同程度のメモリバンド幅にて、復号処理を実現することが可能である

。また、PU分割することで、内蔵の局所参照メモリ163や予測画像メモリ165を小さくすることができ、コストを抑えることが可能である。また、動き補償演算部164もPUサイズの規格最大である 64×64 画素に対応した回路を搭載する必要もなく、動き補償演算部164の面積を小さくすることが可能である。

[0173] なお、PU分割する閾値サイズと同等もしくはそれ以下のCUサイズに対しては、PU分割を行うことなく、PUの大きさをそのまま予測処理することで、外部メモリのバンドを増大させることもなく、復号することが可能である。

[0174] なお、外部メモリの性能向上により、バス占有率に問題ないのであれば、閾値サイズを大きくすることも可能である。

[0175] また、本明細では、予測ユニットがインター予測である場合に関して、説明してきたが、イントラ予測である場合に関しても同様のPU分割方法が適用可能である。

[0176] また、本明細では、変換ユニットが主に 32×32 TUの場合に関して、説明してきたが、さらに小さなサイズに分割された場合に関しても（例えば、TU階層0、TU階層1、TU階層2などの場合）、TUサイズに関係なく、同様のPU分割方法が適用可能である。

[0177] <実施の形態2>

以下、本開示の実施の形態2における画像復号装置について説明する。実施の形態2に係る画像復号装置は、再構成処理の分割方法に関する点が実施の形態1と異なる。

[0178] 図18は、図3の手順に従ってPU分割を実施した場合に関する、CU、PU、TU、再構成画像のブロック構成例を示す図である。

[0179] 図18(a)、図18(b)、図18(c)、図18(c')は、それぞれ、図8(a)、図8(b)、図8(c)、図8(c')と同じであるため、説明を省略する。

[0180] 図18(d)では、図18(a)に示された符合化ユニットCU0の分割

後の構成例を示す図である。図18(d)には、16個のブロックBK0～BK15が示されている。そして、16個のブロックBK0～BK15は、BK0, BK1, ..., BK15の順で処理される。16個のブロックBK0～BK15に対する処理として、再構成処理、インループフィルタ処理及びフレームメモリ180への格納処理等がある。なお、図18(d)におけるブロック分割は、PUの分割後のサイズと同等に分割した一例であり、その他にさらに小さく分割しても構わない。

[0181] つまり、再構成処理において、CUOを四分木分割されたブロックを再帰的に四分木分割された順番で処理されることになる。

[0182] 図19は、図18に示されたCU, TU, PU、再構成画像に、図3の手順に従ってPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[0183] 図19の例では、TU処理が、変換ユニットTU0, TU1, TU2, TU3の順で実行される。同時に、PU処理が、ブロックPU0a～PU0h, PU1a～PU1hに対して、PU0a, PU0b, PU0c, PU0d, PU1a, PU1b, PU1c, PU1d, PU0e, PU0f, PU0g, PU0h, PU1e, PU1f, PU1g, PU1hの順で実行される。その後、再構成処理が、BK0～BK15に実行され、その後、インループフィルタ処理がBK0～BK15に対して、実行される。

[0184] ここで、TU0に対してTU処理が終了し、ブロックPU0a～PU0dに対してPU処理が終了した後、ブロックBK0～BK3の再構成処理が開始する。同様にTU1～TU3のTU処理が順に終了し、ブロックPU1a～PU1d, PU0e～PU0h, PU1e～PU1hの各4ブロックのPU処理が順に終了するタイミングで、ブロックBK4～BK7, BK8～BK11, BK12～BK15の再構成処理が順に開始する。

[0185] また、インループフィルタ処理が、ブロックBK0～BK15に対して、BK0, BK1, BK2, ..., BK15の順で実行される。ここで、ブロックBK0の再構成処理が終了した後、ブロックBK0のインループフィ

ルター処理が開始する。同様に、ブロックBK1～BK15の再構成処理が順に終了するタイミングで、ブロックBK1～BK15のインループフィルタ処理が順に開始する。

[0186] 図19の例では、再構成画像が 16×16 の単位で分割され処理されるため、インループフィルタ処理もより細かな処理単位で実行されるため、図9の場合に比べ、インループフィルタの処理に必要な再構成画像がより早く揃う。したがって、インループフィルタ処理の開始の遅延が小さくなる。よって、復号処理が高速化する。

[0187] 上記のように、再構成処理をPU分割する閾値サイズである 16×16 程度にすることで、従来のマクロブロック（ 16×16 画素）と同等のパイプライン構成をとることが可能であり、従来と同等の処理性能を実現することが可能である。また、再構成処理単位をより小さく分割することで、再構成部140とインループフィルタ部150間の内蔵メモリを小さくすることができ、コストを抑えることが可能である。

[0188] <実施の形態3>

以下、本開示の実施の形態3における画像復号装置について説明する。実施の形態3に係る画像復号装置は、復号部110の処理に関する点が実施の形態1と異なる。

[0189] 図20および図21では、復号部110の処理をパイプラインに追加している。

[0190] 図20は、実施の形態3に係る、図6に示されたCU、TU、PU、再構成画像に、従来のPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[0191] 図20の例では、PUサイズや予測ユニットに関するCUタイプやPUデータ、TUデータ（TU分割フラグ、TUに関する係数データ）TU0、TU1、TU2、TU3の順で復号処理が実行される。TU処理は、変換ユニットTU0、TU1、TU2、TU3の順で実行される。PU処理は、ブロックPU0a、PU0b、PU1a、PU1bに対して、PU0a、PU1

a, PU0b, PU1bの順で実行される。その後、再構成処理が、BK0～BK3に実行され、その後、インループフィルター処理がBK0～BK3に対して、実行される。

[0192] ここで、TU0の復号処理が終了すると、TU0のTU処理を開始する。同様にTU1～TU3の復号処理が終了し、TU0～TU2のTU処理が順に終了するタイミングで、TU1～TU3のTU処理を開始する。

[0193] PU処理は、TUの大きさが確定した後、TUのエッジで分割したPUブロックの処理を開始する。すなわち、TU0～TU3の復号処理が終了後、ブロックPU0a, PU1a, PU0b, PU1bに対して、PU処理を開始する。ここで、TU0に対してTU処理が終了し、ブロックPU0aに対してPU処理が終了した後、ブロックBK0の再構成処理を開始する。同様にTU1～TU3のTU処理が順に終了し、ブロックPU1a, PU0b, PU1bに対して、PU処理が順に終了するタイミングで、ブロックBK1～BK3の再構成処理が順に開始する。

[0194] また、インループフィルター処理が、ブロックBK0～BK3に対して、BK0, BK1, BK2, BK3の順で実行される。ここで、ブロックBK0の再構成処理が終了した後、ブロックBK0のインループフィルター処理を開始する。同様に、ブロックBK1～BK3の再構成処理が順に終了するタイミングで、ブロックBK1～BK3のインループフィルター処理が順に開始する。

[0195] 図21は、実施の形態3に係る、図8に示されたCU, TU, PU、再構成画像に、図3の手順に従ってPU分割を実施した場合に関する、パイプライン処理を示すタイミングチャートである。

[0196] 図21の例では、PUサイズや予測ユニットに関するCUタイプやPUデータ、TUデータ（TU分割フラグ、TUに関する係数データ）TU0, TU1, TU2, TU3の順で復号処理が実行される。TU処理は、変換ユニットTU0, TU1, TU2, TU3の順で実行される。PU処理は、ブロックPU0a, PU0b, PU1a, PU1bに対して、PU0a, PU1

a, P U 0 b, P U 1 bの順で実行される。その後、再構成処理が、B K 0 ~ B K 3に実行され、その後、インループフィルター処理がB K 0 ~ B K 3に対して、実行される。

[0197] ここで、T U 0の復号処理が終了すると、T U 0のT U処理を開始する。同様にT U 1 ~ T U 3の復号処理が終了し、T U 0 ~ T U 2のT U処理が順に終了するタイミングで、T U 1 ~ T U 3のT U処理を開始する。

[0198] P U処理は、T Uの大きさに関わらず、P Uサイズや予測ユニットに関するC UタイプやP Uデータの復号処理が終了した後、分割されたP Uブロックの処理を開始する。すなわち、P Uサイズや予測ユニットに関するC UタイプやP Uデータの復号処理が終了後、P U処理が、ブロックP U 0 a ~ P U 0 h, P U 1 a ~ P U 1 hに対して、P U 0 a ~ P U 0 d, P U 1 a ~ P U 1 d, P U 0 e ~ P U 0 h, P U 1 e ~ P U 1 hの順で実行される。ここで、T U 0に対してT U処理が終了し、ブロックP U 0 a ~ P U 0 dに対してP U処理が終了した後、ブロックB K 0の再構成処理を開始する。同様にT U 1 ~ T U 3のT U処理が順に終了し、ブロックP U 1 a ~ P U 1 d, P U 0 e ~ P U 0 h, P U 1 e ~ P U 1 hの各4ブロックずつのP U処理が順に終了するタイミングで、ブロックB K 1 ~ B K 3の再構成処理が順に開始する。

[0199] また、インループフィルター処理が、ブロックB K 0 ~ B K 3に対して、B K 0, B K 1, B K 2, B K 3の順で実行される。ここで、ブロックB K 0の再構成処理が終了した後、ブロックB K 0のインループフィルター処理を開始する。同様に、ブロックB K 1 ~ B K 3の再構成処理が順に終了するタイミングで、ブロックB K 1 ~ B K 3のインループフィルター処理が順に開始する。

[0200] 図21の例では、予測ユニットのP U処理がC Uタイプ及びP Uデータの復号処理直後に、開始される。そのため、図20の場合に比べ、再構成処理に必要な、差分画像、および、差分画像と同じ領域の予測画像の両方が、早く揃う。したがって、再構成処理およびインループフィルター処理の開始の

遅延が小さくなる。よって、復号処理が高速化する。

[0201] <その他の実施の形態>

なお、実施の形態1乃至3では、その構成図を説明したが、実施の形態はこれだけでなく、1チップのLSIとして実現してもよいし、個別のLSIとして構成されてもよい。さらに、半導体技術の進歩又は派生する別技術によりLSIに置き換わる集積回路化の技術が登場すれば、当然、その技術を用いて機能ブロックの集積化を行ってもよい。バイオ技術の適応等が可能性としてありえる。また、コンピュータ上で実行されるプログラムとして実現されてもよい。

産業上の利用可能性

[0202] 本開示にかかる画像復号装置は、予測処理を用いて符号化された符号化ストリームを復号する画像復号装置およびその再生方法に有用である。また、DVDレコーダ、DVDプレーヤ、ブルーレイディスクレコーダ、ブルーレイディスクプレーヤやデジタルTV、さらにはスマートフォンなどの携帯情報端末等の用途にも応用可能である。

符号の説明

- [0203] 100 画像復号装置
 110 復号部
 120 逆量子化部
 130 逆周波数変換部
 140 再構成部
 150 インループフィルター部
 160 動き補償部
 161 分割部
 162 フレームメモリ転送制御部
 163 局所参照メモリ
 164 動き補償演算部
 165 予測画像メモリ

1 7 0 面内予測部

1 8 0 フレームメモリ

請求の範囲

- [請求項1] 符号化ユニットは、予測処理の単位として、1以上の予測ユニットから構成され、周波数変換処理の単位としては、1以上の変換ユニットから構成され、
- 前記1以上の予測ユニットに対する予測処理と、前記1以上の変換ユニットに対する周波数変換処理とを含む符号化処理によって符号化された符号化ストリームを復号する画像復号装置であって、
- 前記予測ユニットの大きさが予め設定された大きさを超える場合、前記変換ユニットの大きさに関わらず、前記予測ユニットを複数のブロックに分割する分割手段と、
- 前記予測ユニットを分割することで得られたブロック毎に、前記予測ユニットの予測画像に関する復号処理を行うことで予測画像を生成する予測画像生成手段と、
- 前記予測画像生成手段で生成された予測画像を利用して画像を復元する画像復元手段とを備える
- ことを特徴とする画像復号装置。
- [請求項2] 前記分割手段は、前記予め設定された大きさ以下に分割することを特徴とする請求項1記載の画像復号装置。
- [請求項3] 前記分割手段は、前記符号化ユニットを構成する前記1以上の全ての予測ユニットをまとめた1つのブロックを、同じ大きさの4つのブロックに分割し、前記分割された各ブロックを前記分割手段に予め設定された大きさ以下になるまで再帰的に分割することを特徴とする請求項1記載の画像復号装置。
- [請求項4] 前記予測画像生成手段は、前記分割手段によって前記再帰的に分割されたブロックを再帰的に且つZ順に予測画像を生成することを特徴とする請求項3記載の画像復号装置。
- [請求項5] 前記分割手段は、前記分割手段に予め設定された大きさが16画素×16画素である

ことを特徴とする請求項 1 ～ 4 のいずれか 1 項に記載の画像復号装置
。

[請求項6] 前記予測画像生成手段は、過去に復号された画像データを取得し、
予測画像を生成する
ことを特徴とする請求項 1 ～ 5 のいずれか 1 項に記載の画像復号装置
。

[請求項7] 前記予測画像生成手段は、過去に復号された画像データを外部メモ
リから取得し、予測画像を生成する
ことを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の画像復号装置
。

[請求項8] 前記予測画像生成手段は、過去に復号された画像データから前記予
測ユニットの動きベクトルを用いて、動き補償処理を行い、予測画像
を生成する
ことを特徴とする請求項 1 ～ 7 のいずれか 1 項に記載の画像復号装置
。

[請求項9] 前記画像復元手段は、逆周波数変換処理された残差画像を加算する
ことで画像を復元する
ことを特徴とする請求項 1 ～ 8 のいずれか 1 項に記載の画像復号装置
。

[請求項10] 前記符号化ストリームは、H. 265 で符号化されている
ことを特徴とする請求項 1 ～ 9 のいずれか 1 項に記載の画像復号装置
。

[請求項11] 符号化ユニットは、予測処理の単位としては、1 以上の予測ユニッ
トから構成され、周波数変換処理単位としては、1 以上の変換ユニッ
トから構成され、

前記 1 以上の予測ユニットに対する予測処理と、前記 1 以上の変換
ユニットに対する周波数変換処理とを含む符号化処理によって符号化
された符号化ストリームを復号する画像復号方法であって、

前記予測ユニットの大きさが予め設定された大きさを超える場合、前記変換ユニットの大きさに関わらず、前記予測ユニットを複数のブロックに分割する分割ステップと、

前記予測ユニットを分割することで得られたブロック毎に、前記予測ユニットの予測画像に関する復号処理を行うことで予測画像を生成する予測画像生成ステップと、

前記予測画像生成ステップで生成された予測画像を利用して画像を復元する画像復元ステップとを含むことを特徴とする画像復号方法。

[請求項12]

符号化ユニットは、予測処理の単位としては、1以上の予測ユニットから構成され、周波数変換の処理としては、1以上の変換ユニットから構成され、

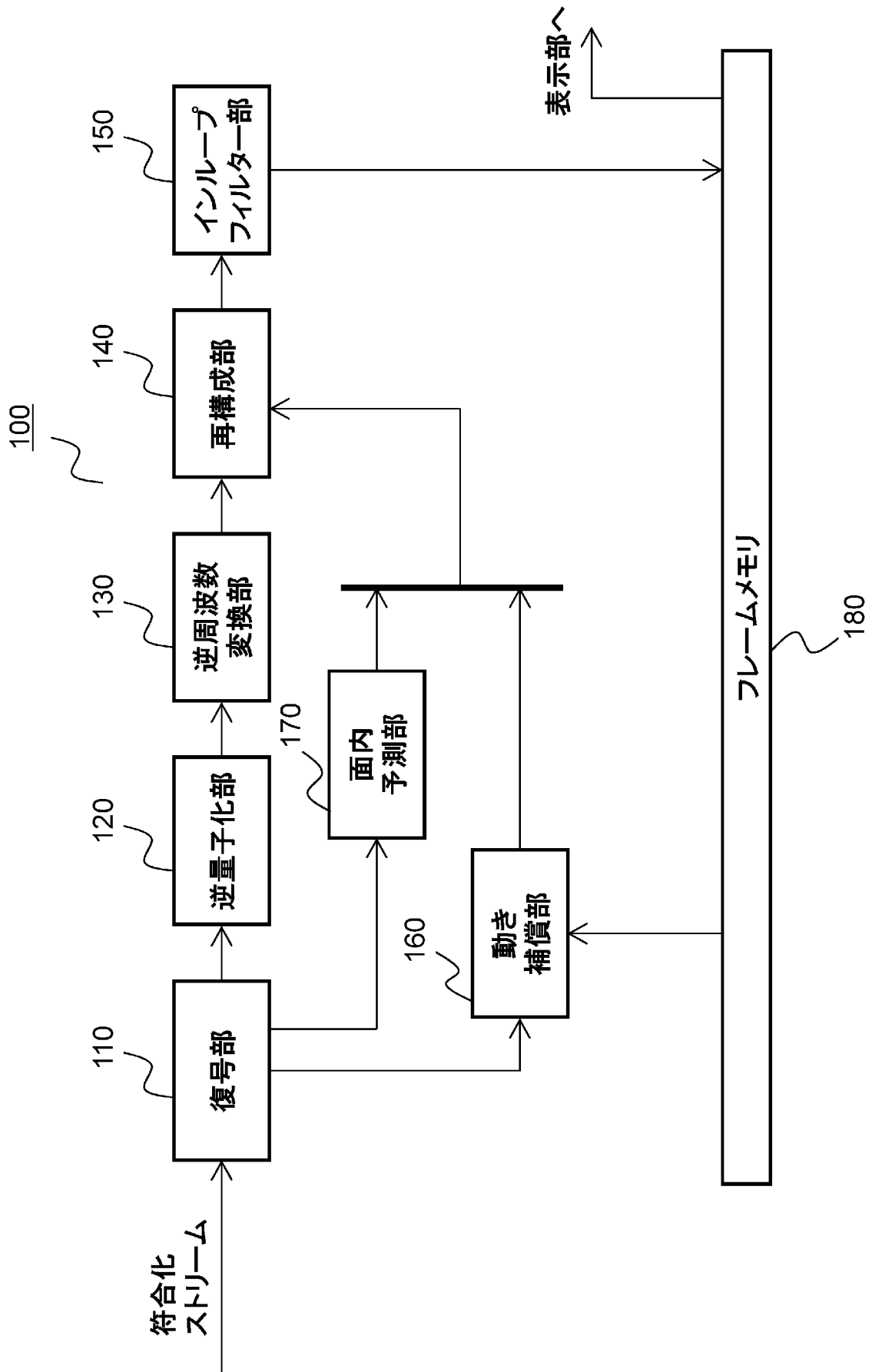
前記1以上の予測ユニットに対する予測処理と、前記1以上の変換ユニットに対する周波数変換処理とを含む符号化処理によって符号化された符号化ストリームを復号する集積回路であって、

前記予測ユニットの大きさが予め設定された大きさを超える場合、前記変換ユニットの大きさに関わらず、前記予測ユニットを複数のブロックに分割する分割部と、

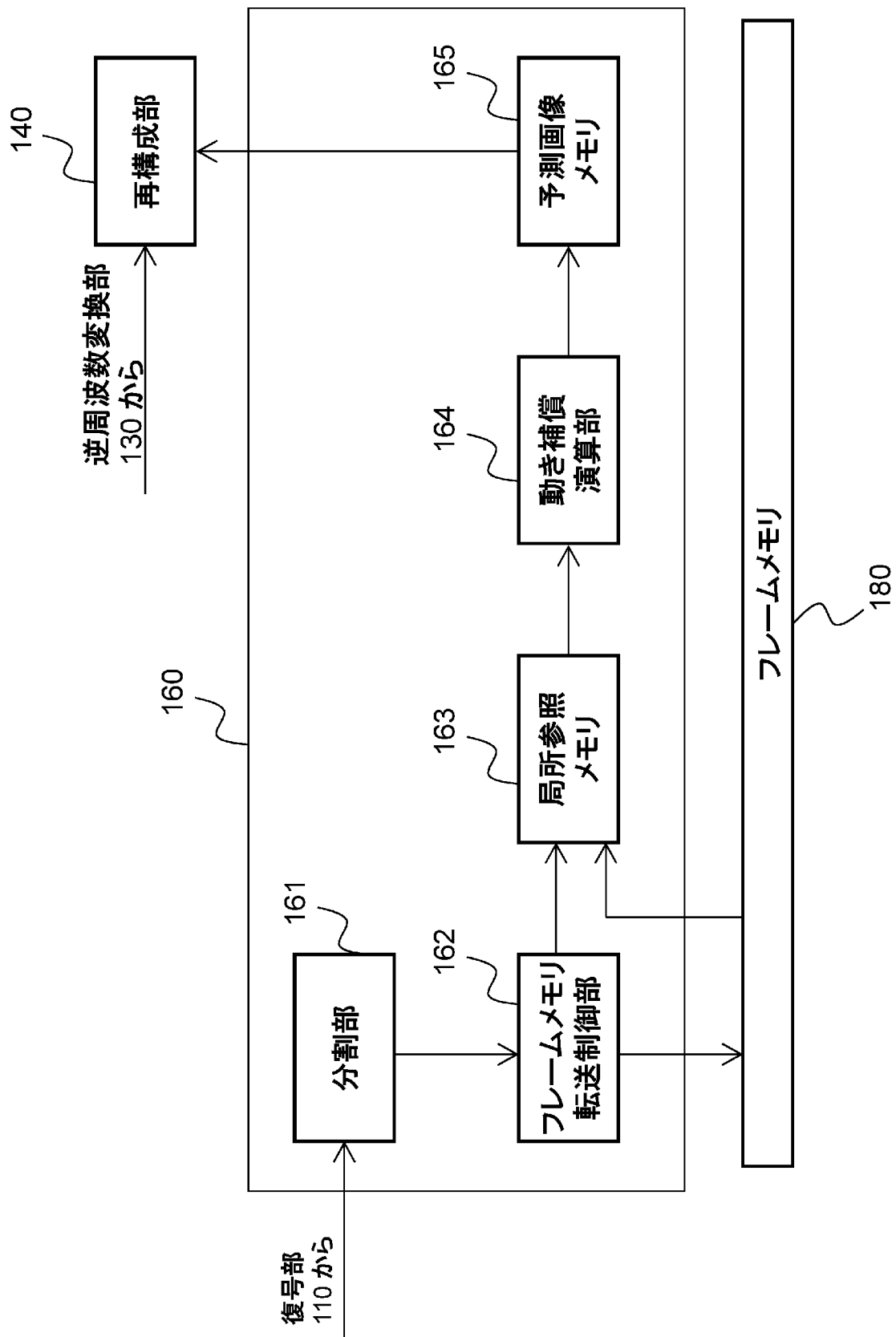
前記予測ユニットを分割することで得られたブロック毎に、前記予測ユニットの予測画像に関する復号処理を行うことで予測画像を生成する予測画像生成部と、

前記予測画像生成部で生成された予測画像を利用して画像を復元する画像復元部とを備えることを特徴とする集積回路。

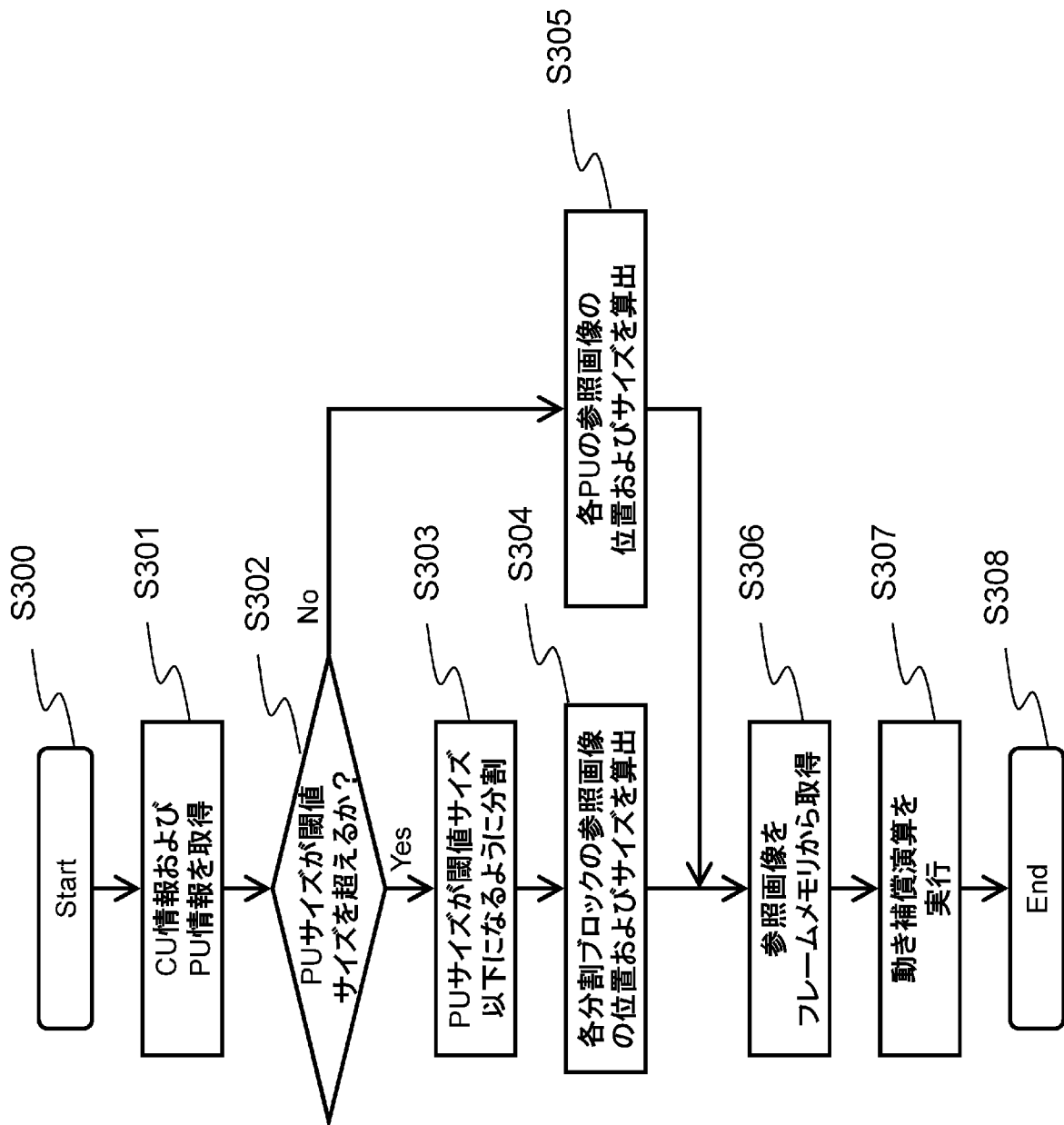
[図1]



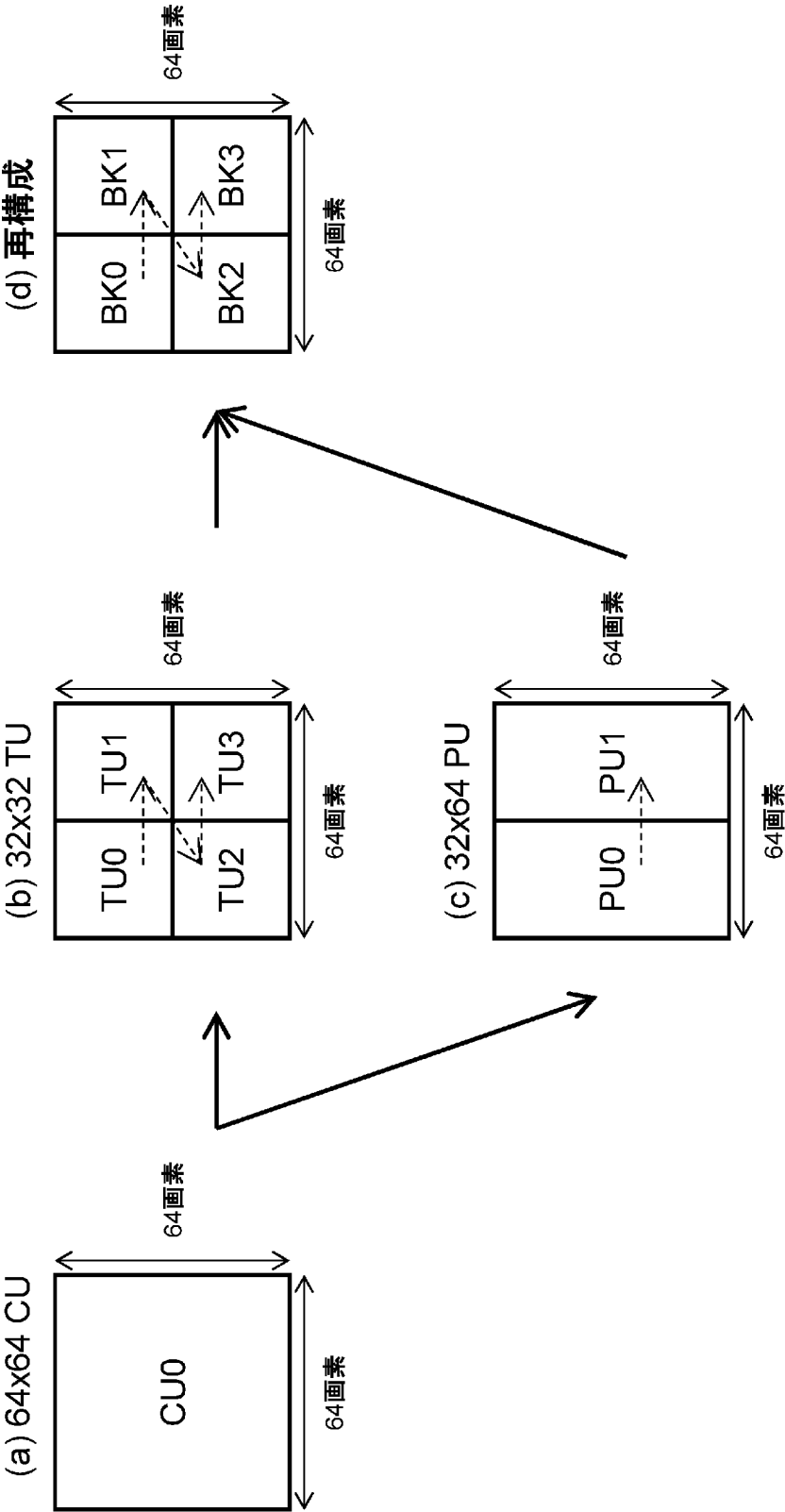
[図2]



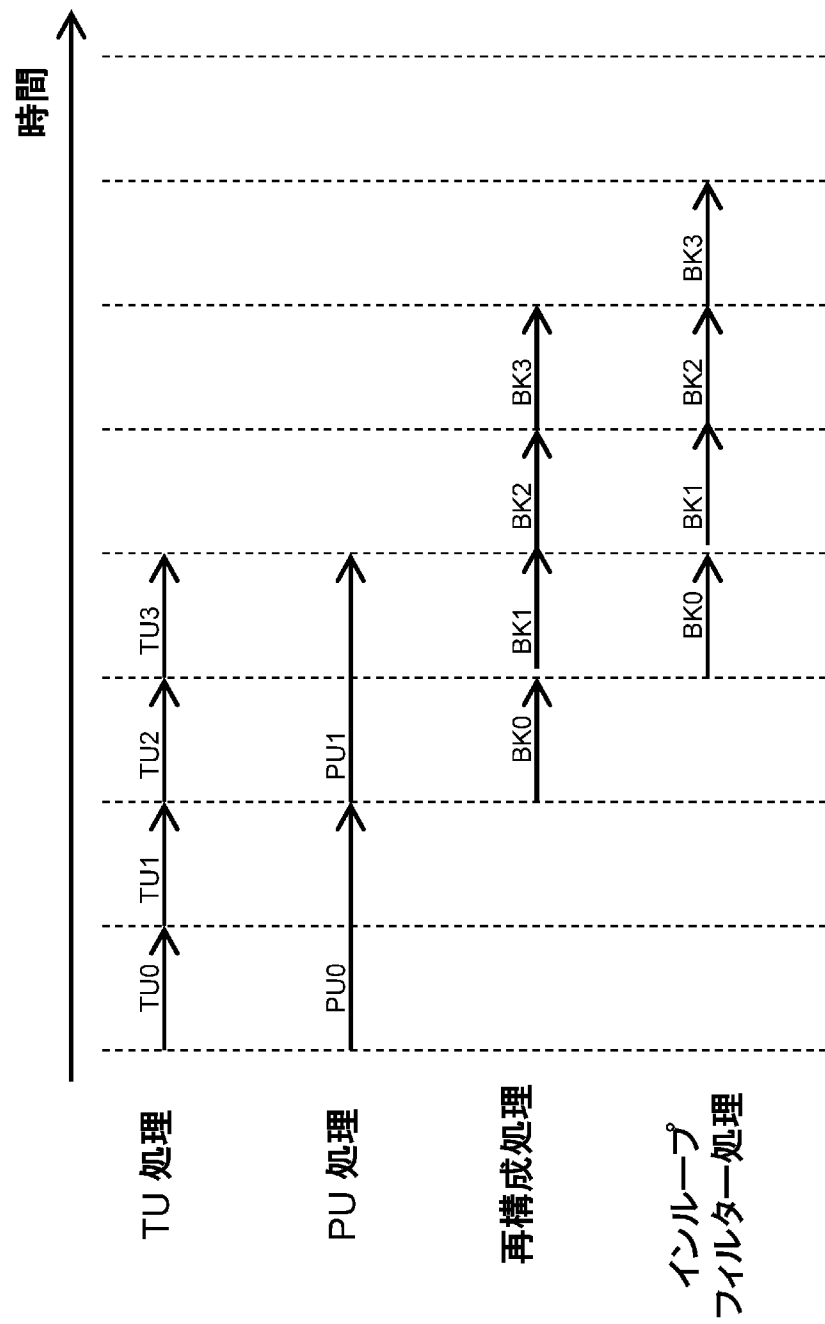
[図3]



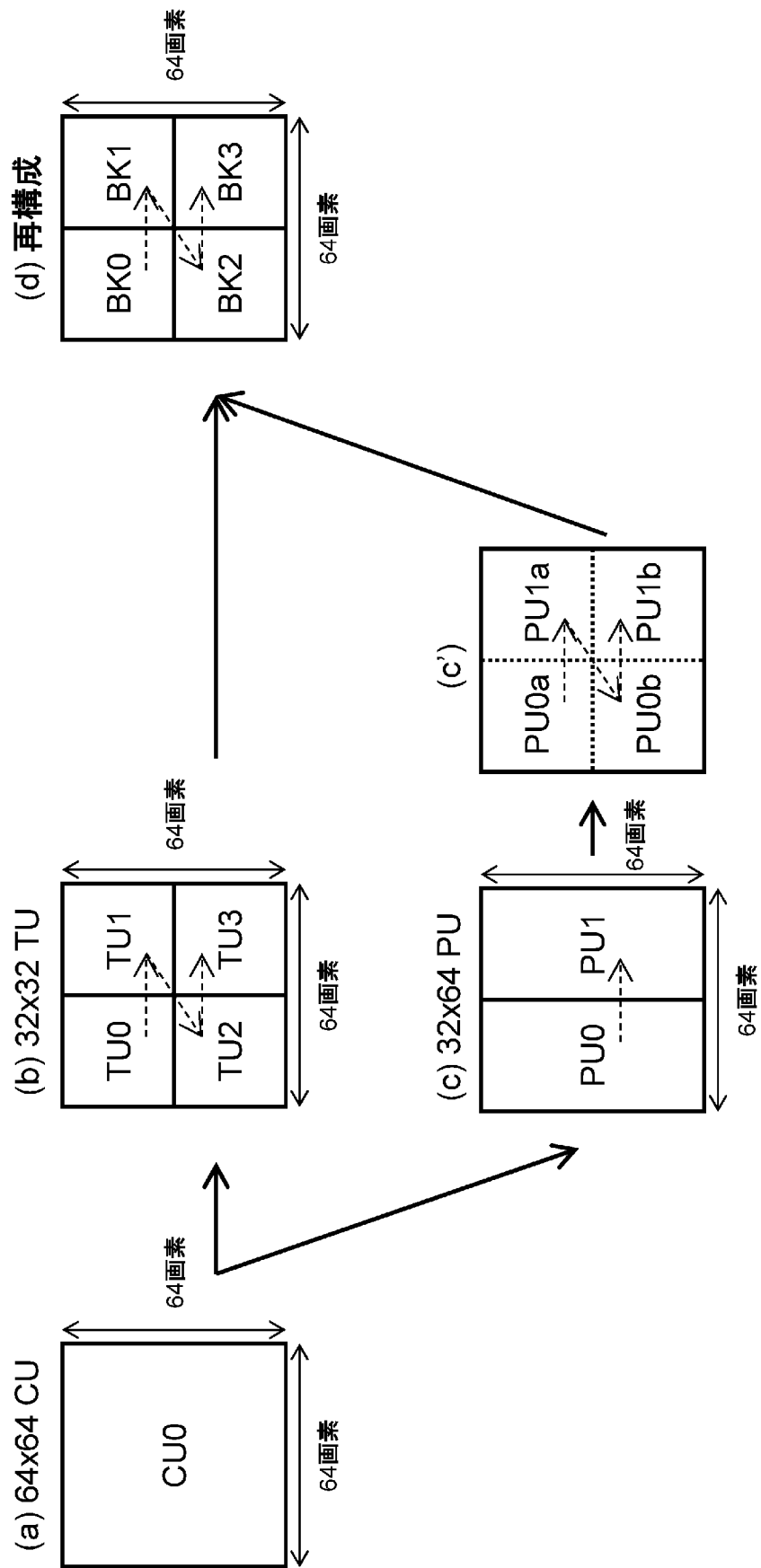
[図4]



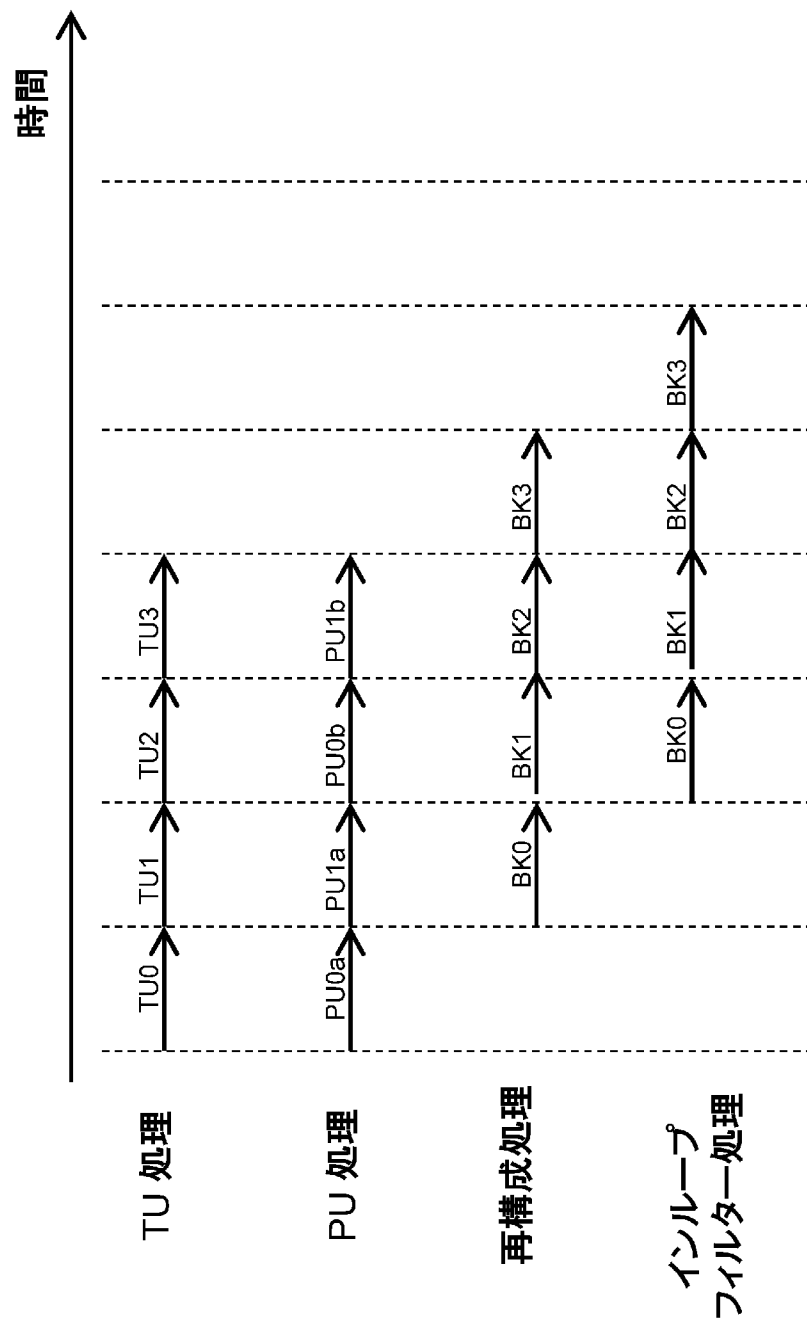
[図5]



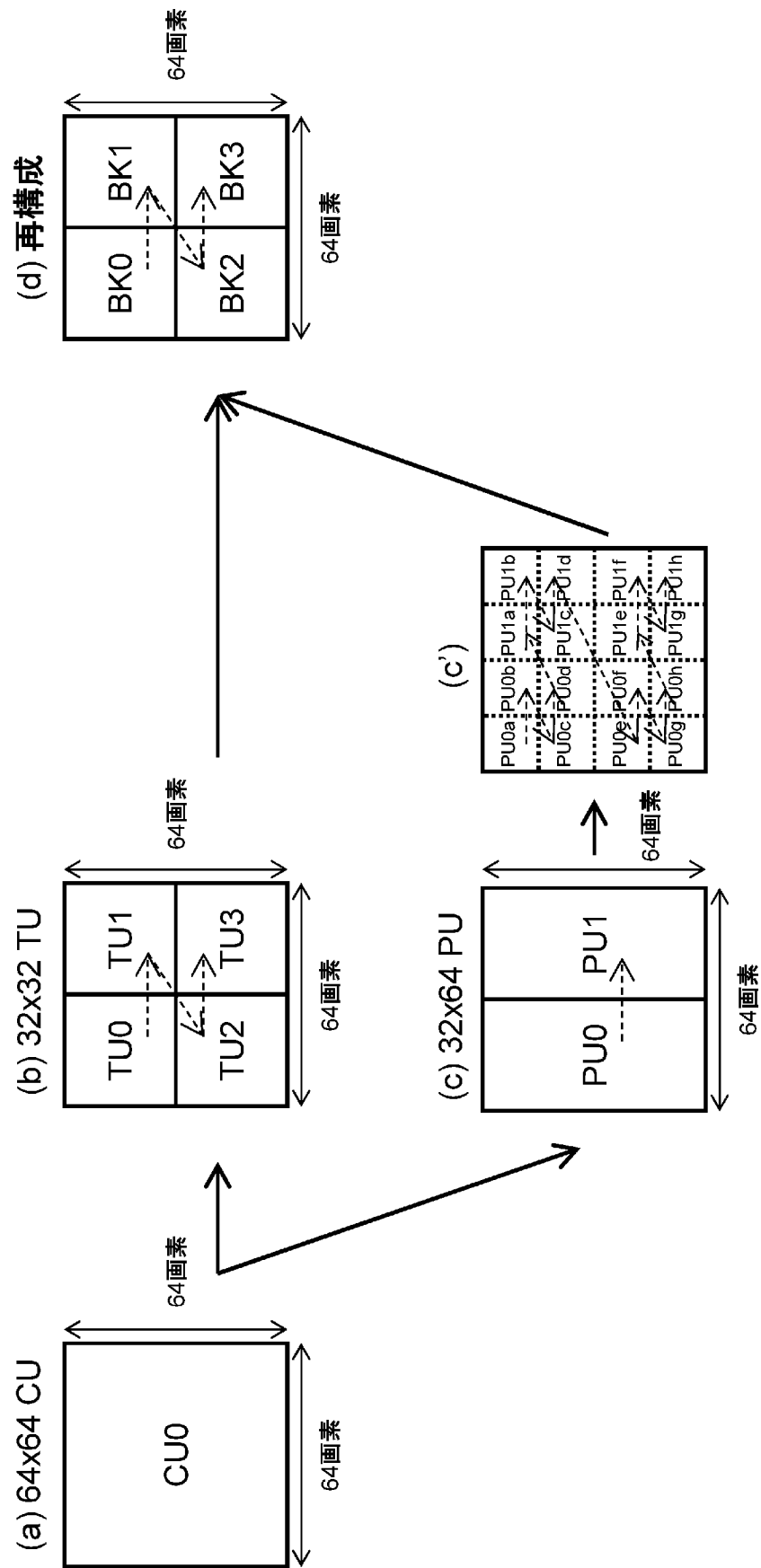
[図6]



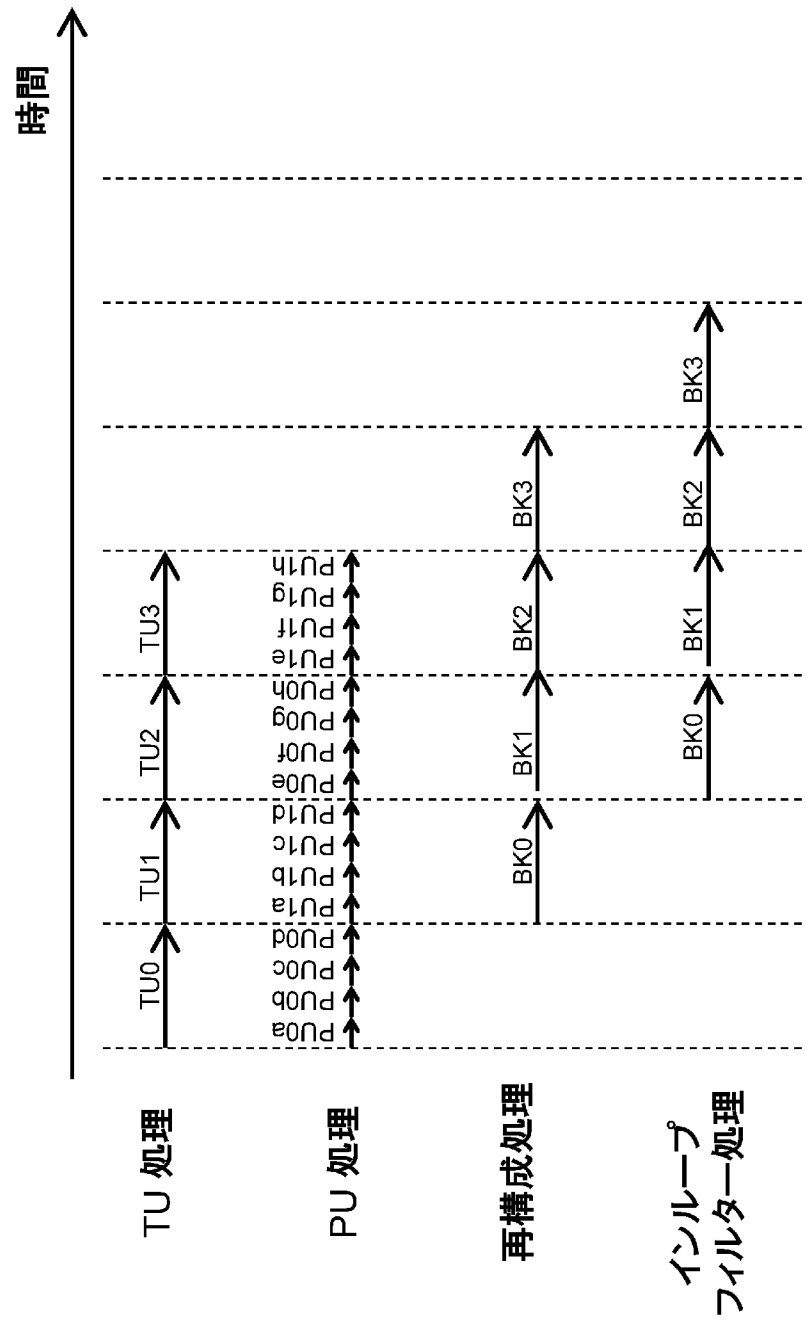
[図7]



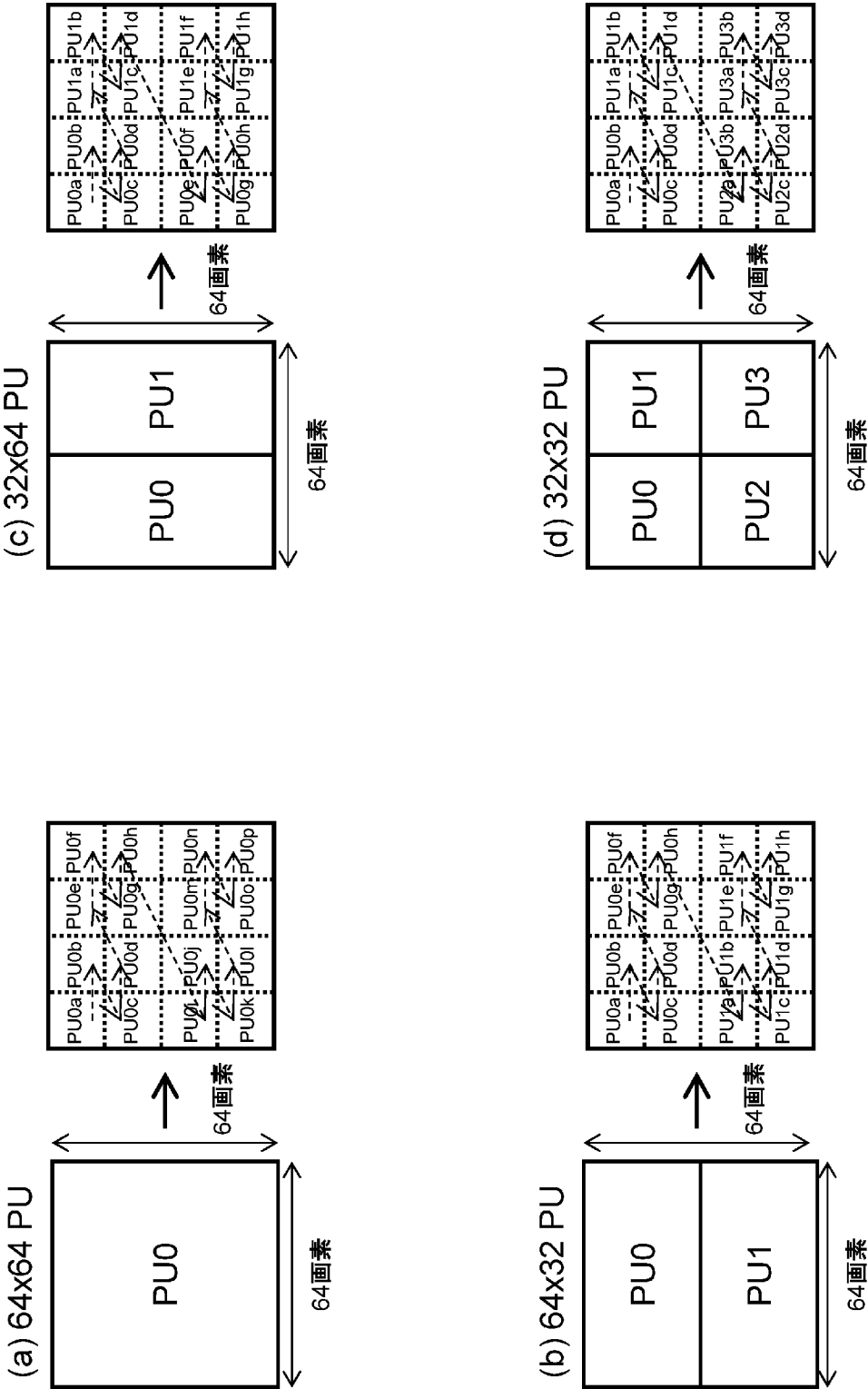
[図8]



[図9]

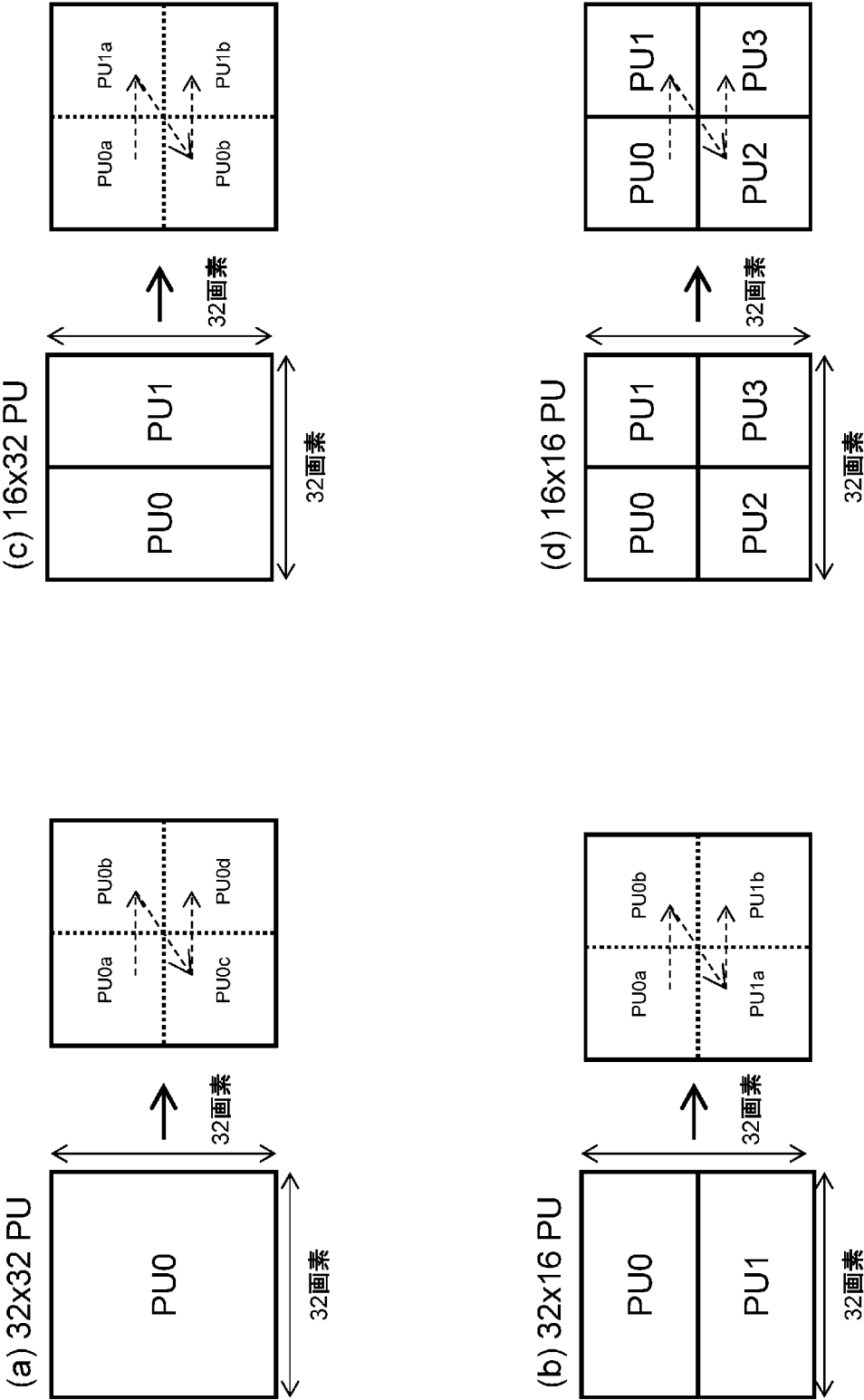


[図10]

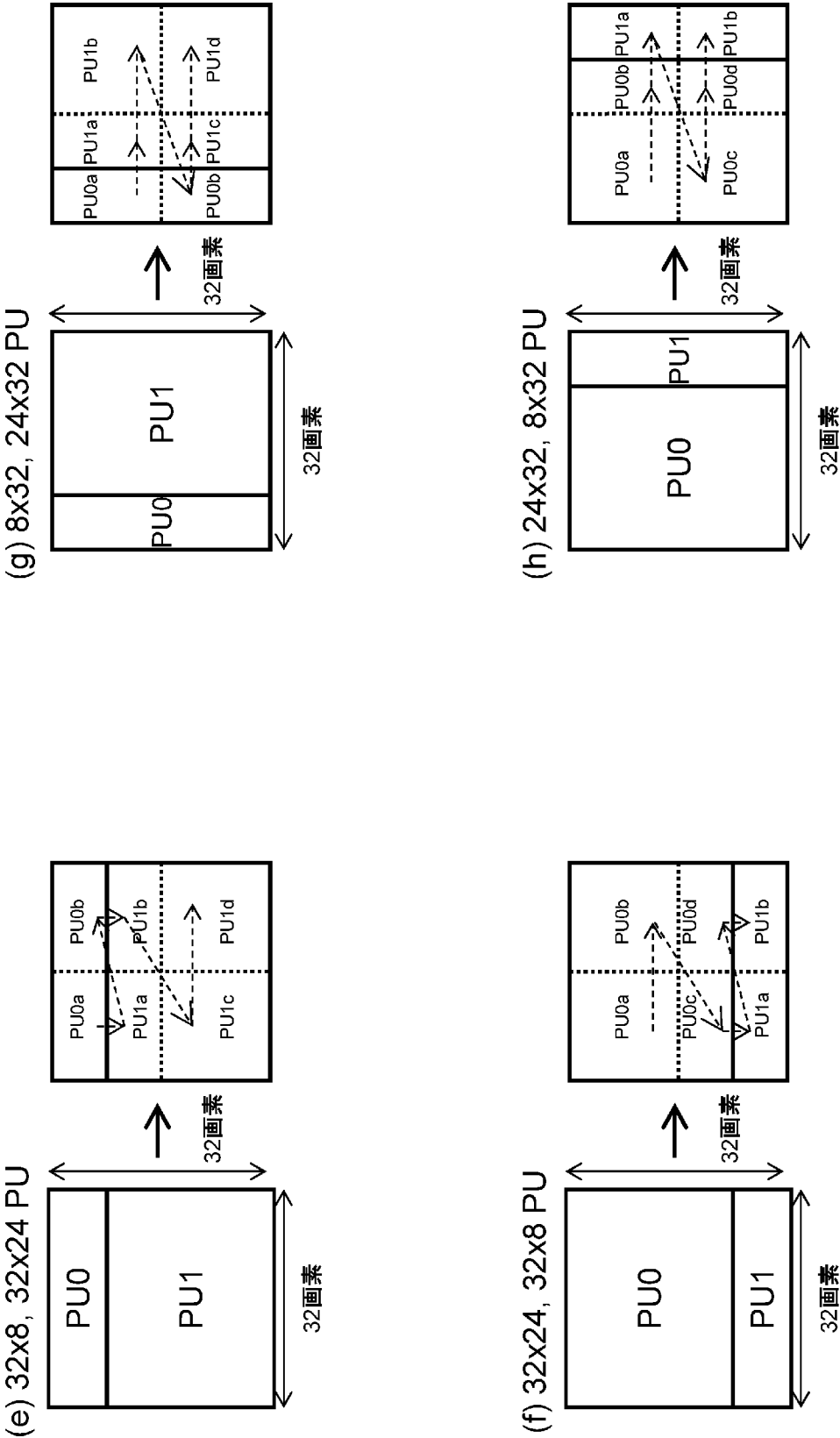


[illegible]

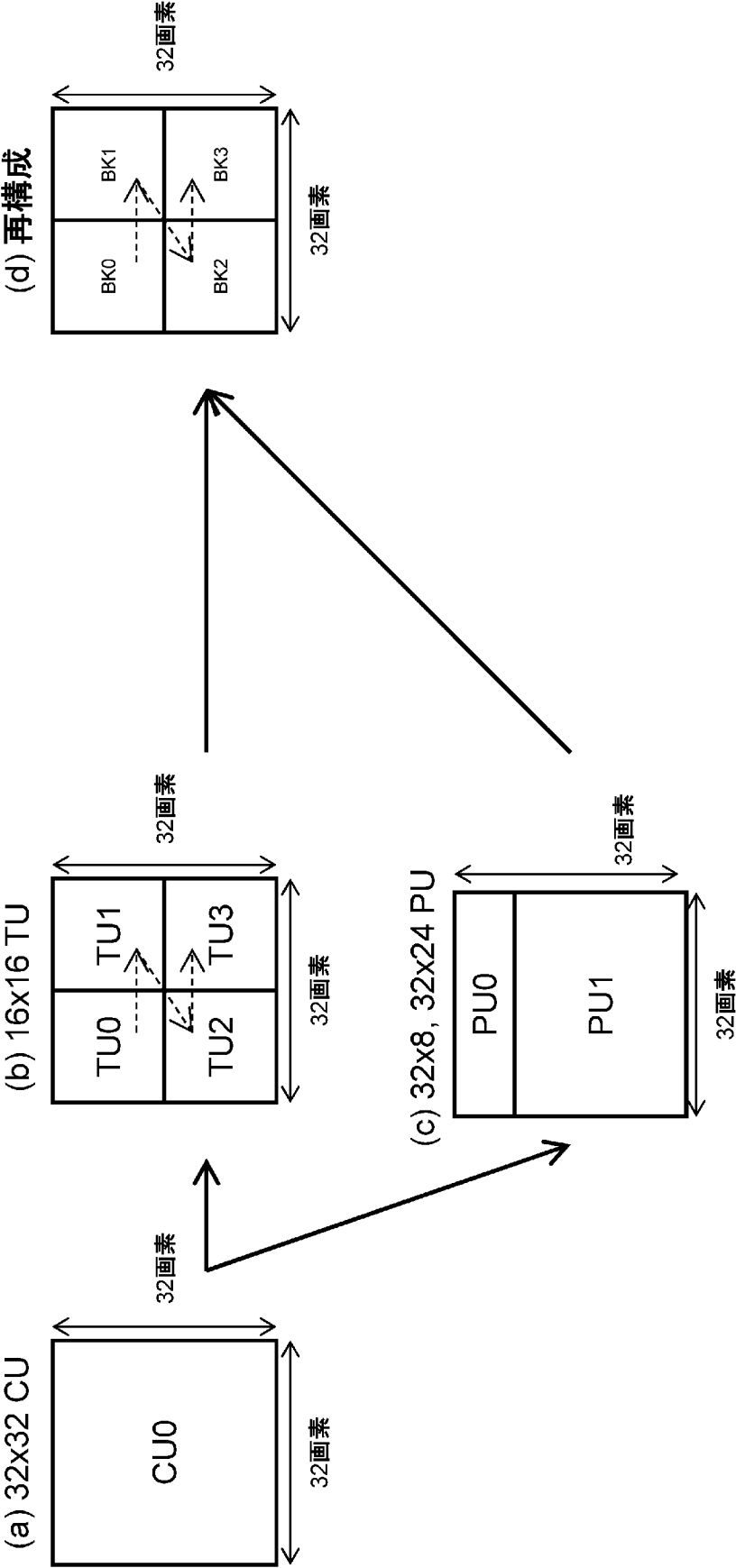
[図12]



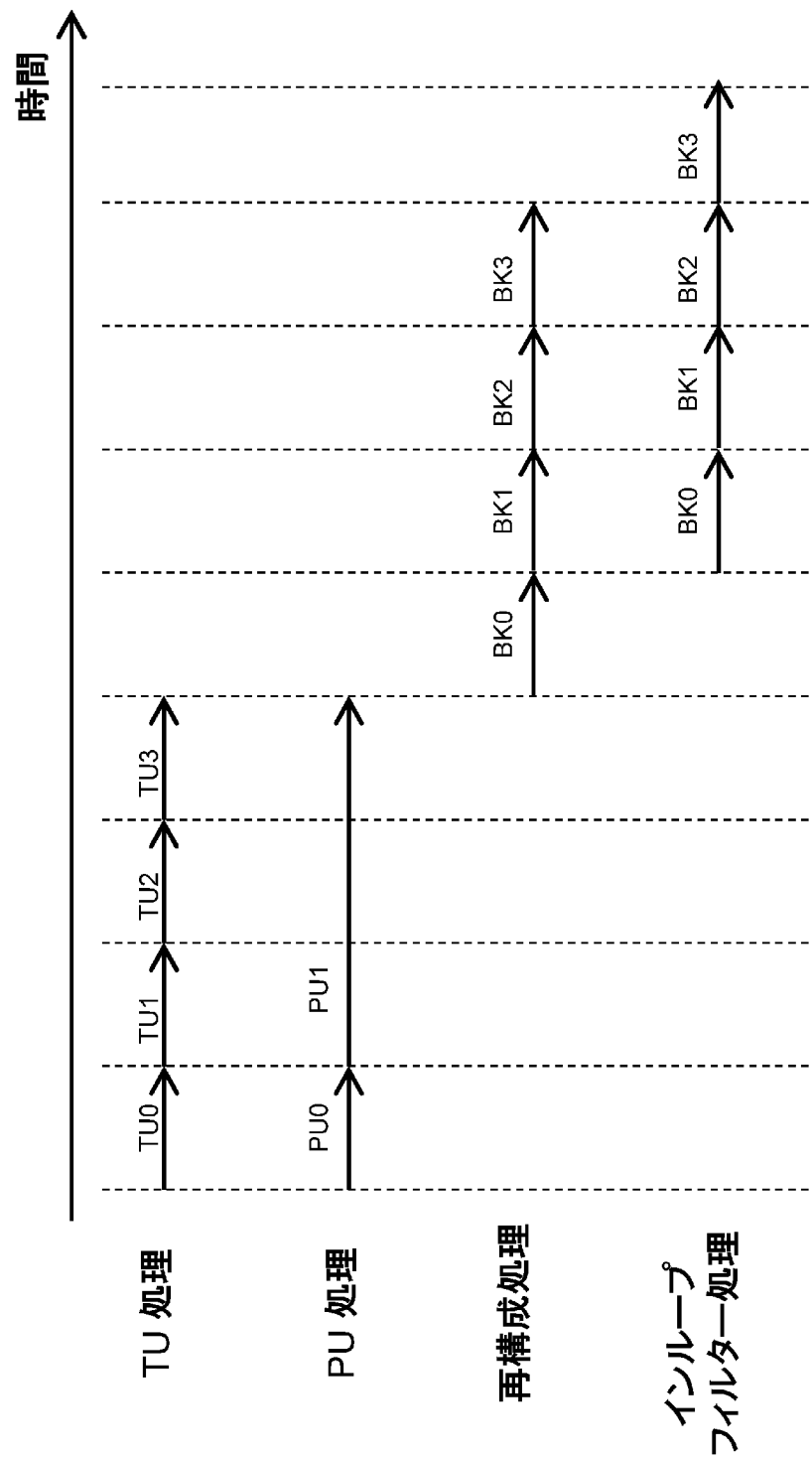
[図13]



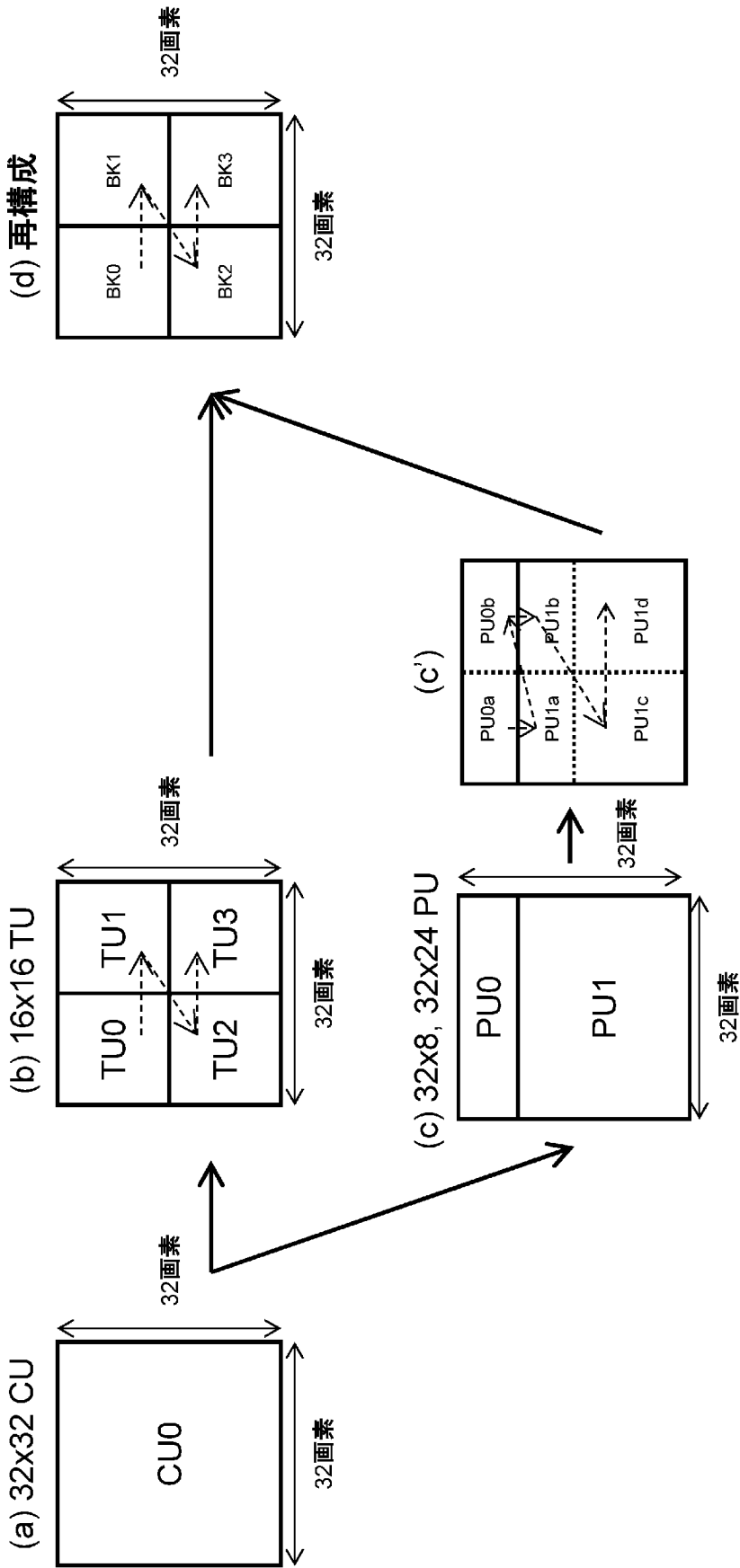
[図14]



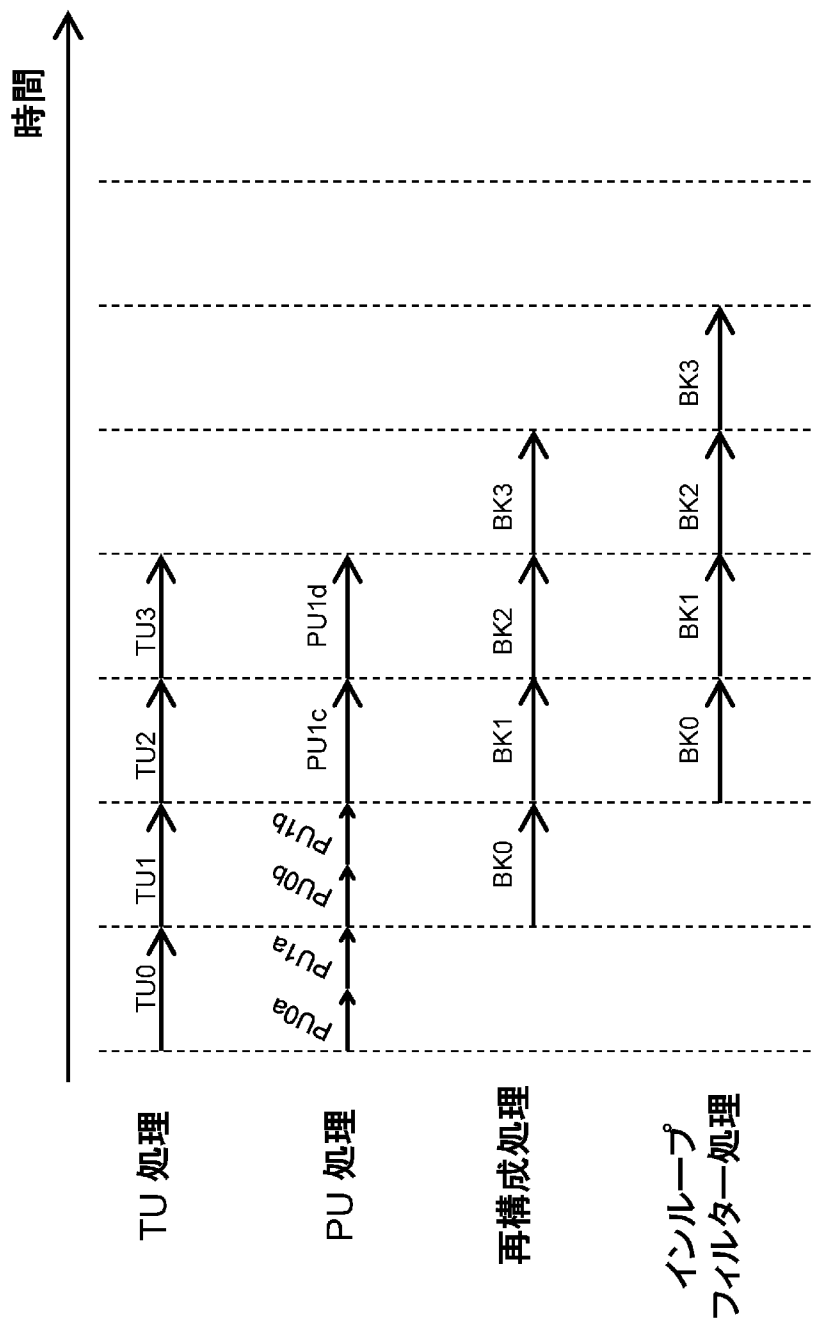
[図15]



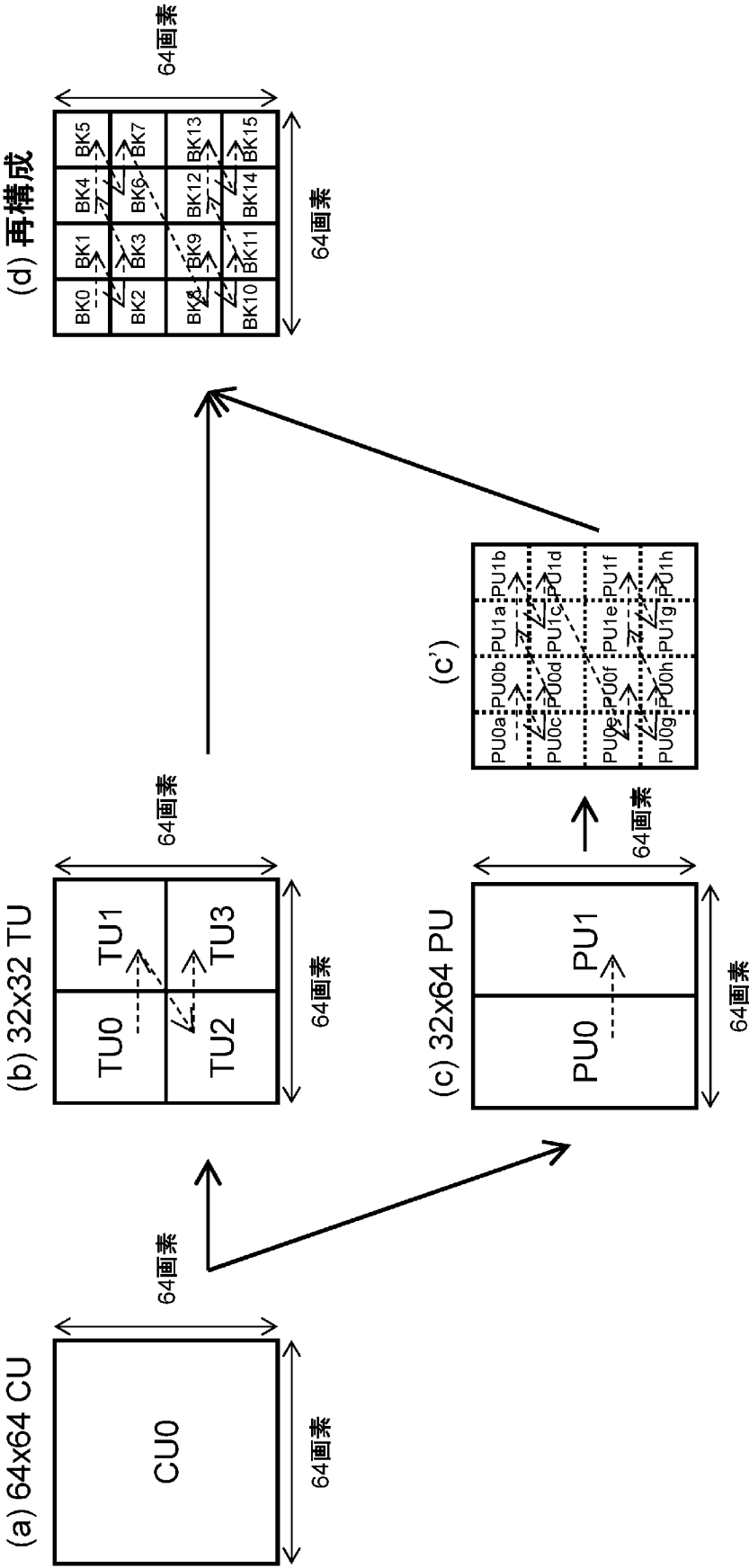
[図16]



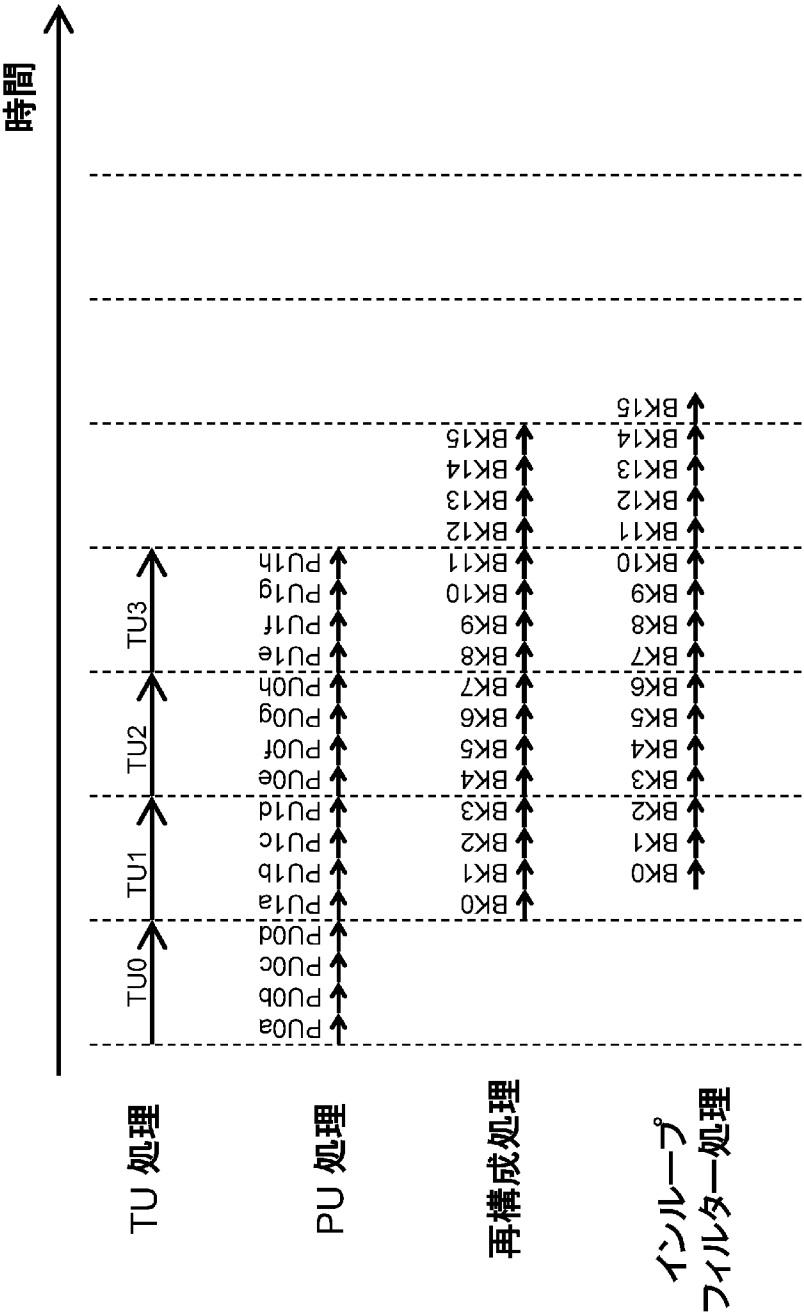
[図17]



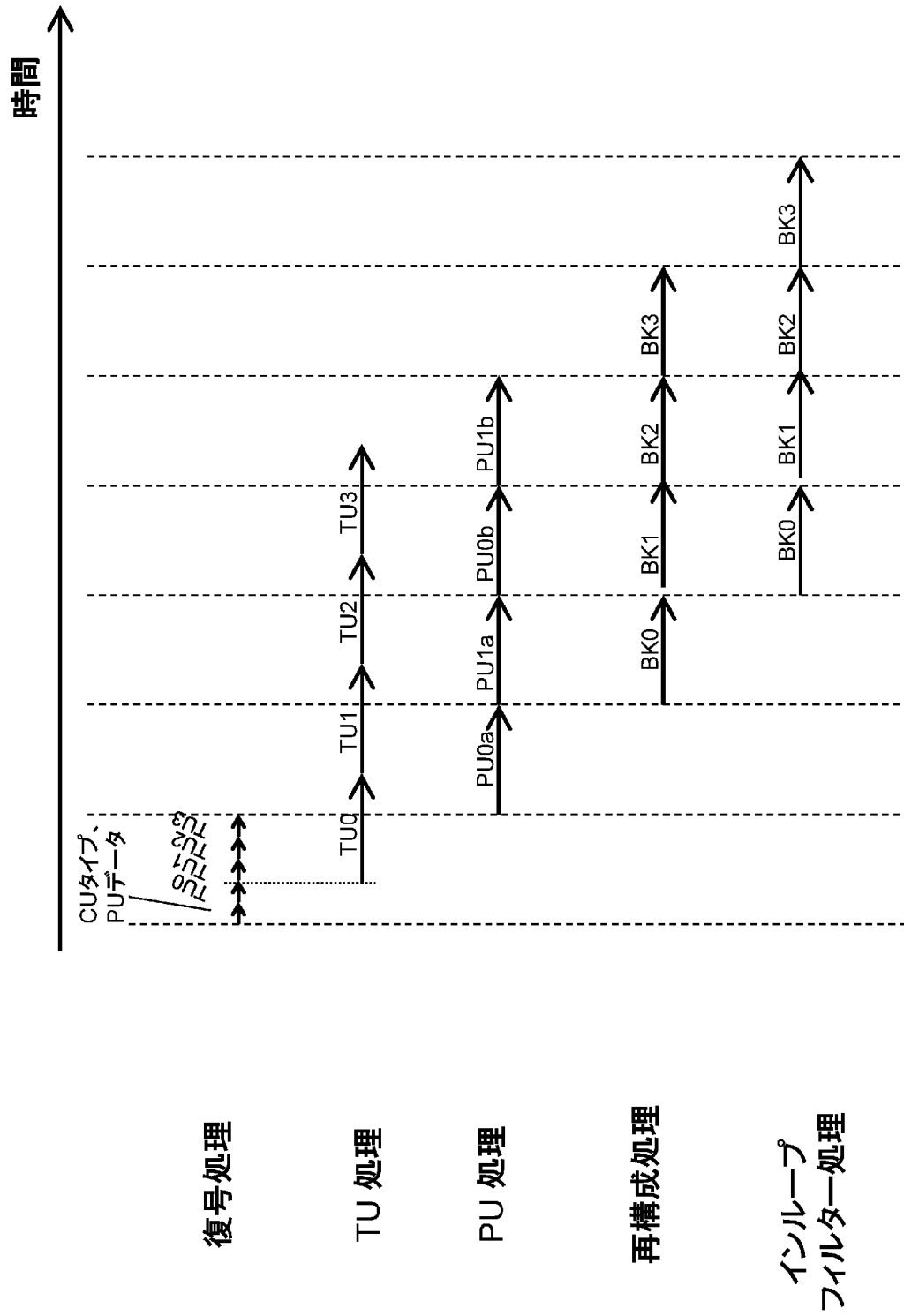
[図18]



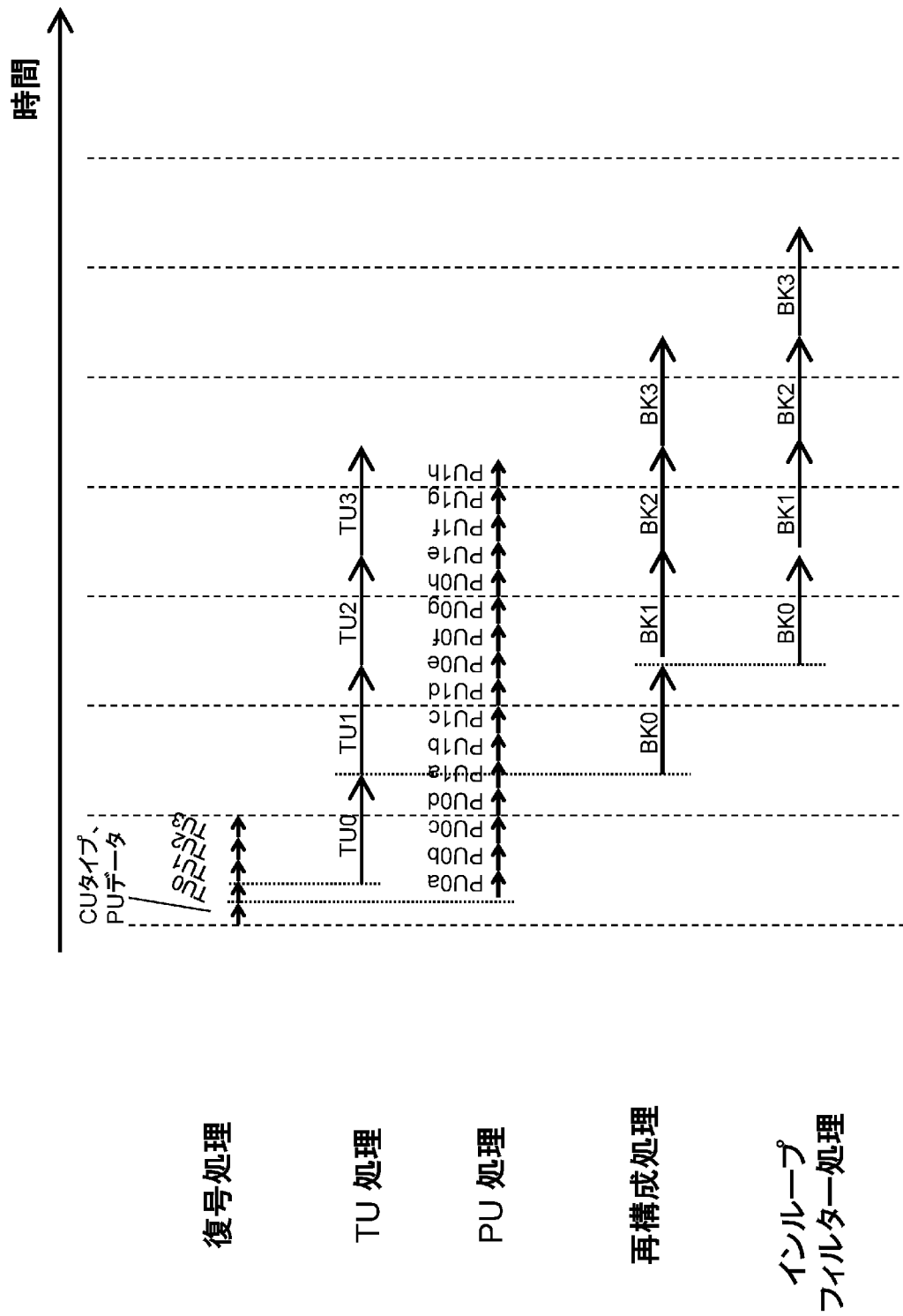
[図19]



[図20]

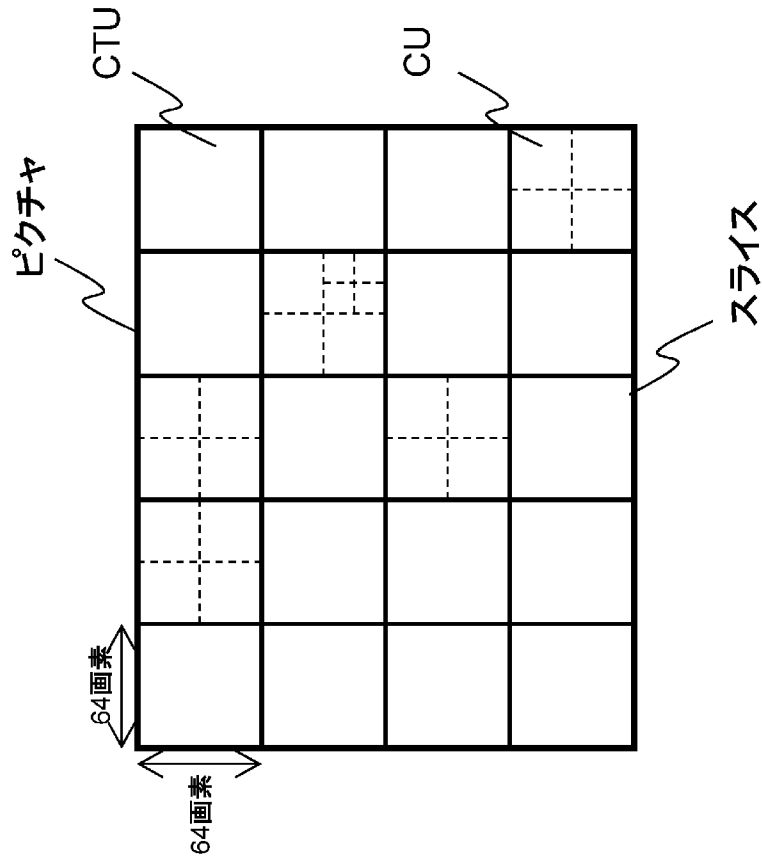


[図21]

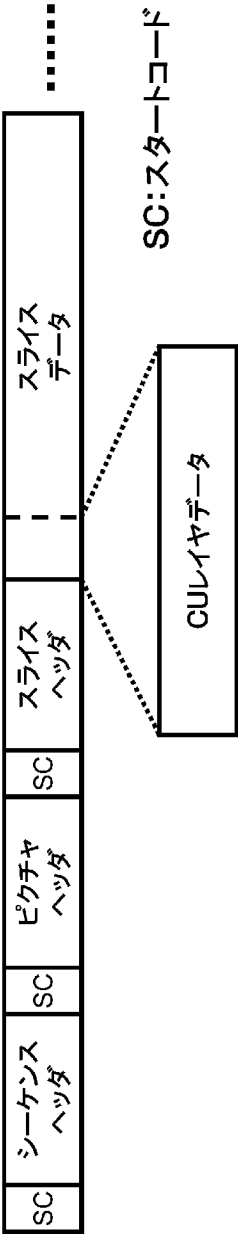


[図22]

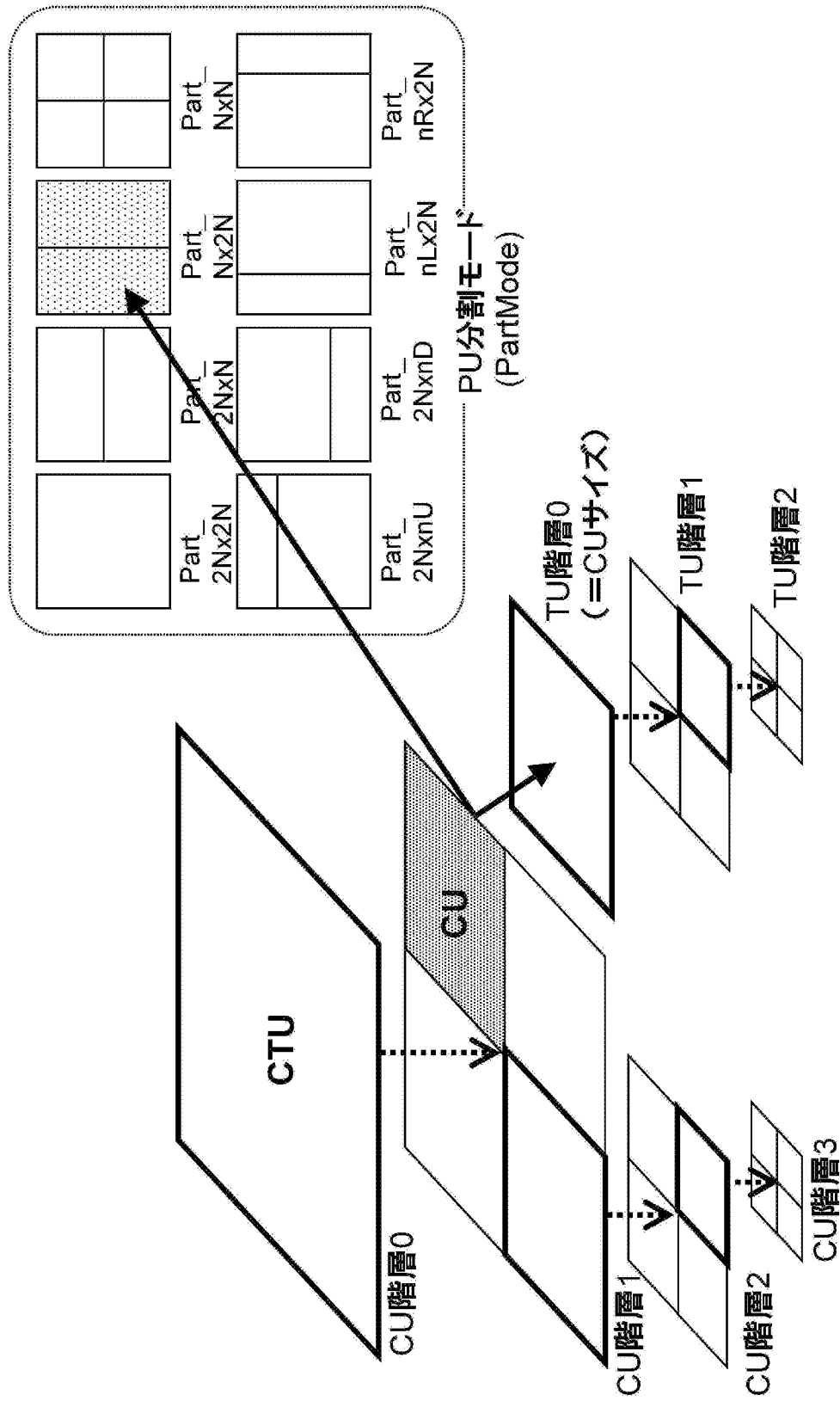
(A)



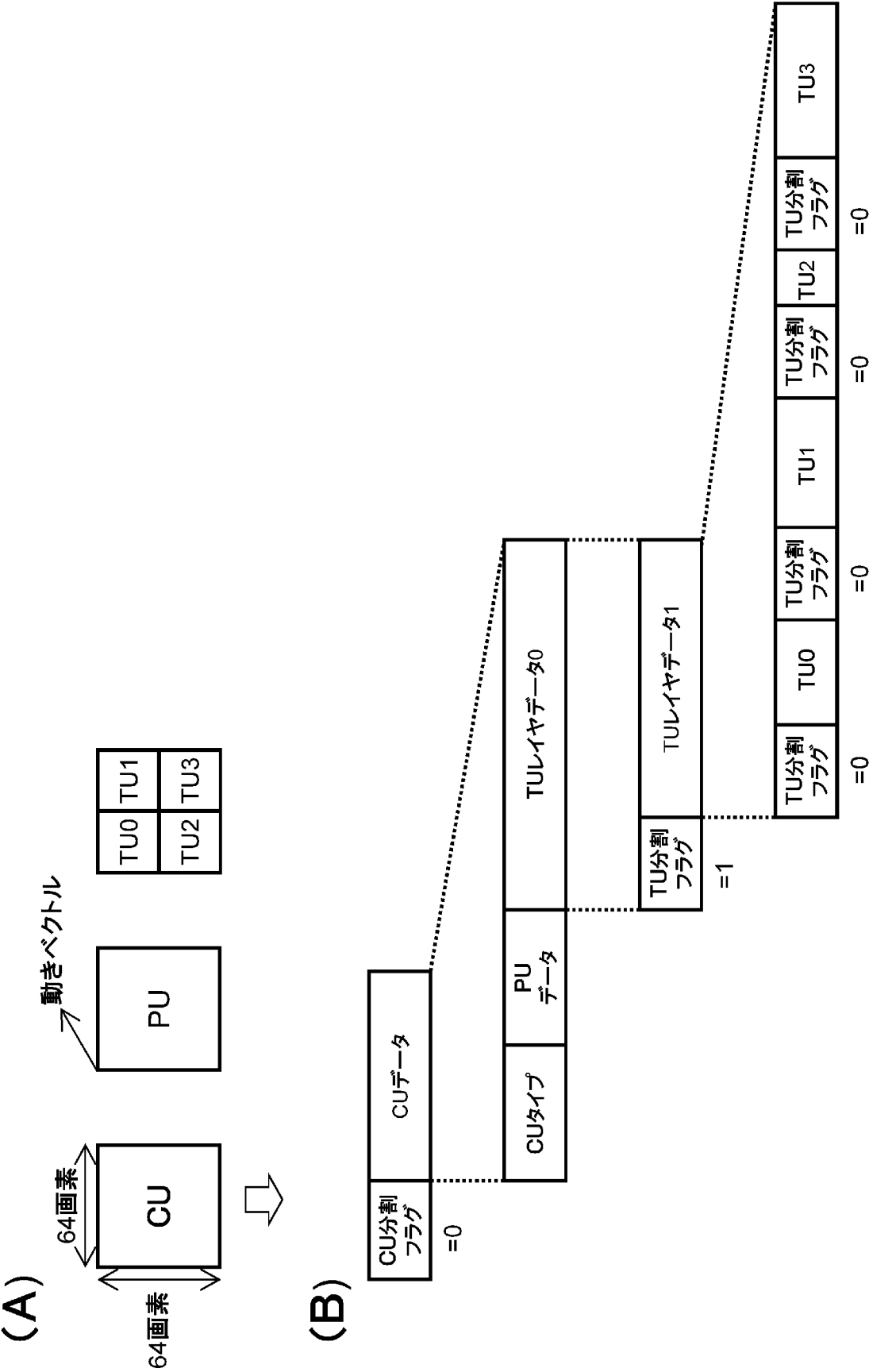
(B)



[図23]

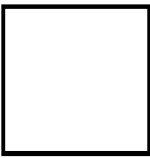
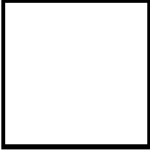
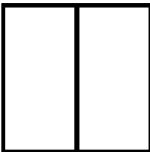
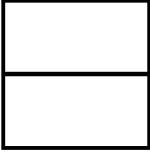
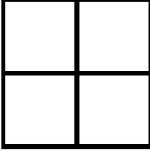
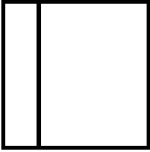
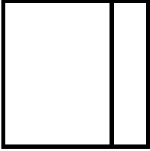
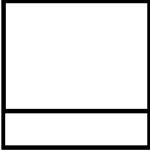
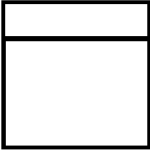
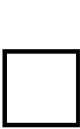
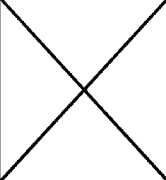
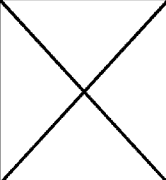


[図24]



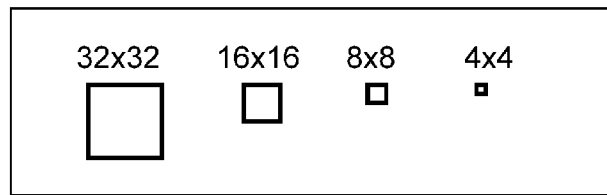
[図25]

PUサイズ

CUサイズ	PartMode							
	Part_ 2Nx2N	Part_ 2NxN	Part_ Nx2N	Part_ NxN	Part_ 2NxnU	Part_ 2NxnD	Part_ nLx2N	Part_ nRx2N
 64x64	 64x64	 64x32	 32x64	 32x32	 64x16 64x48	 64x48 64x16	 16x64 48x64	 48x64 16x64
 32x32	 32x32	 32x16	 16x32	 16x16	 32x8 32x24	 32x24 32x8	 8x32 24x32	 24x32 8x32
 16x16	 16x16	 16x8	 8x16	 8x8	 16x4 16x12	 16x12 16x4	 4x16 12x16	 12x16 4x16
 8x8	 8x8	 8x4	 4x8					

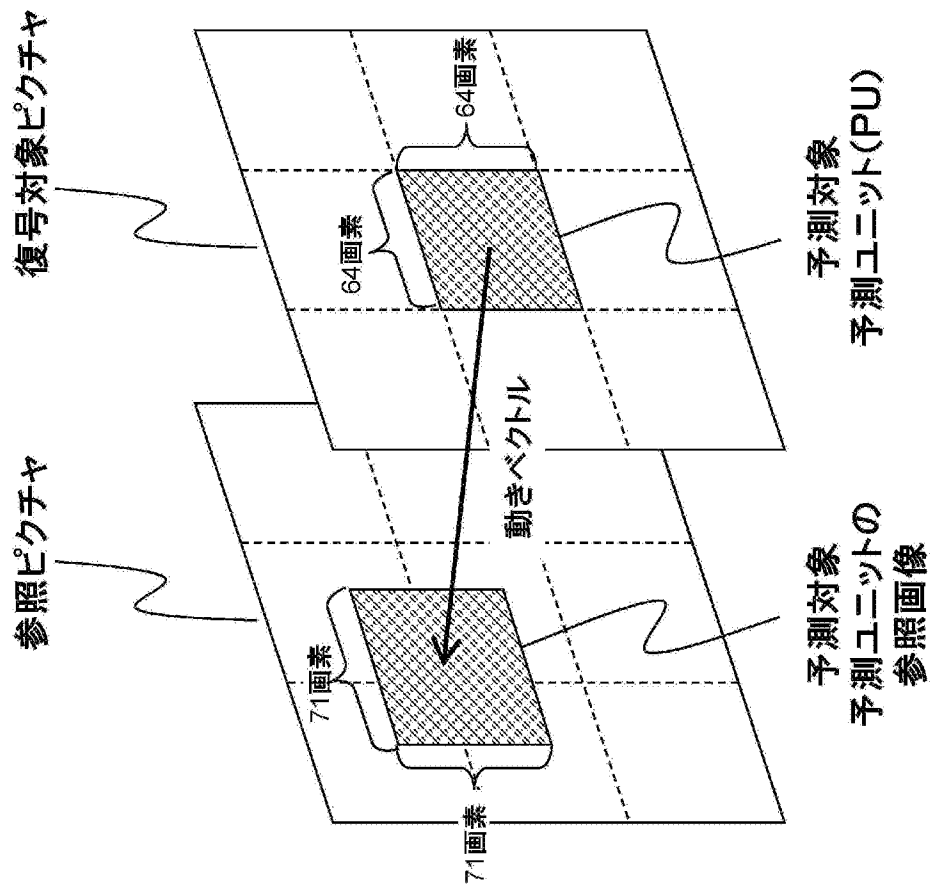
[図26]

TUサイズ

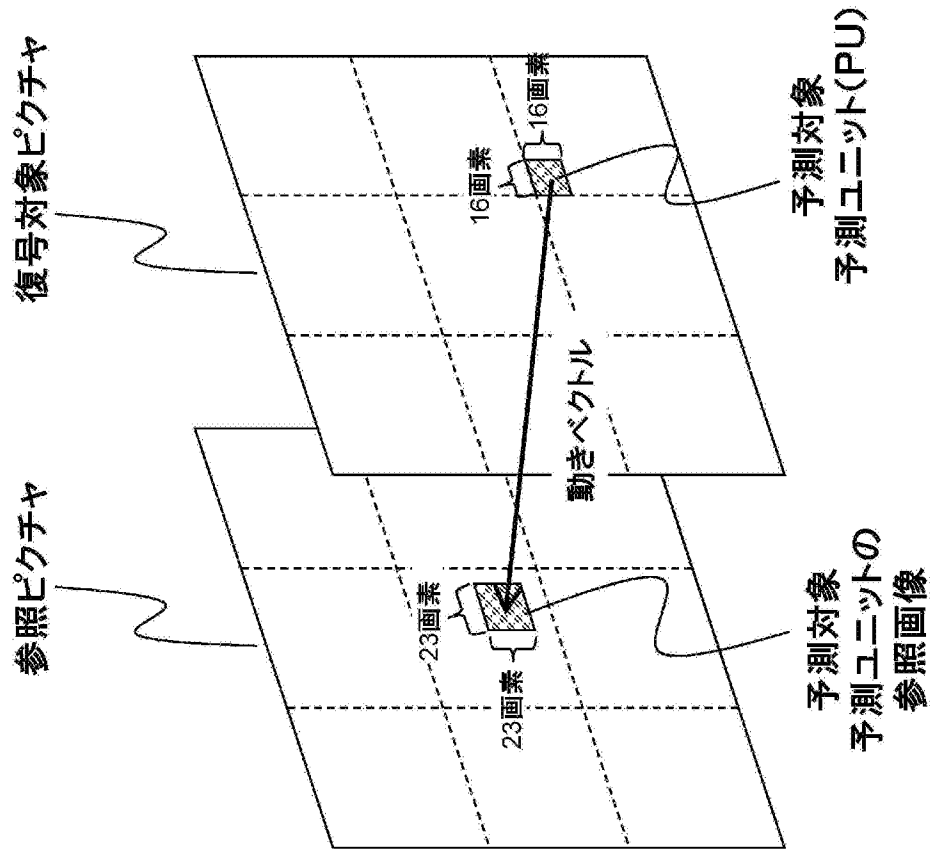


[図27]

(A) 64×64 PU



(B) 16×16 PU



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/005790

A. CLASSIFICATION OF SUBJECT MATTER

H04N19/119(2014.01)i, H04N19/157(2014.01)i, H04N19/176(2014.01)i,
H04N19/42(2014.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N19/00-19/98

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2013/076897 A1 (Panasonic Corp.), 30 May 2013 (30.05.2013), abstract; paragraphs [0107] to [0111], [0193] to [0197], [0231] to [0232]; fig. 5, 14 (Family: none)	1-12
A	JP 2006-311526 A (Matsushita Electric Industrial Co., Ltd.), 09 November 2006 (09.11.2006), abstract; paragraphs [0058] to [0065]; fig. 11 & US 2006/0239354 A1	1-12
A	WO 2013/076888 A1 (Panasonic Corp.), 30 May 2013 (30.05.2013), paragraphs [0129] to [0130], [0164] to [0171]; fig. 12D, 15 & US 2013/0315312 A1 & CN 103222266 A	1-12

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
19 January 2015 (19.01.15)

Date of mailing of the international search report
03 February 2015 (03.02.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04N19/119(2014.01)i, H04N19/157(2014.01)i, H04N19/176(2014.01)i, H04N19/42(2014.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04N19/00-19/98

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2013/076897 A1(パナソニック株式会社), 2013. 05. 30, [要約], 段落[0107]-[0111], [0193]-[0197], [0231]-[0232], 図 5, 14 (ファミリーなし)	1-12
A	JP 2006-311526 A(松下電器産業株式会社), 2006. 11. 09, [要約], 段落[0058]-[0065], 図 11 & US 2006/0239354 A1	1-12

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 9 . 0 1 . 2 0 1 5

国際調査報告の発送日

0 3 . 0 2 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

長谷川 素直

5 C

2 9 4 8

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 4 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2013/076888 A1 (パナソニック株式会社), 2013. 05. 30, 段落[0129]-[0130], [0164]-[0171], 図 12D, 15 & US 2013/0315312 A1 & CN 103222266 A	1-12