

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年3月10日(10.03.2022)



(10) 国際公開番号

WO 2022/049697 A1

(51) 国際特許分類:

H01L 23/12 (2006.01) H01L 25/07 (2006.01)
H01L 23/29 (2006.01) H01L 25/18 (2006.01)
H01L 23/40 (2006.01) H01L 21/52 (2006.01)

(21) 国際出願番号: PCT/JP2020/033445

(22) 国際出願日: 2020年9月3日(03.09.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).

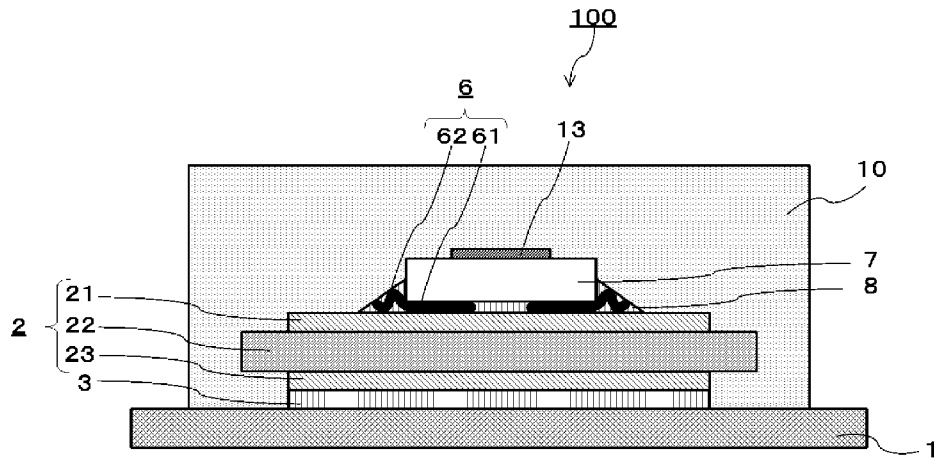
(72) 発明者: 花田 隆一郎 (HANADA, Ryuichiro); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人:村上 加奈子, 外(MURAKAMI, Kanako et al.); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社 知的財産センター内 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) Title: SEMICONDUCTOR DEVICE, POWER CONVERSION DEVICE, AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置、電力変換装置および半導体装置の製造方法



(57) Abstract: In the present invention, there is obtained a semiconductor device that ameliorates joining faults in portions where an insulation substrate and a semiconductor element are joined, or where a base plate and the insulation substrate are joined, so that reliability is improved. This semiconductor device comprises: a semiconductor element (7) that has an electrode (13) on the surface; an insulation substrate (2) that has metal layers (21, 23) on the top surface and the bottom surface, the semiconductor element (7) being joined by a first joining part (8) to the top surface of the top-surface-side metal layer (21); a base plate (1) to which the insulation substrate (2) is joined by a second joining part (3) on the top surface; and a holding part (6) that is embedded in the first joining part (8) and/or the second joining part (3), said holding part (6) being positioned on the inside and outside in the diagonal direction of the corner of the semiconductor element (7) when embedded in the first joining part (8), and positioned inside and outside in the diagonal direction of the corner of the metal layer (23) on the bottom-surface side of the insulation substrate (2) when embedded inside the second joining part (3).

[続葉有]

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(57) 要約: 絶縁基板と半導体素子と、またはベース板と絶縁基板との接合部での接合不良を改善し、信頼性を向上させた半導体装置を得る。表面に電極 (13) を有する半導体素子 (7) と、上面と下面とに金属層 (21, 23) を有し、半導体素子 (7) が上面側の金属層 (21) の上面に第一接合部 (8) で接合された絶縁基板 (2) と、絶縁基板 (2) が上面に第二接合部 (3) で接合されたベース板 (1) と、第一接合部 (8) と第二接合部 (3) との少なくともいずれか一方に埋設され、第一接合部 (8) 内に埋設された場合は半導体素子 (7) の角部の対角方向で内側と外側とに配置され、第二接合部 (3) 内に埋設された場合は絶縁基板 (2) の下面側の金属層 (23) の角部の対角方向で内側と外側とに配置される保持部 (6) と、を備えた半導体装置である。

明 細 書

発明の名称：

半導体装置、電力変換装置および半導体装置の製造方法

技術分野

[0001] 本開示は、保持部を用いて接合した半導体装置、半導体装置の製造方法および電力変換装置に関する。

背景技術

[0002] 半導体装置においては、半導体素子、絶縁基板およびベース板を備えており、半導体素子と絶縁基板と、絶縁基板とベース板とは接合部材を介して接合されている。

[0003] しかしながら、接合部材の上部に配置される部材が、接合部材の下部に配置される部材に対して傾いた状態で接合される場合がある。このような状態で部材同士を接合すると、上下の部材間において、接合部材の厚みに不均一が生じ、接合不良の原因となる。このため、接合部材の上部の部材と接合部材の下部の部材との傾きを少なく接合し、接合部材の上下に配置される部材間での接合不良を低減することが求められる。

[0004] そこで、部材間の接合時の傾きを低減する目的で、はんだ接合材の外周部に絶縁性樹脂スペーサを備えた半導体装置が開示されている（例えば、特許文献1）。また、塗布剤層内に基材と電子部品との間隔を規制し、加熱により形状変化しない複数の導電性の固体スペーサが埋設された半導体装置が開示されている（例えば、特許文献2）。さらに、半導体素子の外周部にボンディングワイヤ線を配置した半導体装置が開示されている（例えば、特許文献3）。

先行技術文献

特許文献

[0005] 特許文献1：特開2013-3822号公報

特許文献2：特開2012-28433号公報

特許文献3：特開2009-170543号公報

発明の概要

発明が解決しようとする課題

[0006] しかしながら、特許文献1に記載の半導体装置においては、スペーサが、絶縁性の樹脂であるため、はんだとの濡れ性はそれほど高くなく、き裂の起点となりうる場合があった。また、特許文献2に記載の半導体装置においては、固体スペーサの配置の仕方によっては、はんだの熔融時に、はんだの濡れ広がりを妨げる、または、気泡の抜けを妨げるため、接合不良が発生する場合があった。さらに、特許文献3に記載の半導体装置においては、ボンディングワイヤ線により、半導体素子の接合位置精度を向上することができるが、はんだ（接合部）の濡れ広がりを調整する機能はなく、はんだ接合不良が生じる場合があった。このため、従来の半導体装置では、接合不良の改善が十分ではなく、半導体装置の信頼性が劣化する問題点があった。

[0007] 本開示は、上述のような問題を解決するためになされたもので、保持部を用いて半導体装置における接合部の上下に配置される部材間の接合不良を改善することで、信頼性を向上させた半導体装置を得ることを目的としている。

課題を解決するための手段

[0008] 本開示に係る半導体装置は、表面に電極を有する半導体素子と、上面と下面とに金属層を有し、半導体素子が上面側の金属層上に第一接合部で接合された絶縁基板と、絶縁基板が上面に第二接合部で接合されたベース板と、第一接合部と第二接合部との少なくともいずれか一方に埋設され、第一接合部内に埋設された場合は半導体素子の角部の対角方向で内側と外側とに配置され、第二接合部内に埋設された場合は絶縁基板の下面側の金属層の角部の対角方向で内側と外側とに配置される保持部と、を備えた半導体装置である。

発明の効果

[0009] 本開示によれば、接合部の角部の内側と外側とに保持部を設けたので、接

合部の上下に配置された部材間の接合性の向上が可能となり、半導体装置の信頼性を向上させることができる。

図面の簡単な説明

- [0010] [図1]実施の形態1における半導体装置を示す平面構造模式図である。
- [図2]実施の形態1における半導体装置を示す断面構造模式図である。
- [図3]実施の形態1における半導体装置を示す断面構造模式図である。
- [図4]実施の形態1における半導体装置の保持部を示す平面構造模式図である。
- 。
- [図5]実施の形態1における半導体装置の接合部を示す断面構造模式図である。
- 。
- [図6]実施の形態1における半導体装置の接合部を示す断面構造模式図である。
- 。
- [図7]実施の形態1における半導体装置の他の接合部を示す断面構造模式図である。
- [図8]実施の形態1における半導体装置の他の接合部を示す断面構造模式図である。
- [図9]実施の形態1における半導体装置の他の接合部を示す平面構造模式図である。
- [図10]実施の形態1における半導体装置の他の接合部を示す断面構造模式図である。
- [図11]実施の形態1における半導体装置の他の接合部を示す断面構造模式図である。
- [図12]実施の形態1における半導体装置の他の接合部を示す平面構造模式図である。
- [図13]実施の形態1における半導体装置の他の保持部を示す平面構造模式図である。
- [図14]実施の形態1における他の半導体装置を示す断面構造模式図である。
- [図15]実施の形態2における半導体装置を示す平面構造模式図である。

[図16]実施の形態2における半導体装置を示す断面構造模式図である。

[図17]実施の形態2における半導体装置を示す断面構造模式図である。

[図18]実施の形態2における半導体装置の保持部を示す平面構造模式図である。

[図19]実施の形態3における半導体装置を示す平面構造模式図である。

[図20]実施の形態3における半導体装置を示す断面構造模式図である。

[図21]実施の形態3における半導体装置を示す断面構造模式図である。

[図22]実施の形態3における半導体装置の保持部を示す断面構造模式図である。

[図23]実施の形態4における半導体装置を示す平面構造模式図である。

[図24]実施の形態4における半導体装置を示す断面構造模式図である。

[図25]実施の形態4における半導体装置を示す断面構造模式図である。

[図26]実施の形態4における半導体装置の保持部を示す平面構造模式図である。

[図27]実施の形態5における電力変換装置を適用した電力変換システムの構成を示すブロック図である。

発明を実施するための形態

[0011] はじめに、本開示の半導体装置の全体構成について、図面を参照しながら説明する。なお、図は模式的なものであり、示された構成要素の正確な大きさなどを反映するものではない。また、同一の符号を付したものは、同一又はこれに相当するものであり、このことは明細書の全文において共通することである。

[0012] 実施の形態1.

図1は、実施の形態1における半導体装置を示す平面構造模式図である。

図2は、実施の形態1における半導体装置を示す断面構造模式図である。図

3は、実施の形態1における半導体装置を示す他の断面構造模式図である。

図4は、実施の形態1における半導体装置の保持部を示す平面構造模式図である。図2は、図1の一点鎖線A Aにおける断面構造模式図である。図3は

、図 1 の一点鎖線 B B における断面構造模式図である。図 4 は、第一接合部 8 を透過して、第一保持部 6 の配置を上側から見た平面構造模式図である。

[0013] 図において、半導体装置 100 は、ベース板 1 と、絶縁基板 2 と、接合部である第一接合部 8 と、接合部である第二接合部 3 と、保持部である第一保持部 6 と、半導体素子 7 と、配線部であるボンディングワイヤ 9 と、封止部 10 と、電極端子 12 と、を備えている。

[0014] 図において、半導体装置 100 は、ベース板 1 の上面と絶縁基板 2 の下面とを第二接合部 3 を用いて接合している。絶縁基板 2 の上面と半導体素子 7 の裏面（下面）とを第一接合部 8 を用いて接合している。半導体素子 7 の裏面と絶縁基板 2 の上面とを接合する第一接合部 8 には、半導体素子 7 の角部の対角方向へ向いて内側と外側に配置された第一保持部 6 が埋設されている。絶縁基板 2 と絶縁基板 2 の上面に接合された半導体素子 7 とは、封止部 10 内に封止されている。

[0015] 図 1 において、封止部 10 は、点線にて表示し、封止部 10 に封止されている部材の位置関係がわかるようにしている。半導体装置 100 の最外周は、ベース板 1 の周縁部である。ベース板 1 の周縁部よりも内側には、封止部 10 が配置されている。封止部 10 の外縁よりも内側には、絶縁基板 2 の絶縁層 22 が配置されている。絶縁基板 2 の絶縁層 22 の外縁よりも内側には、絶縁基板 2 の上面側の金属層 21 が配置されている。絶縁基板 2 の上面側の金属層 21 の外縁よりも内側には、電極 13 が表面に形成された半導体素子 7 が配置されている。半導体素子 7 の裏面側の角部（四隅）には、第一接合部 8 が角部からはみ出して配置されている。電極端子 12 は、絶縁基板 2 を跨いで配置され、封止部 10 から突出（露出）している。

[0016] 図 2 は、半導体素子 7 の対面方向の断面構造模式図である。図 2 において、ベース板 1 の上面と絶縁基板 2 の下面側の金属層 23 の下面とを第二接合部 3 を用いて接合している。絶縁基板 2 の上面側の金属層 21 の上面と半導体素子 7 の裏面とを第一接合部 8 を用いて接合している。ボンディングワイ

ヤ9は、半導体素子7の表面（上面）の電極13と電極端子12（右側）とを電氣的に接続している。また、ボンディングワイヤ9は、絶縁基板2の上面側の金属層21の所定の位置と電極端子12（左側）とを電氣的に接続している。封止部10は、絶縁基板2の下面側の金属層23と接合していない（露出した）ベース板1の上面と接して、絶縁基板2と絶縁基板2の上面に接合された半導体素子7とを封止している。電極端子12は、絶縁基板2の上部で、一端側が封止部10内に配置され、他端が封止部10の側面から露出（突出）して配置される。

[0017] 図3は、半導体素子7の対角方向の断面構造模式図である。図3において、半導体素子7の角部には、対角方向に対して（向かって）第一保持部6が配置されている。第一接合部8内に埋設される保持部6が、第一保持部6である。第一保持部6は、半導体素子7の外周部よりも内側に配置される第一内部保持部61と、半導体素子7の外周部よりも外側に配置される第一外部保持部62とを有している。第一保持部6は、半導体素子7の角部の内側から外側に配置され、第一接合部8の中に埋設されている。

[0018] 図4は、第一接合部8の内部を透過して上面視した図である。図4において、絶縁基板2の上面側の金属層21の上面には、第一接合部8が配置されている。第一接合部8は、半導体素子7の裏面と接合し、半導体素子7の外形よりも外側にはみ出した（突出した）第一接合部8のフィレット部81を有している。第一接合部8の角部（半導体素子7の角部と同等）には、半導体素子7の投影面の内側から外側の間に第一保持部6が第一接合部8の中に埋設されて配置されている。第一保持部6は、半導体素子7の投影面よりも内側には、第一内部保持部61が配置され、第一接合部8のフィレット部81には、第一外部保持部62が配置されている。なお、図4に示すように、第一接合部8の角部とは、領域として、第一接合部8の角部頂点（辺の交点）から各辺の長さ（aまたはb）の0.25倍（1/4）の範囲までをいい、第一保持部6は、この範囲内に配置されていけばよい。第一内部保持部61の一端は、半導体素子7の角部よりも内側に配置され、第一内部保持部61

の他端は、第一内部保持部 6 1 の一端よりも半導体素子 7 の角部側に配置される。

[0019] ベース板 1 は、板状であり、半導体装置 1 0 0 の底面部（底板）である。ベース板 1 は、半導体装置 1 0 0 内部で発生した熱を半導体装置 1 0 0 の外部へ放熱する放熱部材として機能する。ベース板 1 は、ベース板 1 の上面が絶縁基板 2 の下面側の金属層 2 3 の下面と、第二接合部 3 を介して（用いて）接合されている。ベース板 1 の材料としては、銅合金またはアルミニウム合金などを用いることができる。ベース板 1 の第二接合部 3 との接合領域の外側には、封止部 1 0 の下面が接している。

[0020] 絶縁基板 2 は、上面層と中間層と下面層とを有している。絶縁基板 2 の下面側の金属層 2 3 は、ベース板 1 の上面に対向している。絶縁基板 2 は、中間層として絶縁層 2 2、上面層として絶縁層 2 2 の上面側に金属層 2 1 と、下面層として絶縁層 2 2 の下面側に金属層 2 3 と、を有している。絶縁層 2 2 の下面側の金属層 2 3 は、第二接合部 3 によりベース板 1 の上面と接合されている。絶縁基板 2 は板状であり、板状の絶縁基板 2 を平面（上面）方向から見た場合において、絶縁層 2 2 の上面側の金属層 2 1 の大きさは、絶縁層 2 2 の大きさよりも小さくなっている。絶縁層 2 2 の下面側の金属層 2 3 の大きさは、絶縁層 2 2 の大きさよりも小さくなっている。絶縁層 2 2 の端部は、絶縁層 2 2 の上面側の金属層 2 1 および絶縁層 2 2 の下面側の金属層 2 3 の端部よりも外側へ突出している。この構成は、絶縁層 2 2 を挟んで、絶縁層 2 2 の上面側の金属層 2 1 が、絶縁層 2 2 の下面側の金属層 2 3 およびベース板 1 との間で沿面放電を抑制（沿面距離を確保）するためである。

[0021] また、絶縁層 2 2 の上面側の金属層 2 1 は、目的に応じて複数に分割され、回路パターンを形成してもよい。絶縁基板 2 の絶縁層 2 2 の材料としては、酸化アルミニウム（ Al_2O_3 ）や窒化アルミニウム（ AlN ）や窒化珪素（ Si_3N_4 ）などを用いることができる。絶縁基板 2 の上面側の金属層 2 1 および下面側の金属層 2 3 の材料としては、銅合金やアルミニウム合金などを用いることができる。絶縁基板 2 の上面側の金属層 2 1 の上面には、半導

体素子 7 が第一接合部 8 で接合されている。なお、絶縁基板 2 の上面側は、絶縁層 2 2 の上面側、絶縁基板 2 の下面側は、絶縁層 2 2 の下面側と同義である。

[0022] 第二接合部 3 は、ベース板 1 の上面と絶縁基板 2 の下面側の金属層 2 3 の下面とを接合するための接合部材である。第二接合部 3 の材料としては、はんだが用いられ、必要に応じて焼結銀、焼結銅などを用いてもよい。ベース板 1 の中央領域には、絶縁基板 2 が接合される。

[0023] 第一接合部 8 は、絶縁基板 2 の上面側の金属層 2 1 の上面と半導体素子 7 の裏面とを接合するための接合材である。第一接合部 8 の材料としては、第二接合部 3 と同様に、はんだ、焼結銀または焼結銅などを用いることができる。

[0024] 配線部 9 は、絶縁基板 2 の上面側の金属層 2 1 の所定の位置と電極端子 1 2 とを電氣的に接続している。また、配線部 9 は、半導体素子 7 の表面の電極 1 3 と電極端子 1 2 とを電氣的に接合している。さらに、複数の半導体素子 7 を用いている場合では、複数の半導体素子 7 間を電氣的に接続する。配線部 9 としては、アルミニウム合金製ワイヤ、銅合金製ワイヤ、金製ワイヤ、銅合金製リード、アルミニウム合金製リボンまたは銅合金製リボンなどを用いることができる。表面のみニッケル、金、銀、すずなどのめっき処理がされたワイヤ、リード、リボンなどを用いてもよい。

[0025] 半導体素子 7 は、半導体素子 7 の表面に電極 1 3 が配置されている。半導体素子 7 は、絶縁基板 2 の上面側の金属層 2 1 の上面に接合部である第一接合部 8 を介して接合されている。半導体素子 7 は、MOSFET (Metal Oxide Semiconductor Field Effect Transistor) や IGBT (Insulated Gate Bipolar Transistor) などの電力用半導体素子などを用いることができる。また、半導体素子 7 の材料としては、珪素 (Si: Silicon) や炭化珪素 (SiC: Silicon Carbide) などを用いることができる。

- [0026] 第一保持部 6 は、第一接合部 8 内に埋設され、第一接合部 8 の角部の内側と外側とに設置される、言い換えると、第一接合部 8 内に埋設され、半導体素子 7 の下面側で半導体素子 7 の角部の内側と外側とに設置される。
- [0027] 第一保持部 6 は、半導体素子 7 の下面側で半導体素子 7 の角部の内側と外側とに設置されるが、一体で形成されていてもよい。また、第一保持部 6 は、半導体素子 7 の下面側で半導体素子 7 の角部の内側と外側とに設置されるが、半導体素子 7 の内側と外側とを別体で形成されていてもよい。
- [0028] 第一保持部 6 は、半導体素子 7 を半導体素子 7 の下面側から支持する。第一接合部 8 内に配置される第一保持部 6 は、第一接合部 8 の厚みの設計値からのずれを低減する。第一保持部 6 は、第一接合部 8 の厚みのばらつきを低減するので、半導体素子 7 の傾きを低減する。第一保持部 6 は、第一接合部 8 の厚みのばらつきを低減するので、半導体素子 7 からの放熱性が改善される。第一保持部 6 は、半導体素子 7 の接合位置のずれを低減する。
- [0029] 第一保持部 6 は、半導体素子 7 の裏面の角部まで確実に第一接合部 8 が接合される（濡れ広がる）ように第一接合部 8 を誘導するためのものである。第一保持部 6 は、第一接合部 8 の内側と外側に配置（半導体素子 7 の外形（外縁）の内側と外側に配置）されている。第一接合部 8 の上面は、半導体素子 7 の裏面に接触（接合）している。第一接合部 8 の下面は、絶縁基板 2 の上面側の金属層 21 に接触（接合）している。半導体素子 7 の外形より内側に存在する部分である第一内部保持部 61 の高さは、半導体素子 7 の外形よりも外側に存在する部分である第一外部保持部 62 の高さに比べて低い。これにより、半導体素子 7 と絶縁基板 2 との接合時の半導体素子 7 の接合位置のずれを低減することができる。
- [0030] また、第一保持部 6 の形状としては、ボンディングワイヤを用いたワイヤ形状、金属部材を用いたブロック形状が考えられる。後述するように、図 5 から図 8 に示すとおり、ワイヤ形状であれば配線部 9 を半導体素子 7 へ接合する装置と同じ装置で接合（形成）することができる。第一保持部 6 の材質としては、第一接合部 8 と濡れ性のよい物質、例えば、アルミニウム合金、

銅合金、金、すずを用いることができる。また、第一保持部 6 の表面を第一接合部 8 と濡れ性のよい材質やめっき処理されたものを用いてもよい。このような構成とすることで、第一保持部 6 は、第一接合部 8 との接触界面で合金層を形成する。

[0031] 絶縁基板 2 の上面側の金属層 2 1 と半導体素子 7 とは電流が流れる部位（部材）であるため、第一保持部 6 の設置個所は、絶縁基板 2 の上面側の金属層 2 1 と半導体素子 7 との間の絶縁距離が保たれるように配置される。例えば、第一保持部 6 の最も高い部分が半導体素子 7 の表面の位置よりも低くなるように設定される。

[0032] 図 5 は、実施の形態 1 における半導体装置の接合部を示す断面構造模式図である。図 6 は、実施の形態 1 における半導体装置の接合部を示す断面構造模式図である。図 7 は、実施の形態 1 における半導体装置の他の接合部を示す断面構造模式図である。図 8 は、実施の形態 1 における半導体装置の他の接合部を示す断面構造模式図である。図 9 は、実施の形態 1 における半導体装置の他の接合部を示す平面構造模式図である。図 10 は、実施の形態 1 における半導体装置の他の接合部を示す断面構造模式図である。図 11 は、実施の形態 1 における半導体装置の他の接合部を示す断面構造模式図である。図 12 は、実施の形態 1 における半導体装置の他の接合部を示す平面構造模式図である。図 5、図 7、図 9 は第一接合部 8 の接合前の断面構造図である。図 6、図 8、図 10 は、第一接合部 8 の接合後の断面構造図である。

[0033] 図 5、図 6、図 7、図 8 は、第一保持部 6 としてボンディングワイヤを用いた場合である。図 5、図 6 においては、第一内部保持部 6 1 は、半導体素子 7 の外周に対応する領域までは絶縁基板 2 の上面側の金属層 2 1 の上面上に接するように平坦部を形成して配置する。第一外部保持部 6 2 は、半導体素子 7 の外周よりも外側の領域でループ部を形成して金属層 2 1 の上面にボンディングすることで形成して配置している（図 5 参照）。第一内部保持部 6 1 の平坦部上に第一接合部 8 と半導体素子 7 とを重ねて配置する。第一接合部 8 と半導体素子 7 とを第一保持部 6 の第一内部保持部 6 1 上に配置後、

熱処理を行うことで第一接合部 8 を溶融して、絶縁基板 2 の上面側の金属層 2 1 の上面と半導体素子 7 の下面とを接合する（図 6 参照）。第一外部保持部 6 2 のループ部の高さは、第一接合部 8 で半導体素子 7 を接合後に、半導体素子 7 の外周側面と接する高さである。第一外部保持部 6 2 のループ部が、半導体素子 7 の外周側面と接して配置されることで、第一接合部 8 での半導体素子 7 の接合時の半導体素子 7 の位置決めを行うことができる。

[0034] また、第一内部保持部 6 1 の直径（高さ）によって、第一接合部 8 の厚さを調整、制御することができる。さらに、第一保持部 6 を半導体素子 7 の角部で、半導体素子 7 の外形よりも内側から外側に亘って配置することで、第一接合部 8 での接合形成時に、第一接合部 8 が第一保持部 6 に沿って半導体素子 7 の外形の内側から外側へ濡れ広がることで、第一外部保持部 6 2 の周囲に第一接合部 8 のフィレット部が形成される（図 6 参照）。半導体素子 7 の角部の側面にフィレット部 8 1 が形成されたことで、半導体素子 7 の角部での応力緩和ができ、半導体装置 1 0 0 の信頼性を向上することができる。

[0035] 図 7、図 8 においては、第一内部保持部 6 1 は、半導体素子 7 の外周に対応する領域までは絶縁基板 2 の上面側の金属層 2 1 の上面上に接するようにループ部を形成して配置し、第一外部保持部 6 2 は、半導体素子 7 の外周よりも外側の上面側の金属層 2 1 の上面上の領域でループ部を形成して金属層 2 1 の上面にボンディングすることで形成している。図 5、図 6 に示した第一保持部 6 とは、第一内部保持部 6 1 の形状が異なる。例えば、第一接合部 8 の厚みを第一内部保持部 6 1 の直径よりも厚くしたい場合、あるいは、第一内部保持部 6 1 として、直径の小さいボンディングワイヤを用いて形成する場合に適用できる。このような構成においても、図 5、図 6 の場合と同様に第一保持部 6 の厚み規定、半導体素子 7 の支持および位置決めを行うことができる。

[0036] 図 9、図 1 0 においては、第一保持部 6 として、ブロック形状の部材を用いた場合である。ブロック形状の第一保持部 6 を用いて、例えば、第一保持部 6 を切り欠きくことで、第一内部保持部 6 1 形成して半導体素子 7 の外形

の角部へ配置して、第一保持部 6 の厚み規定、半導体素子 7 の支持および位置決めを行うことができる。

[0037] 図 1 1、図 1 2 においては、第一保持部 6 としては、図 6、図 8 に示した形状のものを用いているが、図 1 1、図 1 2 に示すように、第一外部保持部 6 2 のループ部の一部が露出した形状においても同様の第一保持部 6 の厚みの規定、半導体素子 7 の支持および位置決めを行うことができる。図 5 から図 1 2 においては、第一保持部 6 は、第一内部保持部 6 1 と第一外部保持部 6 2 とが半導体素子 7 の角部の内側から外側までの間で連続して形成されている。なお、第一内部保持部 6 1 と第一外部保持部 6 2 とが連続しておらず、別体として配置された場合においても、連続して一体的に配置された場合においても、同様の効果を得ることができる。

[0038] 図 1 3 は、実施の形態 1 における半導体装置の他の保持部を示す平面構造模式図である。図において、半導体素子 7 の角部における第一保持部 6 の数が複数配置されている。このように、第一保持部 6 を半導体素子 7 の角部に複数配置することで、半導体素子 7 の角部頂点を複数の第一保持部 6 で挟むので、角部に 1 本の第一保持部 6 を配置した場合に比べて、半導体素子 7 の位置決めをより正確に行うこと（接合位置精度の向上）が可能となる。また、半導体素子 7 を安定して支持することができる。さらに、第一接合部 8 のフィレット部 8 1 は、応力緩和のために十分な領域を確保することができる。なお、図 1 3 に示すように、図 4 に示した場合等同様に、第一接合部 8 の角部とは、領域として、第一接合部 8 の角部頂点（辺の交点）から各辺の長さ（ a または b ）の 0.25 倍（ $1/4$ ）の範囲までをいい、第一保持部 6 は、この範囲内に配置されていればよい。第一内部保持部 6 1 の一端は、半導体素子 7 の角部よりも内側に配置され、第一内部保持部 6 1 の他端は、第一内部保持部 6 1 の一端よりも半導体素子 7 の角部側に配置される。

[0039] 次に、上述のように構成された本実施の形態 1 の半導体装置 100 の製造方法について説明する。

[0040] はじめに、半導体装置 100 の底面部となるベース板 1 を準備する（ペー

ス板準備工程）。

[0041] 次に、表面に電極 1 3 を有する半導体素子 7 を準備する（半導体素子準備工程）。

[0042] 次に、上面に金属層 2 1 と下面とに金属層 2 3 とを有する絶縁基板 2 を準備する（絶縁基板準備工程）。絶縁層 2 2 と上面側の金属層 2 1、下面側の金属層 2 3 との接合は、ろう付けなどにより行う。上面側の金属層 2 1 には、電気回路が形成されるため、パターン形状が異なることがよくある。このような場合、上面側の金属層 2 1、下面側の金属層 2 3 の大きさ、厚みを調整することで、絶縁層 2 2 の上下（おもて裏）面間で熱応力の発生を抑えるようにしてもよい。

[0043] 次にベース板 1 の上面に絶縁基板 2 を第二接合部 3 で接合する（絶縁基板接合工程）。

[0044] 次に、絶縁基板 2 の上面側の金属層 2 1 の上面に第一保持部 6 に設置する（保持部設置工程）。第一保持部 6 がワイヤ、リボン、リードの場合、例えば超音波接合法で金属層 2 1 の上面に接合する。第一保持部 6 の配置位置としては、第一保持部 6 の役割として、半導体素子 7 の位置決め機能を有していることから、半導体素子 7 が配置される予定の位置に配置される。

[0045] 次に、第一保持部 6 を第一接合部 8 と第二接合部 3 との少なくともいずれか一方に埋設し、第一保持部 6 が第一接合部 8 内に埋設される場合は半導体素子 7 の角部の対角方向で内側と外側とに配置し、第一保持部 6 が第二接合部 3 内に埋設される場合は絶縁基板 2 の下面の金属層 2 3 の角部の対角方向で内側と外側とに配置する（保持部配置工程）。

[0046] 次に、半導体素子 7 と絶縁基板 2 の上面側の金属層 2 1 とを配線部 9 を用いて電氣的に接続する（配線部形成工程）。配線部 9 がボンディングワイヤ、リボン、リードの場合、超音波接合法で接合できる。なお、第一保持部 6 もボンディングワイヤ、リボン、リードの場合、配線部 9 の接合装置と同じ装置で接合できる場合がある。

[0047] 次に、絶縁基板 2 と半導体素子 7 とを封止部 1 0 で封止する（封止工程）

。

[0048] 以上の主要な製造工程を経ることで、図 1 に示す半導体装置 100 が製造できる。

[0049] なお、保持部 6（第二保持部 6）を第二接合部 3 内に埋設する場合は、ベース板 1 の上面に保持部 6（第二保持部 6）を設置後、第二接合部 3 を用いてベース板 1 と絶縁基板 2 とを接合する絶縁基板接合工程を実施すればよい。

。

[0050] 図 14 は、実施の形態 1 における他の半導体装置を示す断面構造模式図である。図 14 において、半導体装置 101 は、ベース板 1 と、絶縁基板 2 と、接合部である第一接合部 8 と、接合部である第二接合部 3 と、ケース部 4 と、保持部である第一保持部 6 と、半導体素子 7 と、配線部であるボンディングワイヤ 9 と、封止部 10 と、電極端子 12 と、を備えている。このように、ケース部 4 を備えた半導体装置 101 においても、第一保持部 6 を備えたことにより、半導体装置 100 と同様の効果を得ることができる。

[0051] また、半導体装置 100 の製造方法において、ケース部 4 をベース板 1 の上面に配置するケース部配置工程を実施することで、半導体装置 101 を製造することができる。

[0052] 以上のように構成された半導体装置 100, 101 においては、第一保持部 6 を、第一接合部 8 内に埋設し、第一接合部 8 の角部の内側と外側とに設置したので、第一接合部 8 の厚みの設計値からのずれを低減し、接合不良を改善し、半導体装置の信頼性を向上させることができる。

[0053] また、第一保持部 6 を、第一接合部 8 内に埋設し、第一接合部 8 の角部の内側と外側とに設置したので、半導体素子 7 の接合位置のずれを低減することができる。

[0054] さらに、第一接合部 8 の厚みを第一保持部 6 の第一接合部 8 の内側に存在する部分の高さは、第一接合部 8 の外側に存在する部分の高さに比べて低い。これによって、半導体素子 7 の接合位置のずれを低減することができる。

[0055] また、第一保持部 6 を、第一接合部 8 内に埋設し、第一接合部 8 の角部の

内側と外側とに設置したので、半導体素子 7 の裏面の角部まで確実に第一接合部 8 が接合される（濡れ広がる）ことで、接合不良を改善することができる。

[0056] さらに、第一保持部 6 を、第一接合部 8 内に埋設し、第一接合部 8 の角部の内側と外側とに設置したので、第一接合部 8 が第一保持部 6 で濡れ広がることで、半導体素子 7 の角部の側面にフィレットが形成され、半導体素子 7 の角部での応力を低減することができる。

[0057] また、第一保持部 6 として、第一接合部 8 内に埋設し、第一接合部 8 と濡れ性のよい材料を用いたので、接合状態が改善され、半導体素子 7 からの放熱性が改善できる。

[0058] 実施の形態 2.

本実施の形態 2 においては、実施の形態 1 で用いた第一保持部 6 に加えて第三保持部 6 3 を半導体素子 7 の表面の電極 1 3（と配線部 9 との接合部）に対応する半導体素子 7 の裏面の位置にも配置した点で異なる。このように、半導体素子 7 の表面の電極 1 3 に対応する半導体素子 7 の裏面にも第三保持部 6 3 を配置したので、半導体素子 7 で発生した熱を第三保持部 6 3 を通じて拡散することができる。その結果、半導体素子 7 からの放熱性の向上が可能となり、半導体装置 200 の信頼性を向上することができる。なお、その他の点については、実施の形態 1 と同様であるので、詳しい説明は省略する。

[0059] 図 1 5 は、実施の形態 2 における半導体装置を示す平面構造模式図である。図 1 6 は、実施の形態 2 における半導体装置を示す断面構造模式図である。図 1 7 は、実施の形態 2 における半導体装置を示す他の断面構造模式図である。図 1 8 は、実施の形態 2 における半導体装置の保持部を示す平面構造模式図である。図 1 6 は、図 1 の一点鎖線 C C における断面構造模式図である。図 1 7 は、図 1 の一点鎖線 D D における断面構造模式図である。図 1 8 は、第二接合部 3 を透過して、第一保持部 6 および第三保持部 6 3 の配置を上面から見た平面構造模式図である。

[0060] 図において、半導体装置 200 は、ベース板 1 と、絶縁基板 2 と、接合部である第一接合部 8 と、接合部である第二接合部 3 と、保持部である第一保持部 6 と、保持部である第三保持部 63 と、半導体素子 7 と、配線部であるボンディングワイヤ 9 と、封止部 10 と、電極端子 12 と、を備えている。

[0061] 図 15 において、第三保持部 63 は、点線にて示している。半導体素子 7 の表面の電極 13 の外形よりも内側に第三保持部 63 が配置されている。第三保持部 63 は、半導体素子 7 の表面の電極 13 の配置位置に対応する半導体素子 7 の裏面の位置に配置される。特に、半導体素子 7 の表面の電極 13 のボンディングワイヤ 9 が接合された箇所を含んだ半導体素子 7 の裏面の対応する位置に配置される。このように配置することで、半導体装置 100（半導体素子 7）の動作時に発生する熱を発熱箇所から効率的に放熱することができる。

[0062] 図 16、図 17 において、第三保持部 63 の厚さ（高さ）は、第一内部保持部の厚さ（高さ）と同等の厚さである。半導体素子 7 は、第一内部保持部 61 と第三保持部 63 とで支持（保持）される。

[0063] 図 18 において、第一内部保持部 61 の一端は、半導体素子 7 の角部よりも内側に配置され、第一内部保持部 61 の他端は、第一内部保持部 61 の一端よりも半導体素子 7 の角部側に配置される。第三保持部 63 は、半導体素子 7 の角部（四隅）に配置された第一内部保持部 61 の一端よりも半導体素子 7 の中央部寄りに配置されている。

[0064] なお、第一保持部 6 としては、実施の形態 1 で用いたいずれの形態でも同様に適用できる。

[0065] 以上のように構成された半導体装置 200 においては、第一保持部 6 を、第一接合部 8 内に埋設し、第一接合部 8 の角部の内側と外側とに設置したので、第一接合部 8 の厚みの設計値からのずれを低減し、接合不良を改善し、半導体装置の信頼性を向上させることができる。

[0066] また、第一保持部 6 を、第一接合部 8 内に埋設し、第一接合部 8 の角部の内側と外側とに設置したので、半導体素子 7 の接合位置のずれを低減するこ

とができる。

[0067] さらに、第一接合部 8 の厚みを第一保持部 6 の第一接合部 8 の内側に存在する部分の高さは、第一接合部 8 の外側に存在する部分の高さに比べて低い。これによって、半導体素子 7 の接合位置のずれを低減することができる。

[0068] また、第一保持部 6 を、第一接合部 8 内に埋設し、第一接合部 8 の角部の内側と外側とに設置したので、半導体素子 7 の裏面の角部まで確実に第一接合部 8 が接合される（濡れ広がる）ことで、接合不良を改善することができる。

[0069] さらに、第一保持部 6 を、第一接合部 8 内に埋設し、第一接合部 8 の角部の内側と外側とに設置したので、第一接合部 8 が保持部 6 で濡れ広がることで、半導体素子 7 の角部の側面にフィレットが形成され、半導体素子 7 の角部での応力を低減することができる。

[0070] また、第一保持部 6 として、第一接合部 8 と濡れ性のよい材料を用いたので、接合状態が改善され、半導体素子 7 からの放熱性が改善できる。

[0071] さらに、第三保持部 6 3 を、半導体素子 7 の表面の電極 1 3 に対応する半導体素子 7 の裏面側に配置したので、半導体素子 7 での発熱を効率よく放熱でき、半導体装置の信頼性を向上することができる。

[0072] 実施の形態 3.

本実施の形態 3 においては、実施の形態 1 で用いた第一保持部 6 を第二保持部 6 として第二接合部 3 内に埋設し、絶縁基板 2 の下面側の金属層 2 3 の角部の内側から外側に配置した点で異なる。このように、第二保持部 6 を第二接合部 3 内に埋設し、絶縁基板 2 の下面側の金属層 2 3 の角部の内側から外側に配置したので、絶縁基板 2 のベース板 1 への接合時の接合不良を低減することができる。その結果、絶縁基板 2 からの放熱性の向上が可能となり、半導体装置 3 0 0 の信頼性を向上することができる。なお、その他の点については、実施の形態 1 と同様であるので、詳しい説明は省略する。

[0073] 図 1 9 は、実施の形態 3 における半導体装置を示す平面構造模式図である。図 2 0 は、実施の形態 3 における半導体装置を示す断面構造模式図である。

。図 2 1 は、実施の形態 3 における半導体装置を示す他の断面構造模式図である。図 2 2 は、実施の形態 3 における半導体装置の保持部を示す平面構造模式図である。図 2 0 は、図 1 の一点鎖線 E E における断面構造模式図である。図 2 1 は、図 1 の一点鎖線 F F における断面構造模式図である。図 2 2 は、第二接合部 3 を透過して、第二保持部 6 の配置を上面から見た平面構造模式図である。

[0074] 図において、半導体装置 3 0 0 は、ベース板 1 と、絶縁基板 2 と、接合部である第一接合部 8 と、接合部である第二接合部 3 と、保持部である第二保持部 6 と、半導体素子 7 と、配線部であるボンディングワイヤ 9 と、封止部 1 0 と、電極端子 1 2 と、を備えている。

[0075] 図において、半導体装置 3 0 0 は、ベース板 1 の上面と絶縁基板 2 の下面とを第二接合部 3 を用いて接合している。絶縁基板 2 の上面と半導体素子 7 の裏面とを第一接合部 8 を用いて接合している。絶縁基板 2 の下面側の金属層 2 3 とベース板 1 の上面とを接合する第二接合部 3 には、絶縁基板 2 の下面側の金属層 2 3 の角部の対角方向へ向いて内側と外側に配置された第二保持部 6 が埋設されている。絶縁基板 2 と絶縁基板 2 の上面に接合された半導体素子 7 とは、封止部 1 0 内に封止されている。

[0076] 図 1 9 において、封止部 1 0 は、点線にて表示し、封止部 1 0 に封止されている部材の位置関係がわかるようにしている。半導体装置 3 0 0 の最外周は、ベース板 1 の周縁部である。ベース板 1 の周縁部よりも内側には、封止部 1 0 が配置されている。封止部 1 0 の外縁よりも内側には、絶縁基板 2 の絶縁層 2 2 が配置されている。絶縁基板 2 の絶縁層 2 2 の外縁よりも内側には、絶縁基板 2 の上面側の金属層 2 1 が配置されている。絶縁基板 2 の上面側の金属層 2 1 の外縁よりも内側には、電極 1 3 が上面に形成された半導体素子 7 が配置されている。絶縁基板 2 の下面側の金属層 2 3 の角部（四隅）には、第二接合部 3 が角部からはみ出して配置されている。電極端子 1 2 は、絶縁基板 2 を跨いで配置され、封止部 1 0 から突出（露出）している。

[0077] 図 2 0 は、絶縁基板 2（半導体素子 7）の対面方向の断面構造模式図であ

る。図20において、ベース板1の上面と絶縁基板2の下面側の金属層23の下面とを第二接合部3を用いて接合している。絶縁基板2の上面側の金属層21の上面と半導体素子7の裏面とを第一接合部8を用いて接合している。ボンディングワイヤ9は、半導体素子7の表面の電極13と電極端子12とを電氣的に接続している。また、ボンディングワイヤ9は、絶縁基板2の上面側の金属層21の所定の位置と電極端子12とを電氣的に接続している。封止部10は、絶縁基板2の下側の金属層23と接合していない（露出した）ベース板1の上面と接して、絶縁基板2と絶縁基板2の上面に接合された半導体素子7とを封止している。電極端子12は、絶縁基板2の上部で、一端側が封止部10内に配置され、他端が封止部10の側面から露出（突出）して配置される。

[0078] 図21は、絶縁基板2（半導体素子7）の対角方向の断面構造模式図である。図21において、絶縁基板2の下面側の金属層23の角部には、対角方向に対して（向かって）第二保持部6が配置されている。第二接合部3内に埋設される保持部6が、第二保持部6である。第二保持部6は、絶縁基板2の下面側の金属層23の外周部よりも内側に配置される第二内部保持部64と、絶縁基板2の下面側の金属層23の外周部よりも外側に配置される第二外部保持部65とを有している。第二保持部6は、絶縁基板2の下面側の金属層23の角部の内側から外側に配置され、第二接合部3の中に埋設されている。第二外部保持部65のループ部の高さは、第二接合部3で絶縁基板2を接合後に、絶縁基板2の下面側の金属層23の外周側面と接する高さである。第二外部保持部65のループ部が、絶縁基板2の下面側の金属層23の外周側面と接して配置されることで、第二接合部3での絶縁基板2の接合時の絶縁基板2の位置決めを行うことができる。図21、図22においては、第二保持部6は、第二内部保持部64と第二外部保持部65とが絶縁基板2の下側の金属層23の角部の内側から外側までの間で連続して一体的に形成されている。なお、第二内部保持部64と第二外部保持部65とが連続しておらず、別体として配置された場合においても、連続して一体的に配置され

た場合においても、同様の効果を得ることができる。

[0079] 図 2 2 は、第二接合部 3 の内部を透過して上面視した図である。図 2 2 において、ベース板 1 の上面には、第二接合部 3 が配置されている。第二接合部 3 は、絶縁基板 2 の下面側の金属層 2 3 の下面と接合し、絶縁基板 2 の下面側の金属層 2 3 の外形(外縁)よりも外側にはみ出した(突出した)第二接合部 3 のフィレット部 3 1 を有している。第二接合部 3 の角部(絶縁基板 2 の下面側の金属層 2 3 の角部と同等)には、絶縁基板 2 の下面側の金属層 2 3 の投影面の内側から外側の間に第二保持部 6 が第二接合部 3 の中に埋設されて配置されている。第二保持部 6 は、絶縁基板 2 の下面側の金属層 2 3 の投影面よりも内側には、第二内部保持部 6 4 が配置され、第二接合部 3 のフィレット部 3 1 には、第二外部保持部 6 5 が配置されている。なお、第二接合部 3 の角部とは、領域として、第二接合部 3 の角部頂点(辺の交点)から各辺の長さ(a または b)の 0.25 倍(1/4)の範囲までをいい、この範囲内に第二保持部 6 が配置されていけばよい。第二内部保持部 6 4 の一端は、絶縁基板 2 の下面側の金属層 2 3 の角部よりも内側に配置され、第二内部保持部 6 4 の他端は、第二内部保持部 6 4 の一端よりも絶縁基板 2 の下面側の金属層 2 3 の角部側に配置される。なお、図 1 3 のように第二保持部 6 を複数配置しても同様の効果が得られる。

[0080] 第二保持部 6 は、絶縁基板 2 の下面側の金属層 2 3 の下面の角部まで確実に第二接合部 3 が接合される(濡れ広がる)ように第二接合部 3 を誘導するためのものである。第二保持部 6 は、第二接合部 3 の内側と外側に配置(絶縁基板 2 の下面側の金属層 2 3 の外形の内側と外側に配置)されている。第二接合部 3 の上面は、絶縁基板 2 の下面側の金属層 2 3 の下面に接触(接合)している。第二接合部 3 の下面は、ベース板 1 の上面に接触(接合)している。絶縁基板 2 の下面側の金属層 2 3 の外形より内側に存在する部分である第二内部保持部 6 4 の高さは、絶縁基板 2 の下面側の金属層 2 3 の外形よりも外側に存在する部分である第二外部保持部 6 5 の高さに比べて低い。これにより、絶縁基板 2 の下面側の金属層 2 3 とベース板 1 との接合時の絶縁

基板 2（絶縁基板 2 の下面側の金属層 2 3）の接合位置のずれを低減することができる。

[0081] 第二保持部 6 は、第二接合部 3 と濡れ性のよい材料で構成されている。このため、第二保持部 6 は、第二接合部 3 との接触界面で合金層を形成する。

[0082] 実施の形態 1 の図 5 から図 1 2 に示した構成を、本実施の形態 3 においても適用することができ、絶縁基板 2 の上面側の金属層 2 1 と半導体素子 7 の裏面とを第一接合部 8 で接合した場合の効果は、絶縁基板 2 の下面側の金属層 2 3 とベース板 1 の上面とを第二接合部 3 で接合した場合においても同様の効果を得ることができる。

[0083] 第二保持部 6 は、絶縁基板 2 の下面側の金属層 2 3 の角部の内側と外側とに設置されるが、一体で形成されていてもよい。また、第二保持部 6 は、絶縁基板 2 の下面側の金属層 2 3 の角部の内側と外側とに設置されるが、半導体素子 7 の内側と外側とを別体で形成されていてもよい。

[0084] 以上のように構成された半導体装置 3 0 0 においては、第二保持部 6 を、第二接合部 3 内に埋設し、第二接合部 3 の角部の内側と外側とに設置したので、第二接合部 3 の厚みの設計値からのずれを低減し、接合不良を改善し、半導体装置の信頼性を向上させることができる。

[0085] また、第二保持部 6 を、第二接合部 3 内に埋設し、第二接合部 3 の角部の内側と外側とに設置したので、絶縁基板 2 の接合位置のずれを低減することができる。

[0086] さらに、第二接合部 3 の厚みを第二保持部 6 の第二接合部 3 の内側に存在する部分の高さは、第二接合部 3 の外側に存在する部分の高さに比べて低い。これによって、絶縁基板 2 の接合位置のずれを低減することができる。

[0087] また、第二保持部 6 を、第二接合部 3 内に埋設し、第二接合部 3 の角部の内側と外側とに設置したので、絶縁基板 2 の下面側の金属層 2 3 の裏面の角部まで確実に第二接合部 3 が接合される（濡れ広がる）ことで、接合不良を改善することができる。

[0088] さらに、第二保持部 6 を、第二接合部 3 内に埋設し、第二接合部 3 の角部

の内側と外側とに設置したので、第二接合部 3 が第二保持部 6 で濡れ広がることで、絶縁基板 2 の下面側の金属層 2 3 の角部の側面にフィレットが形成され、絶縁基板 2 の下面側の金属層 2 3 の角部での応力を低減することができる。

[0089] また、第二保持部 6 として、第二接合部 3 と濡れ性のよい材料を用いたので、接合状態が改善され、半導体素子 7 からの放熱性が改善できる。

[0090] 実施の形態 4.

本実施の形態 4 においては、実施の形態 3 で用いた第二保持部 6 に加えて第四保持部 6 6 を半導体素子 7 の表面の電極 1 3 （と配線部 9 との接合部）に対応する絶縁基板 2 の下面側の金属層 2 3 の下面の位置にも配置した点で異なる。このように、半導体素子 7 の表面の電極 1 3 に対応する絶縁基板 2 の下面側の金属層 2 3 の下面にも第四保持部 6 6 を配置したので、半導体素子 7 で発生した熱を第四保持部 6 6 を通じて拡散することができる。その結果、半導体素子 7 からの放熱性の向上が可能となり、半導体装置 4 0 0 の信頼性を向上することができる。なお、その他の点については、実施の形態 2 、実施の形態 3 と同様であるので、詳しい説明は省略する。

[0091] 図 2 3 は、実施の形態 4 における半導体装置を示す平面構造模式図である。図 2 4 は、実施の形態 3 における半導体装置を示す断面構造模式図である。図 2 5 は、実施の形態 3 における半導体装置を示す他の断面構造模式図である。図 2 6 は、実施の形態 4 における半導体装置の保持部を示す平面構造模式図である。図 2 4 は、図 2 3 の一点鎖線 G G における断面構造模式図である。図 2 5 は、図 2 3 の一点鎖線 H H における断面構造模式図である。図 2 6 は、第二接合部 3 を透過して、第二保持部 6 および第四保持部 6 6 の配置を上面から見た平面構造模式図である。

[0092] 図において、半導体装置 4 0 0 は、ベース板 1 と、絶縁基板 2 と、接合部である第一接合部 8 と、接合部である第二接合部 3 と、保持部である第二保持部 6 と、保持部である第四保持部 6 6 と、半導体素子 7 と、配線部であるボンディングワイヤ 9 と、封止部 1 0 と、電極端子 1 2 と、を備えている。

- [0093] 図 2 3 において、第四保持部 6 6 は、点線にて示している。半導体素子 7 の表面の電極 1 3 の外形よりも内側に第四保持部 6 6 が配置されている。第四保持部 6 6 は、半導体素子 7 の表面の電極 1 3 の配置位置に対応する絶縁基板 2 の下面側の金属層 2 3 の下面の位置に配置される。特に、半導体素子 7 の表面の電極 1 3 のボンディングワイヤ 9 が接合された箇所を含んだ絶縁基板 2 の下面側の金属層 2 3 の下面の対応する位置に配置される。このように配置することで、半導体装置 1 0 0（半導体素子 7）の動作時に発生する熱を発熱箇所から効率的に放熱することができる。
- [0094] 図 2 4、図 2 5 において、第四保持部 6 6 の厚さ（高さ）は、第二内部保持部 6 4 の厚さ（高さ）と同等の厚さである。絶縁基板 2 は、第二内部保持部 6 4 と第四保持部 6 6 とで支持（保持）される。
- [0095] 図 2 6 において、第二内部保持部 6 4 の一端は、絶縁基板 2 の下面側の金属層 2 3 の角部よりも内側に配置され、第二内部保持部 6 4 の他端は、第二内部保持部 6 4 の一端よりも絶縁基板 2 の下面側の金属層 2 3 の角部側に配置される。第四保持部 6 6 は、絶縁基板 2 の下面側の金属層 2 3 の角部（四隅）に配置された第二内部保持部 6 4 の一端よりも絶縁基板 2 の下面側の金属層 2 3 の中央部寄りに配置されている。
- [0096] 第二保持部 6 としては、実施の形態 1 で用いた第一保持部 6 のいずれの形態でも同様に適用できる。
- [0097] 以上のように構成された半導体装置 4 0 0 においては、第二保持部 6 を、第二接合部 3 内に埋設し、第二接合部 3 の角部の内側と外側とに設置したので、第二接合部 3 の厚みの設計値からのずれを低減し、接合不良を改善し、半導体装置の信頼性を向上させることができる。
- [0098] また、第二保持部 6 を、第二接合部 3 内に埋設し、第二接合部 3 の角部の内側と外側とに設置したので、絶縁基板 2 の下面側の金属層 2 3 の接合位置のずれを低減することができる。
- [0099] さらに、第二接合部 3 の厚みを第二保持部 6 の第二接合部 3 内側に存在する部分の高さは、第二接合部 3 の外側に存在する部分の高さに比べて低い。

これによって、絶縁基板 2 の下面側の金属層 2 3 の接合位置のずれを低減することができる。

[0100] また、第二保持部 6 を、第二接合部 3 内に埋設し、第二接合部 3 の角部の内側と外側とに設置したので、絶縁基板 2 の下面側の金属層 2 3 の下面の角部まで確実に第二接合部 3 が接合される（濡れ広がる）ことで、接合不良を改善することができる。

[0101] さらに、第二保持部 6 を、第二接合部 3 内に埋設し、第二接合部 3 の角部の内側と外側とに設置したので、第二接合部 3 が保持部 6 で濡れ広がることで、絶縁基板 2 の下面側の金属層 2 3 の角部の側面にフィレットが形成され、絶縁基板 2 の下面側の金属層 2 3 の角部での応力を低減することができる。

[0102] また、第二保持部 6 として、第二接合部 3 と濡れ性のよい材料を用いたので、接合状態が改善され、半導体素子 7 からの放熱性が改善できる。

[0103] さらに、第四保持部 6 6 を、半導体素子 7 の表面の電極 1 3 に対応する絶縁基板 2 の下面側の金属層 2 3 の下面側に配置したので、半導体素子 7 での発熱を効率よく放熱でき、半導体装置の信頼性を向上することができる。

[0104] 実施の形態 5.

本実施の形態 5 は、上述した実施の形態 1 から 4 にかかる半導体装置を電力変換装置に適用したものである。本開示は特定の電力変換装置に限定されるものではないが、以下、実施の形態 5 として、三相のインバータに本開示を適用した場合について説明する。

[0105] 図 2 7 は、本開示の実施の形態 5 における電力変換装置を適用した電力変換システムの構成を示すブロック図である。

[0106] 図 2 7 に示す電力変換システムは、電源 1 0 0 0、電力変換装置 2 0 0 0、負荷 3 0 0 0 を備えている。電源 1 0 0 0 は、直流電源であり、電力変換装置 2 0 0 0 に直流電力を供給する。電源 1 0 0 0 は種々のもので構成することができ、例えば、直流系統、太陽電池、蓄電池で構成することができるし、交流系統に接続された整流回路、AC/DC コンバータなどで構成する

こととしてもよい。また、電源１０００を、直流系統から出力される直流電力を所定の電力に変換するＤＣ／ＤＣコンバータによって構成することとしてもよい。

[0107] 電力変換装置２０００は、電源１０００と負荷３０００との間に接続された三相のインバータであり、電源１０００から供給された直流電力を交流電力に変換し、負荷３０００に交流電力を供給する。電力変換装置２０００は、図２７に示すように、電源１０００から入力される直流電力を交流電力に変換して出力する主変換回路２００１と、主変換回路２００１を制御する制御信号を主変換回路２００１に出力する制御回路２００３とを備えている。

[0108] 負荷３０００は、電力変換装置２０００から供給された交流電力によって駆動される三相の電動機である。なお、負荷３０００は特定の用途に限られるものではなく、各種電気機器に搭載された電動機であり、例えば、ハイブリッド自動車、電気自動車、鉄道車両、エレベーター、空調機器向けの電動機等として用いられる。

[0109] 以下、電力変換装置２０００の詳細を説明する。主変換回路２００１は、半導体装置２００２に内蔵されたスイッチング素子と還流ダイオードとを備えており（図示せず）、スイッチング素子がスイッチングすることによって、電源１０００から供給される直流電力を交流電力に変換し、負荷３０００に供給する。主変換回路２００１の具体的な回路構成は種々のものがあるが、本実施の形態にかかる主変換回路２００１は２レベルの三相フルブリッジ回路であり、６つのスイッチング素子とそれぞれのスイッチング素子に逆並列に接続された６つの還流ダイオードとから構成することができる。主変換回路２００１は、各スイッチング素子、各還流ダイオードなどを内蔵する上述した実施の形態１から５のいずれかに相当する半導体装置２００２によって構成される。６つのスイッチング素子は２つのスイッチング素子ごとに直列接続され上下アームを構成し、各上下アームはフルブリッジ回路の各相（Ｕ相、Ｖ相、Ｗ相）を構成する。各上下アームの出力端子、すなわち主変換回路２００１の３つの出力端子は、負荷３０００に接続される。

[0110] また、主変換回路2001は、各スイッチング素子を駆動する駆動回路（図示なし）を備えている。駆動回路は半導体装置2002に内蔵されていてもよいし、半導体装置2002とは別に駆動回路を備える構成であってもよい。駆動回路は、主変換回路2001のスイッチング素子を駆動する駆動信号を生成し、主変換回路2001のスイッチング素子の制御電極に供給する。具体的には、後述する制御回路2003からの制御信号に従い、スイッチング素子をオン状態にする駆動信号とスイッチング素子をオフ状態にする駆動信号とを各スイッチング素子の制御電極に出力する。スイッチング素子をオン状態に維持する場合、駆動信号はスイッチング素子の閾値電圧以上の電圧信号（オン信号）であり、スイッチング素子をオフ状態に維持する場合、駆動信号はスイッチング素子の閾値電圧以下の電圧信号（オフ信号）となる。

[0111] 制御回路2003は、負荷3000に所望の電力が供給されるよう主変換回路2001のスイッチング素子を制御する。具体的には、負荷3000に供給すべき電力に基づいて主変換回路2001の各スイッチング素子がオン状態となるべき時間（オン時間）を算出する。例えば、出力すべき電圧に応じてスイッチング素子のオン時間を変調するPWM制御によって主変換回路2001を制御することができる。また、各時点においてオン状態となるべきスイッチング素子にはオン信号を出力し、オフ状態となるべきスイッチング素子にはオフ信号を出力されるように、主変換回路2001が備える駆動回路に制御指令（制御信号）を出力する。駆動回路は、この制御信号に従い、各スイッチング素子の制御電極にオン信号又はオフ信号を駆動信号として出力する。

[0112] 以上のように構成された本実施の形態5に係る電力変換装置においては、主変換回路2001の半導体装置2002として実施の形態1から4にかかる半導体装置を適用するため、信頼性向上を実現することができる。

[0113] 本実施の形態では、2レベルの三相インバータに本開示を適用する例を説明したが、本開示は、これに限られるものではなく、種々の電力変換装置に

適用することができる。本実施の形態では、2レベルの電力変換装置としたが3レベル、マルチレベルの電力変換装置であってもよいし、単相負荷に電力を供給する場合には単相のインバータに本開示を適用してもよい。また、直流負荷等に電力を供給する場合にはDC/DCコンバータ、AC/DCコンバータなどに本開示を適用することもできる。

[0114] また、本開示を適用した電力変換装置は、上述した負荷が電動機の場合に限定されるものではなく、例えば、放電加工機、レーザー加工機、誘導加熱調理器、非接触器給電システムの電源装置等として用いることもでき、さらには、太陽光発電システム、蓄電システム等のパワーコンディショナーとして用いることもできる。

[0115] 特に、半導体素子7として、SiCを用いた場合、電力用半導体素子はその特徴を生かすために、Siの時と比較してより高温で動作させることになる。SiCデバイスを搭載する半導体装置においては、より高い信頼性が求められるため、高信頼の半導体装置を実現するという本開示のメリットはより効果的なものとなる。

[0116] 上述した実施の形態は、すべての点で例示であって制限的なものではないと解されるべきである。本開示の範囲は、上述した実施形態の範囲ではなく、特許請求の範囲によって示され、特許請求の範囲と均等の意味及び範囲内でのすべての変更を含むものである。また、上記の実施形態に開示されている複数の構成要素を適宜組み合わせることにより発明を形成してもよい。

符号の説明

[0117] 1 ベース板、2 絶縁基板、3 第二接合部、4 ケース部、6 第一保持部、第二保持部、7 半導体素子、8 第一接合部、9 配線部、10 封止部、12 電極端子、61 第一内部保持部、62 第一外部保持部、63 第三保持部、64 第二内部保持部、65 第二外部保持部、66 第四保持部、100, 101, 200, 300, 400, 2002 半導体装置、1000 電源、2000 電力変換装置、2001 主変換回路、2003 制御回路、3000 負荷。

請求の範囲

- [請求項1] 表面に電極を有する半導体素子と、
上面と下面とに金属層を有し、前記半導体素子が上面側の前記金属層の上面に第一接合部で接合された絶縁基板と、
前記絶縁基板が上面に第二接合部で接合されたベース板と、
前記第一接合部と前記第二接合部との少なくともいずれか一方に埋設され、前記第一接合部内に埋設された場合は前記半導体素子の角部の対角方向で内側と外側とに配置され、前記第二接合部内に埋設された場合は前記絶縁基板の下面側の前記金属層の角部の対角方向で内側と外側とに配置される保持部と、
を備えた半導体装置。
- [請求項2] 前記保持部は、別体で形成されている、請求項1に記載の半導体装置。
- [請求項3] 前記保持部は、一体で形成されている、請求項1に記載の半導体装置。
- [請求項4] 前記保持部は、前記第一接合部との接触界面で合金層を形成する、請求項1から請求項3のいずれか一項に記載の半導体装置。
- [請求項5] 前記保持部は、前記第二接合部との接触界面で合金層を形成する、請求項1から請求項4のいずれか一項に記載の半導体装置。
- [請求項6] 前記保持部は、前記第一接合部内に埋設される第一保持部と前記第二接合部内に埋設される第二保持部とを有し、前記第一保持部は、第一内部保持部と第一外部保持部とで構成され、前記第二保持部は、第二内部保持部と第二外部保持部とで構成され、
前記第一内部保持部は、前記半導体素子の外縁より内側に配置され、
前記第一外部保持部は、前記半導体素子の外縁よりも外側に配置され、
前記第一外部保持部は、前記半導体素子の外周側面と接し、
前記第二内部保持部は、前記絶縁基板の下面側の前記金属層の外縁より内側に配置され、前記第二外部保持部は、前記絶縁基板の下面側の

前記金属層の外縁よりも外側に配置され、前記第二外部保持部は、前記絶縁基板の下面側の前記金属層の外周側面と接している、請求項 1 から請求項 5 のいずれか一項に記載の半導体装置。

[請求項7] 前記第一内部保持部の高さは、前記第一外部保持部の高さよりも低い、請求項 6 に記載の半導体装置。

[請求項8] 前記第二内部保持部の高さは、前記第二外部保持部の高さよりも低い、請求項 6 または請求項 7 に記載の半導体装置。

[請求項9] 第三保持部は、前記第一接合部内の前記半導体素子の表面の電極に対応する前記半導体素子の裏面の位置に配置される、請求項 1 から請求項 8 のいずれか一項に記載の半導体装置。

[請求項10] 第四保持部は、前記第二接合部内の前記半導体素子の表面の電極に対応する前記絶縁基板の下面側の前記金属層の位置に配置される、請求項 1 から請求項 9 のいずれか一項に記載の半導体装置。

[請求項11] 前記保持部は、一部が前記第一接合部から露出している、請求項 1 から請求項 10 のいずれか一項に記載の半導体装置。

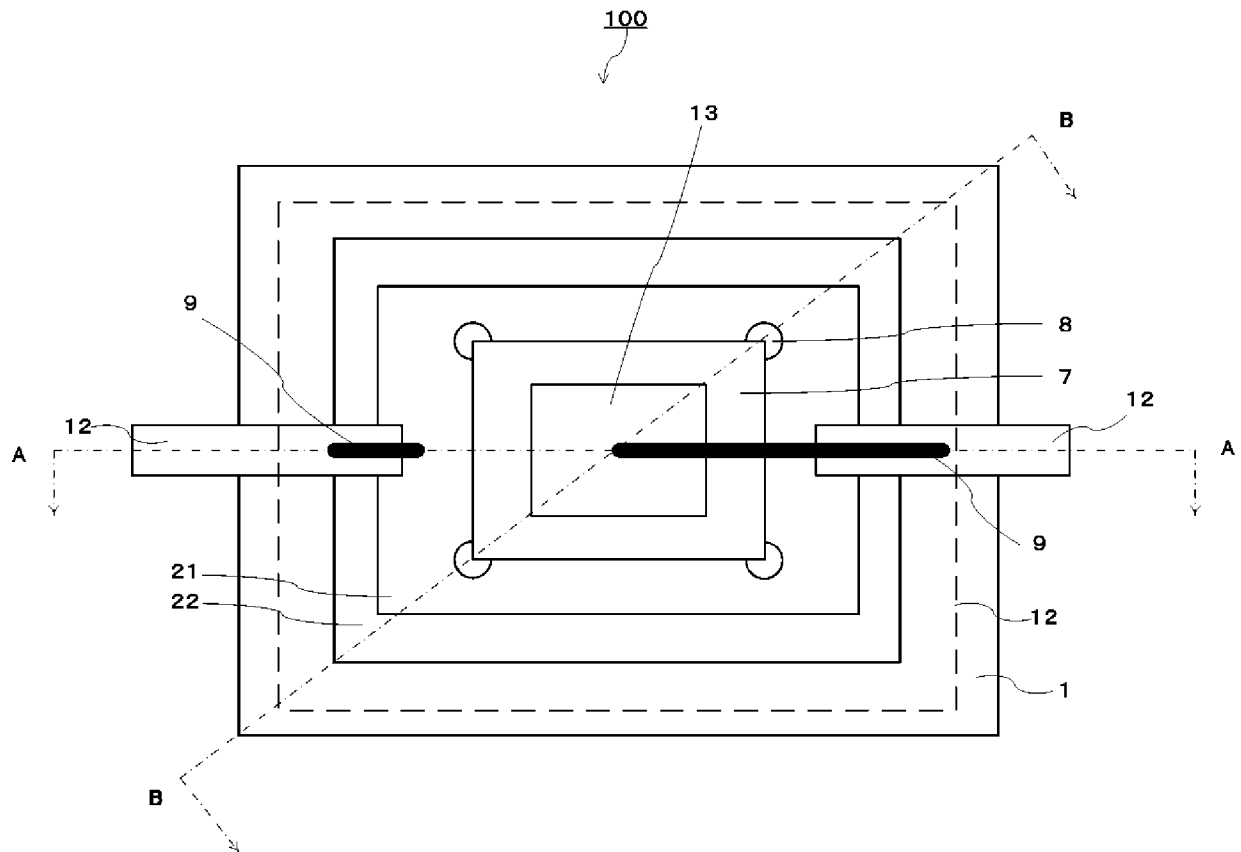
[請求項12] 前記保持部は、一部が前記第二接合部から露出している、請求項 1 から請求項 11 のいずれか一項に記載の半導体装置。

[請求項13] 請求項 1 から請求項 12 のいずれか一項に記載の半導体装置を有し、
入力される電力を変換して出力する主変換回路と、
前記主変換回路を制御する制御信号を前記主変換回路に出力する制御回路と、
を備えた電力変換装置。

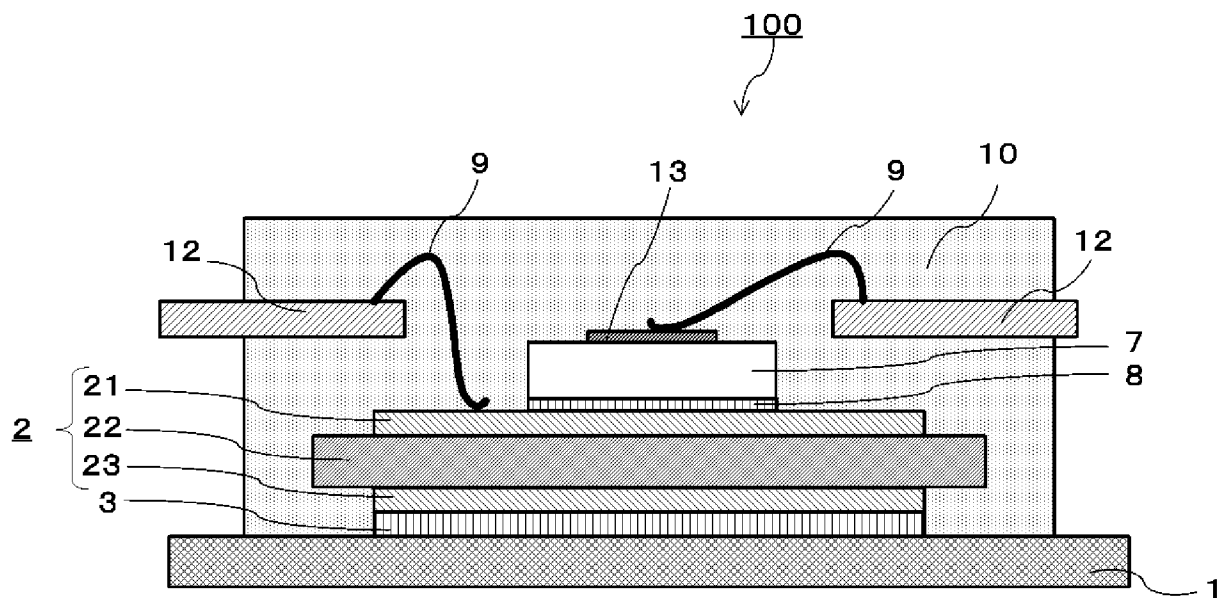
[請求項14] 表面に電極を有する半導体素子を準備する半導体素子準備工程と、
上面と下面とに金属層を有する絶縁基板を準備し、前記絶縁基板の上面側の前記金属層の上面に第一接合部で前記半導体素子を接合する半導体素子接合工程と、
ベース板の上面に前記絶縁基板を第二接合部で接合する絶縁基板接合工程と

保持部を前記第一接合部と前記第二接合部との少なくともいずれか一方に埋設し、前記保持部が前記第一接合部内に埋設される場合は前記半導体素子の角部の対角方向で内側と外側とに配置し、前記保持部が前記第二接合部内に埋設される場合は前記絶縁基板の下面側の前記金属層の角部の対角方向で内側と外側とに配置する保持部配置工程と、を備えた半導体装置の製造方法。

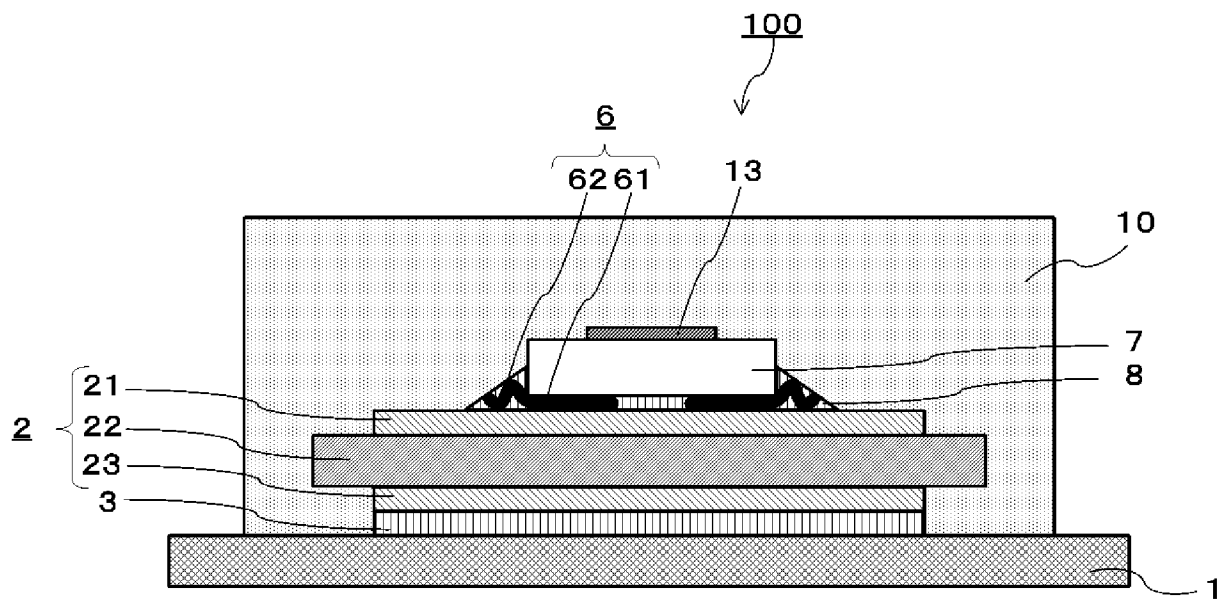
[図1]



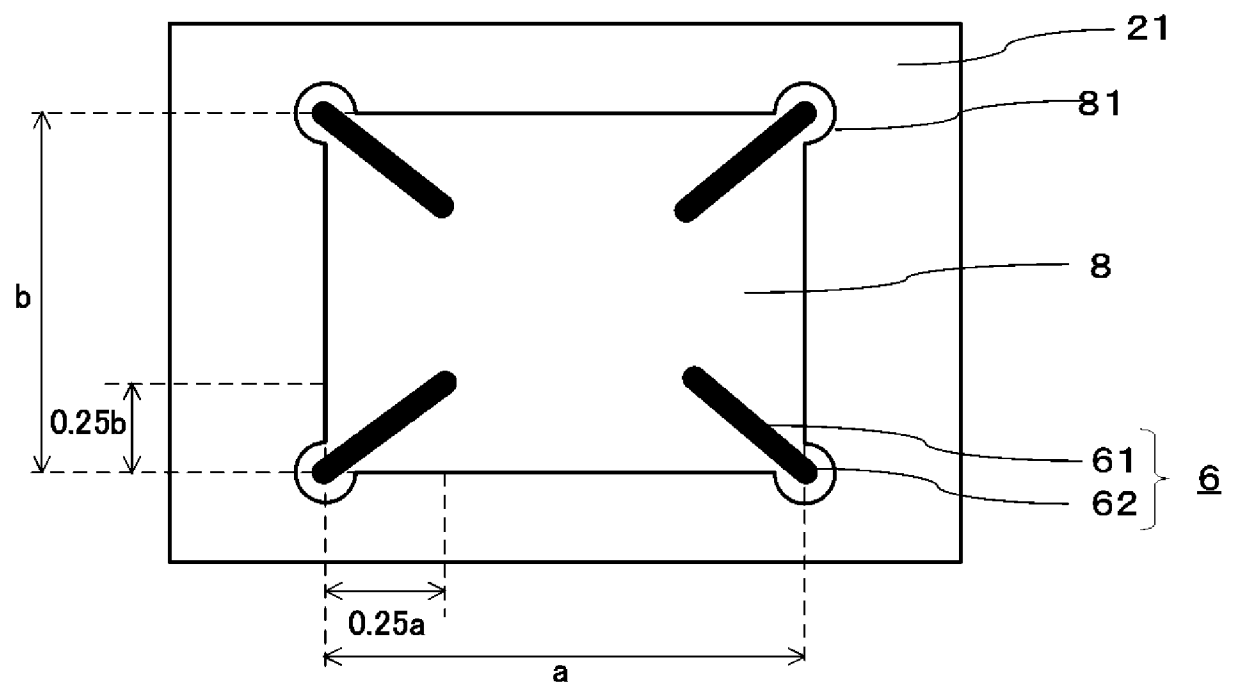
[図2]



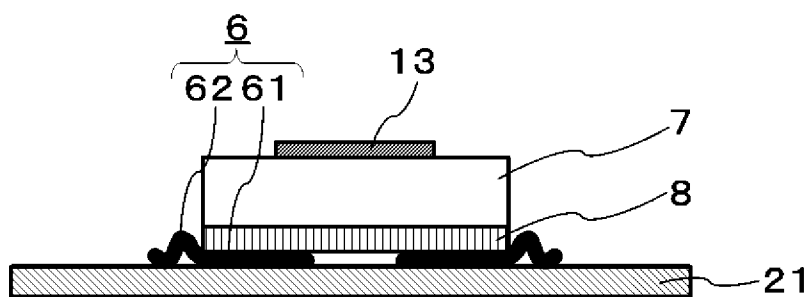
[図3]



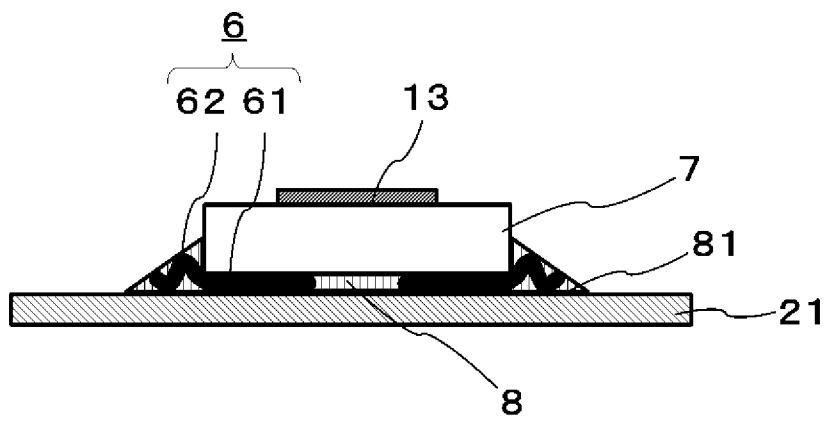
[図4]



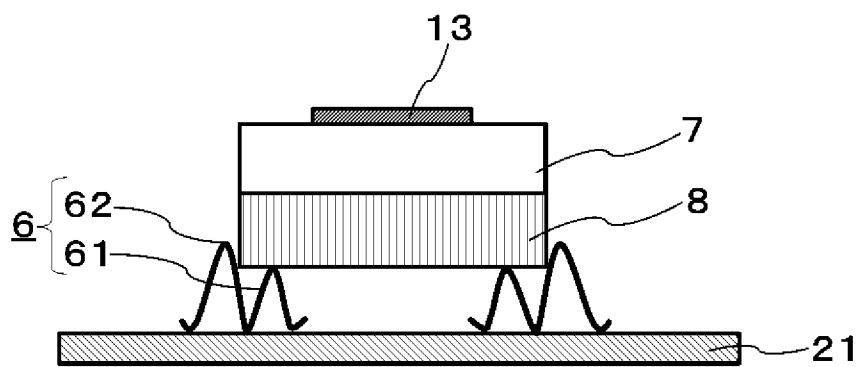
[図5]



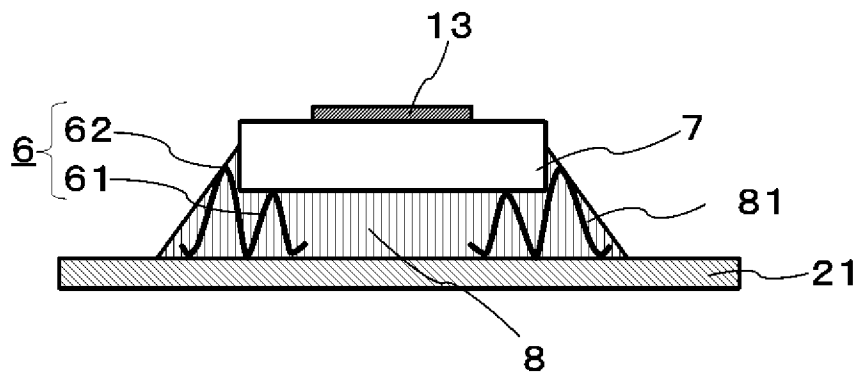
[図6]



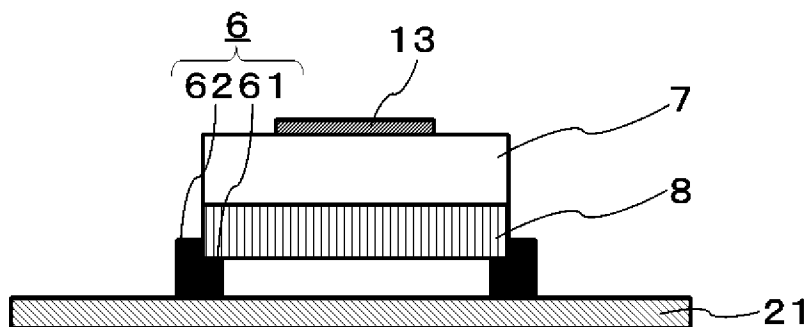
[図7]



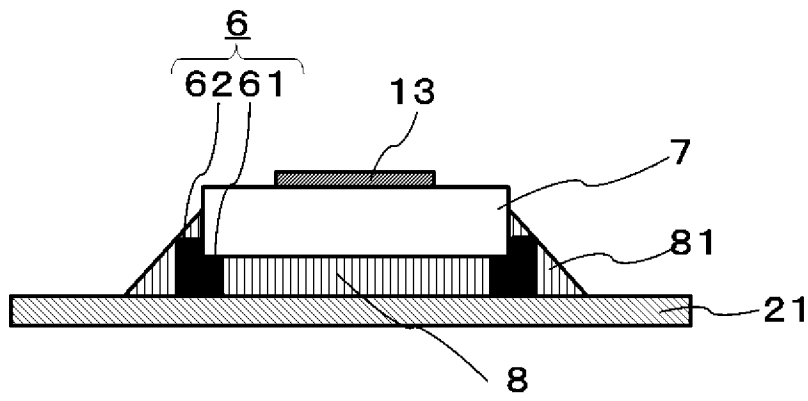
[図8]



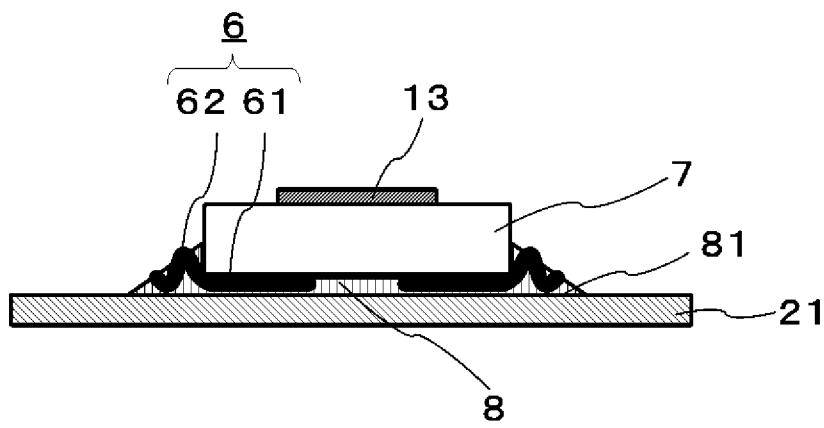
[図9]



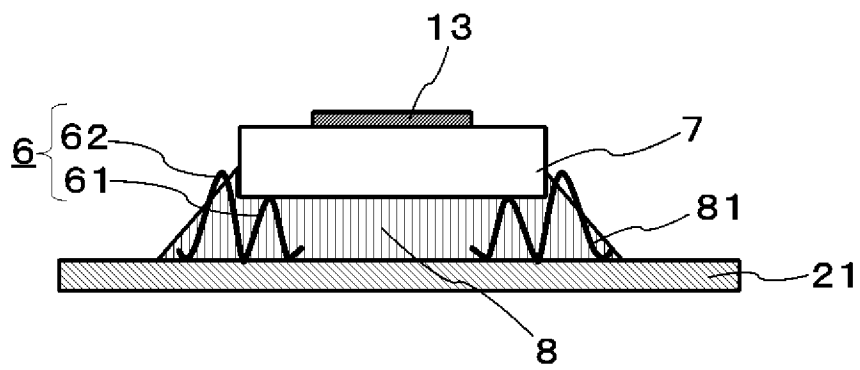
[図10]



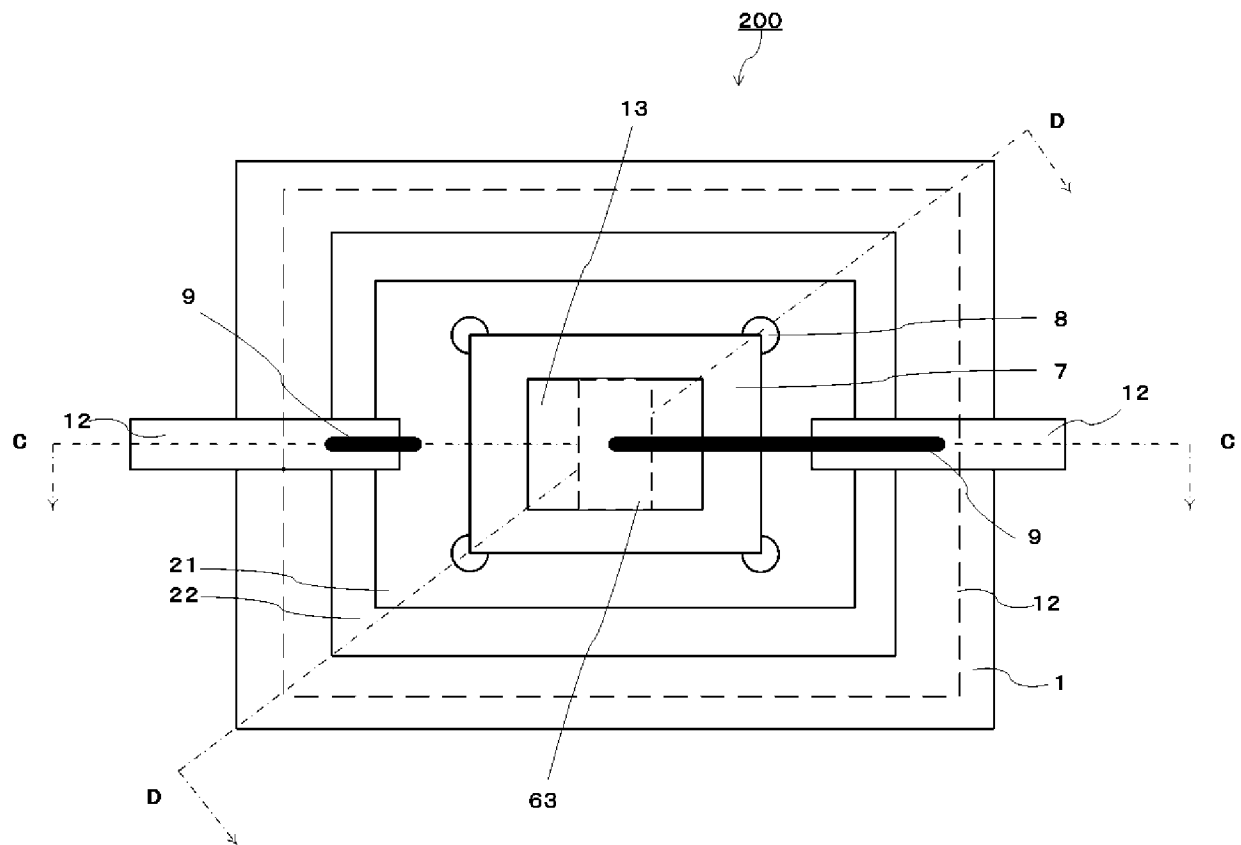
[図11]



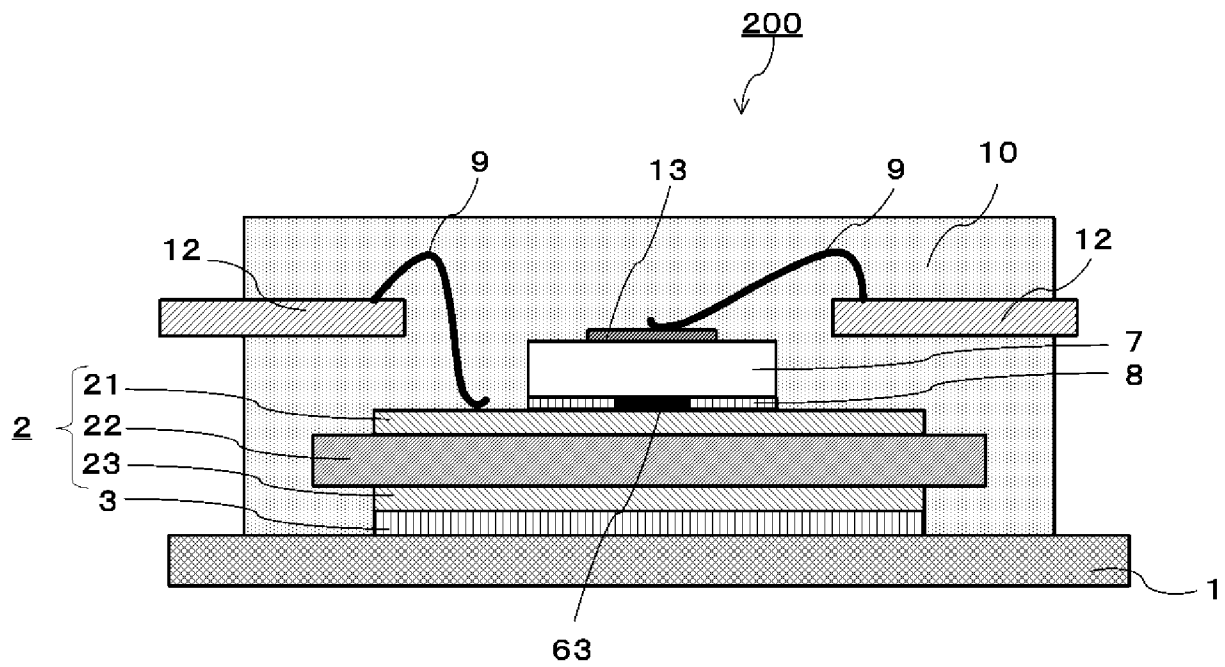
[図12]



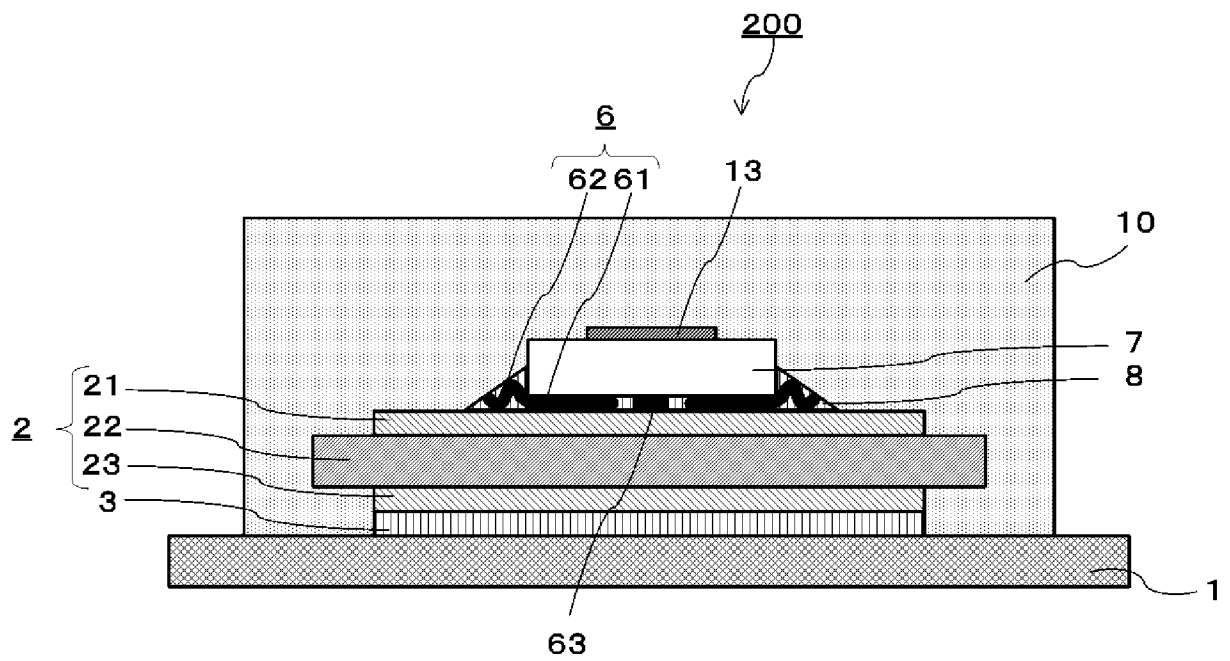
[図15]



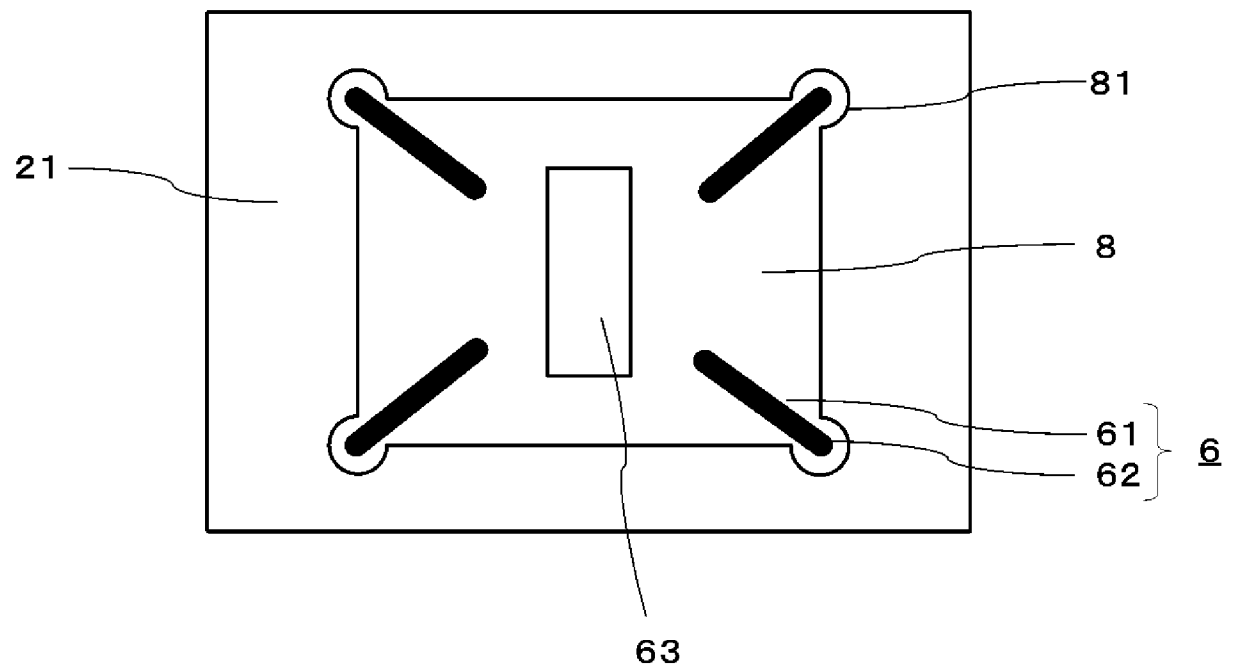
[図16]



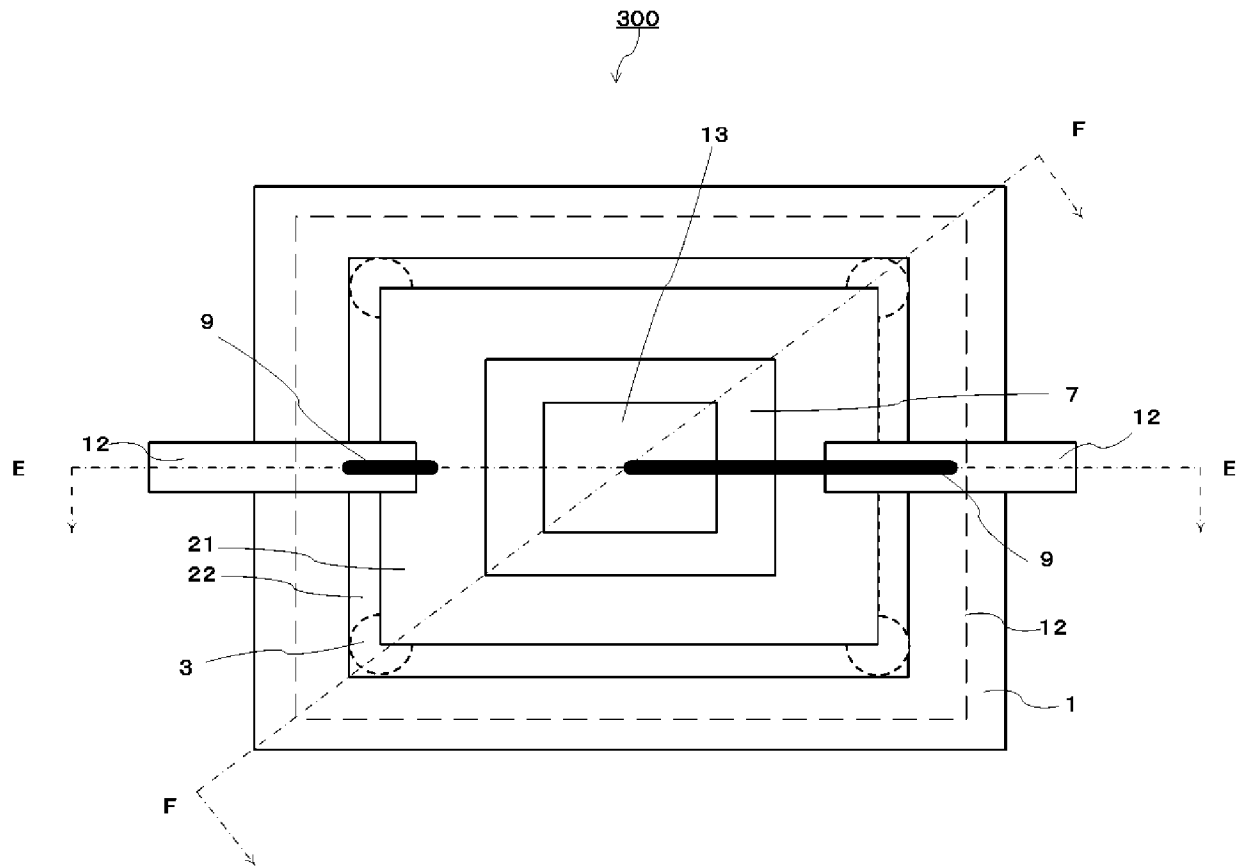
[図17]



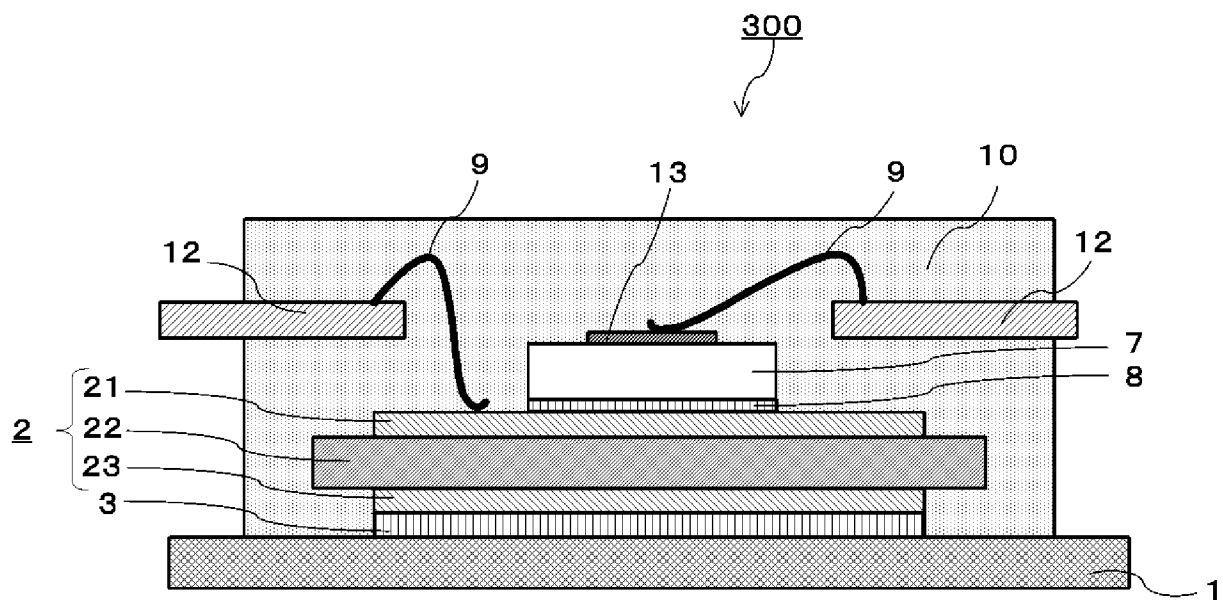
[図18]



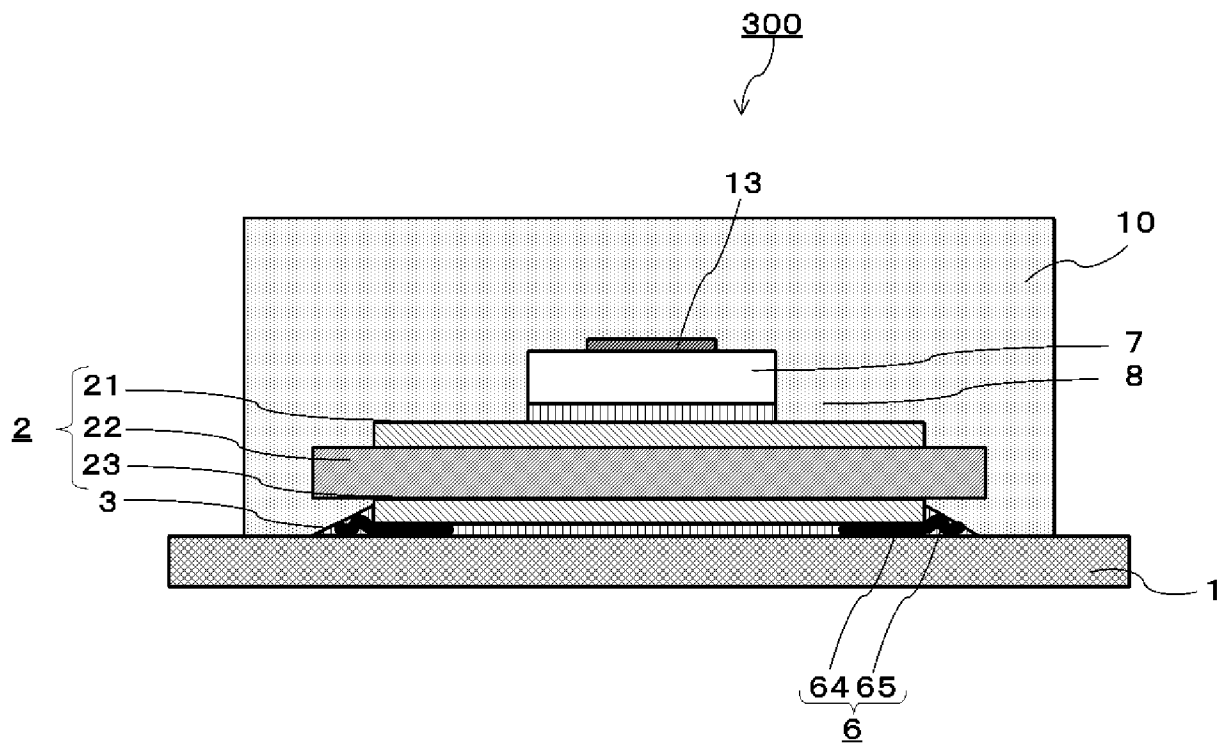
[図19]



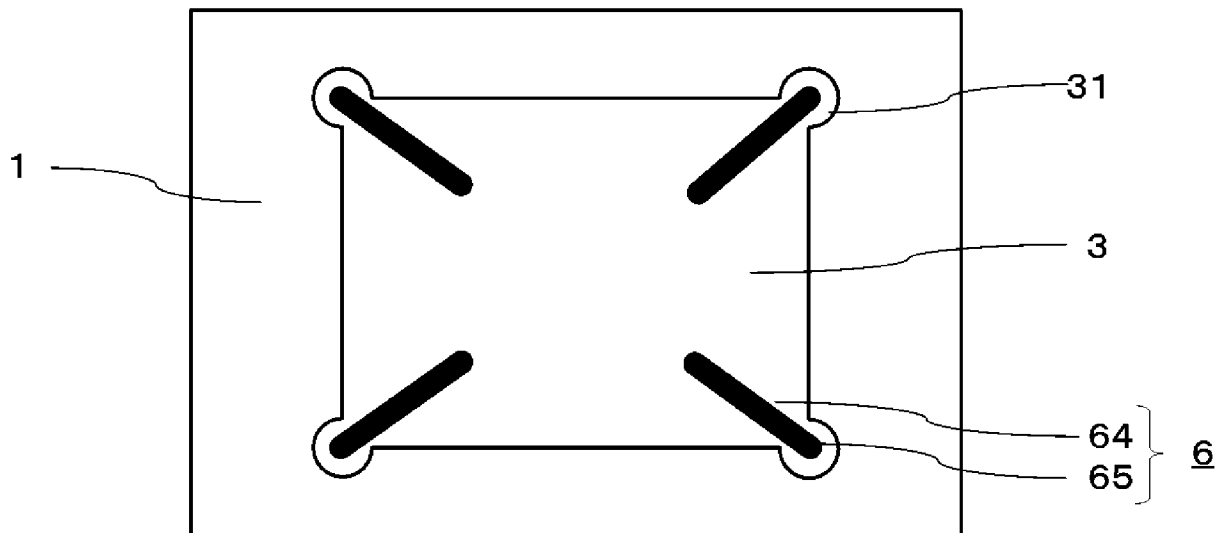
[図20]



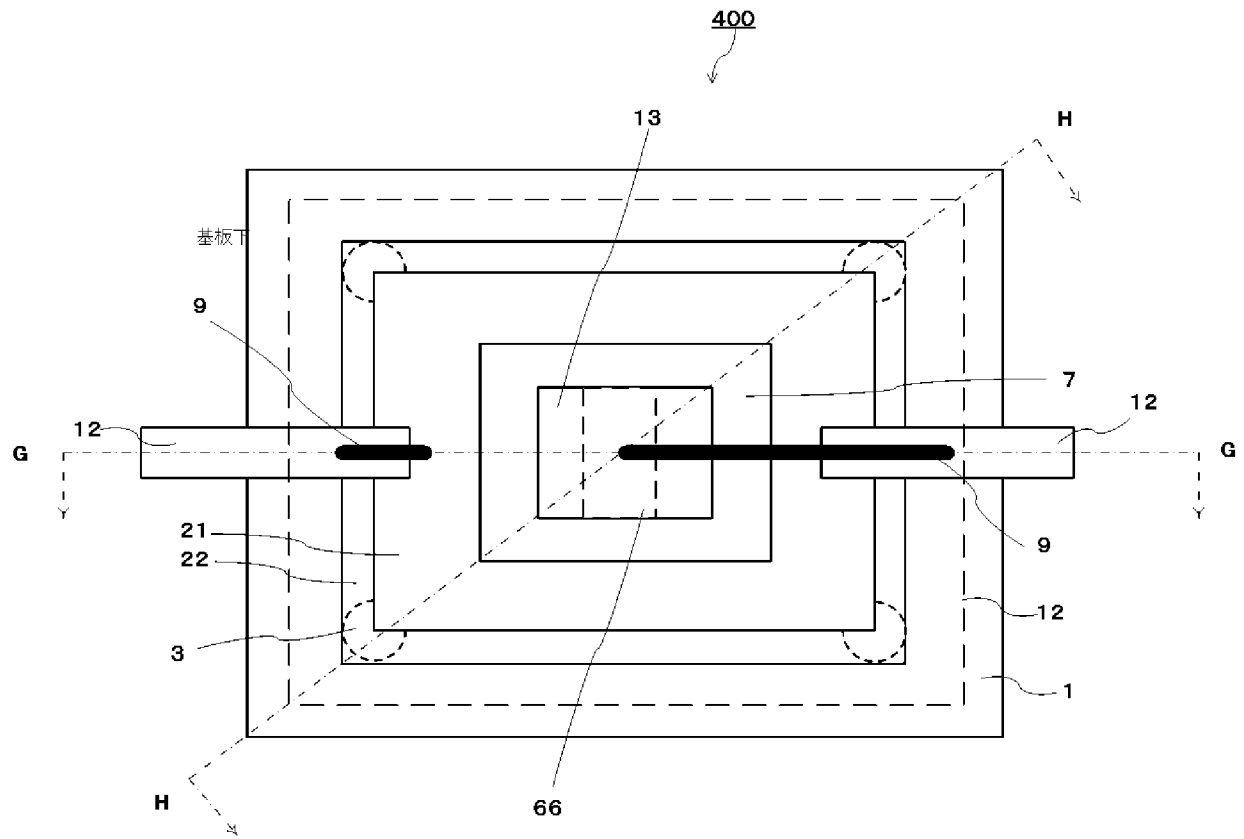
[図21]



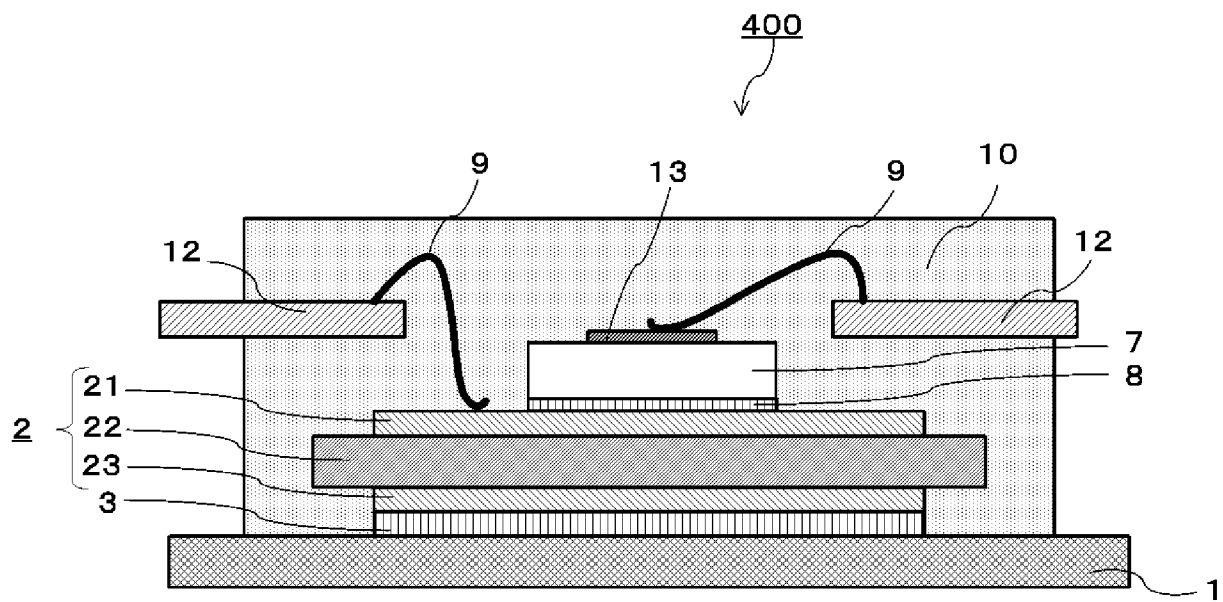
[図22]



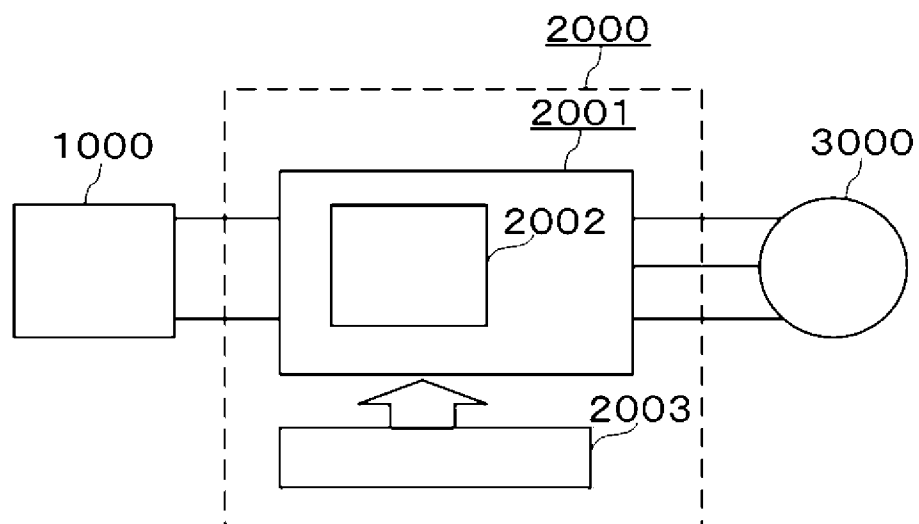
[図23]



[図24]



[図27]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/033445

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L23/12 (2006.01) i, H01L23/29 (2006.01) i, H01L23/40 (2006.01) i, H01L25/07 (2006.01) i, H01L25/18 (2006.01) i, H01L21/52 (2006.01) i
FI: H01L23/12 F, H01L23/40 F, H01L23/36 A, H01L25/04 C, H01L21/52 A
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L23/12, H01L23/29, H01L23/40, H01L25/07, H01L25/18, H01L21/52

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2020
Registered utility model specifications of Japan 1996-2020
Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2015/004956 A1 (MITSUBISHI ELECTRIC CORP.) 15 January 2015, paragraphs [0032]-[0049], [0055], [0056], [0059]-[0064], fig. 13-15	1-14
A	JP 2012-190958 A (DENSO CORP.) 04 October 2012, fig. 9	1-14
A	JP 2007-134395 A (ROHM CO., LTD.) 31 May 2007, fig. 1	1-14
A	JP 2011-228604 A (HONDA MOTOR CO., LTD.) 10 November 2011, paragraph [0057], fig. 1, 2	1-14
A	JP 11-186331 A (MITSUBISHI ELECTRIC CORP.) 09 July 1999, fig. 4	1-14

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04.11.2020

Date of mailing of the international search report
17.11.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/033445

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
WO 2015/004956 A1	15.01.2015	US 2016/0035691 A1 paragraphs [0047]- [0064], [0070], [0071], [0074]- [0079], fig. 13-15 DE 112014003203 B4 CN 105247666 A	
JP 2012-190958 A	04.10.2012	(Family: none)	
JP 2007-134395 A	31.05.2007	(Family: none)	
JP 2011-228604 A	10.11.2011	(Family: none)	
JP 11-186331 A	09.07.1999	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/12(2006.01)i; H01L 23/29(2006.01)i; H01L 23/40(2006.01)i; H01L 25/07(2006.01)i; H01L 25/18(2006.01)i; H01L 21/52(2006.01)i FI: H01L23/12 F; H01L23/40 F; H01L23/36 A; H01L25/04 C; H01L21/52 A		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L23/12; H01L23/29; H01L23/40; H01L25/07; H01L25/18; H01L21/52 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2015/004956 A1（三菱電機株式会社）15.01.2015（2015-01-15） [0032]-[0049], [0055]-[0056], [0059]-[0064], 図13-15	1-14
A	JP 2012-190958 A（株式会社デンソー）04.10.2012（2012-10-04） 図9	1-14
A	JP 2007-134395 A（ローム株式会社）31.05.2007（2007-05-31） 図1	1-14
A	JP 2011-228604 A（本田技研工業株式会社）10.11.2011（2011-11-10） [0057], 図1-2	1-14
A	JP 11-186331 A（三菱電機株式会社）09.07.1999（1999-07-09） 図4	1-14
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 04.11.2020		国際調査報告の発送日 17.11.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 多賀 和宏 5F 4451 電話番号 03-3581-1101 内線 3516

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/033445

引用文献			公表日	パテントファミリー文献	公表日
WO	2015/004956	A1	15.01.2015	US 2016/0035691 A1 [0047]-[0064], [0070]- [0071], [0074]-[0079], 図 13-15 DE 112014003203 B4 CN 105247666 A	
JP	2012-190958	A	04.10.2012	(ファミリーなし)	
JP	2007-134395	A	31.05.2007	(ファミリーなし)	
JP	2011-228604	A	10.11.2011	(ファミリーなし)	
JP	11-186331	A	09.07.1999	(ファミリーなし)	