



등록특허 10-2181419



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2020년11월23일

(11) 등록번호 10-2181419

(24) 등록일자 2020년11월16일

(51) 국제특허분류(Int. Cl.)

H01L 21/3065 (2006.01) H05H 1/46 (2006.01)

(21) 출원번호 10-2014-0018594

(22) 출원일자 2014년02월18일

심사청구일자 2018년09월12일

(65) 공개번호 10-2014-0103871

(43) 공개일자 2014년08월27일

(30) 우선권주장

JP-P-2013-029298 2013년02월18일 일본(JP)

JP-P-2014-027549 2014년02월17일 일본(JP)

(56) 선행기술조사문헌

KR1020010030470 A*

(뒷면에 계속)

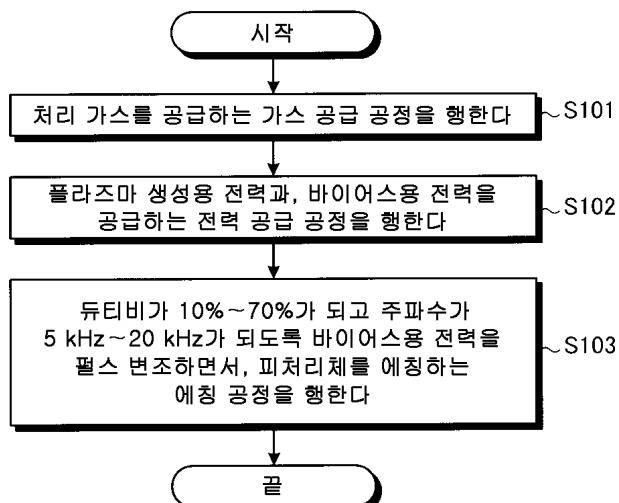
전체 청구항 수 : 총 13 항

심사관 : 손희수

(54) 발명의 명칭 **플라즈마 처리 방법 및 플라즈마 처리 장치****(57) 요약**

본 발명은 구성의 변경을 필요로 하지 않으면서 피처리체의 피처리면의 균일성을 유지하는 것을 과제로 한다.

플라즈마 처리 방법은 가스 공급 공정과, 전력 공급 공정과, 에칭 공정을 포함한다. 가스 공급 공정은 피처리체가 배치된 처리 용기의 내부에 처리 가스를 공급한다. 전력 공급 공정은 처리 용기의 내부에 공급된 처리 가스의 플라즈마를 생성하기 위한 전력으로서, 주파수가 100 kHz~150 kHz인 플라즈마 생성용 전력과, 플라즈마 생성용 전력보다 주파수가 낮은 전력인 바이어스용 전력을 공급한다. 에칭 공정은 듀티비가 10%~70%가 되고 주파수가 5 kHz~20 kHz가 되도록 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭한다.

대 표 도 - 도3

(56) 선행기술조사문현

KR1020080056652 A*

KR1020120100834 A*

US20110177669 A1

KR1020110083669 A

KR1020060029621 A

*는 심사관에 의하여 인용된 문현

명세서

청구범위

청구항 1

처리 용기와, 상기 처리 용기 내에 설치되고, 피처리체의 배치대로서 기능하는 하부 전극과, 상기 하부 전극에 대향하도록 설치된 상부 전극을 포함하는 용량 결합형 플라즈마 처리 장치를 이용한 플라즈마 처리 방법에 있어서,

상기 처리 용기의 내부에 처리 가스를 공급하는 가스 공급 공정과,

상기 처리 용기의 내부에 공급된 처리 가스의 플라즈마를 생성하기 위한 전력으로서, 주파수가 100㎪~150㎪인 플라즈마 생성용 전력을 상기 하부 전극에 공급하고, 상기 플라즈마 생성용 전력보다 주파수가 낮은 전력인 바이어스용 전력을 상기 하부 전극에 공급하는 전력 공급 공정과,

상기 피처리체의 중앙부와 주연부에서의 플라즈마 밀도를 균일화하기 위하여, 상기 바이어스용 전력이 10%~70%의 듀티비로 변조되는 동안에 상기 하부 전극에 공급되는 상기 플라즈마 생성용 전력이 일정하게 유지된 상태로, 듀티비가 10%~70%가 되고 주파수가 5㎑~20㎑가 되도록 상기 바이어스용 전력을 펄스 변조하면서, 상기 처리 가스의 플라즈마에 의해 피처리체를 에칭하는 에칭 공정

을 포함하는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 2

제1항에 있어서, 상기 에칭 공정은 듀티비가 40%~60%가 되고 주파수가 5㎑~10㎑가 되도록 상기 바이어스용 전력을 펄스 변조하면서, 상기 처리 가스의 플라즈마에 의해 피처리체를 에칭하는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 3

제1항 또는 제2항에 있어서, 상기 바이어스용 전력의 주파수는 0.4㎑~13.56㎪인 것을 특징으로 하는 플라즈마 처리 방법.

청구항 4

제1항 또는 제2항에 있어서, 상기 피처리체는 폴리실리콘막과, SiO_2 막 또는 유기막을 포함하고,

상기 에칭 공정은 상기 SiO_2 막 또는 상기 유기막을 마스크로 하여 상기 처리 가스의 플라즈마에 의해 상기 폴리실리콘막을 에칭하는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 5

제1항 또는 제2항에 있어서, 상기 피처리체는 SiO_2 막과, 유기막 또는 폴리실리콘막을 포함하고,

상기 에칭 공정은 상기 유기막 또는 상기 폴리실리콘막을 마스크로 하여 상기 처리 가스의 플라즈마에 의해 상기 SiO_2 막을 에칭하는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 6

제1항 또는 제2항에 있어서, 상기 피처리체는 SiO_2 막과 폴리실리콘막의 적층막과, 유기막을 포함하고,

상기 에칭 공정은 상기 유기막을 마스크로 하여 상기 처리 가스의 플라즈마에 의해 상기 적층막을 에칭하는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 7

제6항에 있어서, 상기 적층막은 적어도 24층 이상 적층되는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 8

제1항 또는 제2항에 있어서, 상기 처리 가스는 브롬 또는 염소와, 불소와, 산소를 포함하는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 9

제8항에 있어서, 상기 처리 가스는 아르곤을 더 포함하는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 10

제1항 또는 제2항에 있어서, 상기 처리 가스는 CF계 가스를 포함하는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 11

제1항 또는 제2항에 있어서, 상기 바이어스용 전력은 500 W~3000 W인 것을 특징으로 하는 플라즈마 처리 방법.

청구항 12

제1항 또는 제2항에 있어서, 상기 예칭 공정에 의해 예칭된 상기 피처리체의 중심 위치의 예칭 레이트와, 이 피처리체의 중심 위치로부터 직경 방향을 따라 주연축에 정해진 거리만큼 시프트한 위치의 예칭 레이트 간의 차는 $-1.2(\text{nm}/\text{min}) \sim 1.2(\text{nm}/\text{min})$ 인 것을 특징으로 하는 플라즈마 처리 방법.

청구항 13

처리 용기와,

상기 처리 용기 내에 설치되고, 피처리체의 배치대로서 기능하는 하부 전극과,

상기 하부 전극에 대향하도록 설치된 상부 전극과,

상기 처리 용기의 내부를 감압하기 위한 배기부와,

상기 처리 용기의 내부에 처리 가스를 공급하기 위한 가스 공급부와,

상기 처리 용기의 내부에 처리 가스를 공급하는 공정과, 상기 처리 용기의 내부에 공급된 처리 가스의 플라즈마를 생성하기 위한 전력으로서, 주파수가 100 MHz~150 MHz인 플라즈마 생성용 전력을 상기 하부 전극에 공급하고, 상기 플라즈마 생성용 전력보다 주파수가 낮은 전력인 바이어스용 전력을 상기 하부 전극에 공급하는 공정과, 상기 피처리체의 중앙부와 주연부에서의 플라즈마 밀도를 균일화하기 위하여, 상기 바이어스용 전력이 10%~70%의 드티비로 변조되는 동안에 상기 하부 전극에 공급되는 상기 플라즈마 생성용 전력이 일정하게 유지된 상태로, 드티비가 10%~70%가 되고 주파수가 5 kHz~20 kHz가 되도록 상기 바이어스용 전력을 펄스 변조하면서, 상기 처리 가스의 플라즈마에 의해 피처리체를 예칭하는 공정을 실행하는 제어부

를 구비한 것을 특징으로 하는 용량 결합형 플라즈마 처리 장치.

발명의 설명**기술 분야**

[0001] 본 발명의 여러가지 측면 및 실시형태는 플라즈마 처리 방법 및 플라즈마 처리 장치에 관한 것이다.

배경 기술

[0002] 반도체의 제조 프로세스에서는, 박막의 퇴적 또는 예칭 등을 목적으로 한 플라즈마 처리를 실행하는 플라즈마 처리 장치가 널리 이용되고 있다. 고성능 및 고기능의 반도체를 얻기 위해서는, 피처리체의 피처리면에 대하여, 균일한 플라즈마 처리를 행하는 것이 바람직하다.

[0003] 최근의 플라즈마 처리에 있어서는, 주파수가 비교적 높은 고주파 전력을 이용하여 처리 가스의 플라즈마를 생성하는 플라즈마 처리 장치가 이용되고 있다. 이 플라즈마 처리 장치는 주파수가 예컨대 100 MHz인 고주파 전력을 플라즈마 생성용 전력으로서 공급한다. 또한, 플라즈마 처리 장치는 플라즈마 생성용 전력보다 주파수가 낮은 고주파 전력을, 플라즈마 내의 이온을 피처리체측을 향해 인입하기 위한 바이어스용 전력으로서 공급한다.

[0004]

그런데, 이러한 플라즈마 처리 장치에 있어서는, 피처리체의 중앙부에 대응하는 플라즈마 밀도가 피처리체의 주연부에 대응하는 플라즈마 밀도와 비교하여 높기 때문에, 플라즈마 밀도를 균일화하기 위한 부재를 피처리체의 배치대에 설치하는 것이 알려져 있다. 예컨대 특허문현 1에는, 배치대의 내부의, 피처리체의 중앙부에 대응하는 영역에 유전체충을 형성하고, 피처리체의 중앙부로부터 플라즈마에 공급되는 전계를 유전체충에 의해 약하게 함으로써, 플라즈마 밀도를 균일화하는 것이 개시되어 있다.

선행기술문헌

특허문헌

[0005] (특허문현 0001) 일본 특허 공개 제2008-243973호 공보

발명의 내용

해결하려는 과제

[0006] 그러나, 종래 기술에서는, 구성의 변경을 필요로 하지 않으면서 피처리체의 피처리면의 균일성을 유지하는 것까지는 고려하고 있지 않다. 즉, 종래 기술에서는, 피처리체의 중앙부에 대응하는 영역에 유전체충을 형성함으로써 플라즈마 밀도를 균일화하기 때문에, 피처리체의 피처리면의 균일성을 유지할 수는 있지만, 유전체충을 형성하기 위해 처리 장치 내의 구성의 변경이 새롭게 행해진다. 이러한 처리 장치 내의 구성의 변경이 행해지면, 구성이 복잡해지거나, 제조 비용이 높아질 우려가 있다.

과제의 해결 수단

[0007] 본 발명의 일측면에 관련된 플라즈마 처리 방법은, 가스 공급 공정과, 전력 공급 공정과, 예칭 공정을 포함한다. 가스 공급 공정은, 피처리체가 배치된 처리 용기의 내부에 처리 가스를 공급한다. 전력 공급 공정은, 상기 처리 용기의 내부에 공급된 처리 가스의 플라즈마를 생성하기 위한 전력으로서, 주파수가 100 MHz~150 MHz인 플라즈마 생성용 전력과, 상기 플라즈마 생성용 전력보다 주파수가 낮은 전력인 바이어스용 전력을 공급한다. 예칭 공정은 드ュ티비가 10%~70%가 되고 주파수가 5 kHz~20 kHz가 되도록 상기 바이어스용 전력을 펄스 변조하면서, 상기 처리 가스의 플라즈마에 의해 피처리체를 예칭한다.

발명의 효과

[0008] 본 발명의 여러가지 측면 및 실시형태에 의하면, 구성을 변경하지 않고 피처리체의 피처리면의 균일성을 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)를 넓힐 수 있고, 장치를 정지시키지 않고 처리할 수 있는 플라즈마 처리 방법 및 플라즈마 처리 장치가 실현된다.

도면의 간단한 설명

[0009] 도 1은 본 실시형태에 관련된 플라즈마 처리 방법에 적용되는 플라즈마 처리 장치를 도시한 개략 단면도이다.

도 2a는 본 실시형태에서의 피처리체의 구조예 (1)을 도시한 단면도이다.

도 2b는 본 실시형태에서의 피처리체의 구조예 (2)를 도시한 단면도이다.

도 2c는 본 실시형태에서의 피처리체의 구조예 (3)을 도시한 단면도이다.

도 3은 본 실시형태에 관련된 플라즈마 처리 장치에 의한 플라즈마 처리 방법의 처리 흐름의 일례를 도시한 플로우차트이다.

도 4a는 본 실시형태에서의 예칭 공정의 일례를 도시한 도면이다.

도 4b는 본 실시형태에서의 예칭 공정의 일례를 도시한 도면이다.

도 5a는 비교예 1 및 실시예 1~3에 관한 처리 결과를 나타낸 도면이다.

도 5b는 센터 패스트 분포에 대하여 드ュ티비 및 주파수가 미치는 영향의 검증 결과 (1)을 나타낸 도면이다.

도 6은 비교예 2 및 실시예 4, 5에 관한 처리 결과를 나타낸 도면이다.

도 7a는 비교예 3 및 실시예 6에 관한 처리 결과를 나타낸 도면이다.

도 7b는 비교예 3 및 실시예 6에 관한 처리 결과를 나타낸 도면이다.

도 8a는 센터 패스트 분포에 대하여 듀티비 및 주파수가 미치는 영향의 검증 결과 (2)를 나타낸 도면이다.

도 8b는 센터 패스트 분포에 대하여 듀티비 및 주파수가 미치는 영향의 검증 결과 (2)를 나타낸 도면이다.

도 9a는 실시예 7~실시예 10에서의 처리 결과를 나타낸 도면이다.

도 9b는 실시예 7~실시예 10에서의 처리 결과를 나타낸 도면이다.

도 10a는 실시예 11~실시예 14에서의 처리 결과를 나타낸 도면이다.

도 10b는 실시예 11~실시예 14에서의 처리 결과를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0010]

이하, 도면을 참조하여 여러가지 실시형태에 관해 상세히 설명한다. 또, 각 도면에 있어서 동일 또는 상당하는 부분에 대해서는 동일한 부호를 붙이는 것으로 한다.

[0011]

본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 피처리체가 배치된 처리 용기의 내부에 처리 가스를 공급하는 가스 공급 공정과, 처리 용기의 내부에 공급된 처리 가스의 플라즈마를 생성하기 위한 전력으로서, 주파수가 100 kHz~150 kHz인 플라즈마 생성용 전력과, 플라즈마 생성용 전력보다 주파수가 낮은 전력인 바이어스용 전력을 공급하는 전력 공급 공정과, 듀티비가 10%~70%가 되고 주파수가 5 kHz~20 kHz가 되도록 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭하는 에칭 공정을 포함한다.

[0012]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 에칭 공정은 듀티비가 40%~60%가 되고 주파수가 5 kHz~10 kHz가 되도록 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭한다.

[0013]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 바이어스용 전력의 주파수가 0.4 kHz~13.56 MHz이다.

[0014]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 피처리체는 폴리실리콘막과, SiO₂막 또는 유기막을 포함하고, 에칭 공정은 SiO₂막 또는 유기막을 마스크로 하여 처리 가스의 플라즈마에 의해 폴리실리콘막을 에칭한다.

[0015]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 피처리체는 SiO₂막과, 유기막 또는 폴리실리콘막을 포함하고, 에칭 공정은 유기막 또는 폴리실리콘막을 마스크로 하여 처리 가스의 플라즈마에 의해 SiO₂막을 에칭한다.

[0016]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 피처리체는 SiO₂막과 폴리실리콘막의 적층막과, 유기막을 포함하고, 에칭 공정은 유기막을 마스크로 하여 처리 가스의 플라즈마에 의해 적층막을 에칭한다.

[0017]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 적층막은 적어도 24층 이상 적층된다.

[0018]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 처리 가스는 브롬 또는 염소와, 불소와, 산소를 포함한다.

[0019]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 처리 가스는 아르곤을 더 포함한다.

[0020]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 처리 가스는 CF₄계 가스를 포함한다.

[0021]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 바이어스용 전력은 500 W~3000 W이다.

[0022]

또한, 본 실시형태에 관련된 플라즈마 처리 방법은, 일 실시형태에 있어서, 에칭 공정에 의해 에칭된 피처리체의 중심 위치의 에칭 레이트와, 이 피처리체의 중심 위치로부터 직경 방향을 따라 주연측에 정해진 거리만큼 시

프트한 위치의 에칭 레이트 간의 차는 $-1.2(\text{nm}/\text{min}) \sim 1.2(\text{nm}/\text{min})$ 이다.

[0023]

본 실시형태에 관련된 플라즈마 처리 장치는, 일 실시형태에 있어서, 피처리체가 배치된 처리 용기와, 처리 용기의 내부를 감압하기 위한 배기부와, 처리 용기의 내부에 처리 가스를 공급하기 위한 가스 공급부와, 처리 용기의 내부에 처리 가스를 공급하는 공정과, 처리 용기의 내부에 공급된 처리 가스의 플라즈마를 생성하기 위한 전력으로서, 주파수가 $100 \text{ MHz} \sim 150 \text{ MHz}$ 인 플라즈마 생성용 전력과, 플라즈마 생성용 전력보다 주파수가 낮은 전력인 바이어스용 전력을 공급하는 공정과, 듀티비가 $10\% \sim 70\%$ 가 되고 주파수가 $5 \text{ kHz} \sim 20 \text{ kHz}$ 가 되도록 바이어스 용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭하는 공정을 실행하는 제어부를 구비한다.

[0024]

도 1은 본 실시형태에 관련된 플라즈마 처리 방법에 적용되는 플라즈마 처리 장치를 도시한 개략 단면도이다. 도 1에서는, RIE(Reactive Ion Etching) 플라즈마 처리 장치의 일례를 도시하고 있다. 이 플라즈마 처리 장치(2)는, 예컨대 내부가 밀폐 공간으로 되어 있는 진공 챔버로 이루어지는 처리 용기(21)와, 이 처리 용기(21) 내의 바닥면 중앙에 설치된 배치대(3)와, 배치대(3)의 상측에 이 배치대(3)와 대향하도록 설치된 상부 전극(51)을 구비하고 있다.

[0025]

처리 용기(21)는 소직경의 원통형의 상부실(21a)과, 대직경의 원통형의 하부실(21b)을 포함한다. 상부실(21a)과 하부실(21b)은 서로 연통해 있고, 처리 용기(21) 전체는 기밀하게 구성되어 있다. 상부실(21a)의 상부에는, 상부 전극(51)이 배치되고, 상부실(21a) 내에는, 배치대(3) 등이 격납되어 있다. 하부실(21b) 내에는 배치대(3)를 지지하는 지지부(27) 및 배기 공간이 격납되어 있다. 하부실(21b) 바닥면의 배기구(22)에는 배기 공간과 연통하는 배기관(23)을 통해 배기 장치(24)가 접속되어 있다. 이 배기 장치(24)에는 도시하지 않은 압력 조정부가 접속되어 있고, 이 압력 조정부는 도시하지 않은 제어부로부터의 신호에 의해 처리 용기(21) 내부 전체를 배기하여 원하는 진공도로 유지하도록 구성되어 있다. 배기 장치(24)는 처리 용기(21)의 내부를 감압하기 위한 배기부의 일례이다. 한편, 상부실(21a)의 측면에는 피처리체인 웨이퍼(W)의 반입반출구(25)가 형성되어 있고, 이 반입반출구(25)는 케이트 맬브(26)에 의해 개폐 가능하게 되어 있다. 처리 용기(21)는 알루미늄 등의 도전성 부재로 구성되고, 접지되어 있다.

[0026]

배치대(3)는, 예컨대 알루미늄으로 이루어지는 도전체 부재인 플라즈마 생성용 하부 전극(31)과, 하부 전극(31)의 상면을 덮도록 형성된 유전체층(32)이 하측으로부터 이 순서로 적층된 구조로 되어 있고, 유전체층(32)에는 전극막(33)이 매립되어 있다. 유전체층(32)과, 전극막(33)은 정전 쳉을 구성한다. 또한 배치대(3)는 절연 부재(41, 42)를 구비하고, 절연 부재(41)는 하부 전극(31)의 옆둘레면을, 절연 부재(42)는 하부 전극(31)의 바닥면을 각각 덮고, 이를 절연 부재(41, 42)를 통해 하부 전극(31)은 지지판(27) 상에 설치된 지지대(31a)에 고정되고, 처리 용기(21)에 대하여 전기적으로 충분히 플로팅 상태로 되어 있다.

[0027]

하부 전극(31) 내에는 냉매를 통류시키기 위한 냉매 유로(43)가 형성되어 있고, 냉매가 이 냉매 유로(43)에 흐름으로써 하부 전극(31)이 냉각되고, 유전체층(32)의 상면인 배치면에 배치된 웨이퍼(W)가 원하는 온도로 냉각되도록 구성되어 있다.

[0028]

또한, 유전체층(32)에는 배치면과 웨이퍼(W) 이면 사이의 열전달성을 높이기 위한 백사이드 가스(열전달 가스)를 방출하는 관통 구멍(44a)이 형성되어 있다. 이 관통 구멍(44a)은 하부 전극(31) 내 등에 형성된 가스 유로(44)와 연통해 있고, 이 가스 유로(44)를 통해 도시하지 않은 가스 공급부로부터 공급된, 예컨대 헬륨(He) 등의 백사이드 가스가 방출되도록 되어 있다.

[0029]

또한, 하부 전극(31)에는, 예컨대 주파수가 $100 \text{ MHz} \sim 150 \text{ MHz}$ 인 고주파 전력을 공급하는 제1 고주파 전원(45a)과, 예컨대 제1 고주파 전원(45a)보다 주파수가 낮은 $0.4 \text{ kHz} \sim 13.56 \text{ kHz}$ 의 고주파 전력을 공급하는 제2 고주파 전원(45b)이 각각 정합기(46a, 46b)를 통해 접속되어 있다. 제1 고주파 전원(45a)으로부터 공급되는 고주파 전력은 후술하는 처리 가스를 플라즈마화하는 역할을 수행하고, 제2 고주파 전원(45b)으로부터 공급되는 고주파 전력은 웨이퍼(W)에 바이어스 전력을 인가함으로써 플라즈마 내의 이온을 웨이퍼(W) 표면에 인입하는 역할을 수행한다. 이하에서는, 설명의 편의를 도모하기 위해, 제1 고주파 전원(45a)으로부터 공급되는 고주파 전력을 플라즈마 생성용 전력이라고 부르고, 제2 고주파 전원(45b)으로부터 공급되는 고주파 전력을 바이어스용 전력이라고 부르는 경우가 있다.

[0030]

또한 하부 전극(31)의 상면 외주부에는, 유전체층(32)을 둘러싸도록 포커스 링(47)이 배치되어 있다. 포커스 링(47)은 웨이퍼(W)의 주연부의 외측 영역의 플라즈마 상태를 조정하는 역할, 예컨대 웨이퍼(W)보다 플라즈마를 넓혀, 웨이퍼면 내의 에칭 속도의 균일성을 향상시키는 역할을 수행한다.

- [0031] 지지대(31a)의 하부 외측에는, 지지대(31a)를 둘러싸도록 배플판(28)이 설치되어 있다. 배플판(28)은 상부실(21a) 내의 처리 가스를 배플판(28)과 상부실(21a) 벽부 사이에 형성된 간극을 통해 하부실(21b)로 통류시킴으로써, 상부실(21a) 내의 처리 가스의 흐름을 균일하게 배기하는 정류판으로서의 역할을 수행한다.
- [0032] 또한, 상부 전극(51)은 중공 형상으로 형성되고, 그 하면에 처리 용기(21) 내로 처리 가스를 분산 공급하기 위한 다수의 가스 공급 구멍(52)이 예컨대 처리를 균일하게 하도록 분산되어 형성되어 있음으로써 가스 샤크 헤드를 구성하고 있다. 상부 전극(51)의 상측에는 가스 확산실(52a)이 마련되고, 가스 확산실(52a)에서 확산되어 가스 공급 구멍으로 공급된다. 가스 확산실(52a)은 복수로 분할되어 있어도 좋다. 또한, 상부 전극(51)의 상면 중앙에는 가스 도입관(53)이 설치되고, 이 가스 도입관(53)은 처리 용기(21)의 상면 중앙을 관통하여 상류에서 처리 가스 공급원(55)에 접속되어 있다. 이 처리 가스 공급원(55)은 도시하지 않은 처리 가스 공급량의 제어 기구를 갖고 있고, 플라즈마 처리 장치(2)에 대하여 처리 가스의 공급량의 공급 중단 및 증감의 제어를 행할 수 있도록 되어 있다. 상부 전극(51), 가스 도입관(53) 및 처리 가스 공급원(55)은 처리 용기(21)의 내부에 처리 가스를 공급하기 위한 가스 공급부의 일례이다. 또한, 상부 전극(51)이 상부실(21a)의 벽부에 고정됨으로써, 상부 전극(51)과 처리 용기(21) 사이에는 도전로가 형성되어 있다.
- [0033] 또한, 상부실(21a)의 주위에는, 반입반출구(25)의 상하에 2개의 멀티풀 링자석(56a, 56b)이 배치되어 있다. 멀티풀 링자석(56a, 56b)은 복수의 이방성 세그먼트 기동형 자석이 링형의 자성체의 케이싱에 부착되어 있고, 인접하는 복수의 세그먼트 기동형 자석끼리의 방향이 서로 반대 방향이 되도록 배치되어 있다. 이에 따라 자력선이 인접하는 세그먼트 기동형 자석 사이에 형성되고, 상부 전극(51)과 하부 전극(31) 사이의 처리 공간의 주변부에 자장이 형성되고, 처리 공간에 플라즈마를 가꿀 수 있다. 또, 멀티풀 링자석(56a, 56b)을 갖지 않는 장치 구성으로 해도 좋다.
- [0034] 또한, 플라즈마 처리 장치(2)의 각 구성부는, CPU를 구비한 프로세스 컨트롤러(100)에 접속되어 제어되는 구성으로 되어 있다. 프로세스 컨트롤러(100)에는, 공정 관리자가 플라즈마 처리 장치(2)를 관리하기 위한 커맨드의 입력 조작 등을 행하는 키보드나, 플라즈마 처리 장치(2)의 가동 상황을 가시화하여 표시하는 디스플레이 등을 포함하는 사용자 인터페이스(101)가 접속되어 있다.
- [0035] 또한, 프로세스 컨트롤러(100)에는, 플라즈마 처리 장치(2)에서 실행되는 각종 처리를 프로세스 컨트롤러(100)의 제어에 의해 실현하기 위한 제어 프로그램이나 처리 조건 데이터 등이 기록된 레시피가 저장된 기억부(102)가 접속되어 있다.
- [0036] 또한, 사용자 인터페이스(101)로부터의 지시 등에 의해 임의의 레시피가 기억부(102)로부터 호출되고, 프로세스 컨트롤러(100)가 실행함으로써, 프로세스 컨트롤러(100)의 제어하에서, 플라즈마 처리 장치(2)에서의 원하는 처리가 행해져도 좋다. 레시피는, 예컨대, CD-ROM, 하드 디스크, 플렉시블 디스크, 플래시 메모리 등의 컴퓨터 판독 가능한 기억 매체에 저장된 상태의 것을 이용하거나, 혹은, 다른 장치로부터, 예컨대 전용 회선을 통해 수시 전송시켜 이용하는 것도 가능하다. 프로세스 컨트롤러(100)는 「제어부」라고도 한다.
- [0037] 예컨대, 프로세스 컨트롤러(100)는 후술하는 플라즈마 처리 방법을 행하도록 플라즈마 처리 장치(2)의 각 부를 제어한다. 보다 상세한 일례를 들어 설명하면, 프로세스 컨트롤러(100)는 처리 가스 공급원(55)으로부터 처리 용기(21)의 내부에 처리 가스를 공급한다. 그리고, 프로세스 컨트롤러(100)는 처리 용기(21)의 내부에 공급된 처리 가스의 플라즈마를 생성하기 위한 전력으로서, 주파수가 100㎏~150㎏인 플라즈마 생성용 전력과, 플라즈마 생성용 전력보다 주파수가 낮은 전력인 바이어스용 전력을 공급한다. 그리고, 프로세스 컨트롤러(100)는, 듀티비가 10%~70%가 되고 주파수가 5㎑~20㎑가 되도록 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭한다. 여기서, 바이어스용 전력을 펄스 변조한다란, 예컨대 바이어스용 전력의 공급 및 공급 정지를 교대로 반복해서 행하는 것을 포함한다. 또한, 듀티비란, 바이어스용 전력을 공급하는 공급 시간과 바이어스용 전력의 공급을 정지하는 정지 시간을 가산하여 얻어지는 가산 시간에 대한 공급 시간의 비이다. 또한, 피처리체는, 예컨대 웨이퍼(W)이다.
- [0038] 도 2a는 본 실시형태에서의 피처리체의 구조예 (1)을 도시한 단면도이다. 도 2a에 도시한 피처리체는 처리 대상 막인 폴리실리콘막(201)과, 폴리실리콘막(201) 상에 선형으로 형성된 마스크로서의 SiO₂막(202)을 포함한다. 또, 도 2a에서는, 폴리실리콘막(201) 상에 SiO₂막(202)이 형성되는 예를 도시했지만, 폴리실리콘막(201) 상에 유기막이 형성되어도 좋다.
- [0039] 도 2b는 본 실시형태에서의 피처리체의 구조예 (2)를 도시한 단면도이다. 도 2b에 도시한 피처리체는 처리 대상

막인 SiO_2 막(301)과, SiO_2 막(301) 상에 선형으로 형성된 마스크로서의 유기막(302)을 포함한다. 유기막(302)은, 예컨대 비정질 카본, SiCO 등이 바람직하다. 또, 도 2b에서는, SiO_2 막(301) 상에 유기막(302)이 형성되는 예를 도시했지만, SiO_2 막(301) 상에 폴리실리콘막이 형성되어도 좋다.

[0040] 도 2c는 본 실시형태에서의 피처리체의 구조예 (3)을 도시한 단면도이다. 도 2c에 도시한 피처리체는 처리 대상 막인 복수의 적층막(401)과, 적층막(401) 상에 선형으로 형성된 마스크로서의 유기막(402)을 포함한다. 유기막(402)은 예컨대 비정질 카본, SiCO 등이 바람직하다. 적층막(401)은 SiO_2 막(401a)과 폴리실리콘막(401b)의 적층 막이다. 적층막(401)은 적어도 24층 이상 형성된다.

[0041] 다음으로, 본 실시형태에 관련된 플라즈마 처리 장치(2)에 의한 플라즈마 처리 방법에 관해 더욱 상세히 설명한다. 도 3은 본 실시형태에 관련된 플라즈마 처리 장치에 의한 플라즈마 처리 방법의 처리 흐름의 일례를 도시한 플로우차트이다.

[0042] 도 3에 도시한 바와 같이, 플라즈마 처리 장치(2)는 피처리체가 배치된 처리 용기(21)의 내부에 처리 가스를 공급하는 가스 공급 공정을 행한다(단계 S101). 예컨대, 플라즈마 처리 장치(2)는 처리 가스로서, 브롬 또는 염소와, 불소와, 산소를 포함하는 가스를 처리 용기(21)의 내부에 공급한다. 브롬 또는 염소와, 불소와, 산소를 포함하는 가스는, 예컨대 $\text{HBr}/\text{NF}_3/\text{O}_2$ 이다. 또한, 예컨대, 플라즈마 처리 장치(2)는 처리 가스로서, CF₄ 계 가스를 처리 용기(21)의 내부에 공급해도 좋다. CF₄ 계 가스는, 예컨대 CF₄이다. 또한, 처리 가스로서, 브롬 또는 염소와, 불소와, 산소를 포함하는 가스가 처리 용기(21)의 내부에 공급되는 경우, 처리 가스는 아르곤을 더 포함하여도 좋다.

[0043] 보다 상세한 일례를 들어 설명한다. 플라즈마 처리 장치(2)의 프로세스 컨트롤러(100)는 처리 가스 공급원(55)으로부터, 샤크 헤드로서의 상부 전극(51)을 통해 처리 용기(21)의 내부에 처리 가스를 공급한다.

[0044] 계속해서, 플라즈마 처리 장치(2)는 주파수가 100 MHz~150 MHz인 플라즈마 생성용 전력과, 플라즈마 생성용 전력 보다 주파수가 낮은 바이어스용 전력을 공급하는 전력 공급 공정을 행한다(단계 S102). 여기서, 바이어스용 전력의 주파수는, 예컨대 0.4 kHz~13.56 kHz이다. 또한, 바이어스용 전력은, 예컨대 500 W~3000 W이다.

[0045] 보다 상세한 일례를 들어 설명한다. 플라즈마 처리 장치(2)의 프로세스 컨트롤러(100)는 제1 고주파 전원(45a)으로부터 처리 용기(21)의 내부에 플라즈마 생성용 전력을 공급함으로써, 처리 가스로부터 플라즈마를 생성한다. 또한, 프로세스 컨트롤러(100)는 제2 고주파 전원(45b)으로부터 피처리체에 바이어스용 전력을 공급 함으로써, 플라즈마 내의 이온을 피처리체를 향해 인입한다.

[0046] 계속해서, 플라즈마 처리 장치(2)는 듀티비가 10%~70%가 되고 주파수가 5 kHz~20 kHz가 되도록 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭하는 에칭 공정을 행한다(단계 S103). 바람직하게는, 플라즈마 처리 장치(2)는, 듀티비가 20%~70%가 되고 주파수가 5 kHz~20 kHz가 되도록 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭한다. 더욱 바람직하게는, 플라즈마 처리 장치(2)는 듀티비가 40%~60%가 되고 주파수가 5 kHz~10 kHz가 되도록 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭한다. 에칭 공정에 의해 에칭된 피처리체의 중심 위치의 에칭 레이트와, 이 피처리체의 중심 위치로부터 직경 방향을 따라 주연축에 정해진 거리만큼 시프트한 위치의 에칭 레이트 간의 차는 -1.2(nm/min)~1.2(nm/min)이다.

[0047] 예컨대, 피처리체가 폴리실리콘막과, SiO_2 막 또는 유기막을 포함하는 경우를 상정한다. 이 경우에는, 플라즈마 처리 장치(2)는 SiO_2 막 또는 유기막을 마스크로 하여 처리 가스의 플라즈마에 의해 폴리실리콘막을 에칭한다. 또한, 예컨대, 피처리체가 SiO_2 막과, 유기막 또는 폴리실리콘막을 포함하는 경우를 상정한다. 이 경우에는, 플라즈마 처리 장치(2)는 유기막 또는 폴리실리콘막을 마스크로 하여 처리 가스의 플라즈마에 의해 SiO_2 막을 에칭한다. 또한, 예컨대, 피처리체가 SiO_2 막과 폴리실리콘막의 적층막과, 유기막을 포함하는 경우를 상정한다. 이 경우에는, 플라즈마 처리 장치(2)는 유기막을 마스크로 하여 처리 가스의 플라즈마에 의해 적층막을 에칭한다.

[0048] 도 4a 및 도 4b는 본 실시형태에서의 에칭 공정의 일례를 도시한 도면이다. 또, 도 4a 및 도 4b의 예에서는, 피처리체는 도 2b에 도시한 바와 같이, 처리 대상 막인 SiO_2 막(301)과, SiO_2 막(301) 상에 선형으로 형성된 마스크로서의 유기막(302)을 포함하는 것으로 한다. 플라즈마 처리 장치(2)의 프로세스 컨트롤러(100)는 제2 고주파 전원(45b)으로부터 웨이퍼(W)에 바이어스용 전력을 공급하며, 듀티비가 60%가 되고 주파수가 10 kHz가 되도록 바

이어스용 전력을 펠스 변조한다. 즉, 도 4b에 도시한 바와 같이, 프로세스 컨트롤러(100)는 플라즈마 중의 플러스 이온이나 마이너스 이온이 피처리체를 향해 인입될 때에, 듀티비가 60%가 되고 주파수가 10 kHz가 되도록, 제2 고주파 전원(45b)의 온/오프를 제어함으로써, 바이어스용 전력을 펠스 변조한다.

[0049] 이 결과, 제2 고주파 전원(45b)이 온인 경우에는, 도 4a의 (a)에 도시한 바와 같이, 피처리체 상의 SiO₂막(301)에 대한 플러스 이온 및 마이너스 이온의 충돌이 가속하고, 피처리체 상의 이온 시스(ion sheath)의 두께가 증가한다. 한편, 제2 고주파 전원(45b)이 오프인 경우에는, 도 4a의 (b)에 도시한 바와 같이, 피처리체 상의 SiO₂막(301)에 대한 플러스 이온 및 마이너스 이온의 충돌이 억제되고, 피처리체 상의 이온 시스의 두께가 감소한다. 바이어스용 전력을 공급하는 제2 고주파 전원(45b)이 온/오프 제어됨으로써, 도 4a의 (a)에 도시한 이온 시스의 상태와 도 4a의 (b)에 도시한 이온 시스의 상태가 교대로 반복된다. 그렇게 하면, 피처리체 상의 이온 시스의 성장이 억제된다. 특히, 피처리체의 중앙부에 대응하는 영역에 형성되는 이온 시스의 성장이, 피처리체의 주연부에 대응하는 영역에 형성되는 이온 시스의 성장과 비교하여, 억제된다. 이 결과, 피처리체의 중앙부에 대응하는 플라즈마 밀도와 피처리체의 주연부에 대응하는 플라즈마 밀도가 적절히 균일화되어, 피처리체 상의 SiO₂막(301)의 피처리면의 균일성이 유지 가능해진다. 예컨대, 피처리체 상의 SiO₂막(301)에 형성되는 홀의 폭인 CD(Critical Dimension)가 피처리체의 중앙부로부터 피처리체의 주연부에 걸쳐 균일화된다.

[0050] 또한, 도 4a 및 도 4b의 설명에서는, 피처리체가 도 2b에 도시한 피처리체인 경우를 설명했지만, 개시한 기술에 한정되지 않고, 피처리체가 도 2a에 도시한 피처리체나, 도 2c에 도시한 피처리체여도 좋다. 우선, 피처리체가 도 2a에 도시한 바와 같이, 처리 대상막인 폴리실리콘막(201)과, 폴리실리콘막(201) 상에 선형으로 형성된 마스크로서의 SiO₂막(202)을 포함한 피처리체인 경우를 상정한다. 이 경우, 본 실시형태에서의 에칭 공정이 실행되면, 피처리체 상의 폴리실리콘막(201)에 형성되는 홀의 폭인 CD가 피처리체의 중앙부로부터 피처리체의 주연부에 걸쳐 균일화된다.

[0051] 또한, 예컨대 피처리체가 도 2c에 도시한 바와 같이, 처리 대상막인 복수의 적층막(401)과, 적층막(401) 상에 선형으로 형성된 마스크로서의 유기막(402)을 포함하는 피처리체인 경우를 상정한다. 이 경우, 본 실시형태에서의 에칭 공정이 실행되면, 피처리체 상의 적층막(401)에 형성되는 홀의 폭인 CD가 피처리체의 중앙부로부터 피처리체의 주연부에 걸쳐 균일화된다.

[0052] 전술한 바와 같이, 본 실시형태에 의하면, 처리 용기(21)의 내부에 처리 가스를 공급하는 가스 공급 공정과, 주파수가 100 MHz~150 MHz인 플라즈마 생성용 전력과, 바이어스용 전력을 공급하는 전력 공급 공정과, 듀티비가 10%~70%가 되고 주파수가 5 kHz~20 kHz가 되도록 바이어스용 전력을 펠스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭하는 에칭 공정을 행한다. 이 때문에, 피처리체의 중앙부에 대응하는 플라즈마 밀도와 피처리체의 주연부에 대응하는 플라즈마 밀도가 적절히 균일화된다. 그 결과, 구성의 변경을 필요로 하지 않으면서 피처리체의 피처리면의 균일성을 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.

[0053] 또한, 본 실시형태에 의하면, 에칭 공정에서, 바람직하게는, 듀티비가 20%~60%가 되고 주파수가 5 kHz~20 kHz가 되도록 바이어스용 전력을 펠스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭한다. 그 결과, 피처리체의 피처리면의 균일성을 더욱 양호한 정밀도로 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.

[0054] 또한, 본 실시형태에 의하면, 에칭 공정에서, 더 바람직하게는, 듀티비가 40%~60%가 되고 주파수가 5 kHz~20 kHz가 되도록 바이어스용 전력을 펠스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭한다. 그 결과, 피처리체의 피처리면의 균일성을 더욱 양호한 정밀도로 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.

[0055] 또한, 본 실시형태에 의하면, 바이어스용 전력의 주파수가 0.4 kHz~13.56 MHz이다. 그 결과, 플라즈마 내의 이온을 양호한 효율로 인입할 수 있기 때문에, 피처리체의 피처리면의 균일성을 더욱 양호한 정밀도로 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.

[0056] 또한, 본 실시형태에 의하면, 피처리체는 폴리실리콘막과, SiO₂막 또는 유기막을 포함하고, 에칭 공정에서, SiO₂막 또는 유기막을 마스크로 하여 처리 가스의 플라즈마에 의해 폴리실리콘막을 에칭한다. 그 결과, 피처리체 상의 폴리실리콘막의 피처리면의 균일성을 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허

용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.

[0057] 또한, 본 실시형태에 의하면, 피처리체는 SiO_2 막과, 유기막 또는 폴리실리콘막을 포함하고, 에칭 공정에서, 유기막 또는 폴리실리콘막을 마스크로 하여 처리 가스의 플라즈마에 의해 SiO_2 막을 에칭한다. 그 결과, 피처리체 상의 SiO_2 막의 피처리면의 균일성을 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.

[0058] 또한, 본 실시형태에 의하면, 피처리체는 SiO_2 막과 폴리실리콘막의 적층막과, 유기막을 포함하고, 에칭 공정에서, 유기막을 마스크로 하여 처리 가스의 플라즈마에 의해 적층막을 에칭한다. 그 결과, 피처리체 상의 적층막의 피처리면의 균일성을 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.

[0059] 또한, 본 실시형태에 의하면, 적층막은 적어도 24층 이상 적층된다. 그 결과, 피처리체 상에 적어도 24층 이상 적층된 적층막의 피처리면의 균일성을 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.

[0060] 또한, 본 실시형태에 의하면, 처리 가스는 브롬 또는 염소와, 불소와, 산소를 포함한다. 그 결과, 피처리체의 피처리면의 균일성을 더욱 양호한 정밀도로 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.

[0061] 또한, 본 실시형태에 의하면, 처리 가스는 아르곤을 더 포함한다. 그 결과, 구성의 변경을 필요로 하지 않으면서, 간단히 아르곤의 유량 변경에 의해 피처리체의 중앙부의 에칭 레이트 및 CD를 원하는 값으로 제어하는 것이 가능해진다.

[0062] 또한, 본 실시형태에 의하면, 처리 가스는 CF계 가스를 포함한다. 그 결과, 피처리체의 피처리면의 균일성을 더욱 양호한 정밀도로 유지하도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.

[0063] 또한, 본 실시형태에 의하면, 바이어스용 전력은 500 W~3000 W이다. 그 결과, 피처리체의 중앙부의 에칭 레이트 및 CD를 원하는 값으로 제어하는 것이 가능해진다.

[0064] 또한, 본 실시형태에 의하면, 에칭 공정에 의해 에칭된 피처리체의 중심 위치의 에칭 레이트와, 이 피처리체의 중심 위치로부터 직경 방향을 따라 주연측에 정해진 거리만큼 시프트한 위치의 에칭 레이트 간의 차는 $-1.2(\text{nm}/\text{min}) \sim 1.2(\text{nm}/\text{min})$ 이다. 그 결과, 피처리체의 중앙부의 에칭 레이트 및 CD를 원하는 값으로 양호한 정밀도로 제어하는 것이 가능해진다.

[0065] (실시예)

[0066] 이하에, 개시하는 플라즈마 처리 방법에 관해, 실시예를 들어 더욱 상세히 설명한다. 다만, 개시된 플라즈마 처리 방법은 이하의 실시예에 한정되는 것은 아니다.

[0067] (비교예 1)

[0068] 비교예 1에서는, 가스 공급 공정과 전력 공급 공정과 에칭 공정을 순서대로 행하는 일련의 플라즈마 처리 공정을 피처리체에 대하여 행했다. 플라즈마 처리 공정은, 이하의 조건을 이용하여 행했다. 피처리체는, 이하의 구조를 갖는 것을 이용했다.

[0069] (피처리체)

[0070] 처리 대상 막: SiO_2 막

[0071] 마스크: 폴리실리콘막

[0072] (플라즈마 처리 공정)

[0073] 처리 가스: $\text{HBr}/\text{NF}_3/\text{O}_2=300/34/24 \text{ sccm}$

[0074] 제1 고주파 전원으로부터의 고주파 전력(플라즈마 생성용 전력): 800 W

[0075] 플라즈마 생성용 전력의 주파수: 100 MHz

- [0076] 제2 고주파 전원으로부터의 고주파 전력(바이어스용 전력): 600 W
- [0077] 바이어스용 전력의 주파수: 13.56 kHz
- [0078] 바이어스용 전력에 대한 펄스 변조: 실행하지 않음
- [0079] 펄스 변조 후의 바이어스용 전력의 듀티비: 100%
- [0080] 펄스 변조 후의 바이어스용 전력의 주파수: 0 kHz
- [0081] 온도(상부 전극/처리 용기의 내벽/하부 전극): 80/70/60°C
- [0082] (실시예 1)
- [0083] 실시예 1에서는, 플라즈마 처리 공정에서, 이하의 조건을 이용하여 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭했다. 그 밖의 점에 관해서는, 비교예 1과 동일하다.
- [0084] 바이어스용 전력에 대한 펄스 변조: 실행
- [0085] 펄스 변조 후의 바이어스용 전력의 듀티비: 60%
- [0086] 펄스 변조 후의 바이어스용 전력의 주파수: 5 kHz
- [0087] (실시예 2)
- [0088] 실시예 2에서는, 플라즈마 처리 공정에서, 바이어스용 전력으로서 이하의 조건을 이용했다. 그 밖의 점에 관해서는, 실시예 1과 동일하다.
- [0089] 제2 고주파 전원으로부터의 고주파 전력(바이어스용 전력): 1000 W
- [0090] (실시예 3)
- [0091] 실시예 3에서는, 플라즈마 처리 공정에서, 바이어스용 전력으로서 이하의 조건을 이용하고, 펄스 변조 후의 바이어스용 전력의 주파수로서 이하의 조건을 이용했다. 그 밖의 점에 관해서는, 실시예 1과 동일하다.
- [0092] 제2 고주파 전원으로부터의 고주파 전력(바이어스용 전력): 1000 W
- [0093] 펄스 변조 후의 바이어스용 전력의 주파수: 10 kHz
- [0094] (비)교예 1 및 실시예 1~3에 관한 처리 결과
- [0095] 도 5a는 비교예 1 및 실시예 1~3에 관한 처리 결과를 나타낸 도면이다. 도 5a의 도 501~도 504는, 각각 비교 예 1 및 실시예 1~3에서의 피처리체의 에칭 레이트를 나타낸 도면이다. 도 501~도 504에 있어서, 종축은 피처리체의 SiO₂막을 HBr/NF₃/O₂의 플라즈마에 의해 에칭한 경우의 에칭 레이트[nm/min]를 나타내고 있다. 또한, 도 501~도 504에 있어서, 횡축은 피처리체의 직경 방향의 위치를 나타내고 있다. 즉, 도 501~도 504는 피처리체의 중심 위치를 「0」으로 하여, 피처리체의 「-150(㎚)」의 주연 위치로부터 「+150(㎚)」의 주연 위치까지의 에칭 레이트를 나타낸 것이다.
- [0096] 또한, 도 5a에서, 「Point2 average」란, 피처리체의 중심 위치의 에칭 레이트와, 피처리체의 중심 위치로부터 직경 방향을 따라 주연측으로 ±30(㎚)만큼 시프트한 위치의 에칭 레이트 간의 차를 나타낸다. 이 「Point2 average」가 소정치(예컨대 1.2) 이상인 경우에는, 피처리체의 주연부의 에칭 레이트와 비교하여 피처리체의 중앙부의 에칭 레이트가 과도하게 높아지는 분포인 센터 패스트 분포가 발생하는 것을 의미한다. 따라서, 피처리체의 피처리면의 균일성을 양호한 정밀도로 유지하도록 「Point2 average」를 1.2 이하가 되도록 프로세스 조건의 설정 범위, 즉 처리 장치 및 처리 마진(허용 범위)을 넓힐 수 있고, 장치를 정지시키지 않고 처리하는 것이 가능해진다.
- [0097] 도 5a에 도시한 바와 같이, 바이어스용 전력을 펄스 변조하지 않는 비교예 1에서는, 피처리체의 직경 방향을 따른 복수 위치의 에칭 레이트의 평균은 26.3 nm/min이고 평균 에칭 레이트에 대한 변동은 ±7.8%였다. 이 평균 에칭 레이트와 변동은 어느 것이나 미리 정해진 허용 스펙을 만족하는 것은 아니었다. 또한, 비교예 1에서는, 「Point2 average」가 3.1 nm/min이었다. 이 「Point2 average」는 센터 패스트 분포가 발생하는 것을 나타내는 값이었다.
- [0098] 반면에, 듀티비가 60%가 되고 주파수가 5 kHz가 되도록 바이어스용 전력을 펄스 변조한 실시예 1에서는, 피처리

체의 직경 방향을 따른 복수 위치의 에칭 레이트의 평균은 17.5 nm/min 이고 평균 에칭 레이트에 대한 변동은 $\pm 7.7\%$ 였다. 이 평균 에칭 레이트와 변동은 어느 것이나 미리 정해진 허용 스펙을 만족하는 것이었다. 또한, 실시 예 1에서는, 「Point2 average」가 0.5 nm/min 이었다. 이 「Point2 average」는 센터 패스트 분포의 정도가 비교예 1과 비교하여 경감된 것을 나타내는 값이었다. 다시 말해서, 실시예 1에서는, 피처리체의 주연부의 에칭 레이트와 피처리체의 중앙부의 에칭 레이트 간의 차가 비교예 1과 비교하여 작았다.

[0099] 실시예 1보다 큰 바이어스용 전력을 이용한 실시예 2에서는, 피처리체의 직경 방향을 따른 복수 위치의 에칭 레이트의 평균은 24.7 nm/min 이고 평균 에칭 레이트에 대한 변동은 $\pm 5.6\%$ 였다. 이 평균 에칭 레이트와 변동은 어느 것이나 미리 정해진 허용 스펙을 만족하는 것이었다. 또한, 실시예 2에서는, 「Point2 average」가 1.3 nm/min 이었다. 이 「Point2 average」는 센터 패스트 분포의 정도가 비교예 1과 비교하여 경감된 것을 나타내는 값이었다. 다시 말해서, 실시예 2에서는, 피처리체의 주연부의 에칭 레이트와 피처리체의 중앙부의 에칭 레이트 간의 차가 비교예 1과 비교하여 작았다.

[0100] 실시예 1보다 큰 바이어스용 전력과, 실시예 1보다 큰 펄스 변조 후의 주파수를 이용한 실시예 3에서는, 피처리체의 직경 방향을 따른 복수 위치의 에칭 레이트의 평균은 26.0 nm/min 이고 평균 에칭 레이트에 대한 변동은 $\pm 6.7\%$ 였다. 이 평균 에칭 레이트와 변동은 어느 것이나 미리 정해진 허용 스펙을 만족하는 것이었다. 또한, 실시예 3에서는, 「Point2 average」가 0.5 nm/min 이었다. 이 「Point2 average」는 센터 패스트 분포의 정도가 비교예 1과 비교하여 경감된 것을 나타내는 값이며, 또한, 실시예 1과 동등한 값이었다. 다시 말해서, 실시예 3에서는, 피처리체의 주연부의 에칭 레이트와 피처리체의 중앙부의 에칭 레이트 간의 차가 비교예 1과 비교하여 작았고, 실시예 1과 동등한 값으로 유지되었다.

[0101] 이와 같이, 비교예 1과 실시예 1~3의 비교로부터 알 수 있듯이, 실시예 1~3에서는, 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭함으로써, 바이어스용 전력을 펄스 변조하지 않는 수법과 비교하여, 피처리체의 피처리면의 균일성을 향상시키는 것이 가능해진다.

[0102] (센터 패스트 분포에 대하여 듀티비 및 주파수가 미치는 영향의 검증 결과 (1))

[0103] 도 5b는 센터 패스트 분포에 대하여 듀티비 및 주파수가 미치는 영향의 검증 결과 (1)을 나타낸 도면이다. 도 5b에서, 횡축은 펄스 변조 후의 바이어스용 전력의 듀티비(%)를 나타내고, 종축은 펄스 변조 후의 바이어스용 전력의 주파수(kHz)를 나타내고 있다. 또한, 도 5b에서, 「Point2 average」란, 피처리체의 중심 위치의 에칭 레이트와, 피처리체의 중심 위치로부터 직경 방향으로 $\pm 30(\text{mm})$ 만큼 시프트한 위치의 에칭 레이트 간의 차를 나타낸다. 또한, 도 5b에서는, 비교예 1, 실시예 2 및 실시예 3 각각에 대응하는 측정점을 함께 표시한다.

[0104] 도 5b에 도시한 바와 같이, 바이어스용 전력을 펄스 변조하지 않는 비교예 1에서는, 「Point2 average」가 1.2 nm/min 보다 크기 때문에, 센터 패스트 분포의 정도가 비교적 큰 것을 알 수 있었다. 반면에, 바이어스용 전력을 펄스 변조한 실시예 1 및 실시예 3에서는, 「Point2 average」가 1.2 nm/min 이하이기 때문에, 센터 패스트 분포의 정도가 비교예 1과 비교하여 경감된 것을 알 수 있었다. 이 때문에, 본 발명자들은 실시예 2 및 실시예 3 각각에 대응하는 측정점의 주위에 존재하는 복수의 측정점에 관해 「Point2 average」를 측정했다. 이 측정의 결과, 듀티비가 $10\% \sim 70\%$ 가 되고 주파수가 $5 \text{ kHz} \sim 20 \text{ kHz}$ 가 되도록 바이어스용 전력을 펄스 변조한 경우에, 「Point2 average」가 1.2 nm/min 이하였다. 또한, 듀티비가 $40\% \sim 60\%$ 가 되고 주파수가 $5 \text{ kHz} \sim 10 \text{ kHz}$ 가 되도록 바이어스용 전력을 펄스 변조한 경우에, 듀티비가 $10\% \sim 70\%$ 가 되고 주파수가 $5 \text{ kHz} \sim 20 \text{ kHz}$ 가 되도록 바이어스용 전력을 펄스 변조한 경우와 비교하여 「Point2 average」가 작아졌다. 즉, 듀티비가 $10\% \sim 70\%$ 가 되고 주파수가 $5 \text{ kHz} \sim 20 \text{ kHz}$ 가 되도록, 바람직하게는, 듀티비가 $40\% \sim 60\%$ 가 되고 주파수가 $5 \text{ kHz} \sim 10 \text{ kHz}$ 가 되도록 바이어스용 전력을 펄스 변조함으로써, 센터 패스트 분포의 정도가 경감되는 것이 확인되었다.

[0105] (비교예 2)

[0106] 비교예 2에서는, 가스 공급 공정과 전력 공급 공정과 에칭 공정을 순서대로 행하는 일련의 플라즈마 처리 공정을 피처리체에 대하여 행했다. 플라즈마 처리 공정은, 이하의 조건을 이용하여 행했다. 피처리체는, 이하의 구조를 갖는 것을 이용했다.

[0107] (피처리체)

[0108] 처리 대상 막: SiO_2 막

[0109] 마스크: 폴리실리콘막

[0110] (플라즈마 처리 공정)

[0111] 처리 가스: CF₄=100 sccm

[0112] 제1 고주파 전원으로부터의 고주파 전력(플라즈마 생성용 전력): 600 W

[0113] 플라즈마 생성용 전력의 주파수: 100 MHz

[0114] 제2 고주파 전원으로부터의 고주파 전력(바이어스용 전력): 600 W

[0115] 바이어스용 전력의 주파수: 13.56 MHz

[0116] 바이어스용 전력에 대한 펄스 변조: 실행하지 않음

[0117] 펄스 변조 후의 바이어스용 전력의 듀티비: 100%

[0118] 펄스 변조 후의 바이어스용 전력의 주파수: 0 kHz

[0119] 온도(상부 전극/처리 용기의 내벽/하부 전극): 80/70/60°C

[0120] (실시예 4)

[0121] 실시예 4에서는, 플라즈마 처리 공정에서, 이하의 조건을 이용하여 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭했다. 그 밖의 점에 관해서는, 비교예 2와 동일하다.

[0122] 바이어스용 전력에 대한 펄스 변조: 실행

[0123] 펄스 변조 후의 바이어스용 전력의 듀티비: 60%

[0124] 펄스 변조 후의 바이어스용 전력의 주파수: 10 kHz

[0125] (실시예 5)

[0126] 실시예 5에서는, 플라즈마 처리 공정에서, 바이어스용 전력으로서 이하의 조건을 이용했다. 그 밖의 점에 관해서는, 실시예 4와 동일하다.

[0127] 제2 고주파 전원으로부터의 고주파 전력(바이어스용 전력): 1000 W

[0128] (비)교예 2 및 실시예 4, 5에 관한 처리 결과)

[0129] 도 6은 비교예 2 및 실시예 4, 5에 관한 처리 결과를 나타낸 도면이다. 도 6의 도 601~도 603은, 각각 비교예 2 및 실시예 4, 5에서의 처리 결과의 에칭 레이트를 나타낸 도면이다. 도 601~도 603에 있어서, 횡축은 피처리체의 SiO₂막을 CF₄의 플라즈마에 의해 에칭한 경우의 에칭 레이트[nm/min]를 나타내고 있다. 또한, 도 601~도 603에 있어서, 횡축은 피처리체의 직경 방향의 위치를 나타내고 있다. 즉, 도 601~도 603은 피처리체의 중심 위치를 「0」으로 하여, 피처리체의 「-150(mm)」의 주연 위치로부터 「+150(mm)」의 주연 위치까지의 에칭 레이트를 나타내는 것이다.

[0130] 또한, 도 6에 있어서, 「Point2 average」란, 피처리체의 중심 위치의 에칭 레이트와, 피처리체의 중심 위치로부터 직경 방향으로 ±30(mm)만큼 시프트한 위치의 에칭 레이트 간의 차를 나타낸다. 이 「Point2 average」가 소정치(예컨대 1.2) 이상인 경우에는, 피처리체의 주연부의 에칭 레이트와 비교하여 피처리체의 중앙부의 에칭 레이트가 과도하게 높아지는 분포인 센터 패스트 분포가 발생하는 것을 의미한다.

[0131] 도 6에 도시한 바와 같이, 바이어스용 전력을 펄스 변조하지 않는 비교예 2에서는, 피처리체의 직경 방향을 따른 복수 위치의 에칭 레이트의 평균은 219.8 nm/min이고 평균 에칭 레이트에 대한 변동은 ±4.3%였다. 이 평균 에칭 레이트와 변동은 어느 것이나 미리 정해진 허용 스펙을 만족하는 것은 아니었다. 또한, 비교예 2에서는, 「Point2 average」가 2.5 nm/min이었다. 이 「Point2 average」는 피처리체의 주연부의 에칭 레이트와 비교하여 피처리체의 중앙부의 에칭 레이트가 과도하게 높아지는 분포인 센터 패스트 분포가 발생하는 것을 나타내는 값이었다.

[0132] 반면에, 듀티비가 60%가 되고 주파수가 10 kHz가 되도록 바이어스용 전력을 펄스 변조한 실시예 4에서는, 피처리체의 직경 방향을 따른 복수 위치의 에칭 레이트의 평균은 157.5 nm/min이고 평균 에칭 레이트에 대한 변동은 ±4.9%였다. 이 평균 에칭 레이트와 변동은 어느 것이나 미리 정해진 허용 스펙을 만족하는 것이었다. 또한, 실시예 4에서는, 「Point2 average」가 1.4 nm/min가 되었다. 이 「Point2 average」는 센터 패스트 분포의 정도

가 비교예 2와 비교하여 경감된 것을 나타내는 값이었다. 다시 말해서, 실시예 4에서는, 피처리체의 주연부의 예칭 레이트와 피처리체의 중앙부의 예칭 레이트 간의 차가 비교예 2와 비교하여 작았다.

[0133] 실시예 4보다 큰 바이어스용 전력을 이용한 실시예 5에서는, 피처리체의 직경 방향을 따른 복수 위치의 예칭 레이트의 평균은 188.3 nm/min이고 평균 예칭 레이트에 대한 변동은 $\pm 2.8\%$ 였다. 이 평균 예칭 레이트와 변동은 어느 것이나 미리 정해진 허용 스페을 만족하는 것이었다. 또한, 실시예 5에서는, 「Point2 average」가 1.2 nm /min였다. 이 「Point2 average」는 센터 패스트 분포의 정도가 비교예 2와 비교하여 경감된 것을 나타내는 값이었다. 다시 말해서, 실시예 5에서는, 피처리체의 주연부의 예칭 레이트와 피처리체의 중앙부의 예칭 레이트 간의 차가 비교예 2와 비교하여 작았다.

[0134] 이와 같이, 비교예 2와 실시예 4, 5의 비교로부터 알 수 있듯이, 실시예 4, 5에서는, 바이어스용 전력을 펠스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 예칭함으로써, 바이어스용 전력을 펠스 변조하지 않는 수법과 비교하여, 피처리체의 피처리면의 균일성을 향상시키는 것이 가능해진다.

[0135] (비교예 3)

[0136] 비교예 3에서는, 폴리실리콘막의 예칭 공정을 2개의 스텝에서 단계적으로 행하는 플라즈마 처리 공정을 피처리체에 대하여 행했다. 즉, 제1 스텝에서 폴리실리콘을 정해진 깊이의 도중까지 플라즈마에 의해 예칭하고, 제2 스텝에서 정해진 깊이까지 플라즈마에 의해 예칭한다. 플라즈마 처리 공정은, 이하의 조건을 이용하여 2개의 스텝에서 단계적으로 예칭했다. 피처리체는, 이하의 구조를 갖는 것을 이용했다.

[0137] (피처리체)

[0138] 처리 대상 막: 폴리실리콘막

[0139] 마스크: SiO₂막

[0140] (플라즈마 처리 공정)

[0141] (제1 스텝)

[0142] 처리 가스: HBr/NF₃/O₂=300/28/17 sccm

[0143] 제1 고주파 전원으로부터의 고주파 전력(플라즈마 생성용 전력): 800 W

[0144] 플라즈마 생성용 전력의 주파수: 100 MHz

[0145] 제2 고주파 전원으로부터의 고주파 전력(바이어스용 전력): 1000 W

[0146] 바이어스용 전력의 주파수: 13.56 MHz

[0147] 바이어스용 전력에 대한 펠스 변조: 실행하지 않음

[0148] 펠스 변조 후의 바이어스용 전력의 듀티비: 100%

[0149] 펠스 변조 후의 바이어스용 전력의 주파수: 0 kHz

[0150] 온도(상부 전극/처리 용기의 내벽/하부 전극): 80/70/60°C

[0151] (제2 스텝)

[0152] 처리 가스: HBr/NF₃/O₂=300/34/15 sccm

[0153] 제1 고주파 전원으로부터의 고주파 전력(플라즈마 생성용 전력): 800 W

[0154] 플라즈마 생성용 전력의 주파수: 100 MHz

[0155] 제2 고주파 전원으로부터의 고주파 전력(바이어스용 전력): 1000 W

[0156] 바이어스용 전력의 주파수: 13.56 MHz

[0157] 바이어스용 전력에 대한 펠스 변조: 실행하지 않음

[0158] 펠스 변조 후의 바이어스용 전력의 듀티비: 100%

- [0159] 펄스 변조 후의 바이어스용 전력의 주파수: 0 kHz
- [0160] 온도(상부 전극/처리 용기의 내벽/하부 전극): 80/70/60°C
- [0161] (실시예 6)
- [0162] 실시예 6에서는, 플라즈마 처리 공정의 제1 스텝 및 제2 스텝에 있어서, 이하의 조건을 이용하여 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭했다. 그 밖의 점에 관해서는, 비교예 3과 동일하다.
- [0163] 바이어스용 전력에 대한 펄스 변조: 실행
- [0164] 펄스 변조 후의 바이어스용 전력의 듀티비: 60%
- [0165] 펄스 변조 후의 바이어스용 전력의 주파수: 10 kHz
- [0166] (비교예 3 및 실시예 6에 관한 처리 결과)
- [0167] 도 7a 및 도 7b는 비교예 3 및 실시예 6에 관한 처리 결과를 나타낸 도면이다. 도 7a의 트레이스도 701은 비교 예 3에서의 플라즈마 처리 공정 후의 피처리체의 중앙부의 단면을 확대하여 얻어진 사진의 트레이스도이다. 트레이스도 702는 비교예 3에서의 플라즈마 처리 공정 후의 피처리체의 중앙부와 주연부의 중간에 위치하는 중간부의 단면을 확대하여 얻어진 사진의 트레이스도이다. 트레이스도 703은 비교예 3에서의 플라즈마 처리 공정 후의 피처리체의 주연부의 단면을 확대하여 얻어진 사진의 트레이스도이다. 트레이스도 711은 실시예 6에서의 플라즈마 처리 공정 후의 피처리체의 중앙부의 단면을 확대하여 얻어진 사진의 트레이스도이다. 트레이스도 712는 실시예 6에서의 플라즈마 처리 공정 후의 피처리체의 중앙부와 주연부의 중간에 위치하는 중간부의 단면을 확대하여 얻어진 사진의 트레이스도이다. 트레이스도 713은 실시예 6에서의 플라즈마 처리 공정 후의 피처리체의 주연부의 단면을 확대하여 얻어진 사진의 트레이스도이다.
- [0168] 또한, 도 7b의 도 801은 비교예 3에서의 피처리체의 각 부의 형상을 나타낸 도면이다. 도 811은 실시예 6에서의 피처리체의 각 부의 형상을 나타낸 도면이다.
- [0169] 또, 도 7a 및 도 7b에서, 「Center」, 「Middle」 및 「Edge」는, 각각 피처리체의 중앙부, 중간부 및 주연부를 나타낸다. 또한, 도 7b에서, 「Mask Remain」은 마스크의 높이를 나타내고, 「Partial Depth」는 처리 대상 막의 에칭 깊이를 나타낸다.
- [0170] 도 7a 및 도 7b에 도시한 바와 같이, 바이어스용 전력을 펄스 변조하지 않는 비교예 3에서는, 마스크의 높이는 피처리체의 주연부로부터 중앙부를 향해 낮아지고, 처리 대상 막의 에칭 깊이는 피처리체의 주연부로부터 중앙부를 향해 깊어진다. 반면에, 듀티비가 60%가 되고 주파수가 10 kHz가 되도록 바이어스용 전력을 펄스 변조한 실시예 6에서는, 마스크의 높이 및 처리 대상 막의 에칭 깊이는 피처리체의 주연부로부터 중앙부를 향해 거의 일정하였다.
- [0171] 이와 같이, 비교예 3과 실시예 6의 비교로부터 알 수 있듯이, 실시예 6에서는, 바이어스용 전력을 펄스 변조하면서, 처리 가스의 플라즈마에 의해 피처리체를 에칭함으로써, 바이어스용 전력을 펄스 변조하지 않는 수법과 비교하여, 피처리체의 피처리면의 균일성을 향상시키는 것이 가능해진다.
- [0172] (센터 패스트 분포에 대하여 듀티비 및 주파수가 미치는 영향의 검증 결과 (2))
- [0173] 도 8a 및 도 8b는 센터 패스트 분포에 대하여 듀티비 및 주파수가 미치는 영향의 검증 결과 (2)를 나타낸 도면이다. 도 8a 및 도 8b에서, 종축은 Point2 average(mm/min)를 나타낸다. 또한, 도 8a에서, 횡축은 펄스 변조 후의 바이어스용 전력의 듀티비(%)를 나타낸다. 또한, 도 8b에서, 횡축은 펄스 변조 후의 바이어스용 전력의 주파수(Hz)를 나타낸다. 또한, 도 8a에서는, 비교예 1, 비교예 2, 실시예 1, 실시예 3 및 실시예 5 각각에 대응하는 측정점을 함께 표시한다. 또한, 도 8b에서는, 비교예 1, 비교예 2 및 실시예 1~실시예 3 각각에 대응하는 측정점을 함께 표시한다. 또한, 도 8a 및 도 8b에서, Point2 average란, 피처리체의 중심 위치의 에칭 레이트와, 피처리체의 중심 위치로부터 직경 방향으로 ±30(mm)만큼 시프트한 위치의 에칭 레이트 간의 차를 나타낸다.
- [0174] 도 8a 및 도 8b에 도시한 바와 같이, 바이어스용 전력을 펄스 변조하지 않는 비교예 1 및 비교예 2와 비교하여, 바이어스용 전력을 펄스 변조한 각 실시예에서는, 「Point2 average」가 작아졌다. 즉, 각 실시예에서는, 센터 패스트 분포의 정도가 비교예 1 및 비교예 2와 비교하여, 경감된 것을 알 수 있었다. 이를 위해, 본 발명자들은

각 실시예 각각에 대응하는 측정점의 주위에 존재하는 복수의 측정점에 대해서 「Point2 average」를 측정하였다. 이 측정의 결과, 듀티비가 10%~70%가 되고 주파수가 5 kHz~20 kHz가 되도록 바이어스용 전력을 펄스 변조한 경우에, 「Point2 average」는 미리 정해진 허용 스펙(예컨대 1.2 이하)을 만족시키는 것이었다. 또한 듀티비가 40%~60%가 되고 주파수가 5 kHz~10 kHz가 되도록 바이어스용 전력을 펄스 변조한 경우에, 듀티비가 10%~70%가 되고 주파수가 5 kHz~20 kHz가 되도록 바이어스용 전력을 펄스 변조한 경우와 비교하여 「Point2 average」가 작아졌다. 즉, 듀티비가 10%~70%가 되고 주파수가 5 kHz~20 kHz가 되도록, 바람직하게는, 듀티비가 40%~60%가 되고 주파수가 5 kHz~10 kHz가 되도록 바이어스용 전력을 펄스 변조하는 것에 의해, 센터 패스트 분포의 정도가 경감되는 것이 확인되었다.

[0175] (실시예 7)

[0176] 실시예 7에서는, 플라즈마 생성용 전력, 바이어스용 전력, 펄스 변조 후의 바이어스용 전력의 듀티비 및 펄스 변조 후의 바이어스용 전력의 주파수로서 이하의 조건을 이용하였다. 그 외의 점에 대해서는, 실시예 1과 동일하다.

[0177] 제1 고주파 전원으로부터의 고주파 전력(플라즈마 생성용 전력): 400 W

[0178] 제2 고주파 전원으로부터의 고주파 전력(바이어스용 전력): 1850 W

[0179] 펄스 변조 후의 바이어스용 전력의 듀티비: 30%

[0180] 펄스 변조 후의 바이어스용 전력의 주파수: 10 kHz

[0181] (실시예 8~실시예 10)

[0182] 실시예 8~실시예 10에서는, 각각, 처리 가스로서 이하의 처리 가스를 이용하였다. 그 외의 점에 대해서는, 실시예 7과 동일하다.

[0183] 실시예 8: HBr/NF₃/O₂/Ar=300/34/24/50 sccm

[0184] 실시예 9: HBr/NF₃/O₂/Ar=300/34/24/100 sccm

[0185] 실시예 10: HBr/NF₃/O₂/Ar=300/34/24/200 sccm

[0186] (실시예 7~실시예 10에 관한 처리 결과)

[0187] 도 9a 및 도 9b는 실시예 7~실시예 10에서의 처리 결과를 나타낸 도면이다. 도 9a의 도 901~도 904는, 각각 실시예 7~실시예 10에서의 피처리체의 에칭 레이트를 나타낸 도면이다. 도 901~도 904에서, 종축은 피처리체의 SiO₂막을 HBr/NF₃/O₂의 플라즈마 또는 HBr/NF₃/O₂/Ar의 플라즈마에 의해 에칭한 경우의 에칭 레이트[nm/min]를 나타내고 있다. 또한 도 901~도 904에서, 횡축은 피처리체의 직경 방향의 위치를 나타내고 있다. 즉, 도 901~도 904는 피처리체의 중심 위치를 「0」으로 하여, 피처리체의 「-150(mm)」의 주연 위치로부터 「+150(mm)」의 주연 위치까지의 에칭 레이트를 나타내는 것이다.

[0188] 또한, 도 9b에서, 종축은 Point2 average(nm/min)를 나타내고, 횡축은 Ar의 유량(sccm)을 나타내고 있다.

[0189] 또한, 도 9a 및 도 9b에서, 「Point2 average」란, 피처리체의 중심 위치의 에칭 레이트와, 피처리체의 중심 위치로부터 직경 방향을 따라 주연축에 $\pm 30(\text{mm})$ 만큼 시프트한 위치의 에칭 레이트 간의 차를 나타낸다. 이 「Point2 average」가 소정치(예컨대 1.2) 이상인 경우에는, 피처리체의 주연부의 에칭 레이트와 비교하여 피처리체의 중앙부의 에칭 레이트가 과도하게 커지는 분포인 센터 패스트 분포가 발생하는 것을 의미한다.

[0190] 도 9a 및 도 9b에 도시하는 바와 같이, Ar을 이용하지 않는 실시예 7에서는, 피처리체의 직경 방향을 따른 복수 위치의 에칭 레이트의 평균은 25.5 nm/min이 되고, 평균 에칭 레이트에 대한 변동은 $\pm 3.2\%$ 가 되었다. 이 평균 에칭 레이트와 변동은 모두 미리 정해진 허용 스펙을 만족시키는 것이었다. 또한, 실시예 7에서는, 「Point2 average」가 0.3 nm/min가 되었다. 이 「Point2 average」는 센터 패스트 분포의 정도가 비교예 1과 비교하여 경감된 것을 나타내는 값이었다. 다시 말해서, 실시예 7에서는, 피처리체의 주연부의 에칭 레이트와 피처리체의 중앙부의 에칭 레이트 간의 차가 비교예 1과 비교하여 작았다.

[0191] 또한, Ar을 이용한 실시예 8~실시예 10에서는, 피처리체의 직경 방향을 따른 복수의 위치의 에칭 레이트의 평균은 각각 22.6 nm/min, 22.8 nm/min 및 23.1 nm/min이 되었다. 또한, 실시예 8~실시예 10에서는, 평균 에칭 레이트에 대한 변동은 각각 $\pm 6.1\%$, $\pm 4.7\%$ 및 $\pm 3.3\%$ 가 되었다. 이들의 평균 에칭 레이트와 변동은 모두 미리

정해진 허용 스펙을 만족시키는 것이었다. 또한 실시예 8~실시예 10에서는, 「Point2 average」가 각각 0.0 nm/min, -0.1 nm/min 및 -0.6 nm/min이 되었다. 이들 「Point2 average」는 센터 패스트 분포의 정도가 비교예 1과 비교하여 경감된 것을 나타내는 값이었다. 다시 말해서, 실시예 8~실시예 10에서는, 피처리체의 주연부의 에칭 레이트와 피처리체의 중앙부의 에칭 레이트 간의 차가 비교예 1과 비교하여 작았다.

[0192] 또한, Ar을 이용한 실시예 8~실시예 10에서는, Ar의 유량이 증가할수록, 「Point2 average」가 작아졌다. 이 결과로부터, Ar의 유량의 변경에 의해 피처리체의 중앙부의 에칭 레이트 및 CD를 원하는 값으로 제어하는 것이 가능한 것을 알 수 있었다. Ar의 유량이 증가할수록, 「Point2 average」가 작아지는 이유로서는, 이하의 이유를 생각할 수 있다. 즉, 플라즈마 내의 이온 중 비처리체의 중앙부에 집중하기 쉬운 마이너스 이온(예컨대 Br⁻)이 플러스 이온인 Ar 이온에 의해 상쇄되고, 결과적으로, 피처리체의 중앙부의 에칭의 진행이 방해되었기 때문이라고 생각된다.

[0193] (실시예 11~실시예 14)

[0194] 실시예 11~실시예 14에서는, 각각 바이어스용 전력으로서 이하의 조건을 이용하였다. 그 외의 점에 대해서는, 실시예 7과 동일하다.

[0195] 실시예 11: 640 W

[0196] 실시예 12: 1350 W

[0197] 실시예 13: 2350 W

[0198] 실시예 14: 2850 W

[0199] (실시예 11~실시예 14에 관한 처리 결과)

[0200] 도 10a 및 도 10b는 실시예 11~실시예 14에서의 처리 결과를 나타낸 도면이다. 도 10a의 도 1001 및 도 1002는, 각각 실시예 12 및 실시예 13에서의 피처리체의 에칭 레이트를 나타낸 도면이다. 도 1001 및 도 1002에서, 종축은 피처리체의 SiO₂막을 HBr/NF₃/O₂의 플라즈마 또는 HBr/NF₃/O₂/Ar의 플라즈마에 의해 에칭한 경우의 에칭 레이트[nm/min]를 나타내고 있다. 또한, 도 1001 및 도 1002에서, 횡축은 피처리체의 직경 방향의 위치를 나타내고 있다. 즉, 도 1001 및 도 1002는 피처리체의 중심 위치를 「0」으로 하여, 피처리체의 「-150(㎚)」의 주연 위치로부터 「+150(㎚)」의 주연 위치까지의 에칭 레이트를 나타내는 것이다.

[0201] 또한, 도 10b에서, 종축은 Point2 average(nm/min)를 나타내고, 횡축은 바이어스용 전력(W)을 나타내고 있다.

[0202] 또한, 도 10a 및 도 10b에서, 「Point2 average」란, 피처리체의 중심 위치의 에칭 레이트와, 피처리체의 중심 위치로부터 직경 방향을 따라 주연측에 ±30(㎚)만큼 시프트한 위치의 에칭 레이트 간의 차를 나타낸다. 이 「Point2 average」가 소정치(예컨대 1.2) 이상인 경우에는, 피처리체의 주연부의 에칭 레이트와 비교하여 피처리체의 중앙부의 에칭 레이트가 과도하게 커지는 분포인 센터 패스트 분포가 발생하는 것을 의미한다.

[0203] 도 10a 및 10b에 도시하는 바와 같이, 바이어스용 전력이 1350 W인 실시예 12, 및 바이어스용 전력이 2350 W인 실시예 13에서는, 피처리체의 직경 방향을 따른 복수의 위치의 에칭 레이트의 평균은 각각 21.0 nm/min 및 29.4 nm/min이 되었다. 또한, 실시예 12 및 실시예 13에서는, 평균 에칭 레이트에 대한 변동은 각각 ±4.9% 및 ±4.1%가 되었다. 이들 평균 에칭 레이트와 변동은 모두 미리 정해진 허용 스펙을 만족시키는 것이었다. 또한, 실시예 11~실시예 14에서는, 「Point2 average」가, 각각 0.5 nm/min, 0.1 nm/min, 0.5 nm/min 및 1.1 nm/min이 되었다. 이들 「Point2 average」는, 센터 패스트 분포의 정도가 비교예 1와 비교하여 경감된 것을 나타내는 값이었다. 다시 말해서, 실시예 11~실시예 14에서는, 피처리체의 주연부의 에칭 레이트와 피처리체의 중앙부의 에칭 레이트 간의 차가 비교예 1과 비교하여 작았다.

[0204] 또한, 도 10b에 도시하는 바와 같이, 실시예 12~실시예 14에서는, 바이어스용 전력이 증가할수록, 「Point2 average」가 커졌다. 이 결과로부터, 바이어스용 전력의 변경에 의해 피처리체의 중앙부의 에칭 레이트 및 CD를 원하는 값으로 제어하는 것이 가능한 것을 알 수 있었다.

부호의 설명

[0205] 2: 플라즈마 처리 장치

3: 배치대

21: 처리 용기

24: 배기 장치(배기부)

31: 하부 전극

32: 유전체총

45a: 제1 고주파 전원

45b: 제2 고주파 전원

55: 처리 가스 공급원(가스 공급부)

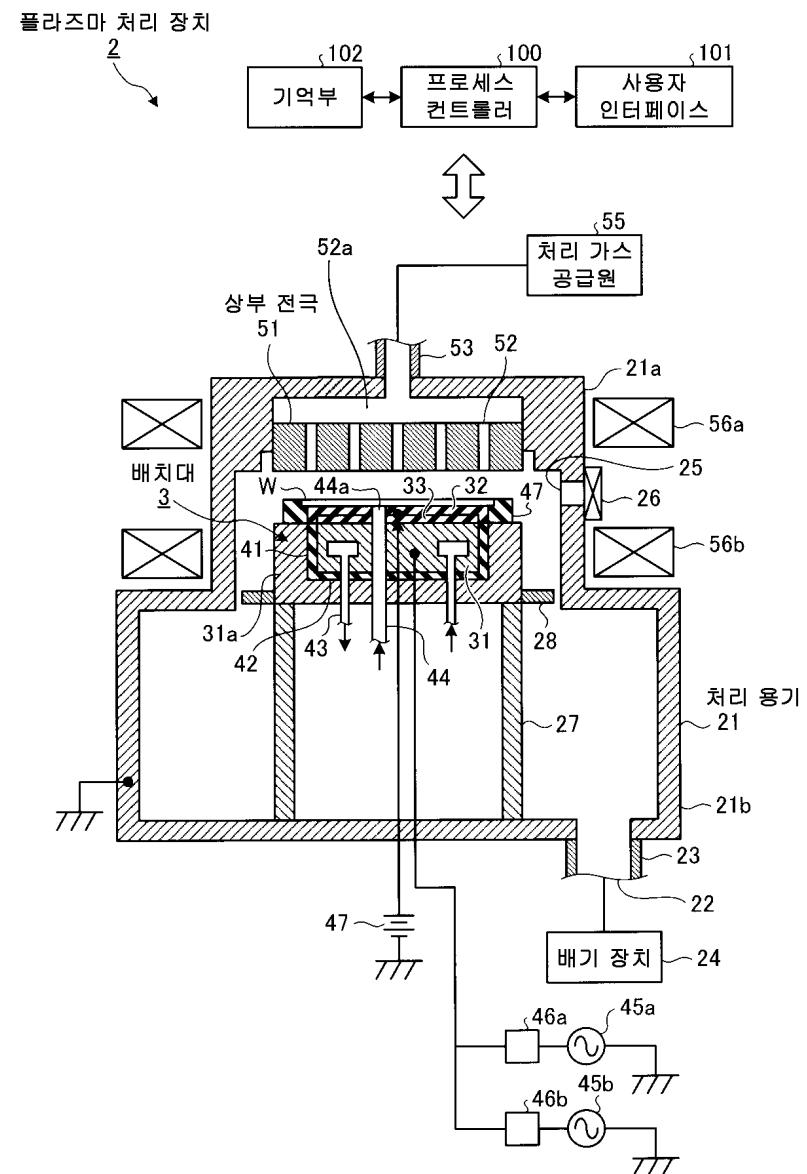
100: 프로세스 컨트롤러(제어부)

101: 사용자 인터페이스

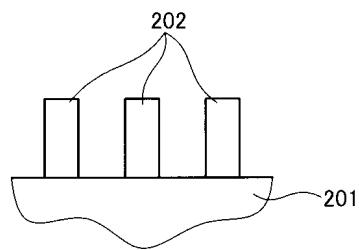
102: 기억부

도면

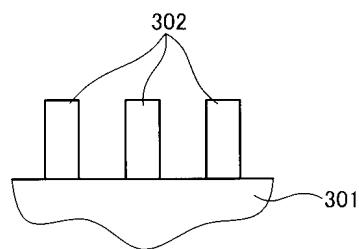
도면1



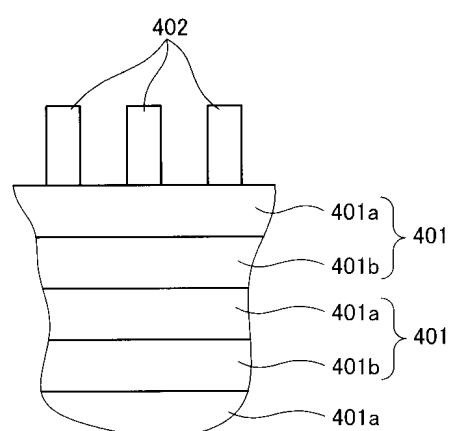
도면2a



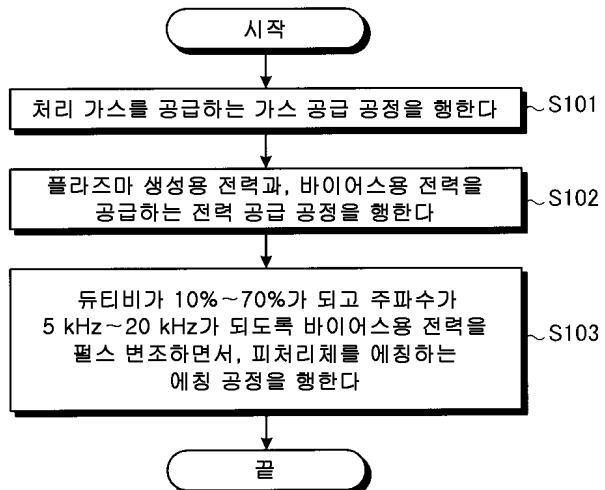
도면2b



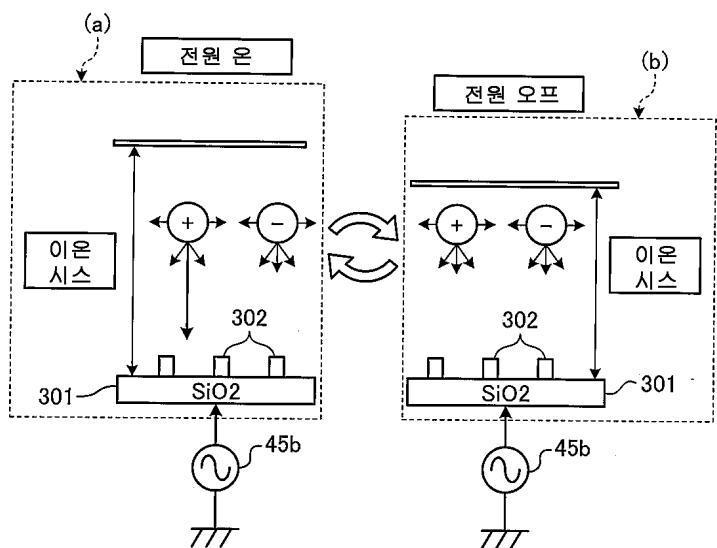
도면2c



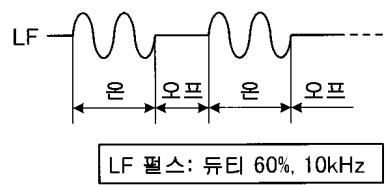
도면3



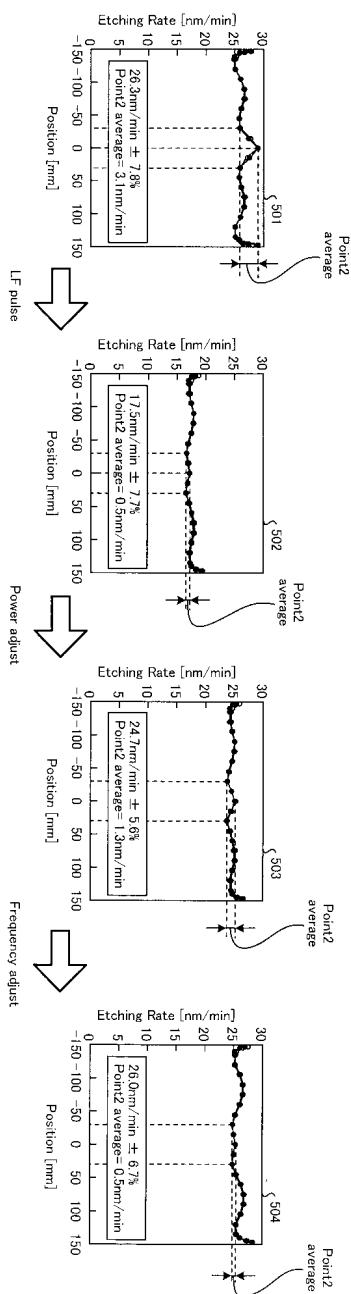
도면4a



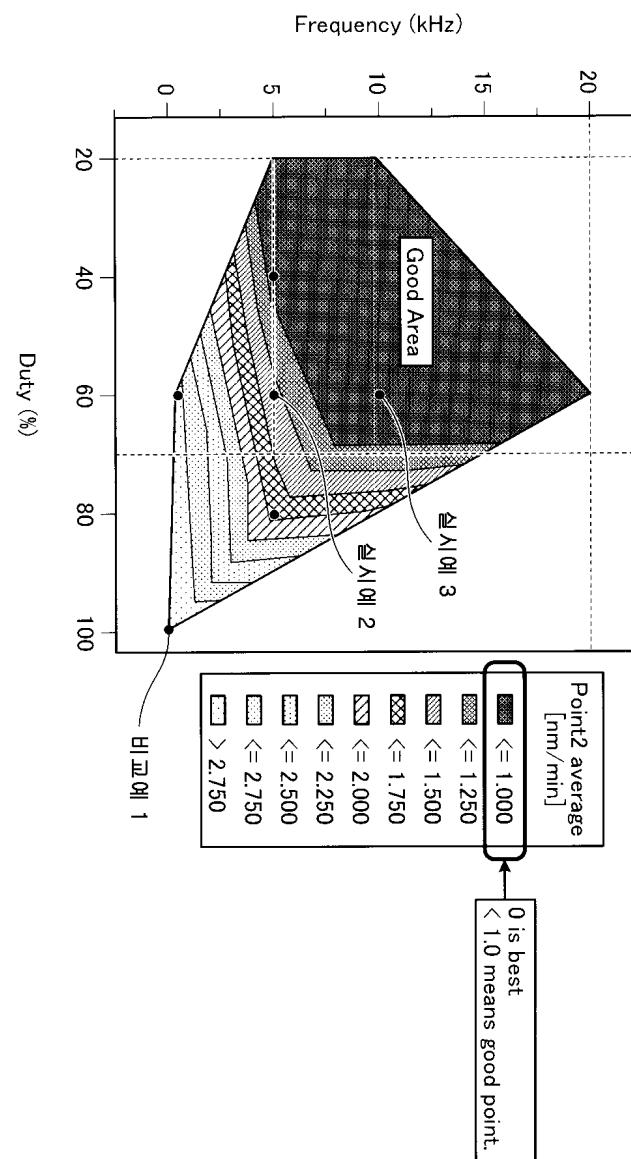
도면4b



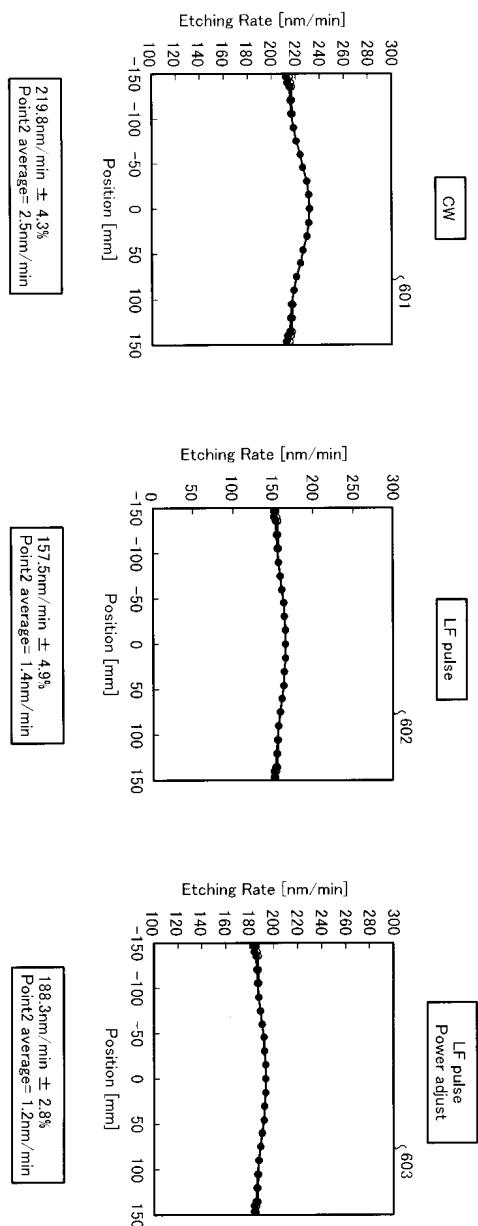
도면 5a



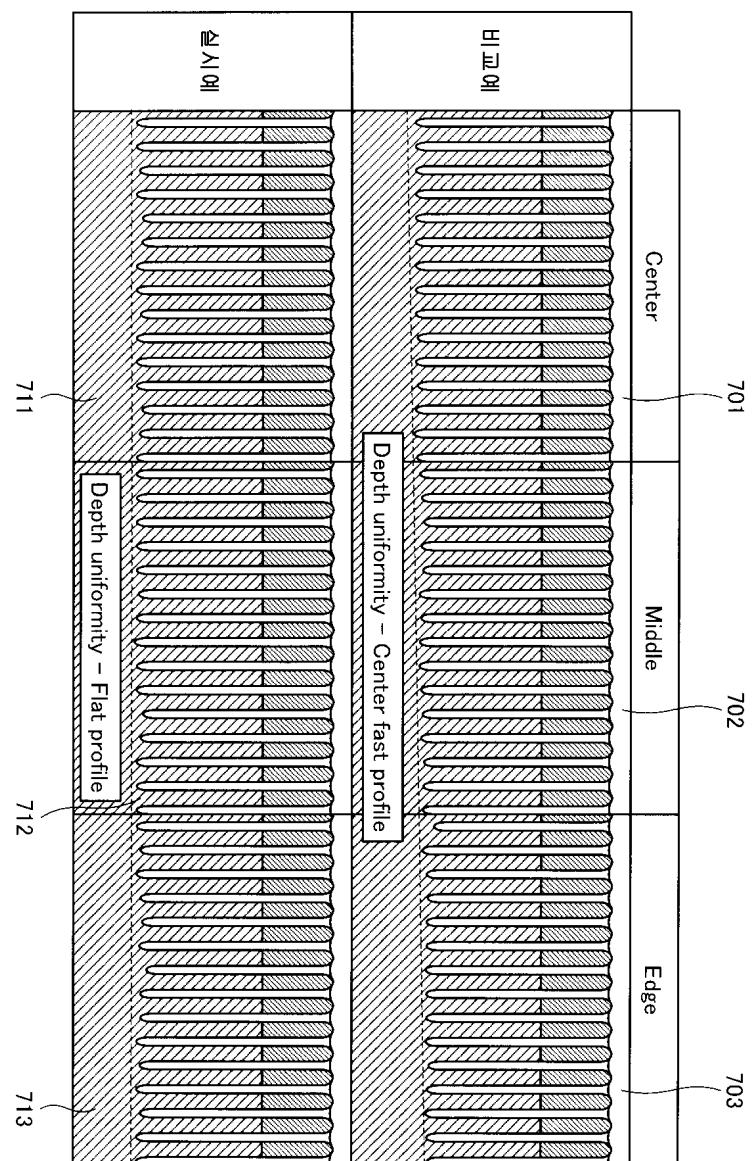
도면5b



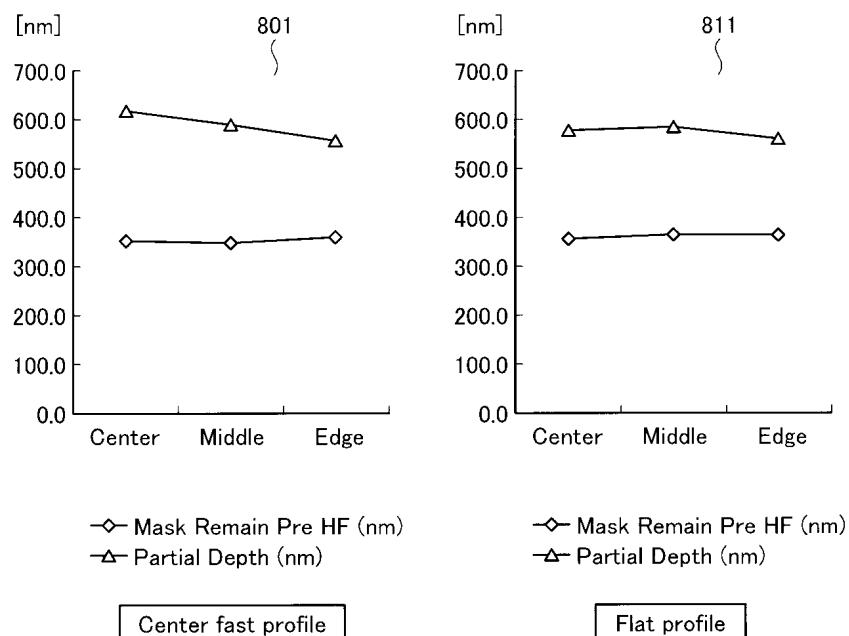
દોર્યાન 6



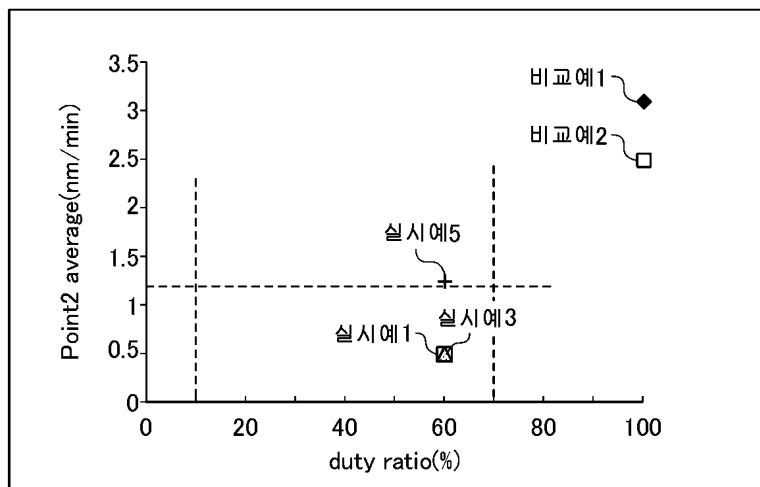
도면 7a



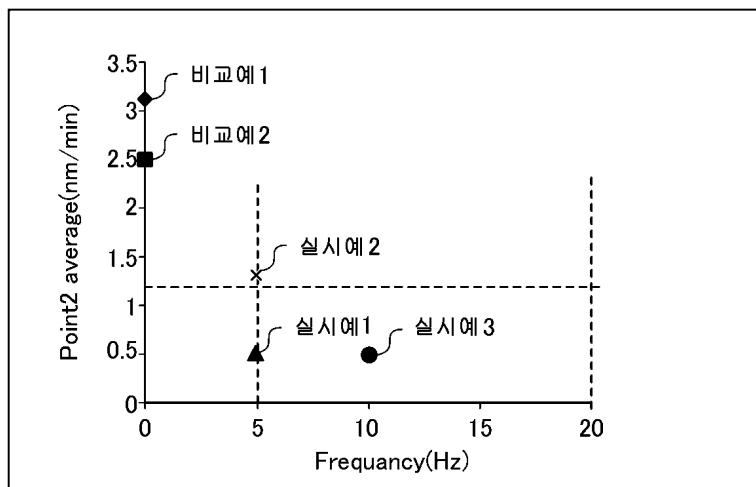
도면7b



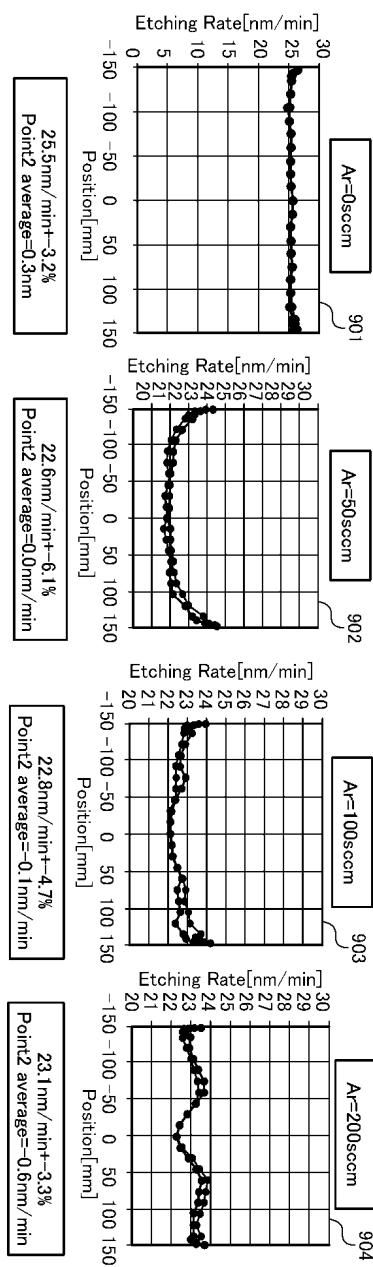
도면8a



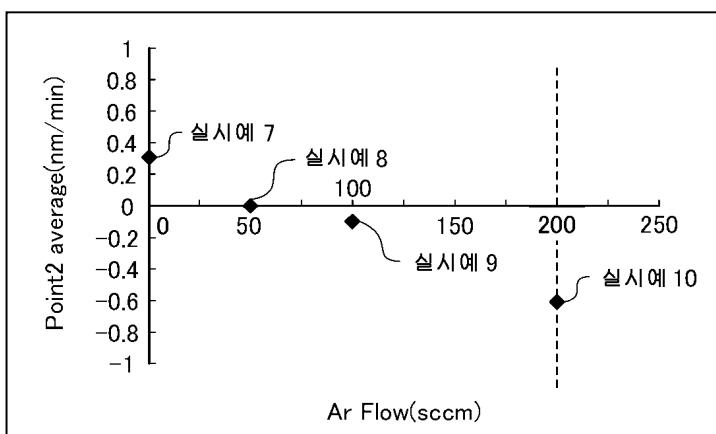
도면8b



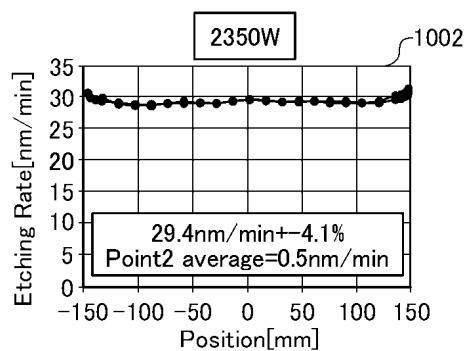
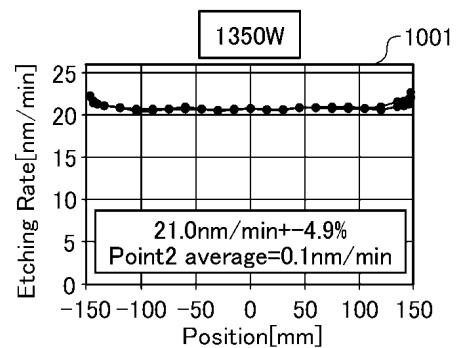
도면 9a



도면 9b



도면 10a



도면 10b

