

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2009年4月2日 (02.04.2009)

PCT

(10) 国際公開番号
WO 2009/041306 A1

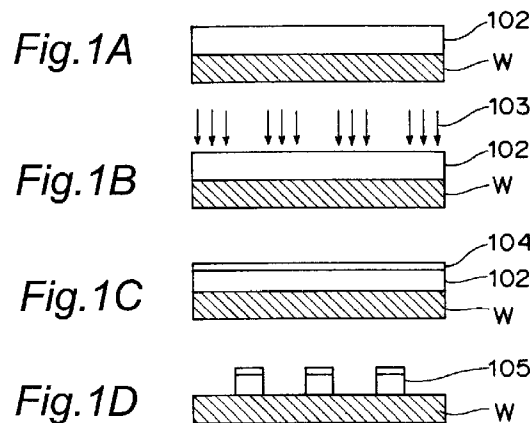
- (51) 国際特許分類:
G03F 7/38 (2006.01) H01L 21/027 (2006.01)
G03F 7/11 (2006.01)
- (21) 国際出願番号: PCT/JP2008/066646
- (22) 国際出願日: 2008年9月16日 (16.09.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2007-247125 2007年9月25日 (25.09.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社ルネサステクノロジ (RENESAS TECHNOLOGY CORP.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目6番2号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 田中 稔彦 (TANAKA, Toshihiko) [JP/JP]; 〒1000004 東京都千代
- 田区大手町二丁目6番2号 株式会社ルネサステクノロジ内 Tokyo (JP).
- (74) 代理人: 田中 光雄, 外 (TANAKA, Mitsuo et al.); 〒5400001 大阪府大阪市中央区城見1丁目3番7号 IMPビル 青山特許事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

[続葉有]

(54) Title: METHOD AND APPARATUS FOR MANUFACTURING SEMICONDUCTOR DEVICE AND RESIST MATERIAL

(54) 発明の名称: 半導体装置の製造方法および装置ならびにレジスト材料

[図1]



(57) Abstract: Disclosed is a method for manufacturing a semiconductor device, which comprises a step for forming a resist film (102) composed of a developer-repellent material, for example a material having a contact angle with a developer of not less than 65 degrees, on a wafer (W), a step for performing an exposure of the resist film (102) in a desired pattern, a step for hydrophilizing a surface layer (104) of the resist film (102) by oxidizing the surface layer, and a step for forming a resist pattern (105) by developing the resist film (102) using a developer. This method enables to improve the production yield by solving the problems of pattern collapse due to microswelling and variations in pattern dimensions due to uneven development.

(57) 要約: 半導体装置の製造方法は、ウエハWの上に、現像液撥水性、例えば、現像液との接触角が65度以上、の材料からなるレジスト膜102を形成する工程と、レジスト膜102に対して所望のパターンの露光を行う工程と、レジスト膜102の表層を酸化処

[続葉有]



WO 2009/041306 A1



SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書・説明書

理して表層１０４を親水性化する工程と、レジスト膜１０２に対して現像液を用いて現像処理を行い、レジストパターン１０５を形成する工程とを含む。 こうした方法によって、マイクロ膨潤によるパターン倒れと、現像不均一性によるパターン寸法のばらつきの両方を解決して、製品の歩留まりを改善することができる。

明 細 書

半導体装置の製造方法および装置ならびにレジスト材料

技術分野

[0001] 本発明は、半導体装置の製造に使用するリソグラフィ技術に関し、特に、微細で寸法精度の高いレジストパターンを高い歩留まりで作製する技術に関する。

背景技術

[0002] 半導体集積回路等の半導体装置の製造プロセスにおいて、微細パターンを基板上に転写する方法としてリソグラフィ技術が用いられている。このリソグラフィ技術には、主に投影露光装置が用いられ、該投影露光装置に装着したフォトマスクを透過または反射した露光光を基板上のレジストに照射することにより、パターン転写が行われる。近年、デバイスの高密度集積化や動作速度の高速化が要求されており、これらの要求に応えるためにパターンの微細化が研究されている。

[0003] 例えば、波長の短い露光光を用いて、投影像の解像度を向上させることが可能であり、最近では従来の紫外線より1桁以上短い波長を有する、波長13.5nmのEUV（極端紫外: Extreme Ultra Violet）光を用いた露光技術が注目されている。

[0004] 特許文献1:特開2002-16151号公報

特許文献2:特開2003-303752号公報

発明の開示

発明が解決しようとする課題

[0005] 露光装置の改良により、投影像の解像度は飛躍的に改善されてきたが、実際にレジストパターンを形成しようとすると、図2に示すように、ウエハWの上に形成されたレジストパターン201が倒れてしまい、歩留まりが低下するという問題が発生した。

[0006] レジストパターンの倒れは、主として、レジスト現像後のリンス液が乾燥するときに発生するリンス液の毛管力に起因している。さらに、レジストの周囲に現像液やリンス液が存在しているとき、これらの液体が内部に浸み込んでレジストが膨潤し、隣接するレジストパターンと接触してしまう現象、いわゆるマイクロ膨潤も、パターン倒れの大きな要因である。

[0007] レジストへの液体の浸み込み量自体は小さいが、形成すべきパターンのサイズが微細になると、パターン内部に浸み込むのが容易になる。従って、上述したEUV露光ではこうしたマイクロ膨潤対策が必要になる。

[0008] マイクロ膨潤は、レジストの撥水性を高めて、現像液やリンス液等がレジスト内部に浸み込みにくいように処理すれば、軽減できる。しかし、現像液の濡れ性も低下してしまい、ウエハ面内寸法の均一性が劣化して、歩留まりが低下してしまう。

[0009] 近年は、製造コストを削減するため、ウエハ直径が200mm, 300mm, 450mmと次第に大口径化が進められており、ウエハ面内の現像均一性の改善も重要な課題の1つになっている。

[0010] 本発明の目的は、マイクロ膨潤によるパターン倒れと、現像不均一性によるパターン寸法のばらつきの両方を解決して、製品の歩留まりを改善することができる半導体装置の製造方法および装置ならびにレジスト材料を提供することである。

課題を解決するための手段

[0011] 本発明の一実施例によれば、現像液に対する撥水性を持つレジスト膜を形成して、所望のパターンで露光を実施した後、レジスト膜の表層を酸化処理することによって親水性化する。そして、現像液を用いて現像処理を行って、レジストパターンを形成する。

[0012] 本発明の他の実施例によれば、現像液に対する撥水性を持つレジスト膜を形成して、レジスト膜の上に、アルカリ水溶液可溶性の薄膜を形成した後、所望のパターンで露光を実施する。そして、現像液を用いて現像処理を行って、レジストパターンを形成する。

[0013] 本発明のさらに他の実施例によれば、半導体装置の製造装置は、真空下で所望のパターンの露光を行うための露光処理部と、レジスト膜の表層を減圧下で改質するためのレジスト改質部と、大気に戻すことなく両者間で試料を搬送するための搬送機構などを備える。

[0014] 本発明のさらに他の実施例によれば、レジスト材料は、略矩形断面を有し、レジスト材料の上面における現像液に対する接触角が、レジスト材料の側面での接触角より小さい。

発明の効果

- [0015] この実施例によれば、微細パターンであつても、従来のようなパターン倒れを防止することができ、しかも基板面内の現像均一性および寸法均一性を確保することができる。その結果、半導体集積回路等の半導体装置の製造歩留まりを向上させることができる。

図面の簡単な説明

- [0016] [図1]図1A～図1Dは、レジスト処理工程の一例を示す断面図である。
[図2]レジストパターンの倒れの様子を示す断面図である。
[図3]本発明が適用可能なリソグラフィ装置の一例を示す構成図である。
[図4]レジスト界面改質設備の改質処理部の一例を示す構成図である。
[図5]レジストパターンの詳細図である。
[図6]図6A～図6Fは、半導体装置の製造工程の一例を示す断面図である。
[図7]図7A～図7Dは、レジスト処理工程の他の例を示す断面図である。

符号の説明

- [0017] 3s 基板、 6n n型ウエル、 6p p型ウエル、 8 ゲート絶縁膜、
9 ゲート電極、 102, 136 レジスト膜、 102a レジスト側壁、
103 露光光、 104 表層、 105, 107 レジストパターン、
106 薄膜、 121 レジスト処理設備、 122 露光処理設備、
122a 露光処理部、 123 レジスト界面改質設備、
124, 125, 126搬送機構、 130 処理チャンバ、
131 ウエハステージ、 132 ランプ、 W ウエハ。

発明を実施するための最良の形態

- [0018] 以下、図面を参照して本発明の実施の形態について説明する。図中、同一の部分または対応する部分には同一の符号を付して、重複説明を省くことがある。
- [0019] 実施の形態1.

図3は、本発明が適用可能なリソグラフィ装置の一例を示す構成図である。このリソグラフィ装置は、レジスト処理設備121と、露光処理設備122と、レジスト界面改質設

備123と、各設備間を連結する搬送機構124、125、126などで構成される。

[0020] レジスト処理設備121は、ウエハの上にレジストを塗布したり、塗布したレジストを熱処理したり、露光したレジストを現像する等の機能を有する。

[0021] 露光処理設備122は、露光処理部122aと、ロードロックローダー部122bと、アンローダー部122cなどを備える。露光処理部122aは、レジストが塗布されたウエハに対して真空下でスキャン露光を行う。

[0022] ロードロックローダー部122bは、レジスト処理設備121から搬送機構124を経由して供給されるウエハを大気下で受け取った後、真空排気を行って、真空下でウエハを露光処理部122aへ受け渡す。アンローダー部122cは、露光処理部122aで露光したウエハを真空下で受け取った後、真空下の搬送機構125を経由してレジスト界面改質設備123へウエハを受け渡す。

[0023] 図4は、レジスト界面改質設備123の改質処理部の一例を示す構成図である。改質処理部は、処理チャンバ130と、ウエハステージ131と、ランプ132と、ガス供給管133と、排気管134と、真空度および酸素分圧計測器135などで構成される。ウエハステージ131の上には、レジスト膜136が形成されたウエハWが戴置される。レジスト界面改質設備123は、上記構成要素の他に、ウエハ搬送機構と、搬入搬出ゲート(シャッタ)などを備える。

[0024] 以下、この改質処理部の動作について説明する。ガス供給管133から処理チャンバ130内に、酸素を含む処理ガスが供給される。処理ガスは、純粋の酸素ガスでもよいが、圧力の管理を容易にするために、バッファガスとして窒素やアルゴンなどの不活性ガスを混ぜた混合ガスを用いてもよい。処理チャンバ130内にあるガスは、排気管134を通じて真空ポンプ(不図示)によって排気され、処理チャンバ130の内部は真空に近い減圧状態に保持される。

[0025] 処理チャンバ130の上部には、レジスト膜136に対向するように、真空紫外光を発生するランプ132が配置される。ランプ132は、レジスト膜136の極表層のみに化学変化を生じさせるように、DUV(極紫外: Deep Ultra Violet)光、特に172nmより短い波長の光を発生するものが好ましい。

[0026] 例えば、エネルギー効率の点で、ピーク波長172nmのXe₂エキシマランプ、ピーク

波長146nmのKr₂エキシマランプ、ピーク波長126nmのAr₂エキシマランプなどを使用できる。これらのランプのうち、波長が短いほど、レジストでの光吸収が大きくなって、化学反応がレジスト表層のみに留まるようになるため、レジストバルク自体の感光を抑制でき、転写特性に影響を与えない。但し、例えば、EUV光(波長13nm前後)など極端に短い波長になると、逆にレジストへの浸透深さが大きくなるため、好ましくない。従って、改質処理部のランプ132として、Ar₂エキシマランプが好適である。

[0027] レジストの表面改質層の厚さは、レジストパターンの解像に影響を与えないように、好ましくは5nm以下であり、より好ましくは1nm以下である。

[0028] ランプ132の光照射により、レジスト膜136の表層が活性化するとともに、処理チャンバ130内に存在する酸素も活性化して、活性酸素とオゾンが発生する。これらの活性酸素とオゾン、特に、活性酸素は、レジスト膜136の表層を効率的に酸化して、親水性に変化させる。真空紫外光の照射により酸化処理の効率が高くなり、レジスト膜136の表層の親水化処理時間を短縮することができる。

[0029] このとき、処理チャンバ130の圧力は $10^{-2} \sim 10^{-4}$ Torrの減圧下にないと、レジストの表面改質層の厚さが増加してしまい、解像パターンの形状やレジスト解像性に悪い影響を与える。また、活性酸素とオゾンを効率よく発生するためには、処理チャンバ130の酸素分圧は20%以上であることが好ましい。

[0030] ウエハステージ131の内部に、加熱用のヒータを設けてもよい。ランプ132の光照射とともに、ヒータ通電によりウエハWおよびレジスト膜136を加熱することによって、レジスト膜136の表層がより効率的に活性化されて、親水化処理時間をさらに短縮することができる。

[0031] なお、以上の構成では、ランプ光をレジスト膜136および処理チャンバ130内の酸素の両方に照射する例を説明したが、ランプ光をレジスト膜136には照射しないで、活性酸素およびオゾンが発生するためだけに用いても構わない。例えば、ガス供給管133の途中にランプ132を配置し、光照射によって発生した活性酸素およびオゾンを処理チャンバ130内に導入するように構成してもよい。あるいは、ガス供給管133からレジスト膜136の上方に至る経路の途中にランプ132を配置してもよい。

[0032] こうした構成により、レジスト膜136の親水化処理の効率は若干低下するが、レジス

ト膜136のランプ光照射を回避できるため、レジストバルク自体の感光を抑制でき、転写特性に影響を与えない。さらに、ランプ光の波長を選択する際、レジストへの影響を考慮せずに済むことから、活性酸素およびオゾンの発生が可能である、172nmより長い波長または波長126nmより短い波長を発生するランプを使用できる。

[0033] 次に、本発明に係るレジスト処理工程について図1A～図1Dを参照しながら説明する。まず図1Aに示すように、ウエハWの上にレジストを塗布し、通常の熱処理を行ってレジスト膜102を形成する。なお、光リソグラフィの場合、レジスト塗布前に、BARC(Bottom Anti-Reflective Coating)などの反射防止膜を形成しておく。一方、EUVリソグラフィの場合は、反射防止膜は不要である。

[0034] ここで、レジストとして現像液撥水性のレジスト材料を使用する。また、現像液として、2.38wt%のTMAH(テトラメチルアンモニウムハイドロオキシサイド)を含む水溶液を使用する。現像液は、界面活性剤などの添加剤を含んでいても構わず、TMAHの濃度は2.38wt%以外のものでも構わない。本発明では、水溶性の現像液を使用することにより、後述する表面酸化の効果を発現させている。

[0035] また、レジストの現像液撥水性の程度は、レジスト膜の表面に滴下した現像液の接触角で定義することができる。種々のレジスト材料を評価した結果、レジストパターンの倒れ防止効果は、接触角が65度以上となる材料の場合に得られることが判明した。従って、図1Aに示すレジスト膜102は、現像液に対する接触角が65度以上となるレジスト材料を使用することが好ましい。

[0036] なお、接触角の測定は、現像液の滴下後、短時間で行う必要がある。その理由は、時間経過とともにレジストと現像液が互いになじんで、現像が進行するからである。ここでは、現像液の滴下後、3秒以内に接触角を測定するようにしたが、遅くとも10秒以内に測定を終了することが好ましい。

[0037] また、現像液の液滴が大きくなりすぎると、自重の影響を受けて、界面エネルギーで支配される接触角に誤差が加わって、測定精度が低下する。ここでは、20nl(ナノリットル)の液滴を滴下して測定したが、最大でも100nl以下の液滴量が好ましい。

[0038] また、実際に使用する現像液を用いて測定するのが理想的であるが、短時間測定が必要になることから、純水で代用することも可能である。純水の場合、レジストの現

像が進行しないことから、滴下後の測定時間は30秒程度延長することができる。なお、現像液を用いて測定した接触角が65度である場合、純水の場合は72度の接触角に相当する。従って、図1Aに示すレジスト膜102は、純水に対する接触角が72度以上となるレジスト材料を使用することが好ましい。

[0039] さらに、純水に対する接触角が85度以上(現像液の接触角に換算して74度以上)となるレジスト材料を使用するのがより好ましい。これによりリンス液界面がレジストパターン間に露出したとき、ラプラス力も急激に低下するようになるため、レジストパターンの倒れ防止をより高めることができる。

[0040] 図1Aに示す工程は、図3のレジスト処理設備121において実施され、その後、ウェハWは、搬送機構124およびロードロックローダー部122bを経由して露光処理部122aへ搬入される。

[0041] 次に、レジスト膜102に対する露光を行う。図1Bに示すように、所望のパターンを持つマスクパターンを投影光学系で投影した露光光103を、レジスト膜102に照射する。なお、露光光103として波長13.5nmのEUV光を用いた場合、真空下での露光となる。露光後、ウェハWは、図3のアンローダー部122cおよび搬送機構125を経由して、レジスト界面改質設備123へ搬入される。このとき大気開放せずに露光工程から改質処理工程へ移行できるため、高い生産効率を維持でき、パーティクルの付着も防止することができる。

[0042] 次に、露光したレジスト膜102の表面改質処理を行う。この改質処理は、図4に示したレジスト界面改質設備123の改質処理部において実施され、上述したように、処理チャンバ130内に存在する活性酸素とオゾンによって、図1Cに示すように、レジスト膜102の表層104を酸化して、親水性に変化させる。このとき表層104における現像液との接触角は10度以下になる。現像液との接触角は小さいほど好ましいが、20度以下であれば安定した効果が得られる。

[0043] 次に、レジスト界面改質設備123を大気開放した後、露光したレジスト膜102の熱処理を行う。続いて、上述した現像液を用いて現像を行うと、図1Dに示すようなレジストパターン105が得られる。

[0044] 図5は、レジストパターン105の詳細図である。レジスト膜102は、現像液撥水性の

レジスト材料で形成されているため、レジスト側壁102aでは現像液が浸透しにくい。しかし、レジスト膜102の表層104は、上述した改質処理によって現像液に対する接触角が小さくなり、現像液になじむ性質に変化している。そのため、ウエハ面での高い現像均一性および寸法均一性を確保しつつ、レジスト側壁102aでのマイクロ膨潤を抑制し、図2に示したようなレジストパターンの倒れを確実に防止することができる。

[0045] なお、ここでは、レジスト表面改質処理として、活性酸素処理、あるいは活性酸素処理と真空紫外光照射の併用を利用した例を説明したが、これらの処理に代えてまたは加えてプラズマ酸化処理を使用しても構わない。プラズマ酸化処理では、酸素分圧下でプラズマを生成することにより、レジスト膜の極表層のみを酸化することができる。このとき、プラズマがレジスト内部に作用して、レジストの解像性に影響を与えないように、かつレジスト膜の極表層のみを酸化させるように、バイアス電圧などのプラズマ発生条件を調整する。

[0046] また、本実施形態では、EUVリソグラフィの場合を説明したが、同様に真空下で露光を行うEB(電子ビーム)リソグラフィにも本発明は適用可能であり、レジストパターンの倒れ防止、高い寸法均一性、パーティクル汚染の防止、露光処理からレジスト処理への搬送時間の短縮化などの利点を活用することができる。

[0047] また、本実施形態では、レジスト塗布→露光→レジスト表面改質処理→現像の順で行う場合を例示したが、レジスト塗布→レジスト表面改質処理→露光→現像の順で行うことも可能である。

[0048] このように本実施形態によれば、微細パターンであっても、従来のようなパターン倒れを防止することができ、しかも基板面内の現像均一性および寸法均一性を確保することができる。その結果、半導体集積回路等の半導体装置の製造歩留まりを向上させることができる。

[0049] 実施の形態2.

図6A～図6Fは、半導体装置の製造工程の一例を示す断面図である。ここでは、ツインウェル方式のCMIS(Complementary MIS)回路を有する半導体集積回路を製造する場合を例示するが、本発明は種々の半導体集積回路に適用可能である。

[0050] 図6Aに示すように、半導体ウエハからなる基板3sは、例えば、円板状の n^- 型Si単

結晶である。基板3sの上に、マスク合わせ用のウエハアライメントマーク(不図示)を形成する。このウエハアライメントマークは、選択酸化工程を付加して、ウエル形成時に形成することも可能である。

[0051] 続いて、基板3sの上に、酸化膜17を形成し、そして、酸化膜17の上に、インプラ(イオン・インプランテーションの略称)マスク用のレジストパターン18を通常の光リソグラフィを用いて形成する。その後、P(リン)またはAsをイオン注入して、n型ウエル6nを形成する。

[0052] 次に、アッシング処理を行ってレジスト18を除去し、酸化膜17を除去した後、図6Bに示すように、基板3sの上に、酸化膜19を形成し、そして、酸化膜19の上に、インプラマスク用のレジストパターン20を通常の光リソグラフィを用いて形成する。その後、B(ホウ素)をイオン注入して、p型ウエル6pを形成する。

[0053] 次に、アッシング処理を行ってレジスト20を除去し、酸化膜19を除去した後、図6Cに示すように、基板3sの上に、例えば、酸化シリコン膜からなる分離用フィールド絶縁膜7を、溝型アイソレーションの形状で形成する。なお、アイソレーション方法としてLOCOS(Local Oxidization of Silicon)法を用いてもよい、

[0054] このアイソレーション形状は、例えば、最小寸法がウエハ上で36nmと小さく、寸法精度が3.5nmと厳しい値が要求される。そのため、このアイソレーション作製時のリソグラフィとして、EUVリソグラフィを用いることができ、その際、上述したレジスト表面改質処理を適用できる。

[0055] フィールド絶縁膜7によって囲まれた活性領域には、nMISTランジスタQnとpMISTランジスタQpが形成される。各ランジスタのゲート絶縁膜8は、例えば、酸化シリコン膜からなり、熱酸化法などで形成される。各ランジスタのゲート電極9は、例えば、最小寸法がウエハ上で32nmと小さく、寸法精度が3nmと厳しい値が要求される。そのため、例えば、CVD法等を用いて低抵抗ポリシリコンからなるゲート形成膜を堆積した後、EUVリソグラフィを用いてレジストを形成し、エッチング処理によりゲート電極9を形成する。その際、上述したレジスト表面改質処理を適用できる。

[0056] nMISTランジスタQnの半導体領域10は、ゲート電極9をマスクとして基板3sに、例えば、P(リン)またはAsをイオン注入することにより、ゲート電極9に対して自己整合

的に形成される。pMISトランジスタQpの半導体領域11は、ゲート電極9をマスクとして基板3sに、例えば、B(ホウ素)をイオン注入することにより、ゲート電極9に対して自己整合的に形成される。

[0057] ゲート電極9は、低抵抗ポリシリコンの単体膜に限られず、例えば、低抵抗ポリシリコンの上に、タングステンシリサイドやコバルトシリサイドなどのシリサイド膜を形成した、いわゆるポリサイド構造としてもよい。あるいは、低抵抗ポリシリコンの上に、窒化チタンや窒化タングステン等のバリア導体膜を介在し、さらにタングステン等の金属膜を形成した、いわゆるポリメタル構造としてもよい。

[0058] 次に、図6Dに示すように、基板3sの上に、例えば、CVD法等を用いて酸化シリコン膜からなる層間絶縁膜12を堆積した後、層間絶縁膜12の上に配線用のポリシリコン膜を堆積する。続いて、このポリシリコン膜に対してリソグラフィを実施し、エッチングによりパターニングを行った後、ポリシリコン膜の所定領域に不純物を導入することにより、配線13L、13Rを形成する。

[0059] 次に、図6Eに示すように、基板3sの上に、例えば、CVD法等を用いて酸化シリコン膜14を堆積する。そして、層間絶縁膜12および酸化シリコン膜14に対してEUVリソグラフィを用いてレジストを形成し、エッチング処理により、半導体領域10、11および配線13Lの一部が露出するような接続孔15を形成する。

[0060] 接続孔15の開口径は、例えば、45nmと小さいため、EUVリソグラフィを適用する。このとき、通常のレジスト処理を行い、上述したレジスト表面改質処理は適用しない。その理由は、接続孔15のパターンは、それほど密集しておらず、パターン倒れが発生しにくいからである。但し、接続孔15の開口径が28nm程度に極端に小さい場合は、マイクロ膨潤現象によって非開口不良になる可能性がある。その場合は、上述したレジスト表面改質処理を適用することによって、歩留まりを向上させることができる。

[0061] 次に、図6Fに示すように、基板3sの上に、例えば、スパッタリング法やCVD法等を用いてTi(チタン)、TiNおよびW(タングステン)からなる金属膜を順次堆積した後、その金属膜の上に、EUVリソグラフィを用いてレジストを形成し、エッチング処理により、第1配線層16L1を形成する。配線ピッチは、例えば、64nmと小さいため、EUVリソグラフィを適用する。その際、上述したレジスト表面改質処理を適用することによ

て、高い密度で微細なパターンであっても、レジストパターンの倒れを防止できることから、この配線工程の歩留まりを向上できる。

[0062] これ以降も、第1配線層16L1と同様にして第2配線層(不図示)等を形成することにより、最終製品を製造することができる。

[0063] 以上の説明では、CMIS回路に適用した場合を例示したが、これに限定されず、例えば、SRAM(Static Random Access Memory)またはフラッシュメモリ(EEPROM: Electric Erasable Read Only Memory)などのメモリ回路を有する半導体集積回路、上記メモリ回路と論理回路とを同一基板に混載したタイプの半導体集積回路、配線基板装置、磁気記録装置など、各種の半導体装置にも本発明は適用可能である。特に、メモリ回路を有する半導体集積回路では、多数のライン系微細密集パターンを採用しているため、レジストパターンの倒れが発生しやすく、本発明による効果をより発揮することができる。

[0064] このようにアイソレーション工程、ゲート工程および配線工程などに本発明に係るレジスト表面改質処理を適用することによって、微細パターンであっても、従来のようなパターン倒れを防止することができ、しかも基板面内の現像均一性および寸法均一性を確保することができる。その結果、半導体集積回路等の半導体装置の製造歩留まりを向上させることができる。

[0065] また、全てのリソグラフィ工程のうち、パターン倒れ防止効果がより発揮できる工程のみに本発明を選択的に適用することにより、リソグラフィ工程のスループットの低下を最小限に抑えることが可能であり、製造コストの増加を極力抑制できる。

[0066] 実施の形態3.

図7A～図7Dは、レジスト処理工程の他の例を示す断面図である。まず図7Aに示すように、ウェハWの上にレジストを塗布し、通常の熱処理を行ってレジスト膜102を形成する。なお、光リソグラフィの場合、レジスト塗布前に、BARC(Bottom Anti-Reflective Coating)などの反射防止膜を形成しておく。一方、EUVリソグラフィの場合は、反射防止膜は不要である。

[0067] ここで、レジストとして、実施の形態1と同様に、現像液撥水性のレジスト材料を使用する。例えば、現像液に対する接触角が65度以上となるレジスト材料を使用すること

が好ましい。なお本実施形態では、現像液としてアルカリ水溶液を使用している。

[0068] 次に、図7Bに示すように、レジスト膜102の表面上に、アルカリ水溶液可溶性の薄膜106を塗布形成するオーバーコート処理を行う。薄膜106の厚さは、例えば、10nm程度であるが、表面の現像液濡れ性を確保できるのであれば、10nmより薄い厚さ、例えば、5nm程度でも構わない。但し、薄膜106が厚くなり過ぎると、露光光の吸収が生ずる可能性があることから、10nm程度の膜厚が好ましい。

[0069] 薄膜106の材料は、例えば、水溶性フルオロアルコール膜であり、現像液との接触角は10度以下になる。現像液との接触角は小さいほど好ましいが、20度以下であれば安定した効果が得られる。

[0070] 図7Aと図7Bに示す工程は、図3のレジスト処理設備121において実施され、その後、ウエハWは、搬送機構124およびロードロックローダー部122bを経由して露光処理部122aへ搬入される。

[0071] 次に、レジスト膜102に対する露光を行う。図7Cに示すように、所望のパターンを持つマスクパターンを投影光学系で投影した露光光103を、レジスト膜102に照射する。波長13.5nmのEUV光を用いた場合、真空下での露光となる。露光したウエハWは、図3のレジスト処理設備121へ搬入される。

[0072] 次に、現像液としてアルカリ水溶液を使用して、露光したレジスト膜102の現像を行うと、図7Dに示すようなレジストパターン107が得られる。レジスト膜102は、現像液撥水性のレジスト材料で形成されているため、レジスト側壁では現像液が浸透しにくい。しかし、レジスト膜102の上面は、薄膜106の存在によって現像液に対する接触角が小さくなり、現像液になじむ性質に変化している。そのため、ウエハ面での高い現像均一性および寸法均一性を確保しつつ、レジスト側壁でのマイクロ膨潤を抑制し、図2に示したようなレジストパターンの倒れを確実に防止することができる。

[0073] このように本実施形態によれば、微細パターンであっても、従来のようなパターン倒れを防止することができ、しかも基板面内の現像均一性および寸法均一性を確保することができる。その結果、半導体集積回路等の半導体装置の製造歩留まりを向上させることができる。

[0074] 特に、本実施形態では、薄膜106のオーバーコート処理は大気下で実施すること

が可能であるため、通常のリソグラフィ装置へ追加が簡便である。

[0075] 以上の説明では、加工対象となる基板として半導体ウエハを例示して説明したが、各種の半導体、金属、ガラス基板等の誘電体などにも本発明は適用可能である。

産業上の利用可能性

[0076] 本発明は、微細かつ高精度なパターンを含む半導体装置を高い生産効率で製造できる点で、産業上極めて有用である。

請求の範囲

- [1] 加工対象となる基板または膜の上に、現像液撥水性の材料からなるレジスト膜を形成する工程と、
前記レジスト膜に対して所望のパターンの露光を行う工程と、
前記レジスト膜の表層を酸化処理することによって、該表層を親水性化する工程と、
、
前記酸化工程の後、前記レジスト膜に対して現像液を用いて現像処理を行い、レジストパターンを形成する工程と、を含むことを特徴とする半導体装置の製造方法。
- [2] 前記酸化工程は、減圧下で行うことを特徴とする請求項1記載の半導体装置の製造方法。
- [3] 前記酸化工程は、酸素分圧が20%以上の減圧下で行うことを特徴とする請求項1記載の半導体装置の製造方法。
- [4] 前記露光工程は、真空下で行うことを特徴とする請求項1記載の半導体装置の製造方法。
- [5] 前記露光工程は、露光光としてEUV光を用いることを特徴とする請求項1記載の半導体装置の製造方法。
- [6] 前記露光工程および前記酸化工程は、両工程間で大気に戻すことなく実施することを特徴とする請求項1記載の半導体装置の製造方法。
- [7] 前記レジスト膜の表層は、現像液に対する接触角が65度以上であることを特徴とする請求項1記載の半導体装置の製造方法。
- [8] 前記酸化工程において、活性酸素処理、真空紫外光照射処理およびプラズマ酸化処理からなるグループから選択される少なくとも1つの処理を行うことを特徴とする請求項1記載の半導体装置の製造方法。
- [9] 前記酸化工程において、加工対象となる基板または膜を加熱することを特徴とする請求項8記載の半導体装置の製造方法。
- [10] 加工対象となる基板または膜の上に、現像液撥水性の材料からなるレジスト膜を形成する工程と、
前記レジスト膜の上に、アルカリ水溶液可溶性の薄膜を形成する工程と、

- 前記レジスト膜に対して所望のパターンの露光を行う工程と、
現像液としてアルカリ水溶液を用いて、前記レジスト膜に対して現像処理を行い、レジストパターンを形成する工程と、を含むことを特徴とする半導体装置の製造方法。
- [11] 加工対象となる基板または膜の上にレジスト膜が設けられた試料に対して、真空下で所望のパターンの露光を行うための露光処理部と、
前記レジスト膜の表層に対して、減圧下で酸化処理するためのレジスト改質部と、
前記露光処理部と前記レジスト改質部との間で、大気に戻すことなく前記試料を搬送するための搬送機構とを備えることを特徴とする半導体装置の製造装置。
- [12] 加工対象となる基板または膜の上に設けられ、略矩形断面を有するレジスト材料であって、
レジスト材料の上面における現像液に対する接触角が、レジスト材料の側面での接触角より小さいことを特徴とするレジスト材料。

補正された請求の範囲

[2009年1月26日 (26.01.2009) 国際事務局受理]

[1] (補正後) 加工対象となる基板または膜の上に、現像液撥水性の材料からなるレジスト膜を形成する工程と、

前記レジスト膜に対して所望のパターンの露光を行う工程と、

前記レジスト膜の表層を酸化処理することによって、該表層を親水性化する工程と、

前記酸化工程の後、前記レジスト膜に対して現像液を用いて現像処理を行い、レジストパターンを形成する工程と、を含み、

前記酸化工程は、減圧下で行うことを特徴とする半導体装置の製造方法。

[2] (補正後) 加工対象となる基板または膜の上に、現像液撥水性の材料からなるレジスト膜を形成する工程と、

前記レジスト膜に対して所望のパターンの露光を行う工程と、

前記レジスト膜の表層を酸化処理することによって、該表層を親水性化する工程と、

前記酸化工程の後、前記レジスト膜に対して現像液を用いて現像処理を行い、レジストパターンを形成する工程と、を含み、

前記酸化工程は、酸素分圧が20%以上の減圧下で行うことを特徴とする半導体装置の製造方法。

[3] (補正後) 加工対象となる基板または膜の上に、現像液撥水性の材料からなるレジスト膜を形成する工程と、

前記レジスト膜に対して所望のパターンの露光を行う工程と、

前記レジスト膜の表層を酸化処理することによって、該表層を親水性化する工程と、

前記酸化工程の後、前記レジスト膜に対して現像液を用いて現像処理を行い、レジストパターンを形成する工程と、を含み、

前記露光工程は、露光光としてEUV光を用いることを特徴とする半導体装置の製造方法。

[4] (補正後) 加工対象となる基板または膜の上に、現像液撥水性の材料からなるレジスト膜を形成する工程と、

前記レジスト膜に対して所望のパターンの露光を行う工程と、
前記レジスト膜の表層を酸化処理することによって、該表層を親水性化する工程と、
前記酸化工程の後、前記レジスト膜に対して現像液を用いて現像処理を行い、レジストパターンを形成する工程と、を含み、
前記露光工程および前記酸化工程は、両工程間で大気に戻すことなく実施することを特徴とする半導体装置の製造方法。

[5] (補正後) 加工対象となる基板または膜の上に、現像液撥水性の材料からなるレジスト膜を形成する工程と、
前記レジスト膜に対して所望のパターンの露光を行う工程と、
前記レジスト膜の表層を酸化処理することによって、該表層を親水性化する工程と、
前記酸化工程の後、前記レジスト膜に対して現像液を用いて現像処理を行い、レジストパターンを形成する工程と、を含み、
前記レジスト膜の表層は、現像液に対する接触角が65度以上であることを特徴とする半導体装置の製造方法。

[6] (補正後) 加工対象となる基板または膜の上に、現像液撥水性の材料からなるレジスト膜を形成する工程と、
前記レジスト膜の上に、アルカリ水溶液可溶性の薄膜を形成する工程と、
前記レジスト膜に対して所望のパターンの露光を行う工程と、
現像液としてアルカリ水溶液を用いて、前記レジスト膜に対して現像処理を行い、レジストパターンを形成する工程と、を含むことを特徴とする半導体装置の製造方法。

[7] (補正後) 加工対象となる基板または膜の上にレジスト膜が設けられた試料に対して、真空下で所望のパターンの露光を行うための露光処理部と、
前記レジスト膜の表層に対して、減圧下で酸化処理するためのレジスト改質部と、
前記露光処理部と前記レジスト改質部との間で、大気に戻すことなく前記試料を搬送するための搬送機構とを備えることを特徴とする半導体装置の製造装置。

[8] (削除)

[9] (削除)

[1 0] (削除)

[1 1] (削除)

[1 2] (削除)

条約第19条(1)に基づく説明書

請求項1は、旧請求項1と旧請求項2を一体化したものである。

請求項2は、旧請求項1と旧請求項3を一体化したものである。

請求項3は、旧請求項1と旧請求項5を一体化したものである。

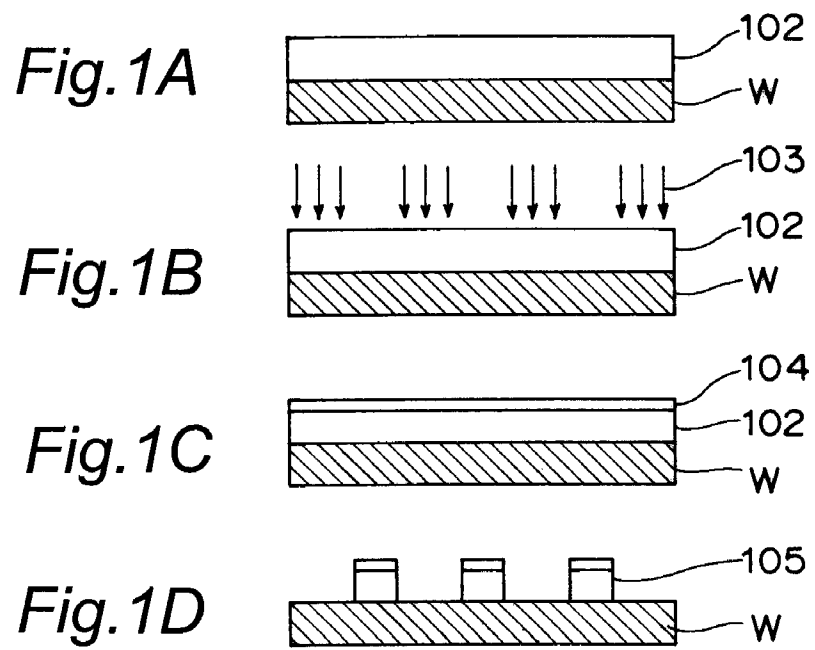
請求項4は、旧請求項1と旧請求項6を一体化したものである。

請求項5は、旧請求項1と旧請求項7を一体化したものである。

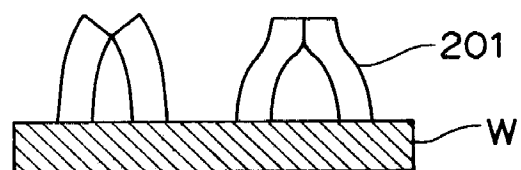
請求項6は、旧請求項10に対応する。

請求項7は、旧請求項11に対応する。

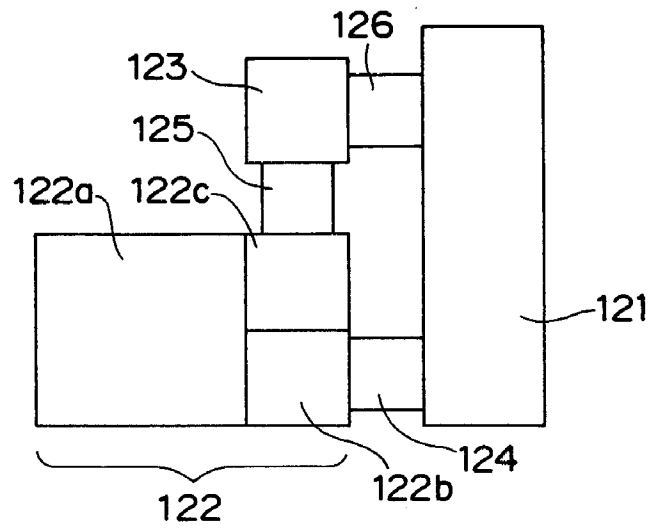
[図1]



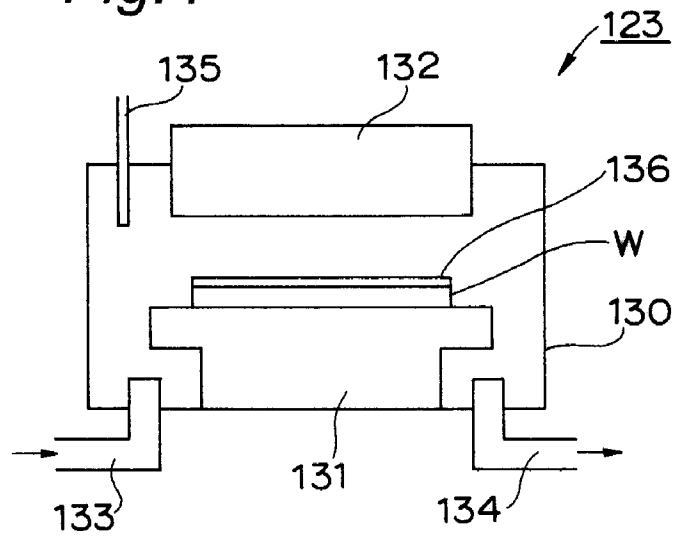
[図2]

Fig. 2

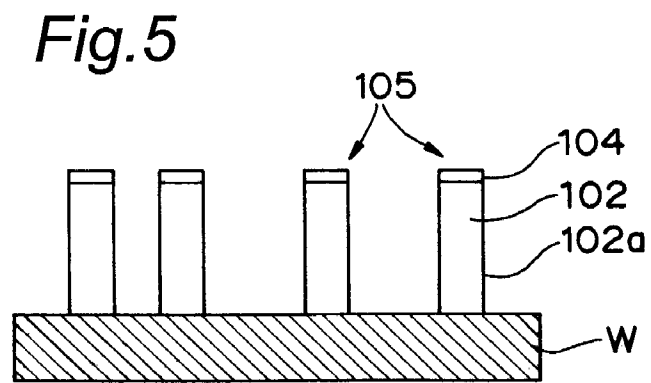
[[図3]]

Fig.3

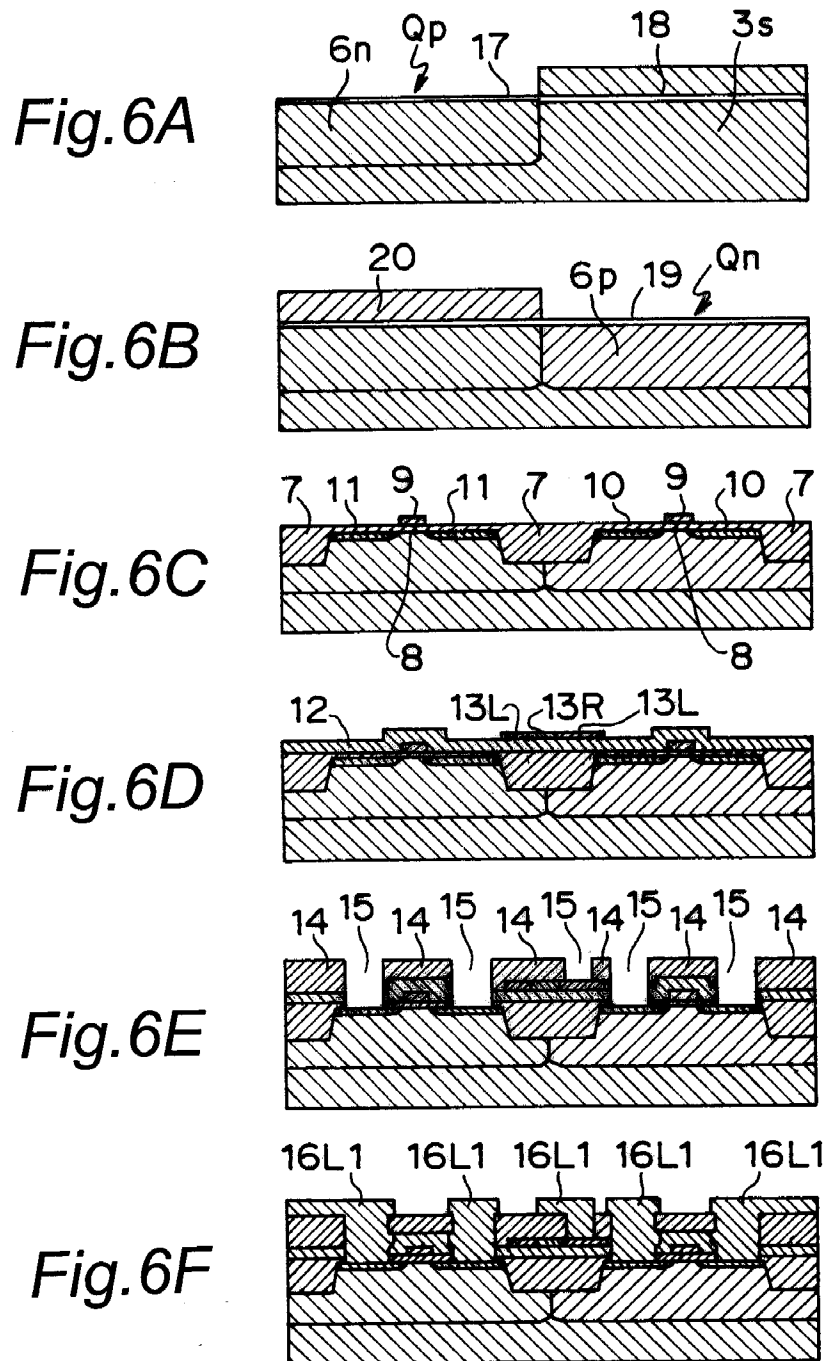
[[図4]]

Fig.4

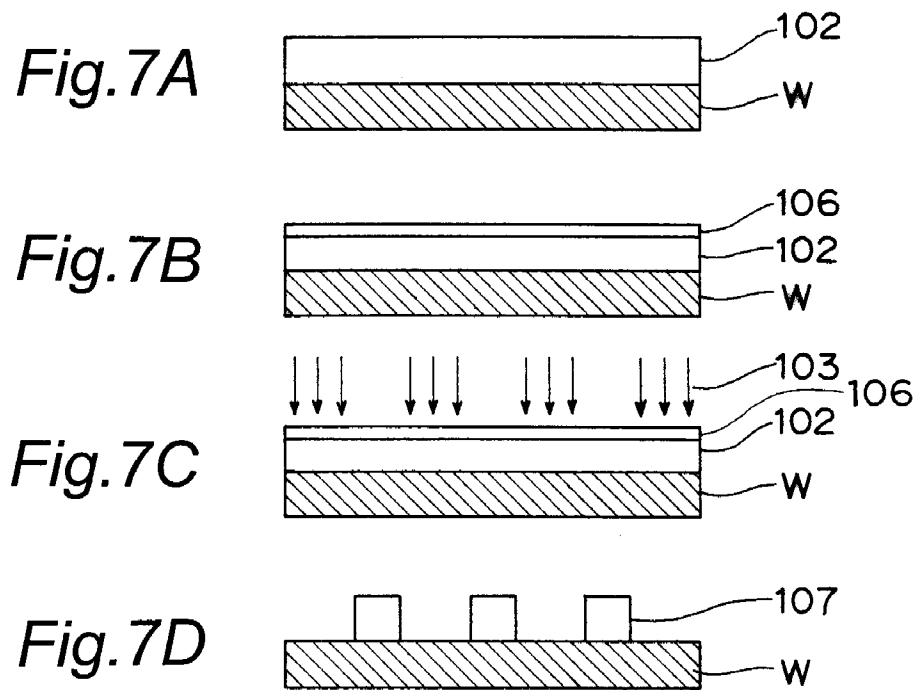
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/066646

A. CLASSIFICATION OF SUBJECT MATTER

G03F7/38(2006.01) i, G03F7/11(2006.01) i, H01L21/027(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G03F7/38, H01L21/027

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 11-295903 A (Tokyo Electron Ltd.), 29 October, 1999 (29.10.99), Claims; Par. Nos. [0007], [0010] to [0012], [0017], [0018], [0021]; Figs. 1, 2 (Family: none)	1-4, 7, 8, 12 5, 6, 9, 11
X Y	JP 09-319097 A (Sumitomo Chemical Co., Ltd.), 12 December, 1997 (12.12.97), Claims; Par. Nos. [0006], [0040] & US 5876904 A & EP 785470 A2 & TW 439015 B	1-4, 7, 8, 12 5, 6, 9, 11
X Y A	JP 04-217258 A (Sharp Corp.), 07 August, 1992 (07.08.92), Claims; Par. No. [0011] (Family: none)	1, 4, 7-9, 12 5, 9 2, 3, 6, 11

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
25 November, 2008 (25.11.08)

Date of mailing of the international search report
09 December, 2008 (09.12.08)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/066646

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 09-312257 A (Fujitsu Ltd.), 02 December, 1997 (02.12.97), Claims; Par. Nos. [0018], [0039] to [0040], [0089], [0136]; Fig. 8 & JP 2006-93693 A	1-4, 7-9, 12 5, 6, 9, 11
Y	JP 2002-015971 A (Matsushita Electric Industrial Co., Ltd.), 18 January, 2002 (18.01.02), Claim 4; Par. Nos. [0021] to [0025], [0081] to [0088]; Fig. 7 & US 2001/0055731 A1 & US 2004/0213563 A1 & TW 490736 B & KR 10-2002-0001621 A	5, 6, 11

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/066646

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1-9, 11, 12

Remark on Protest
the

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/066646

Continuation of Box No.III of continuation of first sheet (2)

Claims 1-12 define the following two inventions.

- a. Invention of claims 1-9, 11, 12
- b. Invention of claim 10

The international search has revealed that the invention first mentioned in the claims (main invention) is not novel since it is disclosed by, for example, document JP11-295903A (Tokyo Electron Ltd.), 29 October, 1999 (29.10.99).

Consequently, the main invention does not have a special technical feature within the meaning of PCT Rule 13.2, second sentence, since it makes no contribution over the prior art.

Therefore, no technical relationship within the meaning of PCT Rule 13.1 can be seen between the above-mentioned inventions.

Consequently, the above-mentioned inventions a and b do not satisfy the requirement of unity of invention.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G03F7/38(2006.01)i, G03F7/11(2006.01)i, H01L21/027(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G03F7/38, H01L21/027

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 8 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 8 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 8 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 11-295903 A（東京エレクトロン株式会社）1999. 10. 29, 【特許請求の範囲】、【0 0 0 7】、【0 0 1 0】－【0 0 1 2】、 【0 0 1 7】、【0 0 1 8】、【0 0 2 1】、【図 1】、【図 2】 （ファミリーなし）	1-4, 7, 8, 12 5, 6, 9, 11
X Y	JP 09-319097 A（住友化学工業株式会社）1997. 12. 12, 【特許請求の範囲】、【0 0 0 6】、【0 0 4 0】 & US 5876904 A & EP 785470 A2 & TW 439015 B	1-4, 7, 8, 12 5, 6, 9, 11

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 5 . 1 1 . 2 0 0 8

国際調査報告の発送日

0 9 . 1 2 . 2 0 0 8

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

倉持 俊輔

2 H

3 2 0 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 3 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	JP 04-217258 A (シャープ株式会社) 1992. 08. 07, 【特許請求の範囲】, 【0 0 1 1】 (ファミリーなし)	1, 4, 7-9, 12 5, 9 2, 3, 6, 11
X Y	JP 09-312257 A (富士通株式会社) 1997. 12. 02, 【特許請求の範囲】, 【0 0 1 8】, 【0 0 3 9】－【0 0 4 0】, 【0 0 8 9】, 【0 1 3 6】, 【図8】 & JP 2006-93693 A	1-4, 7-9, 12 5, 6, 9, 11
Y	JP 2002-015971 A (松下電器産業株式会社) 2002. 01. 18, 【請求項4】, 【0 0 2 1】－【0 0 2 5】, 【0 0 8 1】－【0 0 8 8】, 【図7】 & US 2001/0055731 A1 & US 2004/0213563 A1 & TW 490736 B & KR 10-2002-0001621 A	5, 6, 11

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。
特別ページ参照。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☒ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

請求の範囲 1 - 9, 11, 12

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

請求の範囲 1 - 1 2 には、次の 2 つの発明の区分が記載されている。

a. 請求の範囲 1 - 9, 1 1, 1 2

b. 請求の範囲 1 0

調査の結果、最初に記載された発明（主発明）は、例えば、以下の文献

J P 1 1 - 2 9 5 9 0 3 A（東京エレクトロン株式会社）1 9 9 9 . 1 0 . 2 9

に開示されているから、新規でないことが明らかとなった。

結果として、主発明は、先行技術の域を出ないから、P C T 規則 1 3 . 2 の第 2 文の意味において、この発明は特別な技術的特徴を有さない。

したがって、上記発明の区分の間に P C T 規則 1 3 . 1 の意味における技術的な関連を見出すことはできない。

以上のとおりであるから、上記発明の区分 a 及び b は、発明の単一性の要件を満たしていない。