

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5398422号  
(P5398422)

(45) 発行日 平成26年1月29日(2014.1.29)

(24) 登録日 平成25年11月1日(2013.11.1)

(51) Int. Cl.	F I
HO2M 3/155 (2006.01)	HO2M 3/155 B
HO2M 3/156 (2006.01)	HO2M 3/155 P
	HO2M 3/156

請求項の数 5 (全 14 頁)

(21) 出願番号	特願2009-193295 (P2009-193295)	(73) 特許権者	000191238
(22) 出願日	平成21年8月24日 (2009. 8. 24)		新日本無線株式会社
(65) 公開番号	特開2011-45216 (P2011-45216A)		東京都中央区日本橋横山町3番10号
(43) 公開日	平成23年3月3日 (2011. 3. 3)	(74) 代理人	100099818
審査請求日	平成24年6月29日 (2012. 6. 29)		弁理士 安孫子 勉
		(72) 発明者	森 裕樹
			埼玉県ふじみ野市福岡二丁目1番1号 新 日本無線株式会社川越製作所内
		審査官	永田 和彦

最終頁に続く

(54) 【発明の名称】 スイッチング電源装置

(57) 【特許請求の範囲】

【請求項1】

入力電圧が印加されるインダクタ及びメインスイッチ素子の直列回路と、前記メインスイッチ素子のオン・オフをパルス幅制御するスイッチング制御ICとを有し、前記メインスイッチ素子のオン・オフにより前記直列回路に得られる電圧を整流平滑して出力可能に構成されてなるスイッチング電源装置であって、

前記スイッチング制御ICは、三角波信号を出力する発振回路と、前記整流平滑された出力電圧に対応した帰還信号と帰還用基準電圧との比較を行い、その比較結果に応じた信号を出力する誤差増幅器と、前記メインスイッチ素子を駆動するパルス信号の最大DUTY値を設定する基準電圧回路と、回路の起動時から時間の経過と共に電圧上昇する第1のソフトスタート信号と前記発振回路の出力動作の制御に供される第2のソフトスタート信号を出力するソフトスタート回路と、PWMコンパレータとを有し、前記PWMコンパレータは、前記発振回路の出力信号と前記第1のソフトスタート信号、前記誤差増幅器の出力信号及び前記最大DUTY値とに基づいて、パルス幅が制御されたパルス信号を出力するよう構成されてなる一方、前記発振回路は、前記ソフトスタート回路からの第2のソフトスタート信号に基づいて、起動時における三角波信号の上限レベルと下限レベルと振幅を通常時に対して変化せしめるよう構成されてなることを特徴とするスイッチング電源装置。

【請求項2】

発振回路は、

電源とグラウンドの間に直列接続された発振充電用電流源及び発振充電用キャパシタと、前記発振充電用キャパシタと並列接続された放電用スイッチ素子と、電圧レベル設定用基準電圧を抵抗分割し、三角波信号の上限レベル設定用電圧と下限レベル設定用電圧を出力可能に構成された複数の直列抵抗器と、前記発振充電用電流源と前記発振充電用キャパシタの相互の接続点に得られる三角波信号と、前記上限レベル設定用電圧及び前記下限レベル設定用電圧との比較結果に応じて前記放電用スイッチ素子をオン・オフする充放電制御回路と、前記複数の直列抵抗器の一つと並列接続されて前記第2のソフトスタート信号によりオン・オフされる抵抗制御用スイッチ素子とを具備してなることを特徴とする請求項1記載のスイッチング電源装置。

10

**【請求項3】**

前記充放電制御回路は、前記上限レベル設定用電圧が反転入力端子に印加される一方、前記三角波信号が非反転入力端子に印加された第1の比較器と、前記下限レベル設定用電圧が非反転入力端子に印加される一方、前記三角波信号が反転入力端子に印加された第2の比較器と、前記第1及び第2の比較器の出力が入力段に印加されるフリップフロップ回路とを具備してなることを特徴とする請求項2記載のスイッチング電源装置。

**【請求項4】**

前記ソフトスタート回路は、電源とグラウンドとの間に直列接続されたソフトスタート充電用電流源及びソフトスタート充電用キャパシタと、前記ソフトスタート充電用電流源と前記ソフトスタート充電用キャパシタの相互の接続点が非反転入力端子に接続される一方、反転入力端子には、ソフトスタート用基準電圧が印加されたソフトスタート比較器とを具備してなり、前記ソフトスタート充電用電流源と前記ソフトスタート充電用キャパシタの相互の接続点の電圧変化が第1のソフトスタート信号1として、前記ソフトスタート比較器の出力が第2のソフトスタート信号として、それぞれ出力されるよう構成されてなることを特徴とする請求項3記載のスイッチング電源装置。

20

**【請求項5】**

前記基準電圧回路は、一定の固定電圧を出力する電圧源を用いてなることを特徴とする請求項3記載のスイッチング電源装置。

**【発明の詳細な説明】**

30

**【技術分野】****【0001】**

本発明は、スイッチング電源装置に係り、特に、起動時における動作の安定性の向上等を図ったものに関する。

**【背景技術】****【0002】**

従来、この種の回路としては、例えば、図6に示された昇圧型スイッチング電源装置が良く知られている。

以下、同図を参照しつつ、この従来スイッチング電源装置について説明する。

この従来スイッチング装置は、スイッチング制御ICと、メインスイッチ素子となるパワートランジスタM1と、インダクタ素子L1と、ショットキーバリアダイオードD1と、出力コンデンサC1と、帰還抵抗器R1, R2を主たる構成要素として構成されており、入力された電源電圧より高い電圧を出力する一般的な昇圧型スイッチング装置である。

40

**【0003】**

スイッチング制御ICは、発振回路51Aと、ソフトスタート回路52Aと、誤差増幅器X2と、PWMコンパレータX1とを有して構成されたものとなっている。

発振回路51Aは、例えば、図7に示された構成を有してなるもので、同図を参照しつつ、この発振回路51Aについて説明すれば、まず、この発振回路51Aにおいては、内部基準電圧V3が抵抗器R3, R4, R5によって抵抗分割され、三角波信号の上限レベ

50

ルと下限レベルが設定されるようになっている。

【 0 0 0 4 】

そして、コンパレータ X 3 , X 4 による比較結果によってフリップフロップ回路 1 9 A がトリガされる結果、上述の上限レベルと下限レベルの電位差を振幅とした三角波信号が、充電用電流源 I 1 と充電用キャパシタ C 2 との接続点に発生され、外部へ出力されるものとなっている。

一方、誤差増幅器 X 2 においては、抵抗器 R 1 , R 2 で抵抗分割された出力電圧に応じた帰還信号 F B と内部基準電圧 V 2 との誤差を増幅した信号が F B 信号として出力されるものとなっている ( 図 6 参照 ) 。

【 0 0 0 5 】

また、ソフトスタート回路 5 2 A は、電源投入後、0 V から徐々に電圧上昇してゆく信号 ( ソフトスタート信号 1 ) を出力するようになっている。

P W M コンパレータ X 1 は、反転入力端子に発振回路 5 1 A からの三角波信号が入力される一方、非反転入力端子には、上述した F B 信号、ソフトスタート信号 1、及び、最大 D U T Y を設定する内部基準電圧 V 1 が、それぞれ印加されるようになっており、比較結果として、パルス電圧がスイッチング制御 I C の出力端子 O U T から出力されるものとなっている。

【 0 0 0 6 】

かかる構成における動作について、図 9 に示されたタイミング波形図を参照しつつ説明する。

なお、図 9 は、図 6 に示された従来回路の主要部のタイミング波形図で、図 9 ( A ) には、発振回路 5 1 A から出力される三角波信号、F B 信号、ソフトスタート信号 1、及び、最大 D U T Y 設定電圧の、それぞれのタイミング波形が示されており、図 9 ( B ) には、スイッチング制御 I C の出力電圧 V O U T のタイミング波形が示されている。

【 0 0 0 7 】

まず、電源電圧投入後、ソフトスタート信号 1 の電圧が徐々に上昇し、三角波電圧下限レベルを超えると、スイッチング制御 I C の出力端子 O U T から出力されるパルス信号に D U T Y が発生し、そのパルス信号に応じてパワートランジスタ M 1 が O N / O F F 制御されることで、出力に電力が供給され始めてゆき、出力電圧が上昇する。

ソフトスタート信号 1 の電圧が上昇するにつれてスイッチング制御 I C から出力されるパルス電圧の D U T Y は広がり、ソフトスタート信号 1 が最大 D U T Y 設定電圧 V 1 を超えると、以後、パルス電圧の D U T Y は、最大 D U T Y に保持されることとなる ( 図 9 ( A ) 参照 ) 。

【 0 0 0 8 】

そして、これ以後、出力電圧 V O U T が目標値に達するまでは、出力には、最大 D U T Y で電力供給がなされることとなる。

一方、出力電圧 V O U T が目標値に達すると、出力電圧帰還信号 ( F B 信号 ) は基準電圧 V 2 を上回り、F B 信号の電位は低下してくる ( 図 9 ( A ) 及び図 9 ( B ) 参照 ) 。その結果、F B 信号が基準電圧 V 2 よりも低くなると、スイッチング制御 I C のパルス電圧出力の D U T Y が F B 信号により制御される定電圧制御が開始されることとなる。

【 0 0 0 9 】

ここで、出力電圧が目標値に達し、F B 信号の電圧が三角波信号の電圧振幅範囲内に低下してくるまでは、出力への電力供給は、最大 D U T Y で継続されるため、出力電圧が目標値よりも上昇するオーバーシュートが生ずる ( 図 9 ( B ) 参照 ) 。

【 0 0 1 0 】

このような出力電圧のオーバーシュートを低減する手段としては、例えば、特許文献 1 等において提案されたものなどがあり、図 8 には、かかる従来例のオーバーシュート低減手段の一構成例が示されており、以下、この従来例について同図を参照しつつ説明する。

図 6 に示された従来例のスイッチング電源装置における出力電圧のオーバーシュートは、先に述べたように、F B 信号が三角波電圧の振幅範囲まで下がるまでの時間に供給された

10

20

30

40

50

余分な電力が問題であった。

【0011】

そのため、図8に示された抵抗分割回路によって、発振回路51A(図6及び図7参照)の基準電圧V3を抵抗分割することで、オーバーシュートの低減を図る方が提案されている。

すなわち、発振回路51A(図6及び図7参照)の基準電圧V3を、三角波信号の上限レベル、三角波信号の下限レベル、及び、誤差増幅器X2(図6参照)の出力信号の最大値を制御する電圧レベルの3つに抵抗分割することで、誤差増幅器X2の出力電圧が三角波信号の電圧範囲まで下がり、DUTYの制御が開始されるまでの時間を短縮し、オーバーシュートの低減を可能にしている。

10

【先行技術文献】

【特許文献】

【0012】

【特許文献1】特開2007-43847号公報(第4-5頁、図1-図2)

【発明の概要】

【発明が解決しようとする課題】

【0013】

しかしながら、上述のような構成にあっては、三角波の下限レベルが比較的低く設定されている場合、出力電圧VOUTのオーバーシュート発生時に、DUTYを一旦0%にして電力の供給を止めるまでの時間が長くなるため、結局、オーバーシュートの低減ができなくなるという問題がある。

20

また、図8に示された方法以外によって、誤差増幅器X2の最大出力電圧が三角波電圧の上限レベルの僅かに上に設定されている場合や、スイッチング電源装置の動作周波数が低く設定されている場合、さらには、誤差増幅器X2のゲインが低くパルス電圧のDUTY制御速度が遅い場合などには、オーバーシュートの低減に対処できない。

【0014】

そこで、例えば、オーバーシュートの低減を実現するため、動作周波数の設定にある程度制限を設けたり、誤差増幅器X2のゲインを上げると、スイッチング電源装置の回路動作の安定性が損なわれ、場合によっては、出力電圧の発振に至るという問題も生じてしまう。

30

【0015】

本発明は、上記実状に鑑みてなされたもので、三角波電圧や誤差増幅器のゲイン、または、スイッチング電源装置の動作周波数を制限することなく、出力電圧のオーバーシュートの低減を可能とするスイッチング電源装置を提供するものである。

【課題を解決するための手段】

【0016】

上記本発明の目的を達成するため、本発明に係るスイッチング電源装置は、入力電圧が印加されるインダクタ及びメインスイッチ素子の直列回路と、前記メインスイッチ素子のオン・オフをパルス幅制御するスイッチング制御ICとを有し、前記メインスイッチ素子のオン・オフにより前記直列回路に得られる電圧を整流平滑して出力可能に構成されてなるスイッチング電源装置であって、

40

前記スイッチング制御ICは、三角波信号を出力する発振回路と、前記整流平滑された出力電圧に対応した帰還信号と帰還用基準電圧との比較を行い、その比較結果に応じた信号を出力する誤差増幅器と、前記メインスイッチ素子を駆動するパルス信号の最大DUTY値を設定する基準電圧回路と、回路の起動時から時間の経過と共に電圧上昇する第1のソフトスタート信号と前記発振回路の出力動作の制御に供される第2のソフトスタート信号を出力するソフトスタート回路と、PWMコンパレータとを有し、前記PWMコンパレータは、前記発振回路の出力信号と前記第1のソフトスタート信号、前記誤差増幅器の出力信号及び前記最大DUTY値とに基づいてパルス幅が制御されたパルス信号を出力するよう構成されてなる一方、前記発振回路は、前記ソフトスタート回路からの第2のソフト

50

スタート信号に基づいて、起動時における三角波信号の上限レベルと下限レベルと振幅を通常時に対して変化せしめるよう構成されてなるものである。

かかる構成において、発振回路は、電源とグラウンドの間に直列接続された発振充電用電流源及び発振充電用キャパシタと、

前記発振充電用キャパシタと並列接続された発振用スイッチ素子と、

電圧レベル設定用基準電圧を抵抗分割し、三角波信号の上限レベル設定用電圧と下限レベル設定用電圧を出力可能に構成された複数の直列抵抗器と、

前記発振充電用電流源と前記発振充電用キャパシタの相互の接続点に得られる三角波信号と、前記上限レベル設定用電圧及び前記下限レベル設定用電圧との比較結果に応じて前記発振用スイッチ素子をオン・オフする充放電制御回路と、

10

前記複数の直列抵抗器の一つと並列接続されて前記第2のソフトスタート信号によりオン・オフされる抵抗制御用スイッチ素子とを具備してなるものが好適である。

また、上記構成において、充放電制御回路は、前記上限レベル設定用電圧が反転入力端子に印加される一方、前記三角波信号が非反転入力端子に印加された第1の比較器と、

前記下限レベル設定用電圧が非反転入力端子に印加される一方、前記三角波信号が反転入力端子に印加された第2の比較器と、

前記第1及び第2の比較器の出力が入力段に印加されるフリップフロップ回路とを具備してなるものが好適である。

さらに、上記構成において、ソフトスタート回路は、電源とグラウンドとの間に直列接続されたソフトスタート充電用電流源及びソフトスタート充電用キャパシタと、前記ソフトスタート充電用電流源と前記ソフトスタート充電用キャパシタの相互の接続点が非反転入力端子に接続される一方、反転入力端子には、ソフトスタート用基準電圧が印加されたソフトスタート比較器とを具備してなり、前記ソフトスタート充電用電流源と前記ソフトスタート充電用キャパシタの相互の接続点の電圧変化が第1のソフトスタート信号1として、前記ソフトスタート比較器の出力が第2のソフトスタート信号として、それぞれ出力されるよう構成されてなるものが好適である。

20

【発明の効果】

【0017】

本発明によれば、起動時にのみ三角波信号の上限レベルと下限レベルとの双方を上昇させるようにしたので、出力電圧のオーバーシュート発生時において誤差増幅器の出力信号レベルが下がりパルス信号のDUTYが制御され始めるまでの時間を短縮できると共に、DUTYを0%まで絞る時間をも短縮することができ、三角波信号の下限レベルの設定値に関わらずオーバーシュートを低減することができるという効果を奏するものである。

30

また、三角波信号の振幅も小さくすることができるので、スイッチング制御の発振周波数も上げることができ、それによってスイッチング電源装置全体の動作速度も上がり、さらに、誤差増幅器の出力信号によるDUTYの制御速度が上がることとなるため、見かけ上、誤差増幅器のゲインを上げるだけなので、通常動作時の安定動作には何ら影響を与えることがなく、スイッチング電源装置の動作周波数の設定値やスイッチング制御ICにおける誤差増幅器のゲインに関わらずオーバーシュートの低減ができる。

さらに、最大DUTY設定を設定する回路の基準電圧を固定とすることで、三角波信号の上限レベル及び下限レベルが上昇する起動時にのみ最大DUTY値が実質的に下げられることとなり、出力電圧が目標値に達してパルス信号のDUTYが0%に絞られるまで供給される余分な電力量を減らすことができ、その結果としてオーバーシュートを低減することができるという効果を奏するものである。

40

【図面の簡単な説明】

【0018】

【図1】本発明の実施の形態におけるスイッチング電源装置の構成例を示す回路図である。

。

【図2】図1に示された本発明の実施の形態におけるスイッチング電源装置に設けられる発振回路の回路構成例を示す回路図である。

50

【図3】図1に示された本発明の実施の形態におけるスイッチング電源装置に設けられるソフトスタート回路の回路構成例を示す回路図である。

【図4】本発明の実施の形態におけるスイッチング電源装置の起動時に最大DUTYの設定が変化する際の主要部におけるタイミング波形を示すタイミング波形図である。

【図5】本発明の実施の形態におけるスイッチング電源装置の起動時から通常動作に移行するまでの動作を説明する主要部におけるタイミング波形図であって、図5(A)は、発振回路から出力される三角波信号、誤差増幅器に入力されるFB信号、ソフトスタート回路から出力されるソフトスタート信号1、及び、最大DUTY設定電圧の、それぞれのタイミング波形を示すタイミング波形図、図5(B)は、出力電圧VOUTのタイミング波形を示すタイミング波形図である。

10

【図6】従来のスイッチング電源装置の回路構成例を示す回路図である。

【図7】図6に示された従来のスイッチング電源装置に用いられる発振回路の回路構成例を示す回路図である。

【図8】従来のスイッチング電源装置における出力電圧のオーバーシュート低減のための回路構成例を示す回路図である。

【図9】従来のスイッチング電源装置の起動時から通常動作に移行するまでの動作を説明する主要部におけるタイミング波形図であって、図9(A)は、発振回路から出力される三角波信号、誤差増幅器に入力されるFB信号、ソフトスタート回路から出力されるソフトスタート信号1、及び、最大DUTY設定電圧の、それぞれのタイミング波形を示すタイミング波形図、図9(B)は、出力電圧VOUTのタイミング波形を示すタイミング波形図である。

20

【発明を実施するための形態】

【0019】

以下、本発明の実施の形態について、図1乃至図5を参照しつつ説明する。

なお、以下に説明する部材、配置等は本発明を限定するものではなく、本発明の趣旨の範囲内で種々変更することができるものである。

最初に、本発明の実施の形態におけるスイッチング電源装置の回路構成について、図1乃至図3を参照しつつ説明する。

本発明の実施の形態におけるスイッチング電源装置は、スイッチング制御IC(図1においては「SW-IC」と表記)50と、メインスイッチ素子となるパワートランジスタ(図1においては「M1」と表記)1と、インダクタ(図1においては「L1」と表記)2と、ショットキーバリアダイオード(図1においては「D1」と表記)3と、出力コンデンサ(図1においては「C1」と表記)4と、第1及び第2の帰還抵抗器(図1においては、それぞれ「R1」、「R2」と表記)5,6を主たる構成要素として構成されてなる、昇圧型のスイッチング電源装置である。

30

【0020】

スイッチング制御IC50は、出力電圧VOUTのフィードバック信号(FB信号)に基づいて、パワートランジスタ1のオン・オフを制御するパルス信号を出力するよう構成されてなるもので(詳細は後述)、その出力信号は、パワートランジスタ1のゲートに印加されるようになっている。

40

本発明の実施の形態におけるパワートランジスタ1には、NチャンネルMOSトランジスタ(以下「NMOS」と称する)が用いられており、ドレインは、インダクタ2を介して被昇圧電圧を供給する入力電圧供給用電源7の正極に接続される一方、ソースは、グラウンドに接続されたものとなっている。なお、入力電圧供給用電源7の正極は、スイッチング制御IC50の電源端子VINにも接続されたものとなっている。

【0021】

さらに、パワートランジスタ1のドレインとインダクタ2の相互の接続点には、ショットキーバリアダイオード3のアノードが接続されており、このショットキーバリアダイオード3のカソードは、出力端子8に接続されて外部へ電圧出力可能とされている。

また、ショットキーバリアダイオード3のカソードとグラウンドとの間には、出力コンデ

50

ンサ4が接続されると共に、第1及び第2の帰還抵抗器5,6が直列接続されて設けられている。

そして、第1及び第2の帰還抵抗器5,6の相互の接続点は、次述するスイッチング制御IC50を構成する誤差増幅器53の反転入力端子に接続されており、出力電圧VOUTに対応したフィードバック信号(FB信号)がスイッチング制御IC50へ帰還されるようになっている。

#### 【0022】

次に、スイッチング制御IC50は、発振回路51と、ソフトスタート回路52と、誤差増幅器53と、PWMコンパレータ54とを主たる構成要素として構成されたものとなっている。

発振回路51は、上限及び下限レベルが、ソフトスタート回路52から入力されるソフトスタート信号2に応じて可変可能な三角波信号を発生するよう構成されてなるものである(詳細は後述)。

#### 【0023】

ソフトスタート回路52は、PWMコンパレータ54の動作制御に用いられるソフトスタート信号1と、発振回路51の動作制御に用いられるソフトスタート信号2を生成、出力するよう構成されてなるものである(詳細は後述)。

誤差増幅器53は、FB信号が反転入力端子に印加されるようになっている一方、非反転入力端子には、帰還用基準電源56による帰還用基準電圧V2が印加されるようになっており、帰還用基準電圧V2とFB信号との比較結果を出力するものとなっている。

#### 【0024】

PWMコンパレータ54は、先の発振回路51の出力信号が反転入力端子に印加される一方、ソフトスタート回路52からのソフトスタート信号1、誤差増幅器53の比較結果、及び、基準電圧回路としての基準電源55の基準電圧V1が、それぞれ非反転入力端子に印加され、これらの信号に基づいて、DUTYが制御されたパルス信号が出力可能に構成されたものとなっている(詳細は後述)。すなわち、PWMコンパレータ54からは、パルス幅制御されたパルス信号がパワートランジスタ1へ出力されるようになっている。

#### 【0025】

図2には、スイッチング制御IC50に用いられる発振回路51の具体的回路構成例が示されており、以下、同図を参照しつつその回路構成について説明する。

本発明の実施の形態における発振回路51は、電圧レベル設定用基準電圧V3を出力する電圧レベル設定用基準電源11と、発振回路分圧用第1乃至第4の抵抗器(図2においては、それぞれ「R3」、「R4」、「R5」、「R6」と表記)12~15と、発振回路用第1及び第2の比較器(図2においては、それぞれ「X3」、「X4」と表記)16,17と、抵抗制御用スイッチ素子としてのNMOS(図2においては「M2」と表記)18と、フリップフロップ回路19と、放電用スイッチ素子としてのNMOS(図2においては「M3」と表記)20と、発振充電用電流源(図2においては「I1」と表記)21と、発振充電用キャパシタ(図2においては「C2」と表記)22とを有して構成されたものとなっている。

#### 【0026】

電圧レベル設定用基準電源11は、その負極がグラウンドに接続される一方、正極とグラウンドとの間には、発振回路分圧用第1乃至第4の抵抗器12~15が、正極側から順に直列接続されて設けられている。

さらに、発振回路分圧用第4の抵抗器15には、NMOS18が並列接続されている。すなわち、NMOS18は、そのドレインが発振回路分圧用第3及び第4の抵抗器14,15の相互の接続点に接続される一方、ソースは、グラウンドに接続されたものとなっている。そして、NMOS18のゲートには、ソフトスタート回路52からのソフトスタート信号2が印加されるようになっている(詳細は後述)。

#### 【0027】

一方、発振回路分圧用第1及び第2の抵抗器12,13の相互の接続点は、三角波信号

10

20

30

40

50

の上限レベル設定用電圧が出力される接続点として、発振回路用第1の比較器16の反転入力端子に、発振回路分圧用第2及び第3の抵抗器13、14の相互の接続点は、三角波信号の下限レベル設定用電圧が出力される接続点として、発振回路用第2の比較器17の非反転入力端子に、それぞれ接続されている。

そして、発振回路用第1の比較器16の出力端子は、フリップフロップ回路19の一方の入力段に、発振回路用第2の比較器17の出力端子は、フリップフロップ回路19の他方の入力段に、それぞれ接続されたものとなっている。

これら発振回路用第1及び第2の比較器16、17とフリップフロップ回路19は、放電用スイッチ素子としてのNMOSトランジスタ20のオン・オフを行う充放電制御回路として機能するものとなっている（詳細は後述）。

10

#### 【0028】

フリップフロップ回路19は、従来から良く知られている構成を有してなるもので、本発明の実施の形態においては、発振回路用第1の比較器16から論理値Highに相当する信号が入力されると論理値Highに相当する信号を出力する一方、発振回路用第2の比較器17から論理値Lowに相当する信号が入力されると出力は論理値Lowとなるよう構成されてなるものである。

かかるフリップフロップ回路19の出力段は、NMOS20のゲートに接続されたものとなっている。

#### 【0029】

NMOS20は、そのソースがグランドに接続される一方、ドレインには、発振充電用電流源21の一端と、発振充電用キャパシタ22の一端が、それぞれ接続されると共に、先の発振回路用第1の比較器16の非反転入力端子と発振回路用第2の比較器17の反転入力端子が接続されており、これら相互の接続点から外部に対して発振出力可能とされている。

20

なお、発振充電用電流源21は、他端側に電源電圧が印加されるようになっており、発振充電用キャパシタ22の他端は、グランドに接続されたものとなっている。

#### 【0030】

ここで、再び、図1の説明に戻れば、上述した発振回路51の出力信号は、PWMコンパレータ54の反転入力端子に入力されるようになっている。

ソフトスタート回路52は、従来同様にPWMコンパレータ54におけるDUTY制御のためのソフトスタート信号1に加えて、新たにソフトスタート信号2を出力するよう構成されたものとなっている。

30

#### 【0031】

図3には、ソフトスタート回路52の具体回路構成例が示されており、以下、同図を参照しつつ、その回路構成について説明する。

本発明の実施の形態におけるソフトスタート回路52は、まず、図示されない回路動作の電源とグランドとの間に、電源側からソフトスタート充電用電流源31とソフトスタート充電用キャパシタ（図3においては「C3」と表記）32が直列接続されて設けられ、双方の相互の接続点は、ソフトスタート用比較器（図3においては「X5」と表記）33の非反転入力端子に接続される一方、この接続点の電圧は、ソフトスタート信号1として外部、すなわち、PWMコンパレータ54へ出力されるようになっている。

40

#### 【0032】

また、ソフトスタート用比較器33の反転入力端子には、ソフトスタート用基準電源34によるソフトスタート用基準電圧V4が印加されるようになっており、ソフトスタート用比較器33からは、ソフトスタート信号1とソフトスタート用基準電圧V4との比較結果が、ソフトスタート信号2として外部、すなわち、発振回路51へ出力されるようになっている。

#### 【0033】

次に、かかる構成における動作について、図4及び図5を参照しつつ説明する。

最初に、図4を参照しつつ、スイッチング制御IC50から出力されるパルス信号に対

50



する最大DUTYの設定値の変化動作について説明する。

本発明の実施の形態におけるスイッチング電源装置においては、起動時にソフトスタート回路52のソフトスタート用比較器33の非反転入力端子の電圧は、ソフトスタート用基準電圧V4より低いいため、ソフトスタート信号2は、論理値Lowに相当するレベルとなり、発振回路51のNMOS18のゲートに印加されることとなる。

【0034】

そのため、NMOS18は、非導通状態となるため、発振回路用第1の比較器16の反転入力端子に印加される電圧、及び、発振回路用第2の比較器17の非反転入力端子に印加される電圧は上昇し、その結果、発振回路51から出力される三角波信号の上限レベルと下限レベルは、通常動作時よりも上昇することとなる(図4参照)。

10

ところが、発振回路51から出力されるパルス信号の最大DUTYを設定する基準電圧V1自体は、起動時、通常動作時の如何に関わらず一定値に固定されているため、上述のように三角波信号の上限レベルと下限レベルの上昇により、実質的に最大DUTYが引き下げられたと等価な状態となり、起動時における三角波信号の最大DUTYは、通常時よりも小さくなる(図4参照)。

【0035】

次に、図5を参照しつつ、本発明の実施の形態におけるスイッチング電源装置の全体的な動作について説明する。

電源電圧が供給されると、まず、ソフトスタート信号1が0Vから徐々に上昇し始める(図5(A)参照)。この起動時において、ソフトスタート信号1は、ソフトスタート用基準電圧V4よりも低いので、ソフトスタート信号2は、論理値Lowに相当するレベルとなり、そのため、発振回路51のNMOS18は、非導通状態となっている。

20

したがって、発振回路51から起動時に出力される三角波信号の上限レベルと下限レベルは、通常動作時よりも上昇し、その振幅も小さくなっている。そして、この場合の発振周波数fは、下記する式によって表されるものとなる。

【0036】

$$f = 1 / T = i / (C \times V)$$

【0037】

上記式中、Tは、周期であり、iは、発振回路51の発振充電用電流源21の電流値であり、Cは、発振回路51の発振充電用キャパシタ22の容量であり、Vは、三角波の振幅である。

30

そして、ソフトスタート信号1が三角波信号の下限レベルを超えると、その下限レベルを超えたレベルに応じたDUTYでPWMコンパレータ54からはパルス信号の出力が開始されることとなる(図5(A)参照)。

このパルス信号により、パワートランジスタ1がオン・オフ制御され、出力側に電力が供給され出力電圧VOUTが徐々に上昇し始めることとなる(図5(B)参照)。

【0038】

出力電圧VOUTが目標値に達するまでは、第1及び第2の帰還抵抗器5,6により得られたフィードバック信号は、帰還用基準電圧V2よりも低いいため、誤差増幅器53の出力信号は、三角波信号の上限レベルより高くなっており、パルス信号のDUTYは、ソフトスタート信号1の変化に伴い変化するようPWMコンパレータ54において制御される。

40

そして、ソフトスタート信号1が最大DUTYに対応する基準電圧V1を超えると、出力電圧VOUTは、目標値に達するまでの間、最大DUTYに保持されて、出力への電力供給が継続されることとなる(図5(A)及び図5(B)参照)。

【0039】

この際、起動時においては、先に図4を参照しつつ説明したように、最大DUTYの設定値は低くなっている。

一方、出力電圧VOUTが目標値に達すると、FB信号が三角波信号のレベル範囲まで下降し始め、パルス信号のDUTYは、FB信号の変化に伴い変化するようPWMコンパ

50

レータ54において制御されることとなる(図5(A)参照)。

ところが、FB信号に応じたDUTY制御が始まるまでは、余分な電力が出力に供給されるため、オーバーシュートが発生する。また、オーバーシュートにより出力電圧VOUTが目標値よりも高くなっているため、DUTYを一旦、0%にして電力供給を止めなければ、出力電圧VOUTは上昇し続け、オーバーシュートはさらに大きくなる。

【0040】

そこで、本発明の実施の形態においては、三角波信号の上限レベルのみならず、下限レベルも上昇させると共に、振幅も小さくすることで、DUTYを0%にするまでの時間の短縮を図り、それによって、従来に比してよりオーバーシュートの低減がなされものとなっている(図5(A)及び図5(B)参照)。

10

そして、出力電圧VOUTが目標値で安定し、ソフトスタート信号1がソフトスタート回路52におけるソフトスタート用基準電圧V4を超えると、ソフトスタート信号2が論理値Highに相当するレベルとなり、それによって発振回路51のNMOS18が導通状態となることで、三角波信号の上限レベルと下限レベルは、通常動作時の設定値となり、以後、通常動作に移行することとなる(図5(A)参照)。

【0041】

なお、本発明の実施の形態においては、スイッチング電源装置は、いわゆる昇圧型のものとして説明したが、本発明は、昇圧型に限定される必要はなく、降圧型や極性反転型のスイッチ電源装置にも同様に適用できるものである。

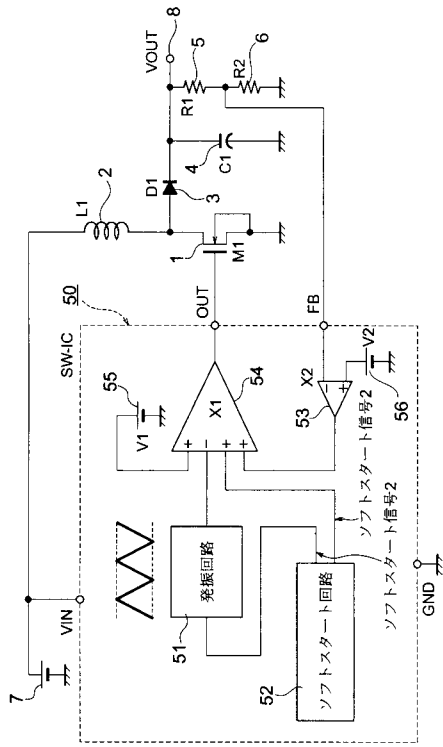
20

【符号の説明】

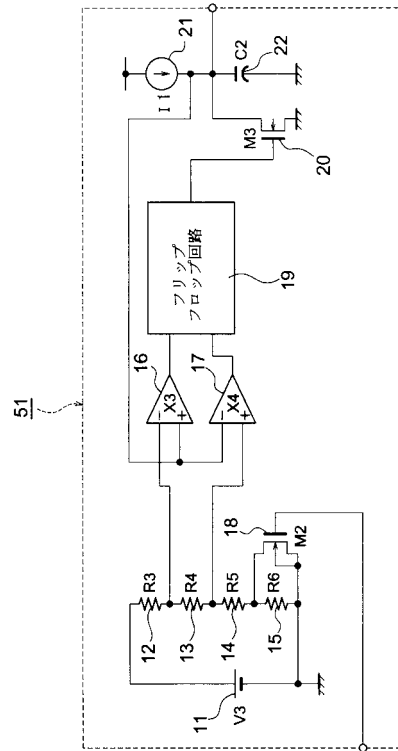
【0042】

- 1 ... パワートランジスタ
- 2 ... インダクタ
- 50 ... スイッチ制御IC
- 51 ... 発振回路
- 52 ... ソフトスタート回路
- 53 ... 誤差増幅器
- 54 ... PWMコンパレータ

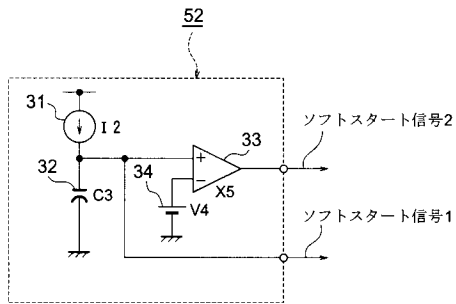
【図1】



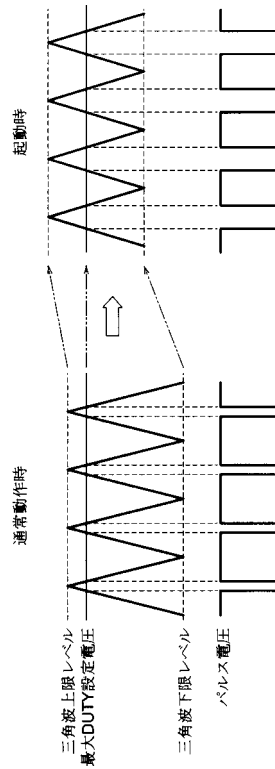
【図2】



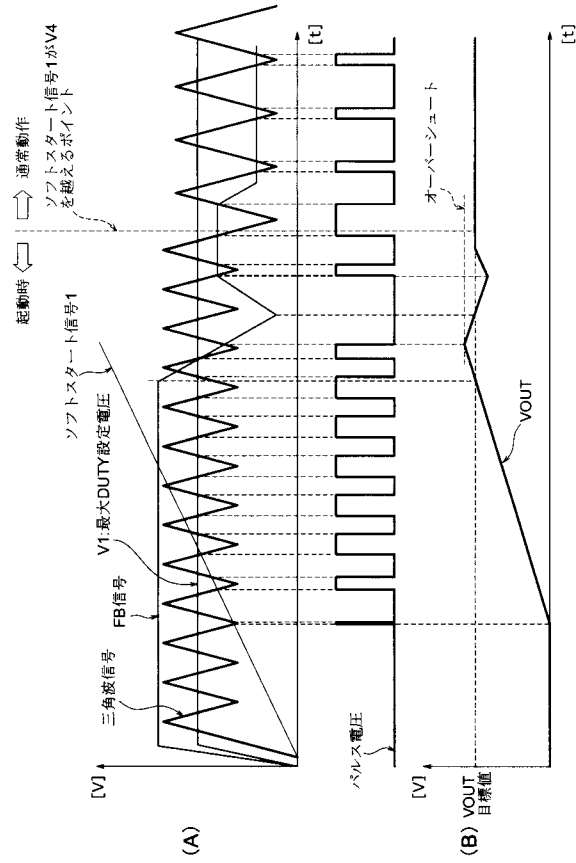
【図3】



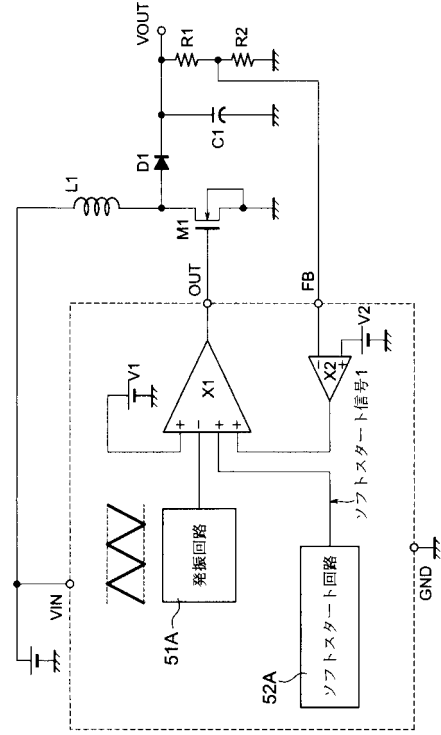
【図4】



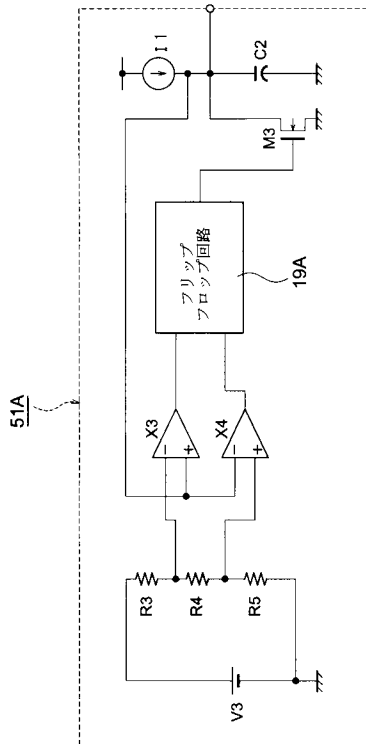
【図5】



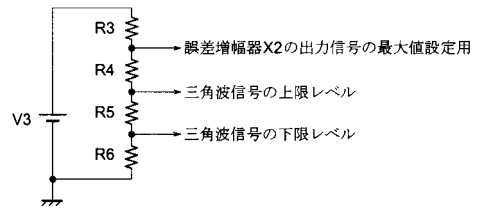
【図6】



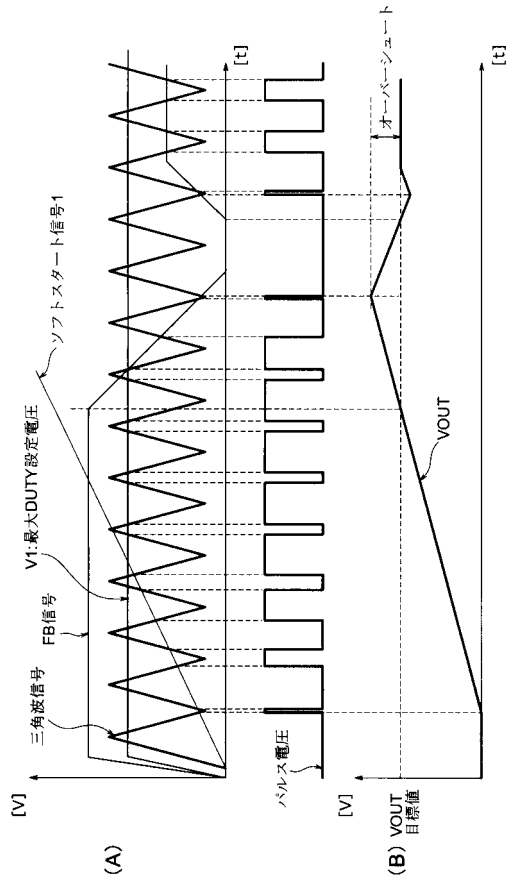
【図7】



【図8】



【図9】



---

フロントページの続き

- (56)参考文献 特開2007-43847(JP,A)  
特開2008-131848(JP,A)  
特開2004-40859(JP,A)  
特開平5-161348(JP,A)  
特開2005-204379(JP,A)  
特開2006-115596(JP,A)  
特開2007-159306(JP,A)  
特開2006-191726(JP,A)  
特開2006-148987(JP,A)  
特開平11-235026(JP,A)  
特開2002-218737(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 3/00 - 3/44